

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4416874号
(P4416874)

(45) 発行日 平成22年2月17日 (2010. 2. 17)

(24) 登録日 平成21年12月4日 (2009. 12. 4)

(51) Int. Cl.	F I
H O 1 L 21/60 (2006.01)	H O 1 L 21/92 6 O 4 D
	H O 1 L 21/92 6 O 2 F
	H O 1 L 21/92 6 O 3 D
	H O 1 L 21/60 3 1 1 S

請求項の数 10 (全 20 頁)

(21) 出願番号	特願平11-219249	(73) 特許権者	000000158
(22) 出願日	平成11年8月2日 (1999. 8. 2)		イビデン株式会社
(65) 公開番号	特開2000-174050 (P2000-174050A)		岐阜県大垣市神田町2丁目1番地
(43) 公開日	平成12年6月23日 (2000. 6. 23)	(74) 代理人	100095795
審査請求日	平成18年7月19日 (2006. 7. 19)		弁理士 田下 明人
(31) 優先権主張番号	特願平10-294637	(72) 発明者	榎本 亮
(32) 優先日	平成10年9月30日 (1998. 9. 30)		岐阜県揖斐郡揖斐川町北方1-1 イビデ
(33) 優先権主張国	日本国 (JP)		ン株式会社大垣北工場内
		(72) 発明者	矢橋 英郎
			岐阜県揖斐郡揖斐川町北方1-1 イビデ
			ン株式会社大垣北工場内
		(72) 発明者	杉山 直
			岐阜県揖斐郡揖斐川町北方1-1 イビデ
			ン株式会社大垣北工場内

最終頁に続く

(54) 【発明の名称】 半導体チップの製造方法

(57) 【特許請求の範囲】

【請求項 1】

以下の (1) ~ (3) の工程を少なくとも含むことを特徴とする半導体チップの製造方法：

(1) 半導体チップのアルミニウム電極パッド側の表面に樹脂絶縁層を形成し、次いで前記樹脂絶縁層にアルミニウム電極パッドに至る非貫通孔を形成する工程、

(2) 前記非貫通孔の底部のアルミニウム電極パッドにジンケート処理を施した後、ニッケルと銅の複合めっき層を形成する工程、

(3) 前記非貫通孔に銅めっきにより、ビアを形成する工程。

【請求項 2】

以下の (1) ~ (3) の工程を少なくとも含むことを特徴とする半導体チップの製造方法：

(1) 半導体チップのアルミニウム電極パッドの表面にジンケート処理を施した後、ニッケルと銅の複合めっき層を形成する工程、

(2) 前記半導体チップのアルミニウム電極パッド側の表面に樹脂絶縁層を形成し、次いで前記樹脂絶縁層にニッケルと銅の複合めっき層に至る非貫通孔を形成する工程、

(3) 前記非貫通孔に銅めっきにより、ビアを形成する工程。

【請求項 3】

前記樹脂絶縁層は、感光性樹脂であり、露光現像して非貫通孔を形成することを特徴とする請求項 1 あるいは 2 記載の半導体チップの製造方法。

【請求項 4】

前記銅めっきは、無電解銅めっきであることを特徴とする請求項 1 あるいは 2 記載の半導体チップの製造方法。

【請求項 5】

以下の (1) ~ (5) の工程を少なくとも含む半導体チップの製造方法：

(1) 半導体チップのアルミニウム電極パッドの表面にジンケート処理を施した後、ニッケルと銅の複合めっき層を形成する工程、

(2) 前記半導体チップのアルミニウム電極パッド側の表面に無電解銅めっき層を形成する工程、

(3) 前記半導体チップの無電解銅めっき層の表面にめっきレジスト層を形成し、次いで前記無電解銅めっき層に至る非貫通孔を形成する工程、 10

(4) 前記非貫通孔に銅めっきを充填し、ビアを形成する工程、

(5) 前記めっきレジスト層を除去し、次いでエッチング処理を行いめっきレジスト層下の無電解めっき層を除去する工程。

【請求項 6】

前記 (4) の工程の銅めっきは、電解めっきである請求項 5 記載の半導体チップの製造方法。

【請求項 7】

前記ニッケルと銅の複合めっき層は、 $0.01 \sim 5 \mu\text{m}$ の厚さで、該複合めっき層の銅めっき側表面は、ニッケルを $1 \sim 70$ 重量% 含有していることを特徴とする請求項 1、2 あるいは 5 のいずれかに記載の半導体チップの製造方法。 20

【請求項 8】

前記ビアは、 $15 \sim 200 \mu\text{m}$ の厚さの樹脂絶縁層に設けられた非貫通孔に銅めっきにより形成されたフィルドビアであり、直径が $20 \sim 100 \mu\text{m}$ であることを特徴とする請求項 1、2 あるいは 5 のいずれかに記載の半導体チップの製造方法。

【請求項 9】

前記ビアは、 $15 \sim 200 \mu\text{m}$ の厚さの樹脂絶縁層に設けられた直径が $20 \sim 250 \mu\text{m}$ の非貫通孔の底部および壁面に形成された厚さが $5 \sim 25 \mu\text{m}$ の無電解銅めっき膜と内部に充填された樹脂からなるフィルドビアであることを特徴とする請求項 1、2 あるいは 5 のいずれかに記載の半導体チップの製造方法。 30

【請求項 10】

前記内部に樹脂が充填されたフィルドビアの表面に金属膜を形成することを特徴とする請求項 9 記載の半導体チップの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体チップの製造方法に関し、特に接続信頼性の高い半導体チップの製造方法に関する。

【0002】

【従来の技術】

図 21 に従来技術に係る半導体チップ 330 及びその実装形態を示す。半導体チップ 330 のアルミニウム電極パッド 332 には、ニッケルめっき層 334 及び金めっき層 338 を介して、 bumps 310 を形成するハンダ 344 が設けられている。ここで、半導体チップ 330 は、該 bumps 310 を介して、パッケージ 350 側の電極パッド 352 に電氣的に接続されている。 40

【0003】

ところで、半導体チップ 330 とパッケージ 350 とは、熱膨張率が異なるため、両者の間に発生する応力を緩和することが必要であり、上記図 21 に示した実装形態においては、半導体チップ 330 とパッケージ 350 との間にアンダーフィル 336 を配設し、両者を固着させることにより、電氣的接続部に応力を集中させないようにすることで、電氣的 50

接続部に破断が発生しないように構成されている。

【0004】

しかしながら、近年の半導体チップの高集積化に伴い、半導体チップのバンプが小型化され、上述した実装形態によっても、半導体チップ330とパッケージ350との間の応力により、小型化された電氣的接続部が破断することがあった。

【0005】

【発明が解決しようとする課題】

このような問題点に対し、前記アルミニウム電極パッド332上にバリアメタル膜を介して柔軟性のある銅ポストを形成し、半導体チップ330とパッケージとの間に発生する応力を銅ポストにより吸収することが提案されているが、バリアメタル膜は、生産性に劣るばかりでなく、残留応力を有しており、アルミニウム電極パッド付近の半導体チップ機能に悪影響を及ぼすため、エリアパッド方式のアルミニウム電極パッドが形成された半導体チップに適用することが困難であった。

【0006】

本発明は、上述した課題を解決するためになされたものであり、その目的とするところは、高い信頼性で実装することのできる半導体チップの製造方法を提供することにある。

【0009】

【課題を解決するための手段】

請求項1の半導体チップの製造方法は、以下の(1)～(3)の工程を少なくとも含むことを技術的特徴とする：

(1) 半導体チップのアルミニウム電極パッド側の表面に樹脂絶縁層を形成し、次いで前記樹脂絶縁層にアルミニウム電極パッドに至る非貫通孔を形成する工程、

(2) 前記非貫通孔の底部のアルミニウム電極パッドにジンケート処理を施した後、ニッケルと銅の複合めっき層を形成する工程、

(3) 前記非貫通孔に銅めっきにより、ビアを形成する工程。

【0010】

請求項2の半導体チップの製造方法は、以下の(1)～(3)の工程を少なくとも含むことを技術的特徴とする：

(1) 半導体チップのアルミニウム電極パッドの表面にジンケート処理を施した後、ニッケルと銅の複合めっき層を形成する工程、

(2) 前記半導体チップのアルミニウム電極パッド側の表面に樹脂絶縁層を形成し、次いで前記樹脂絶縁層にニッケルと銅の複合めっき層に至る非貫通孔を形成する工程、

(3) 前記非貫通孔に銅めっきにより、ビアを形成する工程。

【0011】

請求項5の半導体チップの製造方法は、以下の(1)～(5)の工程を少なくとも含むことを技術的特徴とする：

(1) 半導体チップのアルミニウム電極パッドの表面にジンケート処理を施した後、ニッケルと銅の複合めっき層を形成する工程、

(2) 前記半導体チップのアルミニウム電極パッド側の表面に無電解銅めっき層を形成する工程、

(3) 前記半導体チップの無電解銅めっき層の表面にめっきレジスト層を形成し、次いで前記無電解銅めっき層に至る非貫通孔を形成する工程、

(4) 前記非貫通孔に銅めっきを充填し、ビアを形成する工程、

(5) 前記めっきレジスト層を除去し、次いでエッチング処理を行いめっきレジスト層下の無電解めっき層を除去する工程。

【0012】

請求項1、2、5の半導体チップの製造方法では、アルミニウム電極パッドの表面に銅めっきによるビアが形成され、柔軟性を有する該銅めっきによるビアが半導体チップと基板との熱膨張差により発生する応力を吸収するため、半導体チップを高い信頼性でもって基板に実装することができ、半導体チップの接続信頼性を高めることができる。ここで、

半導体チップのアルミニウム電極パッドの表面には、銅めっきを行うことは困難であるが、本発明では、アルミニウム電極パッドの表面にジンケート処理を行った後に、ニッケルと銅との複合めっき層を形成させるため、該複合めっき層の上に銅めっきでビアを形成することができる。

【0014】

請求項8では、ニッケルと銅の複合めっき層を0.01～5 μmの厚さとし、該複合めっきの銅めっき側表面のニッケル含有率が1～70重量%とすることにより、銅めっきによるビアをより好適に形成することができる。

【0015】

請求項8のビアは、15～200 μmの厚さの樹脂絶縁層に設けられた非貫通孔に銅めっきにより形成されたフィルドビアであり、直径が20～100 μmであることにより、半導体チップと基板との熱膨張差により発生する応力を吸収するに好適な柔軟性を有する。

【0016】

請求項9のビアは、厚さが15～200 μm樹脂絶縁層に設けられた直径が20～250 μmの非貫通孔の底部および壁面に形成された厚さが5～25 μmの無電解銅めっき膜と内部に充填された樹脂からなるフィルドビアであり、半導体チップと基板との熱膨張差により発生する応力を吸収するに好適な柔軟性を有する。

【0017】

請求項10では、内部に樹脂が充填されたフィルドビアの表面に金属膜が形成されてなることにより、ビア上に半田等の接続用バンプを形成することができる。

【0018】

【発明の実施の形態】

以下、本発明の実施形態に係る半導体チップ及び半導体チップの製造方法について図を参照して説明する。

図1は本発明の第1実施形態に係る半導体チップを示している。

半導体チップ30の下面には、パッシベーション膜34の開口にジンケート処理されたアルミニウム電極パッド32が形成されている。本実施形態では、パッシベーション膜34の下面に樹脂絶縁層36が配設され、該樹脂絶縁層36には、該アルミニウム電極パッド32に至る非貫通孔36aが形成されている。そして、該非貫通孔36aには、ニッケルと銅との複合めっき層40を介在させて、銅めっきによるビア42が前記アルミニウム電極パッドに電気的に接続して形成されており、該ビア42には、半田等の低融点金属からなる突起状導体（バンプ）44が配設されている。

前記ニッケルと銅の複合めっき層40は、0.01～5 μmの厚さで、該複合めっき層の銅めっき側表面のニッケル含有量を1～70重量%とすることにより、銅めっきによるビア42をより好適に形成することができる。

【0019】

半導体チップ30は、バンプ44により基板50のパッド52に接合され実装されており、樹脂絶縁層36と基板50は、絶縁性樹脂46により接着されている。

本発明において、前記低融点金属としては、Pb-Sn系半田、Ag-Sn系半田、インジウム系半田を使用することができる。

【0020】

前記ビアは、15～200 μmの厚さに形成された樹脂絶縁層36に設けられた非貫通孔36aに銅めっきにより形成され、直径が20～100 μmであることにより、半導体チップ30と基板50との熱膨張差により発生する応力をより好適に吸収できるため、電気接続部にクラックを発生させることがなく、半導体チップを高い接続信頼性でもって基板に実装することができる。

また、前記樹脂絶縁層36は、弾性率が1.0～3.5 GPaの軟質樹脂であるため、ビア42の柔軟性を損なうことがない。

【0021】

引き続き、図2～図4を参照して第1実施形態に係る半導体チップ30の製造方法について説明する。

図2の工程(A)に示すパッシベーション膜34の開口にアルミニウム電極パッド32が形成された半導体チップ30に対して後述する工程でバンプを形成する。ここでは、先ず、図2の工程(B)に示すように樹脂絶縁層36を形成する。

【0022】

この樹脂絶縁層36を形成するための樹脂としては、化学的な処理により非貫通孔を形成する場合には、感光性のエポキシ樹脂やポリイミド樹脂を使用し、図2の工程(C)に示すように乾燥処理を行った後、露光し、現像処理する。そしてさらに、加熱処理してアルミニウム電極パッド32に至る非貫通孔36aを有する樹脂絶縁層36を形成する。また、レーザーにより非貫通孔を形成する場合には、感光性樹脂である必要はなく、熱硬化性のエポキシ樹脂やポリイミド樹脂を用いることもできる。なお、非貫通孔は、電極パッド32の表面を変質させないように、露光・現像処理により形成することが望ましい。また、上述した樹脂絶縁層36は、表層部が半導体チップ側に比較して軟質になるようにすることが好ましい。

10

【0023】

次に、図2の工程(D)に示すように、アルミニウム電極パッド32の表面にめっき液からニッケルの析出を容易ならしめるジンケート処理を施す。このジンケート処理としては、例えば、半導体チップ30を常温で10～30秒間、金属塩である酸化亜鉛と還元剤としての水酸化ナトリウムの混合液中に浸漬することにより行うことができる。

20

【0024】

引き続き、図3の工程(E)に示すように、半導体チップ30をニッケルと銅の複合めっき液中に浸漬し、ジンケート処理されたアルミニウム電極パッド32の上にニッケルと銅の複合めっき層40を0.01～5μmの厚さに形成し、該複合めっき層の表面をニッケルが1～70重量%含有する組成とする。この場合、該複合めっき層の表面をニッケル以外の成分は実質的に銅となり、表面に銅めっきによるビア42を容易に形成することができる。

【0025】

本実施形態では、ジンケート処理されたアルミニウム電極パッドの上に、直接ニッケルと銅の複合めっき層40を形成した。この代わりに、工程(F)に示すようにジンケート処理されたアルミニウム電極パッド32の上に、ニッケルめっき層38を析出させた後に、ニッケルと銅の複合めっき層40を形成することもできる。

30

【0026】

次に、図3の工程(G)に示すように、非貫通孔36a内にビア42を形成する。このめっきは、無電解めっきにより行う。電流を流さないため、半導体チップ30を損傷させることがない。

【0027】

ここでは、非貫通孔36aから突出しないようにビアを形成しているが、非貫通孔36aから盛り上がるように銅めっきを施してしてから、表面を研磨などで除去して、平坦化することもできる。

40

【0028】

引き続き、図4の工程(H)にて、ビア(銅めっきポスト)42の表面にバンプ(突起状半導体)44を形成する。バンプ44は、例えば、導電性ペーストを所定位置に開口の設けられたメタルマスクを用いてスクリーン印刷する方法、低融点金属である半田ペーストを印刷する方法、半田めっきを行う方法、あるいは半田熔融液に浸漬する方法により形成することができる。

【0029】

前記バンプの高さとしては、3～60μmが望ましい。この理由は、3μm未満では、バンプの変形により、バンプの高さのばらつきを許容することができず、また、60μmを越えると、バンプが熔融した際に横方向に拡がってショートの原因となる。

50

【0030】

最後に、工程（I）に示すように、該樹脂絶縁層36の bumps 44側の表面全面、または、工程（J）中に示すように基板50側の表面全面に、樹脂を塗布して、乾燥し、未硬化樹脂からなる接着剤層46を形成する。

【0031】

接着剤層46は、有機系接着剤からなることが望ましく、有機系接着剤としては、エポキシ樹脂、ポリイミド樹脂、熱硬化型ポリフェノレンエーテル（PPE： Polyphenylene ether）、エポキシ樹脂と熱可塑性樹脂との複合樹脂、エポキシ樹脂とシリコン樹脂との複合樹脂、BTレジンから選ばれる少なくとも1種の樹脂であることが望ましい。

【0032】

有機系接着剤である未硬化樹脂の塗布方法は、カーテンコータ、スピンコータ、ロールコータ、スプレーコート、スクリーン印刷などを使用できる。また、接着剤層の形成は、接着剤シートをラミネートすることによってもできる。接着剤層の厚さは、5～50 μmが望ましい。接着剤層は、取扱が容易になるため、予備硬化（プレキュア）しておくことが好ましい。

【0033】

工程（J）に示すように、半導体チップ30と基板50とを、熱プレスを用いて加熱し加圧プレスすることにより、半導体チップ30と基板50とを接着する。ここでは、先ず、加圧されることで、該半導体チップ30の bumps 44が、該 bumps 44と基板50の pads 52との間に介在している未硬化の接着剤（絶縁性樹脂）を周囲に押し出し、該 bumps 44が pads 52と当接し両者の接続を取る。更に、加圧と同時に加熱されることで、接着剤層46が硬化し、半導体チップ30と基板50との間で強固な接着が行われる。なお、熱プレスとしては、真空熱プレスを用いることが好適である。これにより図1を参照して上述した半導体チップ30の基板50への取り付けが完成する。

【0034】

引き続き、本発明の第2実施形態に係る半導体チップ及び半導体チップの製造方法について図5～図8を参照して説明する。図5は本発明の第2実施形態に係る半導体チップを示している。

【0035】

半導体チップ30の下面には、パッシベーション膜34の開口にジンケート処理されたアルミニウム電極パッド32が形成されている。アルミニウム電極パッド32には、ニッケルめっき層38、ニッケルと銅との複合めっき層40を介在させて、ビア42が形成されている。そして、該ビア42には、半田等の低融点金属からなる突起状導体（bump）44が配設されている。

【0036】

半導体チップ30では、突起状導体（bump）44によりアルミニウム電極パッド32と基板50側の pads 52との接続が取られている。

【0037】

ここで、銅めっきによるビア42は、高さ（H）15～200 μmに形成されている。一方、直径は20～100 μmに形成されている。ここで、半導体チップ30と基板50の熱膨張率は異なり、半導体チップ30の動作時に発生する熱により、半導体チップ30と基板50との間に応力が発生するが、柔軟性を有するビア42により応力を吸収できるため、電氣的接続部にクラックを発生させることがなくなり、半導体チップ30と基板50との間に高い接続信頼性を与えている。

【0038】

また、なお、銅めっきによるビア42の高さHは15 μm以上が良い。これは、15 μm以下では、十分に応力を吸収することができないからである。他方、高さHは200 μm以下であることが望ましい。これは、200 μmよりも高いと、半導体チップ30の取り扱い性が劣るからである。

【0039】

引き続き、図6～図8を参照して図5に示す半導体チップ30の製造方法について説明する。

図6の工程(A)に示すパッシベーション膜34の開口にアルミニウム電極パッド32が形成された半導体チップ30に対して、以下の工程で銅めっきポスト及びバンプを形成する。ここでは、先ず、図6の工程(B)に示すように感光性のめっきレジスト36を塗布する。

【0040】

引き続き、図6の工程(C)に示すように、第1実施形態と同様の方法でアルミニウム電極パッド32への非貫通孔36aを有するめっきレジスト層36を形成する。なお、ここでは、化学処理により非貫通孔を形成したが、レーザーを用いることも可能である。

10

【0041】

次に、図6の工程(D)に示すように、アルミニウム電極パッド32にジンケート処理を施す。この例では、めっきレジスト層36の非貫通孔36aを形成してからアルミニウム電極パッド32にジンケート処理を施したが、めっきレジスト層36を形成する以前に予め半導体チップ30のアルミニウム電極パッド32にジンケート処理を施すことも可能である。

【0042】

引き続き、図7の工程(E)に示すように、半導体チップ30をニッケル無電解めっき液中に浸けて、アルミニウム電極パッド32の表面にニッケルめっき層38を析出させる。なお、このニッケルめっき層を形成する工程は省略し、後述する複合めっき層をアルミニウム電極パッド32に直接形成することも可能である。

20

【0043】

そして、図7の工程(F)に示すように、該半導体チップ30を、ニッケル-銅の複合めっき液に浸漬し、ニッケルめっき層38の上に0.01～5μmのニッケル-銅の複合めっき層40を形成する。この複合めっきの表面をニッケルが1～70重量%、残部を主として銅とすることで、表面に銅めっきを容易に形成できるようにする。

【0044】

次に、図7の工程(G)に示すように、非貫通孔36a内にビア42を形成する。このめっきは、無電解めっきにより行う。ここでは、非貫通孔36aから突出しないように銅めっきポストを形成しているが、非貫通孔36aから盛り上がるように銅めっきしてから、表面を研磨などで除去して、平坦化することもできる。

30

【0045】

引き続き、図8の工程(H)にて、ビア42の表面にバンプ(突起状導体)44を形成する。

【0046】

最後に、工程(I)に示すように、めっきレジスト層36を剥離除去する。また、この実施形態では、めっきレジスト層を剥離除去したが、めっきレジスト層36を剥離除去することなく使用することも可能である。

【0047】

工程(J)に示すように、半導体チップ30のバンプ44と基板50のパッド52が対応するように、半導体チップ30を載置させて、リフローすることにより、図5に示すように半導体チップ30を基板50に取り付ける。

40

【0048】

この第2実施態様では、バンプ44を形成してからめっきレジスト層36を除去したが、ビア42の形成後、めっきレジスト層36を除去し、その後、半田転写等によりバンプを形成することも可能である。

【0049】

また、第2実施態様では、半導体チップ30と基板50との間にアンダーフィルを用いなくとも、高い接続信頼性を得ることができるが、更に、アンダーフィルを介在させることで接続信頼性を一層高めることも可能である。

50

【0050】

引き続き、本発明の第3実施形態に係る半導体チップ及び半導体チップの製造方法について図9～図12を参照して説明する。図9は本発明の第3実施形態に係る実施態様に係る半導体チップを示している。

【0051】

半導体チップ30の下面には、パッシベーション膜34の開口にアルミニウム電極パッド32が形成されている。アルミニウム電極パッド32には、ニッケルと銅との複合めっき層40、無電解銅めっき膜41を介在させて、銅めっき導体42が形成されている。そして、該ビア42には、半田等の低融点金属からなる突起状導体（バンプ）44が配設されている。

10

【0052】

半導体チップ30では、突起状導体（バンプ）44によりアルミニウム電極パッド32と基板50側のパッド52との接続が取られている。

【0053】

ここで、銅めっきによるビア42は、高さ(H)15～200 μm に形成されている。一方、直径は20～100 μm に形成されている。ここで、半導体チップ30と基板50の熱膨張率は異なり、半導体チップ30の動作時に発生する熱により、半導体チップ30と基板50との間に応力が発生するが、柔軟性を有する銅めっきによるビア42により応力を吸収できるため、電氣的接続部にクラックを発生させることがなくなり、半導体チップ30と基板との間に高い接続信頼性を与えている。

20

【0054】

なお、銅めっきによるビア42の高さHは15 μm 以上が良い。これは、15 μm 以下では、十分に応力を吸収することができないからである。他方、高さHは200 μm 以下であることが望ましい。これは、200 μm よりも高いと、半導体チップ30の取り扱い性が劣るからである。

【0055】

引き続き、図10～図12を参照して図9に示す半導体チップ30の製造方法について説明する。

図10の工程(A)に示すパッシベーション膜34の開口にアルミニウム電極パッド32が形成された半導体チップ30に対して、以下の工程で銅めっきポストおよびバンプを形成する。ここでは、先ず、図10の工程(B)に示すようにジンケート処理を施す。

30

【0056】

引き続き、図10の工程(C)に示すように、該半導体チップ30を、ニッケル-銅の複合めっき液に浸漬し、アルミニウム電極パッド32の上に0.01～5 μm のニッケル-銅の複合めっき層40を形成する。この複合めっきの表面をニッケルが1～70重量%、残部を主として銅とすることで、表面に銅めっきを容易に形成できるようにする。

【0057】

引き続き、半導体チップ30を無電解銅めっき液中に浸けて、下面側に均一に無電解銅めっき膜41を形成する(図10の工程(D))。

【0058】

その後、該無電解銅めっき膜41の上に感光性のめっきレジスト36を塗布する(図10の工程(E))。

40

【0059】

引き続き、めっきレジストの乾燥処理を行った後、露光し、現像処理し、アルミニウム電極パッド32の上層の無電解銅めっき膜41へ至る非貫通孔36aを有するめっきレジスト層36を形成する(図11の工程(F))。なお、ここでは、化学処理により非貫通孔を形成したが、レーザーを用いることも可能である。

【0060】

次に、図11の工程(G)に示すように、非貫通孔36a内に銅めっきによるビア42を電解めっきにより形成する。このめっきは、無電解銅めっき膜41を介して電流を流すこ

50

とにより行う。

【0061】

ここでは、非貫通孔36aから突出しないように銅めっきポストを形成しているが、非貫通孔36aから盛り上がるように銅めっきしてから、表面を研磨などで除去して、平坦化することもできる。

【0062】

引き続き、図12の工程(H)にて、ビア42の表面にバンプ(突起状導体)44を形成する。

【0063】

最後に、図12の工程(I)に示すように、めっきレジスト層36を剥離除去し、めっきレジスト層36下の無電解銅めっき膜41をエッチングにより除去する。

10

【0064】

図12の工程(J)に示すように、半導体チップ30のバンプ44と基板50のパッド52が対応するように、半導体チップ30を載置させて、リフローすることにより、図9に示すように半導体チップ30を基板50に取り付ける。

【0065】

この第3実施態様では、バンプ44を形成してからめっきレジスト層36を除去したが、ビア42の形成後、めっきレジスト層36を除去し、その後、半田転写等によりバンプを形成することも可能である。

【0066】

20

また、第3実施態様では、半導体チップ30と基板50との間にアンダーフィルを用いなくとも、高い接続信頼性を得ることができるが、更に、アンダーフィルを介在させることで接続信頼性を一層高めることも可能である。

【0067】

引き続き、本発明の第4実施形態に係る半導体チップ及び半導体チップの製造方法について図を参照して説明する。

図13は本発明の第4実施形態に係る半導体チップを示している。

半導体チップ30の下面には、パッシベーション膜34の開口にジンケート処理されたアルミニウム電極パッド32が形成されている。本実施形態では、パッシベーション膜34の下面に樹脂絶縁層36が配設され、該樹脂絶縁層36には、該アルミニウム電極パッド32に至る非貫通孔36aが形成されている。そして、該非貫通孔36aの底部のアルミニウム電極パッド32には、ニッケルめっき層38、ニッケルと銅との複合めっき層40を介在させて、厚さ5～25 μ mの銅めっきからなるビア43が形成されている。ビア43の内部には、銅フィラーを含む樹脂39が充填され、開口には無電解銅めっきからなる蓋めっき(金属膜)45が形成されている。そして、該蓋めっき45には、半田等の低融点金属からなる突起状導体(バンプ)44が配設されている。

30

【0068】

該半導体チップ30は、突起状導体(バンプ)44を介して基板50側のパッド52への接続されている。即ち、アルミニウム電極パッド32－ニッケルめっき層38－複合めっき層40－ビア43－蓋めっき45を介して接続が取られる。ここで、ビア43に充填された樹脂39は、特に導電性を有する必要はない。

40

【0069】

ここで、樹脂絶縁層36の厚さ(H)、及び、ビア43の高さは15～200 μ mに形成されている。一方、ビア43の直径は20 μ m～250 μ mに形成されている。樹脂絶縁層36は、弾性率1.0～3.5GPaの軟質絶縁層であることが望ましい。ここで、半導体チップ30と基板50の熱膨張率は異なり、半導体チップ30の動作時に発生する熱により、半導体チップ30と基板50との間に応力が発生するが、可撓性を有する樹脂絶縁層36及び内部に弾性を有する樹脂39の充填されたビア43によって応力を吸収できるため、電氣的接続部にクラックを発生させることがなくなり、半導体チップ30と基板50との間に高い接続信頼性を与えている。

50

【0070】

なお、樹脂絶縁層36の厚さは15 μ m以上が良い。これは、15 μ m以下では、十分に応力を吸収することができないからである。他方、厚さは200 μ m以下であることが望ましい。これは、200 μ mよりも厚いと、半導体チップ30と基板50との接続信頼性が低下するからである。

【0071】

引き続き、図14～図16を参照して第4実施形態に係る半導体チップ30の製造方法について説明する。

図14の工程(A)に示すパッシベーション膜34の開口にアルミニウム電極パッド32が形成された半導体チップ30に対して後述する工程でバンプを形成する。ここでは、先ず、図14の工程(B)に示すよう絶縁樹脂層36を形成する。

10

【0072】

この絶縁樹脂層36を形成する樹脂としては、本実施形態では、レーザーにより非貫通孔を形成するため、熱硬化性のエポキシ樹脂やポリイミド樹脂を用いる。ここで、第1実施形態と同様に化学的な処理により非貫通孔を形成する場合には、感光性のエポキシ樹脂やポリイミド樹脂を使用することができる。次に、図14の工程(C)に示すように乾燥処理を行った後、レーザにより非貫通孔36aを形成する。そしてさらに、加熱処理してアルミニウム電極パッド32に至る非貫通孔36aを有する絶縁樹脂層36を形成する。また、なお、上述しためっき絶縁樹脂層36は、表層部が半導体チップ側に比較して軟質になるようにすることが好ましい。

20

【0073】

次に、図14の工程(D)に示すように、ジンケート処理を施す。

【0074】

引き続き、図15の工程(E)に示すように、半導体チップ30をニッケル無電解めっき液中に浸けて、アルミニウム電極パッド32の表面にニッケルめっき層38を析出させる。なお、このニッケルめっき層を形成する工程は省略しても後述する複合めっき層をアルミニウム電極パッド32に直接形成することも可能である。

【0075】

そして、図15の工程(F)に示すように、該半導体チップ30を、ニッケル-銅の複合めっき液に浸漬し、ニッケルめっき層38の上に0.01～5 μ mのニッケル-銅の複合めっき層40を形成する。この複合めっき層のニッケルが1～70重量%、残部を主として銅とすることで、表面に銅めっきを容易に形成できるようにする。ここでは、めっきレジストを形成してから、複合めっき層を形成したが、第3実施形態のように、複合めっき層を形成してからめっきレジストを形成することも可能である。

30

【0076】

次に、図15の工程(G)に示すように、絶縁樹脂層36の表面に均一に無電解めっき(厚さ5～25 μ m)を施すことで、非貫通孔36a内に銅めっきからなるビア43を形成する。

【0077】

引き続き、図15の工程(H)にて、ビア43の内部に、銅フィラーの添加された熱硬化性のエポキシ樹脂又はポリイミド樹脂を充填し、加熱する。ここで、銅フィラーを含む樹脂を用いているが、銅フィラーを含まない樹脂を用いることもできる。

40

【0078】

次に、図16の工程(I)にて、半導体チップ30を無電解銅めっき液に浸漬し、均一に無電解めっき膜45aを形成する。ここで、該ビア43に充填された樹脂39は、上述したような銅フィラーを含むため、該開口を覆うように無電解めっき膜45aを形成することができる。その後、工程(J)にて、該レジストを形成して、無電解めっき膜45a及び下層の無電解めっき膜を除去することで、蓋めっき45を形成する。そして、該蓋めっき45に開口を設けたレジスト47を形成する。

【0079】

50

図16の工程(K)にて、蓋めっき45の表面にバンプ(突起状導体)44を形成する。

【0080】

半導体チップ30のバンプ44と基板50のパッド52が対応するように、半導体チップ30を載置させて、リフローすることにより、図13に示すように半導体チップ30を基板50に取り付ける。

【0081】

この第4実施形態では、バンプ44をリフローすることにより基板への取り付けを行っているが、第1実施形態の半導体チップのように接着剤を介して、基板へ取り付けることもできる。

【0082】

引き続き、本発明の第5実施形態に係る半導体チップ及び半導体チップの製造方法について図を参照して説明する。

図17は本発明の第5実施形態に係る半導体チップを示している。

半導体チップ30の下面には、パッシベーション膜34の開口にジンケート処理されたアルミニウム電極パッド32が形成されている。本実施形態では、パッシベーション膜34の下面に樹脂絶縁層36が配設され、該樹脂絶縁層36には、該アルミニウム電極パッド32に至る非貫通孔36aが形成されている。そして、該非貫通孔36aの底部のアルミニウム電極パッド32には、ニッケルめっき層38、ニッケルと銅との複合めっき層40を介在させて、銅めっきからなるビア43が形成されている。ビア43の内部には、エポキシフィラーを含む樹脂39が充填され、開口には無電解銅めっきからなる蓋めっき(金属膜)45が形成されている。そして、該蓋めっき45には、半田等の低融点金属からなる突起状導体(バンプ)44が配設されている。

【0083】

該半導体チップ30は、突起状導体(バンプ)44を介して基板50側のパッド52への接続されている。即ち、アルミニウム電極パッド32－ニッケルめっき層38－複合めっき層40－ビア43－蓋めっき45を介して接続が取られる。

【0084】

ここで、樹脂絶縁層36の厚さ(H)、及び、ビア43の高さは15～200μmに形成されている。一方、ビア43の直径は20μm～250μmに形成されている。樹脂絶縁層36は、弾性率1.0～3.5GPaの軟質絶縁層であることが望ましい。ここで、半導体チップ30と基板50の熱膨張率は異なり、半導体チップ30の動作時に発生する熱により、半導体チップ30と基板50との間に応力が発生するが、柔軟性を有する樹脂絶縁層36及び内部に柔軟性を有する樹脂39の充填されたビア43によって応力を吸収できるため、電氣的接続部にクラックを発生させることがなくなり、半導体チップ30と基板50との間に高い接続信頼性を与えている。この第5実施形態の半導体チップでは、ビア43の内部の樹脂39にはエポキシフィラーを含ませてあるため、金属フィラーを含む第4実施形態の半導体チップの樹脂39よりも柔軟性に優れている。レジスト層36の弾性率と同等に調整することで、より効率的に応力吸収を行うことができる。なお、前記フィラーとして本実施形態では、エポキシフィラーを用いているが、他の樹脂フィラー、シリコンゴムフィラー等のゴムフィラーを用いることも可能である。

【0085】

引き続き、図18～図20を参照して第5実施形態に係る半導体チップ30の製造方法について説明する。

図18の工程(A)に示すパッシベーション膜34の開口にアルミニウム電極パッド32が形成された半導体チップ30に対して後述する工程でバンプを形成する。ここでは、先ず、図18の工程(B)に示すように酸化剤に可溶性のエポキシフィラーを含む樹脂36を塗布する。

【0086】

次に、図18の工程(C)に示すよう露光・現像処理により非貫通孔36aを形成する。そしてさらに、加熱処理してアルミニウム電極パッド32に至る非貫通孔36aを有する

10

20

30

40

50

めっきレジスト層 36 を形成する。

【0087】

そして、該半導体チップを酸化剤に浸漬し、工程（D）に示すようにレジスト層 36 の表面に存在するエポキシフィラーを溶解除去することにより、表面を粗化する。

【0088】

次に、アルミニウム電極パッド 32 の表面にニッケルめっき層或いはニッケルと銅との複合めっき層の析出を容易ならしめるジンケート処理を施す。

【0089】

引き続き、図 19 の工程（E）に示すように、半導体チップ 30 をニッケル無電解めっき液中に浸けて、アルミニウム電極パッド 32 の表面にニッケルめっき層 38 を析出させる。なお、このニッケルめっき層を形成する工程は省略しても後述する複合めっき層をアルミニウム電極パッド 32 に直接形成することも可能である。

10

【0090】

そして、図 19 の工程（F）に示すように、該半導体チップ 30 を、ニッケル－銅の複合めっき液に浸漬し、ニッケルめっき層 38 の上に 0.01～5 μm のニッケル－銅の複合めっき層 40 を形成する。

【0091】

次に、図 19 の工程（G）に示すように、レジスト 36 の表面に厚さ 5～25 μm の無電解めっきを施すことで、非貫通孔 36a 内に銅めっきからなるビア 43 を形成する。

【0092】

引き続き、図 20 の工程（H）にて、ビア 43 の内部に、上述したレジストの組成物と同様な樹脂を充填する。その後、加熱して、該ビア 43 内に樹脂 39 を形成する。

20

【0093】

次に、半導体チップを酸化剤に間浸漬し、工程（I）に示すように樹脂 39 の表面に存在するエポキシフィラーを溶解除去することにより、表面を粗化する。

【0094】

図 20 の工程（J）にて、半導体チップ 30 を無電解銅めっき液に浸漬し、均一に無電解めっき膜 45a を形成する。ここで、樹脂 39 の表面を粗化してあるため、該ビア 43 の開口と無電解めっき膜 45a とを密着させることができる。その後、工程（K）にて、該レジストを形成して、無電解めっき膜 45a 及び下層の無電解めっき膜を除去することで、蓋めっき 45 を形成する。そして、該蓋めっき 45 に開口を設けたレジスト 47 を形成し、蓋めっき 45 の表面にパンプ（突起状導体）44 を形成する。パンプ 44 は、例えば、導電性ペーストを所定位置に開口の設けられたメタルマスクを用いてスクリーン印刷する方法、低融点金属である半田ペーストを印刷する方法、半田めっきを行う方法、あるいは半田溶融液に浸漬する方法により形成することができる。

30

【0095】

半導体チップ 30 のパンプ 44 と基板 50 のパッド 52 が対応するように、半導体チップ 30 を載置させて、リフローすることにより、図 17 に示すように半導体チップ 30 を基板 50 に取り付ける。

【0096】

この第 5 実施形態では、パンプ 44 をリフローすることにより基板への取り付けを行っているが、第 1 実施形態の半導体チップのように接着剤を介して、基板へ取り付けることもできる。

40

【図面の簡単な説明】

【図 1】本発明の第 1 実施形態に係る半導体チップの断面図である。

【図 2】本発明の第 1 実施形態に係る半導体チップの製造工程図である。

【図 3】本発明の第 1 実施形態に係る半導体チップの製造工程図である。

【図 4】本発明の第 1 実施形態に係る半導体チップの製造工程図である。

【図 5】本発明の第 2 実施形態に係る半導体チップの断面図である。

【図 6】本発明の第 2 実施形態に係る半導体チップの製造工程図である。

50

- 【図 7】本発明の第 2 実施形態に係る半導体チップの製造工程図である。
【図 8】本発明の第 2 実施形態に係る半導体チップの製造工程図である。
【図 9】本発明の第 3 実施形態に係る半導体チップの断面図である。
【図 10】本発明の第 3 実施形態に係る半導体チップの製造工程図である。
【図 11】本発明の第 3 実施形態に係る半導体チップの製造工程図である。
【図 12】本発明の第 3 実施形態に係る半導体チップの製造工程図である。
【図 13】本発明の第 4 実施形態に係る半導体チップの断面図である。
【図 14】本発明の第 4 実施形態に係る半導体チップの製造工程図である。
【図 15】本発明の第 4 実施形態に係る半導体チップの製造工程図である。
【図 16】本発明の第 4 実施形態に係る半導体チップの製造工程図である。
【図 17】本発明の第 5 実施形態に係る半導体チップの断面図である。
【図 18】本発明の第 5 実施形態に係る半導体チップの製造工程図である。
【図 19】本発明の第 5 実施形態に係る半導体チップの製造工程図である。
【図 20】本発明の第 5 実施形態に係る半導体チップの製造工程図である。
【図 21】従来技術に係る半導体チップの断面図である。

10

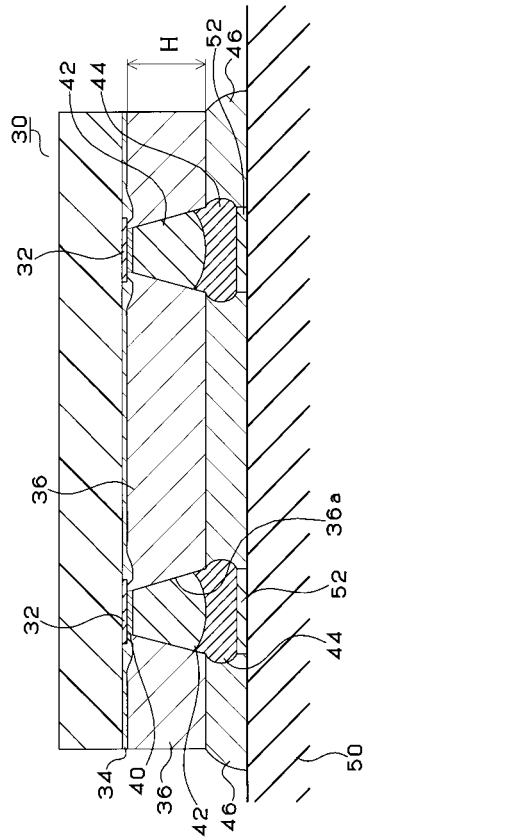
【符号の説明】

- 30 半導体チップ
32 アルミニウム電極パッド
34 パッシベーション膜
36 樹脂絶縁層
36a 非貫通孔
38 ニッケルめっき層
39 樹脂
40 複合めっき層
42 ビア
43 ビア
44 突起状導体（バンプ）
45 蓋めっき（金属膜）
50 基板
52 パッド

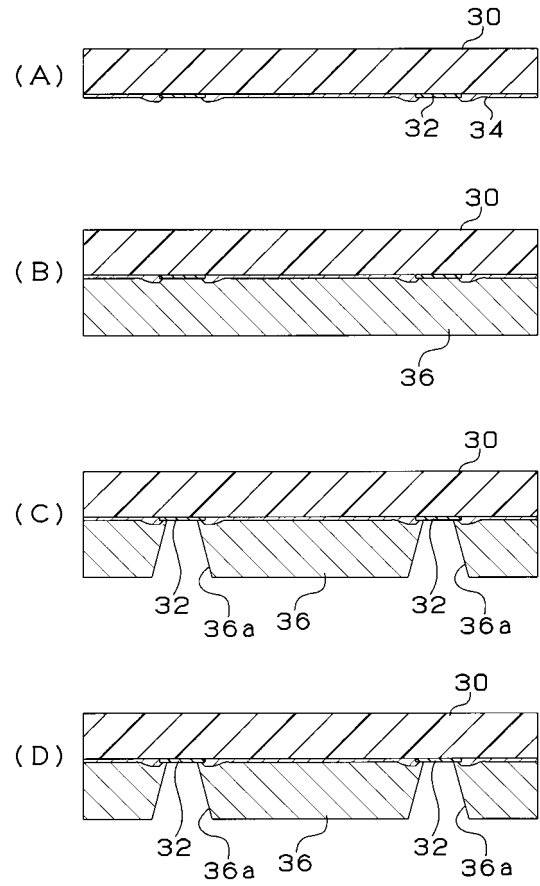
20

30

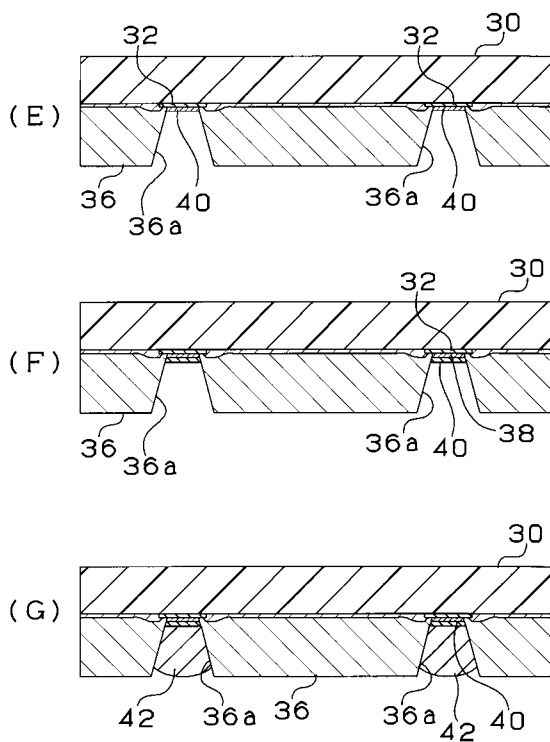
【図 1】



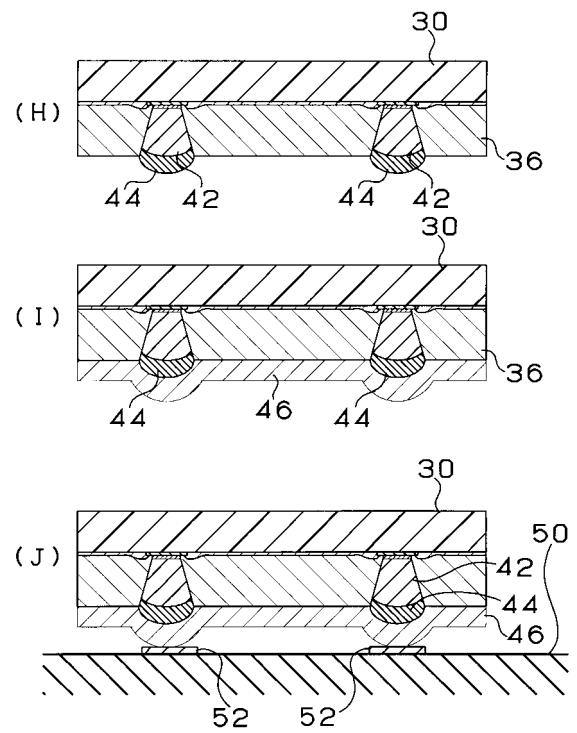
【図 2】



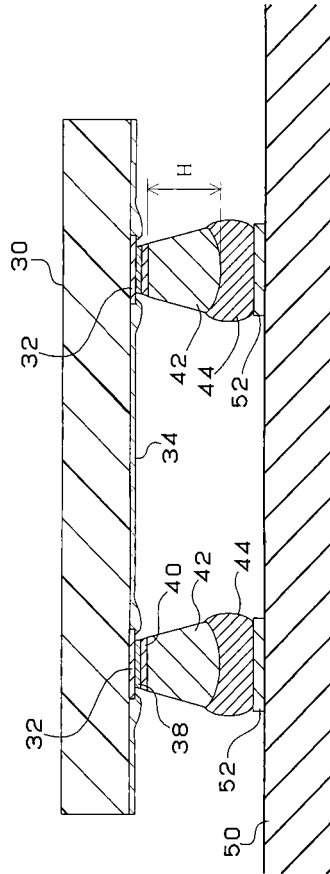
【図 3】



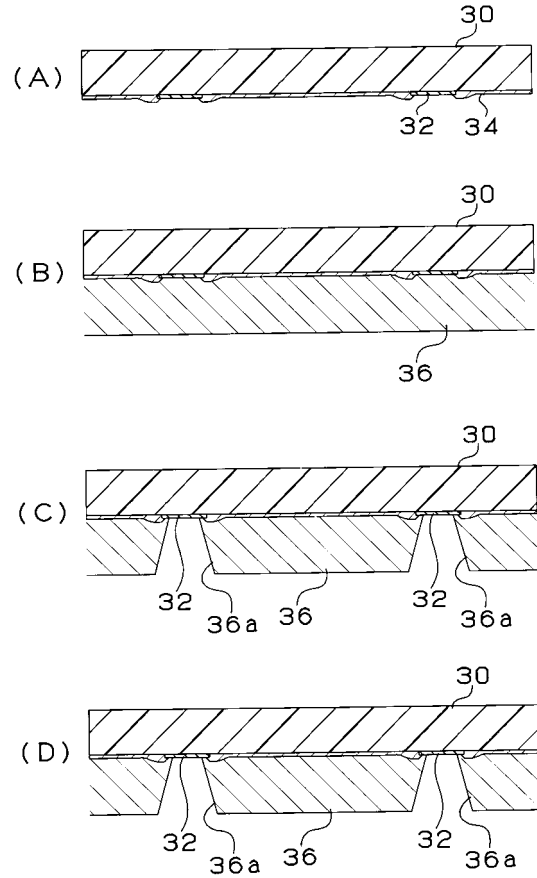
【図 4】



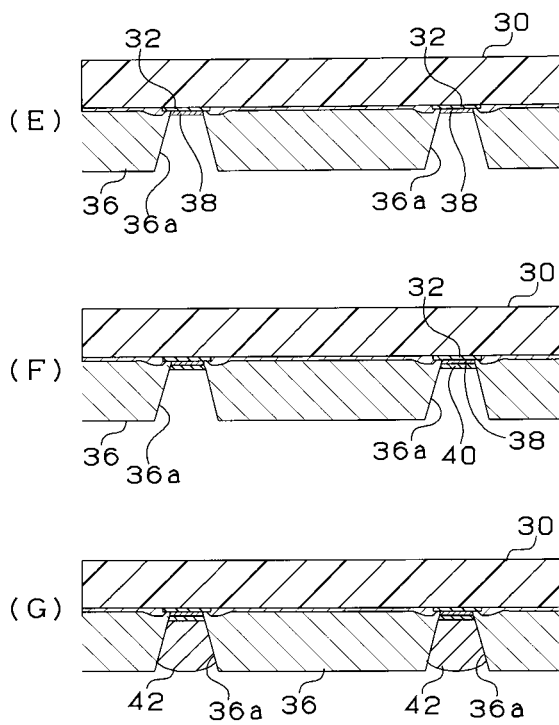
【図 5】



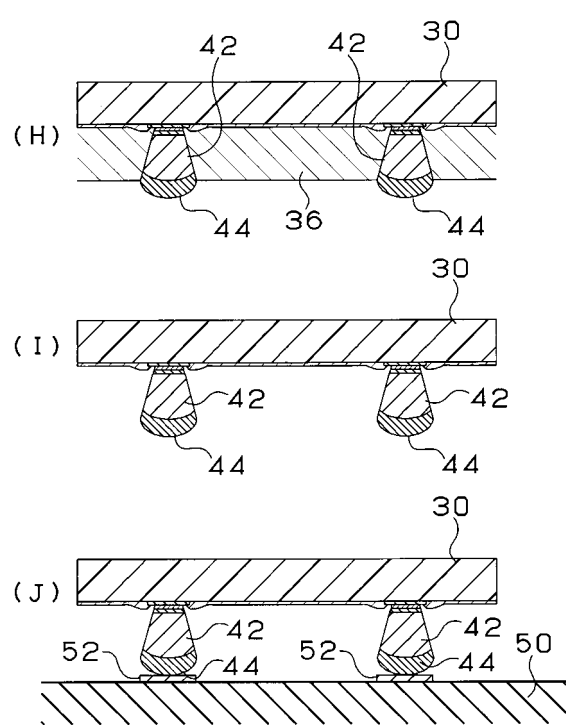
【図 6】



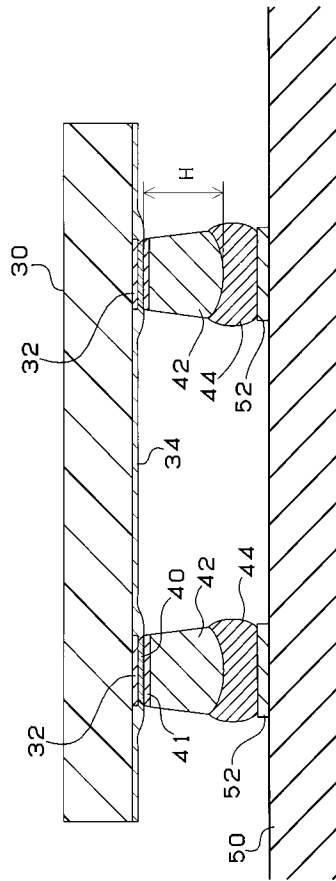
【図 7】



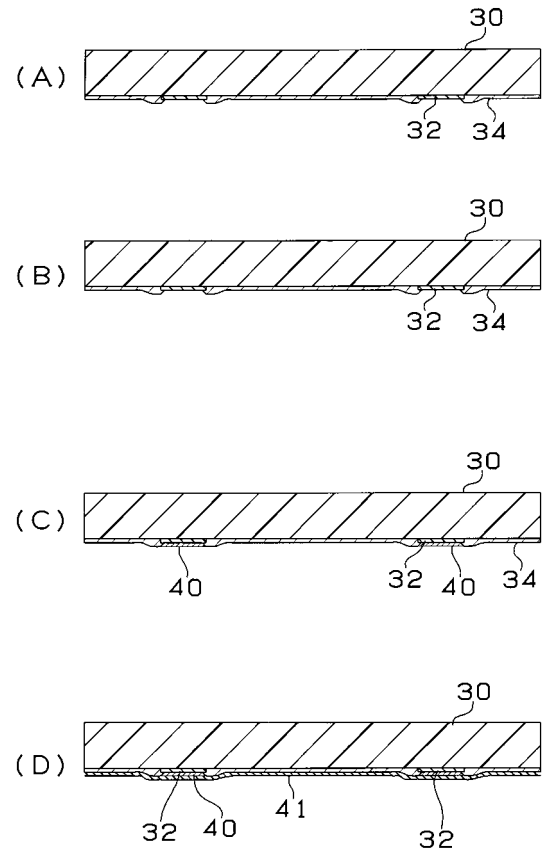
【図 8】



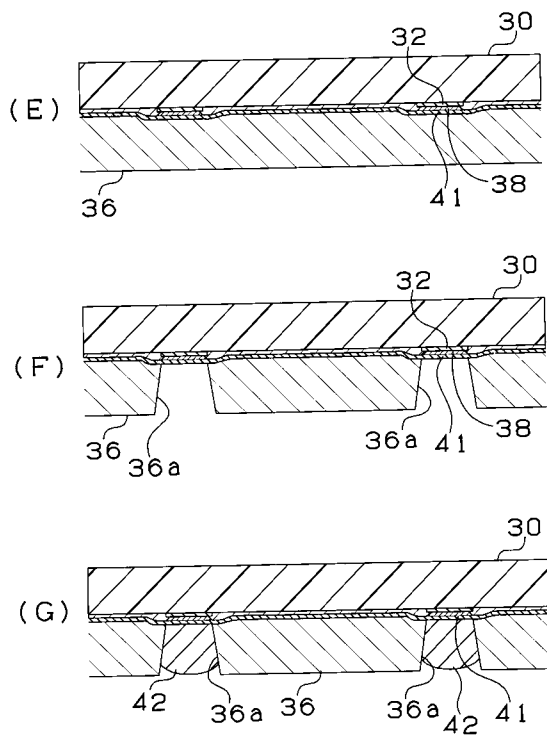
【図 9】



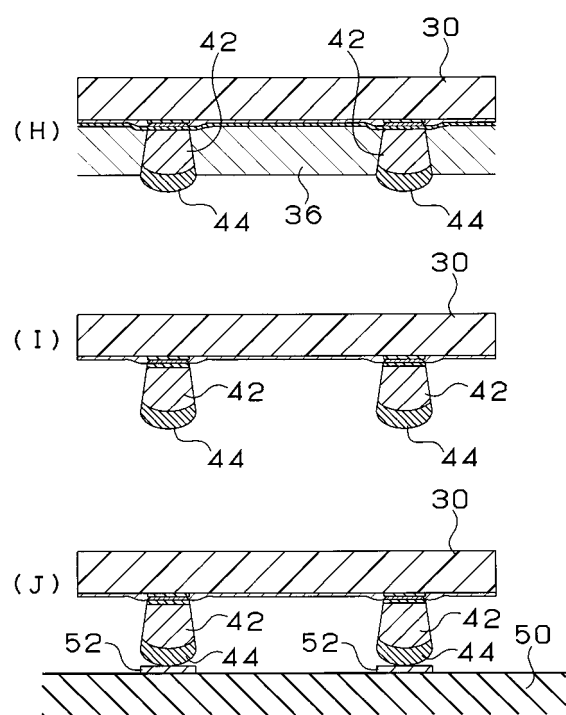
【図 10】



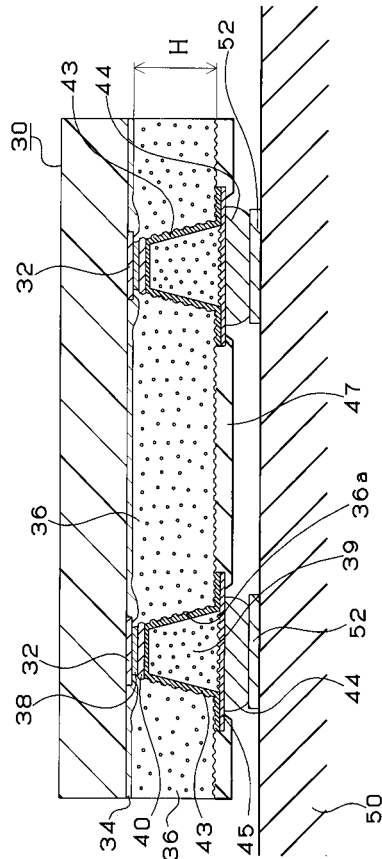
【図 11】



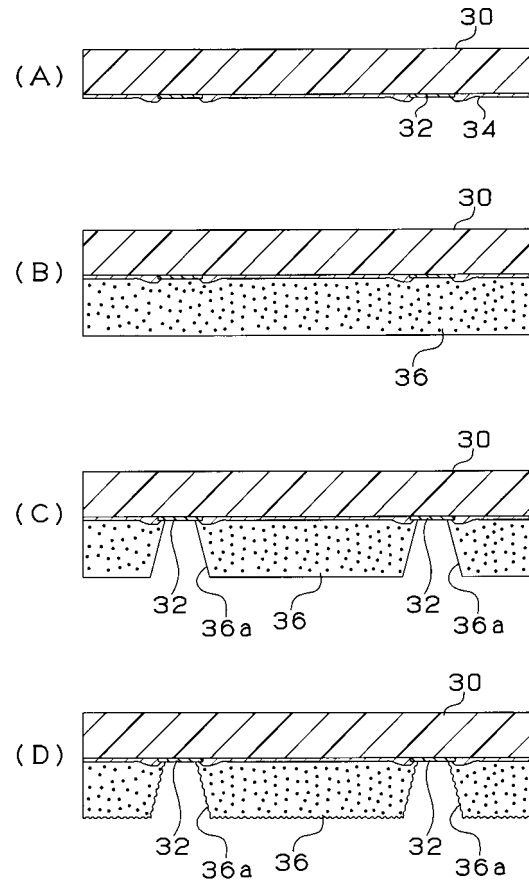
【図 12】



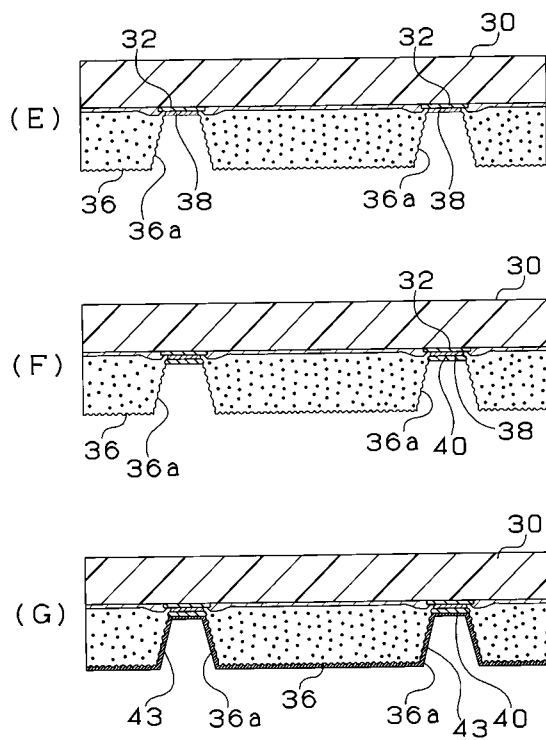
【図 17】



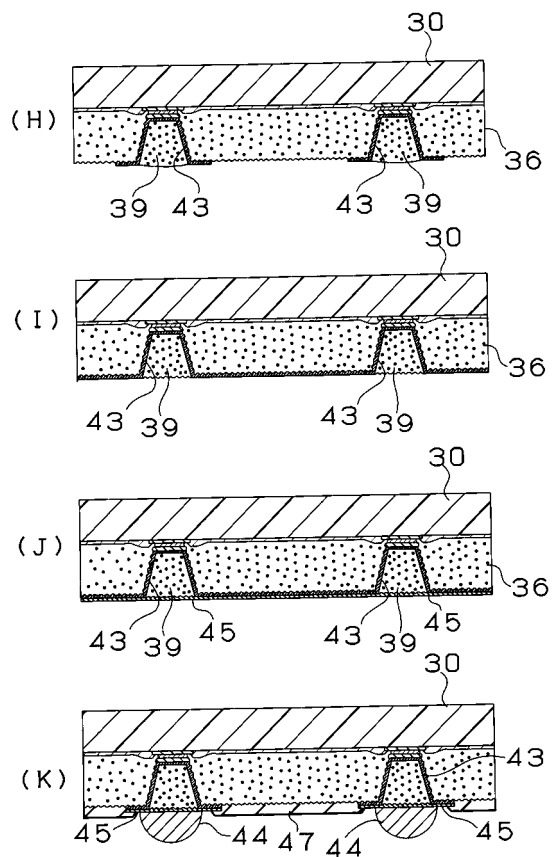
【図 18】



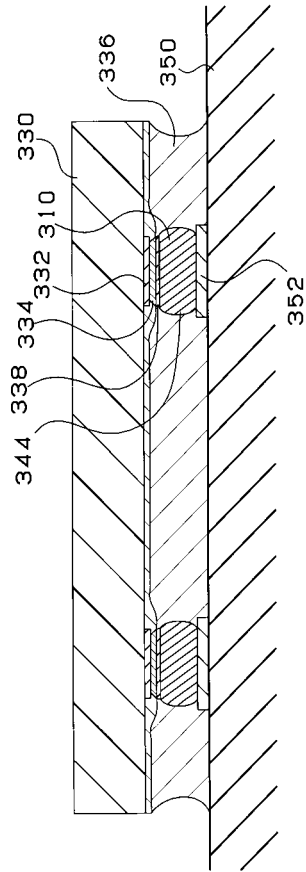
【図 19】



【図 20】



【図 2 1】



フロントページの続き

審査官 市川 裕司

- (56)参考文献 特開平09-064049 (JP, A)
特開平05-047768 (JP, A)
特開平09-116266 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 21/60