

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97124555

※申請日期：97年06月30日

※IPC分類：

H10L 2/46

(2005.01)

一、發明名稱：

(中) S O I 基板的製造方法和半導體裝置的製造方法

(英) Manufacturing method of SOI substrate and manufacturing method of semiconductor device

二、申請人：(共 1 人)

1. 姓 名：(中) 半導體能源研究所股份有限公司

(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎舜平

(英) 1. YAMAZAKI, SHUNPEI

地 址：(中) 日本國神奈川縣厚木市長谷三九八番地

(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036 Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 4 人)

1. 姓 名：(中) 下村明久

(英) SHIMOMURA, AKIHISA

國 籍：(中) 日本

(英) JAPAN

2. 姓 名：(中) 大沼英人

(英) OHNUMA, HIDETO

國 籍：(中) 日本

(英) JAPAN

3. 姓 名：(中) 掛端哲彌

(英) KAKEHATA, TETSUYA

國 籍：(中) 日本

(英) JAPAN

4. 姓 名：(中) 牧野賢一郎

(英) MAKINO, KENICHIRO
國 籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本 ; 2007/07/04 ; 2007-175757 ☒ 有主張優先權

五、中文發明摘要

發明之名稱：SOI 基板的製造方法和半導體裝置的製造方法

本發明的目的在於提供一種 SOI 基板的製造方法，該 SOI 基板具備即使在使用玻璃基板等的耐熱溫度低的基板時也可以承受實際工作的半導體層。另外，本發明的目的還在於提供使用這種 SOI 基板的具有高性能的半導體裝置。使用波長為 365nm 以上且 700nm 以下的光來對從半導體基板分離且接合到具有絕緣表面的支撐基板上的半導體層照射光，並且在將光波長及半導體層的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數 ($m=1, 2, 3, 4, \dots$)，並且滿足 $0 \leq \alpha \leq 10$ 的情況下，照射光的半導體層的厚度 d (nm) 滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm)。可以對半導體層以半導體層的光吸收率大的最適合條件照射能夠在半導體層中反射並共振而進行加熱處理的光。

六、英文發明摘要

發明之名稱：MANUFACTURING METHOD OF SOI SUBSTRATE AND
MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE

It is object to provide a manufacturing method of an SOI substrate provided with a single-crystal semiconductor layer, even in the case where a substrate having a low allowable temperature limit, such as a glass substrate, is used and to manufacture a high-performance semiconductor device using such an SOI substrate. Light irradiation is performed on a semiconductor layer which is separated from a semiconductor substrate and bonded to a support substrate having an insulating surface, using light having a wavelength of 365 nm or more and 700 nm or less, and a film thickness d (nm) of the semiconductor layer which is irradiated with the light is made to satisfy $d = \lambda / 2n \times m \pm \alpha$ (nm), when a light wavelength is λ (nm), a refractive index of the semiconductor layer is n , m is a natural number greater than or equal to 1 ($m = 1, 2, 3, 4, \dots$), and $0 \leq \alpha \leq 10$ is satisfied.

七、指定代表圖

(一)、本案指定代表圖為：第 (1B) 圖

(二)、本代表圖之元件代表符號簡單說明：

125：光

130：半導體層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

九、發明說明

【發明所屬之技術領域】

本發明係關於具有在絕緣表面上設置有半導體層的所謂的 SOI（絕緣體上矽；Silicon on Insulator）結構的 SOI 基板的製造方法及具有 SOI 結構的半導體裝置的製造方法。

【先前技術】

目前正在開發使用被稱為絕緣體上矽片（以下也稱為 SOI）的半導體基板的積體電路，該半導體基板在絕緣表面上設置有較薄的單晶半導體層而代替將單晶半導體晶錠切成薄片來製造的矽片。使用 SOI 基板的積體電路因為使電晶體的汲極和基板之間的寄生電容降低而提高積體電路的性能而引人注目。

作為製造 SOI 基板的方法，已知氫離子注入剝離法（例如參照專利文獻 1）。在氫離子注入剝離法中，藉由將氫離子注入到矽片，在離其表面有預定的深度的區域中形成微小氣泡層，以該微小氣泡層為解離面來將較薄的矽層接合到另外的矽片。除了剝離矽層的熱處理，還需要藉由在氧氣氣氛中的熱處理來在矽層形成氧化膜，然後去除該氧化膜，其次在 1000℃ 至 1300℃ 的溫度下進行熱處理來提高接合強度。

另一方面，已經公開了在如高耐熱玻璃等的絕緣基板上設置矽層的半導體裝置（例如參照專利文獻 2）。該半

導體裝置具有如下結構：使用絕緣矽膜保護其熱應變點為 750℃ 以上的晶化玻璃的整個表面，並且將藉由氬離子注入剝離法而得到的矽層固定在上述絕緣矽膜上。

專利文獻 1 日本專利申請公開第 2000-124092 號公報

專利文獻 2 日本專利申請公開第 Hei11-163363 號公報

在為形成脆化層而進行的離子注入製程中，矽層從被注入的離子受到損傷。在用來提高矽層和支撐基板之間的接合強度的上述熱處理中，還進行由於離子注入製程導致的矽層損壞的恢復。

但是，在使用玻璃基板等的耐熱溫度低的基板作為支撐基板的情況下，由於不能進行 1000℃ 以上的熱處理，所以不能充分恢復由於離子注入製程導致的上述矽層損壞。

【發明內容】

鑒於上述問題，本發明的目的在於提供一種 SOI 基板的製造方法，該 SOI 基板具備即使在使用玻璃基板等的耐熱溫度低的基板時也可以承受實際工作的半導體層。另外，本發明的目的還在於提供使用這種 SOI 基板的可靠性高的半導體裝置。

在製造 SOI 基板的製程中，為了恢復從半導體基板分離且接合在具有絕緣表面的支撐基板上的半導體層的結晶性，進行光照射。

藉由光照射，可以使半導體層的至少部分區域熔化，使得半導體層中的結晶缺陷減少。由於藉由使用光照射處理可以抑制支撐基板的溫度上升，所以可以使用玻璃基板等的耐熱溫度低的基板作為支撐基板。

在本發明中，使用能夠在半導體層中反射並共振而進行加熱處理的波長為 365nm 以上且 700nm 以下的光來進行對半導體層的光照射處理。作為波長為 365nm 以上且 700nm 以下的所謂的可見光，可以使用從固體雷射振盪器振盪的雷射光束，其生產率比振盪紫外光的受激準分子雷射器等的優越。

但是，如上那樣的波長為 365nm 以上且 700nm 以下的所謂的可見光顯然呈現薄膜干擾效應。圖 24A 示出用作半導體層的單晶矽的折射率的波長分散資料，而圖 24B 示出單晶矽的消光係數的波長分散資料。如圖 24B 所示，在比大約 365nm 高波長的光中，單晶矽的消光係數急劇減少，與波長為 350nm 以下的短波長相比非常小。

本申請人從對厚度不同的單晶矽層進行拉曼分光測定而得到的結果發現了上述薄膜干擾效應。圖 21A 示出對單晶矽層的厚度的拉曼位移 (Raman Shift) 的變化，而圖 21B 示出拉曼散射強度 (Raman Intensity) 的變化。如圖 22 所示，厚度與對半導體基板照射離子時的加速電壓有線形關係，圖 21A 和 21B 所示的單晶矽層的厚度是從照射離子時的加速電壓計算出的。注意，圖 21A 和 21B 所示的十個單晶矽層的樣品藉由如下方法形成：在單晶矽基板上形

成氧氮化矽膜（膜厚度為 100nm）和氮氧化矽膜（膜厚度為 50nm），照射氬離子形成脆化層，使用氧化矽膜作為具有接合面的絕緣層將單晶矽基板接合在支撐基板的玻璃基板上，從單晶矽基板剝離來形成。離子的照射藉由離子摻雜裝置使用氬來進行。在圖 21A 和 21B 中，氬離子的劑量為 1.8×10^{16} 離子/cm² 的六個樣品由×標誌的點表示，而氬離子的劑量為 2×10^{16} 離子/cm² 的四個樣品由○標誌的點表示。

在圖 21A 和 21B 的厚度大約為 60nm 和 120nm 的單晶矽層中，拉曼散射強度為其他厚度的單晶矽層的 4 倍至 8 倍，而拉曼位移比其他厚度的單晶矽層小 1.0 cm^{-1} 至 1.5 cm^{-1} 。這是因為如下緣故：由於用於拉曼分光測定的入射光是 YAG 雷射的第二諧波，其波長為 532nm，所以藉由該入射光在單晶矽層內諧振而提高拉曼散射強度，並且單晶矽層局部地發生溫度上升使得拉曼位移減小。

由以上實驗結果可見，能夠在半導體層中反射並共振而進行加熱處理的波長為 365nm 以上且 700nm 以下的光在單晶矽層中薄膜干擾效應大，並且其光照射處理效率依賴於單晶矽層的厚度。

再者，關於單晶矽層對波長為 365nm 以上且 700nm 以下的光的光吸收率的厚度依賴進行光學計算。在該光學計算中，藉由菲涅耳係數法計算出對設置有單晶矽層的支撐基板（合成石英基板，厚度為 1.1mm）垂直入射波長為 308nm 及 532nm 的光時的吸收率。將波長為 308nm 及

532nm 的單晶矽層及合成石英基板的折射率 n 及消光係數 k 表示於表 1。

[表 1]

樣品	波長 308nm		波長 532nm	
	折射率： n	消光係數： k	折射率： n	消光係數： k
矽層	5.02	3.68	4.16	0.044
石英基板	1.48	0	1.46	0

圖 23 示出單晶矽層的厚度和吸收率的光學計算結果。在圖 23 中，光波長為 308nm 的結果由細虛線表示，而波長為 532nm 的結果由粗實線表示。注意，波長為 532nm 的光是 Nd：YAG 雷射的第二諧波。

如圖 23 所示，對波長為 308nm 的光的單晶矽層的光吸收率在單晶矽層的厚度為 30nm 以上時大致一定。另一方面，對波長為 532nm 的光的單晶矽層的光吸收率對於單晶矽層的厚度週期性地具有極大值。當將光波長及單晶矽層的折射率分別設定為 λ (nm) 及 n 時，呈現極大值的單晶矽層的厚度 d (nm) 為 $\lambda/2n$ 的整數倍。並且，當考慮到底膜的有和無及結構、單晶矽層的消光係數的影響導致的位相錯開等的影響來將校正值設定為 α 時，呈現光吸收率的極大值的單晶矽層的厚度 d (nm) 可以由 $d=\lambda/2n\times m+\alpha$ ($m=1、2、3、4\dots$) 表示。注意， m 是 1 以上的自然數。即使在使用其吸收率對上述波長為 365nm 以上且 700nm 以下的光小的單晶矽等的單晶半導體層的情況下，也可以

有效地進行藉由光照射的加熱處理。

如上那樣，在本發明中，使用能夠在半導體層中反射並共振而進行加熱處理的波長為 365nm 以上且 700nm 以下的光來對半導體層照射光，並且在將光波長及半導體層的折射率分別設定為 $\lambda(\text{nm})$ 及 n ， m 是 1 以上的自然數（ $m=1、2、3、4\dots$ ），並且滿足 $0\leq\alpha\leq10$ 的情況下，照射光的半導體層的厚度 $d(\text{nm})$ 滿足 $d=\lambda/2n\times m\pm\alpha$ 。藉由使用本發明，可以對半導體層以半導體層的光吸收率大的最適合條件照射能夠在半導體層中反射並共振而進行加熱處理的光。因此，可以充分地恢復對半導體層的離子照射製程導致的損壞，從而可以製造具有結晶缺陷減少了的半導體層的 SOI 基板。

藉由將在半導體基板中的形成脆化層的深度設定為滿足 $\lambda/2n\times m\pm\alpha$ （ $m=1、2、3、4\dots$ ， $0\leq\alpha\leq10$ ）（ nm ），可以控制設置在照射光的支撐基板上的半導體層的厚度。由於脆化層藉由離子的照射而形成，所以根據離子照射時的加速電壓等的照射條件來控制即可。

此外，也可以藉由在將半導體層轉置在支撐基板上之後進行蝕刻處理和研磨處理，來使半導體層的厚度 d 滿足 $\lambda/2n\times m\pm\alpha$ （ $m=1、2、3、4\dots$ ， $0\leq\alpha\leq10$ ）（ nm ）。藉由進行蝕刻處理和研磨處理，可以除去結晶缺陷多的半導體層表面，並且可以進一步減少光照射之後的半導體層中的結晶缺陷。再者，研磨處理具有如下效應：由於可以進行半導體層的平坦化，所以在光的照射製程中可以使半導體層

的熱容量為均勻，並且經過均勻的加熱冷卻過程或熔融及凝固過程來可以形成均勻的結晶。

此外，也可以在進行上述光照射之後對半導體層進行研磨處理。藉由在光照射之後進行研磨處理，還可以減少因為光照射會產生的半導體層表面的凹凸，從而可以得到平坦性進一步提高的半導體層。

作為研磨處理，可以使用化學機械研磨（CMP）法或噴液研磨法。

光只要是波長為 365nm 以上且 700nm 以下（較佳的為 365nm 以上且 550nm 以下）的光即可。較佳的使用雷射光束。

作為振盪雷射光束的雷射器，可以使用連續振盪雷射器、準連續振盪雷射器、以及脈衝振盪雷射器。為了實現半導體層的部分熔化，而較佳的使用脈衝振盪雷射器。例如可以舉出 Ar 雷射器、Kr 雷射器等的气体雷射器。除了上述雷射器以外，還可以舉出 YAG 雷射器、YVO₄ 雷射器、YLF 雷射器、YAlO₃ 雷射器、GdVO₄ 雷射器、KGW 雷射器、KYW 雷射器、變石雷射器、Ti:藍寶石雷射器、Y₂O₃ 雷射器等作為固體雷射器。注意，在 YAG 雷射器等固體雷射器中，有也可以用作連續振盪雷射器、準連續振盪雷射器、以及脈衝振盪雷射器的雷射器。注意，至於固體雷射器，較佳的使用基波的第二諧波至第三諧波。此外，還可以使用 GaN、GaAs、GaAlAs、InGaAsP 等半導體雷射器。固體雷射器具有如下優點：生產率優越；振盪輸出穩定

；保養次數少；以及運用成本低等。

在對支撐基板接合半導體層時，對形成接合的面的一方或者雙方較佳的使用以有機矽烷為原材料來沉積了的氧化矽膜作為具有接合面的絕緣層。作為有機矽烷氣體，使用含有矽的化合物，如四乙氧基矽烷（TEOS：化學式為 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、三甲基矽烷（TMS：化學式為 $(\text{CH}_3)_3\text{SiH}$ ）、四甲基矽烷（化學式為 $\text{Si}(\text{CH}_3)_4$ ）、四甲基環四矽氧烷（TMCTS）、八甲基環四矽氧烷（OMCTS）、六甲基二矽氮烷（HMDS）、三乙氧基矽烷（化學式為 $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、三(二甲基氨基)矽烷（化學式為 $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ）等。就是，在對具有對支撐基板接合半導體層的結構中，設置具有平滑面且形成親水性表面的層作為接合面。

注意，在本發明說明中的化學氣相成長（CVD）法包括電漿CVD法、熱CVD法、光CVD法。

此外，成為絕緣層的氧化矽膜也可以藉由化學氣相成長法使用甲矽烷、乙矽烷、或者三矽烷作為原料氣體來形成。此外，成為絕緣層的氧化矽膜也可以為熱氧化膜，並且較佳的包含氮。

接合到支撐基板的半導體層藉由以形成在半導體基板中的脆化層分離且剝離而得到。脆化層可以藉由照射氫離子、氮離子或者、以氟為代表的鹵素離子來形成。在此情況下，也可以照射由一個同一原子構成的質量數不同的離子或由多個同一原子構成的質量數不同的離子。當照射氫離子時，較佳的使該氫離子包含 H^+ 、 H_2^+ 、 H_3^+ 離子的同時

提高該 H_3^+ 離子的比率。

在支撐基板上也可以設置防止雜質元素的擴散的氮化矽膜或氮氧化矽膜作為阻擋層（保護層）。另外，也可以組合氧氮化矽膜作為具有緩和應力的功能的絕緣膜。

注意，氧氮化矽膜是指如下膜：在組成方面氧的含量比氮的含量多且當使用盧瑟福背散射光譜學法（RBS）以及氬前方散射法（HFS）測量時，作為濃度範圍，其包含 50 原子%至 70 原子%的氧、0.5 原子%至 15 原子%的氮、25 原子%至 35 原子%的 Si、0.1 原子%至 10 原子%的氬。另外，氮氧化矽膜是指如下膜：在組成方面氮的含量比氧的含量多且當使用 RBS 及 HFS 測量時，作為濃度範圍，其包含 5 原子%至 30 原子%的氧、20 原子%至 55 原子%的氮、25 原子%至 35 原子%的 Si、10 原子%至 30 原子%的氬。但是，當將構成氧氮化矽或氮氧化矽的原子的總計設為 100 原子%時，氮、氧、Si 及氬的含有比率包含在上述範圍內。

此外，也可以在半導體基板和具有接合面的絕緣層之間形成保護層。該保護層可以由選自氮化矽層、氧化矽層、氮氧化矽層、以及氧氮化矽層中的一層或多層的疊層結構來形成。這些層可以在半導體基板中形成脆化層之前，在半導體基板上形成。此外，也可以在半導體基板中形成脆化層之後，在半導體基板上形成這些層。

本發明的 SOI 基板的製造方法之一包括以下製程：從單晶半導體基板的一個表面一側照射離子，來在單晶半導

體基板的離一個表面有一定深度的區域中形成脆化層；在單晶半導體基板的一個表面上或支撐基板上形成絕緣層；在單晶半導體基板和支撐基板夾著絕緣層重疊的狀態下進行熱處理，以使脆化層中產生裂縫，來在脆化層中分開單晶半導體基板；將半導體層從單晶半導體基板形成到支撐基板上；對半導體層從半導體層一側照射波長 λ 為 365nm 以上且 700nm 以下的光，其中在將光波長及半導體層的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數，並且滿足 $0 \leq \alpha \leq 10$ 的情況下，照射光的半導體層的厚度 d 滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm)。

本發明的 SOI 基板的製造方法之另一包括以下製程：在單晶半導體基板的一個表面上形成絕緣層；對單晶半導體基板隔著形成在單晶半導體基板的一個表面上的絕緣層照射離子，來在單晶半導體基板的離一個表面有一定深度的區域中形成脆化層；在單晶半導體基板和支撐基板夾著絕緣層重疊的狀態下進行熱處理，以使脆化層中產生裂縫，來在脆化層中分開單晶半導體基板，將半導體層從單晶半導體基板形成到支撐基板上；對半導體層從半導體層一側照射波長 λ 為 365nm 以上且 700nm 以下的光，其中在將光波長及半導體層的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數，並且滿足 $0 \leq \alpha \leq 10$ 的情況下，照射光的半導體層的厚度 d 滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm)。

本發明的 SOI 基板的製造方法之另一包括以下製程：從單晶半導體基板的一個表面一側照射離子，來在單晶半

導體基板的離一個表面有一定深度的區域中形成脆化層；在單晶半導體基板的一個表面上或支撐基板上形成絕緣層；在單晶半導體基板和支撐基板夾著絕緣層重疊的狀態下進行熱處理，以使脆化層中產生裂縫，來在脆化層中分開單晶半導體基板；將半導體層從單晶半導體基板形成到支撐基板上；對半導體層表面進行蝕刻處理；對受到蝕刻處理的半導體層從受到蝕刻處理的半導體層一側照射波長 λ 為 365nm 以上且 700nm 以下的光，其中在將光波長及半導體層的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數，並且滿足 $0 \leq \alpha \leq 10$ 的情況下，照射光的半導體層的厚度 d 滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm)。

本發明的 SOI 基板的製造方法之另一包括以下製程：在單晶半導體基板的一個表面上形成絕緣層；對單晶半導體基板隔著形成在單晶半導體基板的一個表面上的絕緣層照射離子，來在單晶半導體基板的離一個表面有一定深度的區域中形成脆化層；在單晶半導體基板和支撐基板夾著絕緣層重疊的狀態下進行熱處理，以使脆化層中產生裂縫，來在脆化層中分開單晶半導體基板，將半導體層從單晶半導體基板形成到支撐基板上；對半導體層表面進行蝕刻處理；對受到蝕刻處理的半導體層從受到蝕刻處理的半導體層一側照射波長 λ 為 365nm 以上且 700nm 以下的光，其中在將光波長及半導體層的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數，並且滿足 $0 \leq \alpha \leq 10$ 的情況下，照射光的半導體層的厚度 d 滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm)。

本發明的 SOI 基板的製造方法之另一包括以下製程：
從單晶半導體基板的一個表面一側照射離子，來在單晶半導體基板的離一個表面有一定深度的區域中形成脆化層；
在單晶半導體基板的一個表面上或支撐基板上形成絕緣層；
在單晶半導體基板和支撐基板夾著絕緣層重疊的狀態下進行熱處理，以使脆化層中產生裂縫，來在脆化層中分開單晶半導體基板；將半導體層從單晶半導體基板形成到支撐基板上；對半導體層表面進行研磨處理；對受到研磨處理的半導體層從受到研磨處理的半導體層一側照射波長 λ 為 365nm 以上且 700nm 以下的光，其中在將光波長及半導體層的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數，並且滿足 $0 \leq \alpha \leq 10$ 的情況下，照射光的半導體層的厚度 d 滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm)。

本發明的 SOI 基板的製造方法之另一包括以下製程：
在單晶半導體基板的一個表面上形成絕緣層；對單晶半導體基板隔著形成在單晶半導體基板的一個表面上的絕緣層照射離子，來在單晶半導體基板的離一個表面有一定深度的區域中形成脆化層；在單晶半導體基板和支撐基板夾著絕緣層重疊的狀態下進行熱處理，以使脆化層中產生裂縫，來在脆化層中分開單晶半導體基板，將半導體層從單晶半導體基板形成到支撐基板上；對半導體層表面進行研磨處理；對受到研磨處理的半導體層從受到研磨處理的半導體層一側照射波長 λ 為 365nm 以上且 700nm 以下的光，其中在將光波長及半導體層的折射率分別設定為 λ (nm) 及

n ， m 是 1 以上的自然數，並且滿足 $0 \leq \alpha \leq 10$ 的情況下，照射光的半導體層的厚度 d 滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm)。

藉由使用在上述 SOI 基板的製造方法中形成的半導體層可以形成半導體元件，並且可以形成與該半導體元件電連接的顯示元件。

注意，在本發明中，半導體裝置指的是能夠藉由利用半導體特性來工作的裝置。藉由使用本發明，可以製造具有包括半導體元件(電晶體、記憶體元件、二極體等)的電路的裝置或包括處理器電路的晶片等的半導體裝置。

本發明可以用於具有顯示功能的裝置的半導體裝置(也稱為顯示裝置)。使用本發明的半導體裝置包括：在電極之間夾著包含被稱為電致發光(以下也稱為“EL”)的呈現發光的有機物、無機物、或者有機物和無機物的混合物的層的發光元件與 TFT 彼此連接的半導體裝置(發光顯示裝置)；以及使用具有液晶材料的液晶元件作為顯示元件的半導體裝置(液晶顯示裝置)等。在本發明說明中，顯示裝置是指具有顯示元件的裝置，並且顯示裝置包括在基板上形成有包含顯示元件的多個像素和驅動上述像素的週邊驅動電路的顯示面板主體。另外，顯示裝置也可以包括安裝有撓性印刷電路(FPC)或印刷線路板(PWB)的裝置(IC、電阻元件、電容元件、電感器、電晶體等)。另外，也可以包括偏光板或相位差板等的光學片。另外，也可以包括背光燈(導光板、稜鏡片、漫射片、反射片、或者光源(LED、冷陰極管等))。

另外，顯示元件或半導體裝置可以採用各種方式或各種元件。例如，可以使用 EL 元件（有機 EL 元件、無機 EL 元件或包含有機物及無機物的 EL 元件）、電子發射元件、液晶元件、電子墨水、光柵閥（GLV）、電漿顯示器（PDP）、數位微鏡裝置（DMD）、壓電陶瓷顯示器、以及碳奈米管等藉由電磁作用改變對比度的顯示介質。另外，使用 EL 元件的半導體裝置包括 EL 顯示器；使用電子發射元件的半導體裝置包括場致發射顯示器（FED）、SED 方式平面顯示器（SED；表面傳導電子發射顯示器）等；使用液晶元件的半導體裝置包括液晶顯示器、透射型液晶顯示器、半透射型液晶顯示器、以及反射型液晶顯示器；使用電子墨水的半導體裝置包括電子紙。

藉由生產率優越的較佳的光照射處理，即使在使用玻璃基板等的耐熱溫度低的基板的情況下，也可以製造具有承受實際工作的結晶缺陷減少了的半導體層的 SOI 基板。

藉由使用設置在如上那樣的 SOI 基板上的半導體層，可以成品率高地製造包括具有高性能的各種半導體元件、記憶元件、積體電路等的半導體裝置。

【實施方式】

參照附圖詳細地說明本發明的實施例模式及實施例。但是，本發明不局限於以下說明，所屬技術領域的普通技術人員可以很容易地理解一個事實就是其方式和詳細內容在不脫離本發明的宗旨及其範圍下可以被變換為各種各樣

的形式。因此，本發明不應該被解釋為僅限定在實施例模式及實施例所記載的內容中。此外，在以下說明的本發明的結構中，在不同附圖之間共同使用表示同一部分或具有同樣功能的部分的附圖標記而省略其反復說明。

[實施例模式 1]

參照圖 1A 至圖 4C 說明本發明的半導體裝置的製造方法。

在本實施例模式中，對從半導體基板分離且接合在具有絕緣表面的支撐基板上的半導體層照射光。較佳的是，作為半導體基板使用單晶半導體基板，並且作為分離且接合在支撐基板上的半導體層形成單晶半導體層。

藉由光照射，可以使半導體層的至少部分區域熔化，使得半導體層中的結晶缺陷減少。由於藉由使用光照射處理可以抑制支撐基板的溫度上升，所以可以使用玻璃基板等的耐熱溫度低的基板作為支撐基板。

在本發明中，使用能夠在半導體層中反射並共振而進行加熱處理的波長為 365nm 以上且 700nm 以下的光來進行對半導體層的光照射處理。作為波長為 365nm 以上且 700nm 以下的所謂的可見光，可以使用從其生產率優越的固體雷射振盪器振盪的雷射光束。

首先，參照圖 3A 至 3D 以及圖 4A 至 4C 說明在具有絕緣表面的基板的支撐基板上從半導體基板設置半導體層的方法。

圖 3A 所示的半導體基板 108 被清洗，從其表面照射在電場加速的離子，來在半導體基板的離其表面有預定深度的區域中形成脆化層 110。離子的照射考慮到轉置在支撐基板上的半導體層的厚度而進行。考慮到這種厚度設定對半導體基板 108 照射離子時的加速電壓。

在本發明中，對轉置在支撐基板上的半導體層進行波長為 365nm 以上且 700nm 以下的光照射處理，來減少半導體層的結晶缺陷。爲了提高上述光照射處理的效率，將照射光的半導體層的厚度 d 控制爲滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm) (將光波長及半導體層的折射率分別設定爲 λ (nm) 及 n ， m 是 1 以上的自然數 ($m=1、2、3、4\dots$)，並且滿足 $0 \leq \alpha \leq 10$)。

半導體層的厚度可以根據半導體基板的從照射離子的表面到形成脆化層的深度而控制。由於脆化層藉由離子的照射形成，所以適當設定離子的照射條件（離子種、加速電壓等），來使半導體基板的從表面到脆化層的深度滿足上述厚度 d 即可。

此外，也可以在將半導體層轉置在支撐基板上之後且照射光之前進行蝕刻處理或研磨處理來控制半導體層的厚度，從而將該厚度 d 調整爲滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm) (將光波長及半導體層的折射率分別設定爲 λ (nm) 及 n ， m 是 1 以上的自然數 ($m=1、2、3、4\dots$)，並且滿足 $0 \leq \alpha \leq 10$)。

作爲半導體基板 108 使用矽基板或鍺基板等的半導體

基板、銻砷或銻磷等的化合物半導體基板。作為半導體基板 108 雖然較佳的使用單晶半導體基板，但是也可以使用多晶半導體基板。在支撐基板上可以得到的半導體層可以藉由選擇成為母體的半導體基板來確定。

在本實施例模式中，雖然採用如下離子照射剝離法，即，將氫離子、氮離子、或者氟離子照射到半導體基板的離其表面有預定深度的區域中，然後進行熱處理來剝離表層的半導體層，但是，也可以採用如下方法，即，在多孔矽上使單晶矽外延成長，然後藉由噴水法分離多孔矽層來剝離。

例如，作為半導體基板 108 使用單晶矽基板，使用稀氫氟酸處理其表面，除去自然氧化膜及附著在其表面的塵埃等的雜質來使半導體基板 108 表面清洗化。

脆化層 110 藉由離子摻雜法或離子注入法照射離子來形成即可。脆化層 110 藉由照射氫離子、氮離子、或者以氟為代表的鹵素離子而形成。在作為鹵素元素照射氟離子的情況下，使用 BF_3 作為源氣體即可。注意，離子注入法是指對離子化了的氣體進行品質分離而照射半導體的方法。

在對單晶矽基板藉由離子照射法照射鹵素離子如氟離子的情況下，藉由添加了的氟清除（驅逐）矽晶格內的矽原子來有效地形成空位部分，使得脆化層中形成微小空洞。在此情況下，因為比較低溫度的熱處理而引起形成在脆化層中的微小空洞的體積變化，沿著脆化層分離來可以形

成薄的單晶半導體層。也可以在照射氟離子之後照射氫離子，以使空洞內包含氫。由於為從半導體基板剝離薄的半導體層而形成的脆化層是藉由利用形成在脆化層中的微小空洞的體積變化而分離，所以如上那樣較佳的有效地利用氟離子或氫離子的作用。

此外，也可以照射由一個同一原子構成的質量數不同的離子或由多個同一原子構成的質量數不同的離子。例如，當照射氫離子時，較佳的在其中包含 H^+ 、 H_2^+ 、 H_3^+ 離子的同時，提高 H_3^+ 離子的比率。當照射氫離子時，藉由在其中包含 H^+ 、 H_2^+ 、 H_3^+ 離子的同時提高 H_3^+ 離子的比率，來既可提高照射效率，又可縮短照射時間。藉由採用這種結構，可以容易進行剝離。

當形成脆化層時需要在高劑量條件下照射離子，有時半導體基板 108 的表面會變得粗糙。因此，也可以在照射離子的表面利用氮化矽膜、氮氧化矽膜、或者氧化矽膜等設置對於離子照射的保護膜，其厚度為 50nm 至 200nm。當形成保護層時，考慮到保護層的厚度而設定加速電壓等的離子照射條件，來控制在半導體基板中的形成脆化層的深度。

例如，在半導體基板 108 上藉由電漿 CVD 法形成氧氮化矽膜（膜厚度為 5nm 至 300nm，較佳的為 30nm 至 150nm（例如 50nm））和氮氧化矽膜（膜厚度為 5nm 至 150nm，較佳的為 10nm 至 100nm（例如 50nm））的疊層作為保護層。作為一例，在半導體基板 108 上以 50nm 的

膜厚度形成氧氮化矽膜，並且在該氧氮化矽膜上以 50nm 的膜厚度形成氮氧化矽膜來層疊。氧氮化矽膜也可以是使用有機矽烷氣體藉由化學氣相成長法製造的氧化矽膜。

此外，也可以對半導體基板 108 進行脫脂清洗來除去其表面的氧化膜，然後進行熱氧化。作為熱氧化，雖然可以進行一般的乾式氧化，但是較佳的在添加有鹵素的氧化氣氛中進行氧化。例如，在相對於氧包含 0.5 體積%至 10 體積%（較佳的為 3 體積%）的比率的 HCl 的氣氛中，並且在 700℃ 以上的溫度下進行熱處理。較佳的在 950℃ 至 1100℃ 的溫度下進行熱處理。處理時間為 0.1 小時至 6 小時，較佳的為 0.5 小時至 1 小時。所形成的氧化膜的厚度為 10nm 至 1000nm（較佳的為 50nm 至 200nm），例如為 100nm 厚。

作為包含鹵素的物質，除了使用 HCl 以外，還可以使用選自 HF、NF₃、HBr、Cl₂、ClF₃、BCl₃、F₂、Br₂ 中的一種或多種物質。

藉由在這樣的溫度範圍內進行熱處理，可以得到由鹵素元素帶來的吸雜效應。尤其是，吸雜具有除去金屬雜質的效應。換言之，藉由氯氣的作用，金屬等的雜質變成揮發性氯化物且脫離到氣相中而被除去。這是對藉由化學機械研磨（CMP）來處理其表面的半導體基板 108 很有效。此外，氯起到補償半導體基板 108 和所形成的氧化膜的介面的缺陷來降低該介面的局部位準密度的作用，以使半導體基板 108 和氧化膜的介面惰性化，從而電特性穩定了。

可以使藉由所述熱處理來形成的氧化膜中包含鹵素。鹵素元素藉由以 $1 \times 10^{17} / \text{cm}^3$ 至 $5 \times 10^{20} / \text{cm}^3$ 的濃度包含在氧化膜中，可以使該氧化膜呈現捕獲金屬等的雜質來防止半導體基板 108 的污染的保護層的功能。

當形成脆化層 110 時，根據沉積在半導體基板上的膜厚度、從目的的半導體基板分離而轉置在支撐基板上的半導體層的厚度、以及所照射的離子種可以調整加速電壓和所有的離子數量。

這裏表示脆化層的形成例子。例如，可以藉由離子摻雜法使用氫氣體作為原料，以 40kV 的加速電壓、 2×10^{16} 離子 / cm^2 的所有的離子數量照射離子來形成脆化層。藉由形成厚度厚的保護層，在以同一條件照射離子來形成脆化層的情況下，可以作為從目的的半導體基板分離而轉置在支撐基板上的半導體層形成厚度薄的半導體層。例如，當根據離子種（ H^+ 、 H_2^+ 、 H_3^+ 離子）的比率以上述條件形成脆化層時，在作為保護層在半導體基板上層疊氮化矽膜（膜厚度為 50nm）和氮氧化矽膜（膜厚度為 50nm）的情況下，轉置在支撐基板上的半導體層的厚度大約為 120nm，而在作為保護層在半導體基板上層疊氮化矽膜（膜厚度為 100nm）和氮氧化矽膜（膜厚度為 50nm）的情況下，轉置在支撐基板上的半導體層的厚度大約為 70nm。像這樣可以控制轉置在支撐基板上的半導體層的厚度。

在使用氦（He）或氫作為原料氣體的情況下，以 10kV 至 200kV 的加速電壓、 1×10^{16} 離子 / cm^2 至 6×10^{16} 離

子/cm² 的劑量照射，來可以形成脆化層。藉由使用氦作為原料氣體，可以照射 He⁺作為其主要離子而不進行品質分離。此外，藉由使用氫作為原料氣體，可以照射 H₂⁺離子、H₃⁺離子作為主要離子。離子種還根據電漿的供應方法、壓力、原料氣體供應量、加速電壓而改變。

形成脆化層的例子為如下，即，在半導體基板上層疊氮化矽膜（膜厚度為 50nm）、氮氧化矽膜（膜厚度為 50nm）、以及氧化矽膜（膜厚度為 50nm）作為保護層，以 40kV 的加速電壓、 2×10^{16} 離子/cm² 的劑量照射氦來在半導體基板中形成脆化層。然後，在保護層的最上層的氮氧化矽膜上形成氧化矽膜（膜厚度為 50nm）作為具有接合面的絕緣層。形成脆化層的另一個例子為如下，即，在半導體基板上層疊氧化矽膜（膜厚度為 100nm）和氮氧化矽膜（膜厚度為 50nm）作為保護層，以 40kV 的加速電壓、 2×10^{16} 離子/cm² 的劑量照射氦來在半導體基板中形成脆化層。然後，在保護層的最上層的氮氧化矽膜上形成氧化矽膜（膜厚度為 50nm）作為絕緣層。注意，上述氮化矽膜及氮氧化矽膜藉由電漿 CVD 法形成即可，而上述氧化矽膜藉由 CVD 法使用有機矽烷氣體形成即可。

接下來，如圖 3B 所示那樣，在與支撐基板形成接合的面上形成氧化矽膜作為絕緣層 104。作為氧化矽膜，使用有機矽烷氣體藉由化學氣相成長法來製造的氧化矽膜是較佳的。另外，也可以採用使用矽烷氣體藉由化學氣相成長法來製造的氧化矽膜。在藉由化學氣相成長法的成膜中

，使用例如 350°C 以下（具體例子是 300°C ）的成膜溫度，該成膜溫度是不從形成在單晶半導體基板中的脆化層 110 發生脫氣的溫度。此外，在從單晶或多晶半導體基板剝離單晶或多晶半導體層的熱處理中，採用比成膜溫度高的熱處理溫度。

絕緣層 104 具有平滑面且形成親水性的表面。作為該絕緣層 104 較佳的使用氧化矽膜。特別較佳的是使用有機矽烷氣體藉由化學氣相成長法來製造的氧化矽膜。作為有機矽烷氣體可以使用含有矽的化合物，如四乙氧基矽烷（TEOS：化學式為 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、三甲基矽烷（TMS：化學式為 $(\text{CH}_3)_3\text{SiH}$ ）、四甲基矽烷（化學式為 $\text{Si}(\text{CH}_3)_4$ ）、四甲基環四矽氧烷（TMCTS）、八甲基環四矽氧烷（OMCTS）、六甲基二矽氮烷（HMDS）、三乙氧基矽烷（化學式為 $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、三(二甲氨基)矽烷（化學式為 $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ）等。注意，在使用有機矽烷作為原料氣體藉由化學氣相成長法形成氧化矽層的情況下，較佳的混合給予氧的氣體。作為給予氧的氣體，可以使用氧、亞氧化氮、二氧化氮等。再者，也可以混合氬、氮、氦或氬等的惰性氣體。此外，也可以作為絕緣層 104 使用藉由使用甲矽烷、乙矽烷、或者三矽烷作為原料氣體的化學氣相成長法形成的氧化矽層。在此情況下，也較佳的混合給予氧的氣體或惰性氣體等。在藉由化學氣相成長法的成膜中，使用例如 350°C 以下的成膜溫度，該成膜溫度是不從形成在半導體基板 108 中的脆化層 110 發生脫氣的溫度。此外，

在從單晶或多晶半導體基板剝離半導體層的熱處理中，採用比成膜溫度高的熱處理溫度。注意，化學氣相成長法包括電漿 CVD 法、熱 CVD 法、光 CVD 法。

另外，作為絕緣層 104，也可以使用藉由在氧化性氣氛中進行熱處理來形成的氧化矽、藉由氧自由基的反應而成長的氧化矽、由氧化性藥液而形成的化學氧化物等。作為絕緣層 104，也可以使用包括矽氧烷（Si-O-Si）鍵的絕緣層。此外，也可以使上述有機矽烷氣體與氧自由基或氮自由基起反應來形成絕緣層 104。

上述具有平滑面且形成親水性的表面的絕緣層 104 設置為 5nm 至 500nm 較佳的為 10nm 至 200nm 的厚度。該厚度可以使被形成的膜表面的表面粗糙平滑化，並且可以確保該膜的成長表面的平滑性。此外，可以緩和接合的支撐基板和絕緣層 104 之間的應變。在絕緣層 104 的表面中，較佳的是，輪廓算術平均偏差 Ra 小於 0.8nm 且均方根粗糙度 Rms 小於 0.9nm，更佳的是，Ra 為 0.4nm 以下且 Rms 為 0.5nm 以下，進一步較佳的是，Ra 為 0.3nm 以下且 Rms 為 0.4nm 以下。例如，Ra 為 0.27nm 且 Rms 為 0.34nm 以下。在本發明說明中，Ra 是輪廓算術平均偏差，Rms 是均方根粗糙度，測定範圍是 $2\mu\text{m}^2$ 或 $10\mu\text{m}^2$ 。

也可以在支撐基板 101 上設置與絕緣層 104 同樣的氧化矽膜。就是說，當將半導體層 102 接合到支撐基板 101 上時，藉由在形成接合的面的一方或雙方設置較佳的由有機矽烷為原材料形成了的氧化矽膜構成的絕緣層 104，

可以形成堅固的接合。

圖 3C 表示使支撐基板 101 與半導體基板 108 的形成有絕緣層 104 的面密接，來使兩者接合起來的方式。對形成接合的面預先進行充分清洗。對支撐基板 101 與半導體基板 108 的形成有絕緣層 104 的面藉由兆聲波清洗等進行清洗化。此外，也可以在進行兆聲波清洗之後使用臭氧水清洗，來除去有機物且提高表面的親水性。

在作為支撐基板 101 使用鋁矽酸鹽玻璃、鋁硼矽酸鹽玻璃、鉬硼矽酸鹽玻璃等用於電子工業中的玻璃基板的情況下，玻璃基板包含微量的鈉等鹼金屬，從而有可能因為該微量的雜質而電晶體等半導體元件的特性受到負面影響。氮氧化矽膜具有防止包含在支撐基板 101 中的金屬雜質擴散到半導體基板一側的效應。注意，也可以形成氮化矽膜而代替氮氧化矽膜。較佳的在半導體基板和氮氧化矽膜之間設置氧氮化矽膜或氧化矽膜等的應力緩和層。藉由設置氮氧化矽膜和氧氮化矽膜的疊層結構，也可以形成防止對半導體基板的雜質擴散的同時緩和應力應變的結構。

當使支撐基板 101 和絕緣層 104 相對，並且從外部按住其一部分時，由於藉由接合面之間的距離局部縮短而引起的範德瓦耳斯力的增大和氫鍵的影響，而使得支撐基板 101 和絕緣層 104 彼此吸引。而且，由於還在鄰接的區域上相對的支撐基板 101 和絕緣層 104 之間的距離縮短，所以範德瓦耳斯力強烈地作用的區域和氫鍵影響的區域擴展，而接合（也稱為鍵合）進展到接合面整體。按住的力量

是 100kPa 至 5000kPa 的壓力即可。

爲了形成良好的接合，也可以使表面活化。例如，對形成接合的面照射原子束或離子束。當利用原子束或離子束時，可以使用氬等惰性氣體中性原子束或惰性氣體離子束。另外，進行電漿照射或自由基處理。藉由這種表面處理，即使在 200℃ 至 400℃ 的溫度下，也可以容易形成異種材料之間的接合。

此外，爲了提高支撐基板和絕緣層之間的接合介面的接合強度，較佳的進行加熱處理。例如，藉由烘箱或爐等在 70℃ 至 350℃ 的溫度條件（例如，200℃、2 小時）下進行熱處理。

在圖 3D 中，在貼合支撐基板 101 和半導體基板 108 之後，進行加熱處理，以脆化層 110 爲分離面從支撐基板 101 分離半導體基板 108。例如，藉由進行 400℃ 至 700℃ 的熱處理，發生形成在脆化層 110 中的微小空洞的體積變化，從而可以沿著脆化層 110 分離。因爲絕緣層 104 與支撐基板 101 接合，所以在支撐基板 101 上保留與半導體基板 108 相同的結晶性的半導體層 102。注意，雖然圖 3D 示出分離後脆化層 110 保留在半導體基板 108 一側的例子，但是本發明不局限於此。也會有如下情況：分離後脆化層 110 保留在支撐基板 101 一側；以及分離後脆化層 110 保留在半導體基板 108 和支撐基板 101 的雙側。

400℃ 至 700℃ 的溫度區域的熱處理既可在與上述爲了提高接合強度的熱處理相同的裝置內連續地進行，又可在

不同的裝置內進行。例如，在爐中進行 200℃、2 小時的熱處理，然後將該溫度上升到 600℃ 附近，該狀態保持 2 小時，溫度降低到 400℃ 至室溫的溫度區域，從爐中取出。此外，當熱處理時，也可以從室溫上升溫度。此外，也可以在爐中進行 200℃、2 小時的熱處理，藉由快熱退火（RTA）裝置在 600℃ 至 700℃ 的溫度區域下進行 1 分鐘至 30 分鐘（例如，在 600℃ 的溫度下進行 7 分鐘，而在 650℃ 的溫度下進行 7 分鐘）的熱處理。

藉由 400℃ 至 700℃ 的溫度區域的熱處理，可以絕緣層 104 和支撐基板 101 之間的接合從氫鍵轉移到共價鍵，添加到脆化層 110 的元素被析出而壓力上升，從半導體基板 108 剝離半導體層。在進行熱處理之後，支撐基板 101 和半導體基板 108 處於一方位於另一方上的狀態，因此不需要很大的力量而可以分開支撐基板 101 和半導體基板 108。例如，藉由真空吸盤拿起載上上方的基板，來可以容易分開。此時，藉由使用真空吸盤或機械吸盤固定下一側的基板，可以在不向水平方向錯開的狀態下分開支撐基板 101 和半導體基板 108 的雙方。

注意，雖然圖 1A 至圖 4C 示出半導體基板 108 的尺寸小於支撐基板 101 的尺寸的例子，但是本發明不局限於此，既可半導體基板 108 的尺寸和支撐基板 101 的尺寸彼此相同，又可半導體基板 108 的尺寸大於支撐基板 101 的尺寸。

圖 4A 至 4C 示出藉由在支撐基板 101 一側設置絕緣層

104 來形成單晶半導體層的製程。圖 4A 示出對形成有氧化矽膜作為保護層 121 的半導體基板 108 照射在電場加速的離子，來在半導體基板 108 的離其表面有預定深度的區域中形成脆化層 110 的製程。離子的照射與圖 3A 的情況相同。藉由在半導體基板 108 的表面形成保護層 121，可以防止因離子照射來表面受損傷且其平坦性惡化。此外，保護層 121 發揮從半導體基板 108 到要形成的半導體層 102 的雜質擴散的防止效應。

圖 4B 示出將形成有阻擋層 109 及絕緣層 104 的支撐基板 101 和半導體基板 108 的形成有保護層 121 的面彼此密接來形成接合的製程。藉由使支撐基板 101 上的絕緣層 104 和半導體基板 108 的保護層 121 密接來形成接合。

然後，如圖 4C 所示那樣，剝離半導體基板 108。與圖 3D 的情況同樣地進行剝離單晶半導體層的熱處理。將在接合剝離製程中的加熱處理的溫度設定為預先對支撐基板 101 進行的加熱處理的溫度以下。如此可以獲得圖 4C 所示的半導體基板。

作為支撐基板 101，可以使用絕緣基板、具有絕緣表面的基板，例如可以使用鋁矽酸鹽玻璃、鋁硼矽酸鹽玻璃、鉬硼矽酸鹽玻璃等被稱為無城玻璃的用於電子工業中的各種玻璃基板。此外，也可以使用石英基板、陶瓷基板、藍寶石基板、其表面由絕緣層覆蓋的金屬基板等。

藉由以上製程，如圖 1A 所示，在具有絕緣表面的基板的支撐基板 101 上設置絕緣層 104 且形成從半導體基板

108 分離的半導體層 102。

SOI 基板的半導體層 102 因為分離製程及離子照射製程而發生結晶缺陷。為了恢復半導體層 102 的結晶性而進行光照射。

藉由光照射，可以使半導體層 102 的至少部分區域熔化，使得半導體層 102 中的結晶缺陷減少。由於藉由使用光照射處理可以抑制支撐基板的溫度上升，所以可以使用玻璃基板等的耐熱溫度低的基板作為支撐基板 101。

在本發明中，為了進一步有效地進行對半導體層 102 的光照射處理，而使用能夠在半導體層 102 中反射並共振而進行加熱處理的波長為 365nm 以上且 700nm 以下的光 125。作為波長為 365nm 以上且 700nm 以下的所謂的可見光區域的光 125，可以使用從其生產率比振盪紫外光的受激準分子雷射器等優越的固體雷射振盪器振盪的雷射光束。

在使用本發明的本實施例模式中，使用能夠在半導體層 102 中反射並共振而進行加熱處理的波長為 365nm 以上且 700nm 以下的光 125 來對半導體層 102 照射光，並且在將光波長及半導體層 102 的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數 ($m=1、2、3、4\dots$)，並且滿足 $0 \leq \alpha \leq 10$ 的情況下，照射光 125 的半導體層 102 的厚度 d (nm) 滿足 $d = \lambda / 2n \times m \pm \alpha$ 。藉由使用本發明，可以對半導體層 102 以半導體層 102 的光吸收率大的最適合條件照射能夠在半導體層 102 中反射並共振而進行加熱處理的光。因

此，可以充分地恢復對半導體層 102 的離子照射製程導致的損壞，從而可以製造具有結晶缺陷減少了的半導體層 130 的 SOI 基板（參照圖 1B）。

在本實施例模式中，從半導體層 102 一側對設置有半導體層 102 的支撐基板 101 照射波長為 365nm 以上且 700nm 以下的光 125。注意，較佳的在照射光 125 之前使用稀氫氟酸除去形成在半導體層 102 表面上的氧化膜（自然氧化膜或化學氧化膜）。

光 125 只要是波長為 365nm 以上且 700nm 以下（較佳的為 365nm 以上且 550nm 以下）的光即可。較佳的使用雷射光束。

作為振盪雷射光束的雷射器，可以使用連續振盪雷射器、準連續振盪雷射器、以及脈衝振盪雷射器。為了實現半導體層 102 的部分熔化，而較佳的使用脈衝振盪雷射器。例如可以舉出 Ar 雷射器、Kr 雷射器等的气體雷射器。

除了上述雷射器以外，還可以舉出 YAG 雷射器、YVO₄ 雷射器、YLF 雷射器、YAlO₃ 雷射器、GdVO₄ 雷射器、KGW 雷射器、KYW 雷射器、變石雷射器、Ti:藍寶石雷射器、Y₂O₃ 雷射器等作為固體雷射器。注意，在 YAG 雷射器等固體雷射器中，有也可以用作連續振盪雷射器、準連續振盪雷射器、以及脈衝振盪雷射器的雷射器。注意，至於固體雷射器，較佳的使用基波的第二諧波至第三諧波。此外，還可以使用 GaN、GaAs、GaAlAs、InGaAsP 等半導體雷射器。固體雷射器具有如下優點：生產率優越；振盪輸出

穩定；保養次數少；以及運用成本低等。

還可以設置有由擋板、反射體如反射鏡或半反射鏡等、柱面透鏡或凸透鏡等構成的光學系統，以便調節光的形狀或光前進的路徑。

注意，作為光照射方法，既可選擇性地照射光，又可将光向 XY 軸方向掃描來照射。在此情況下，較佳的使用多角鏡或檢流計鏡作為光學系統。

光照射可以在大氣氣氛等的包含氧的氣氛中或氮氣氣氛等的惰性氣氛中進行。當在惰性氣氛中照射光時，在具有氣密性的處理室內照射光，並且控制該處理室內的氣氛。在不使用處理室的情況下，藉由對光被照射的表面噴射氮氣體等的惰性氣體，來可以形成氮氣氣氛。

當在氧濃度為 10ppm 以下較佳的為 6ppm 以下的氮氣氣氛中進行光照射處理時，可以形成比較平坦的半導體層表面。另一方面，當在包含 10%以上的氧的氣氛例如大氣氣氛中進行光照射處理時，與上述氮氣氣氛中的處理相比，可以使用小能量減少半導體層的結晶缺陷。

而且，也可以藉由研磨處理研磨半導體層 130 表面來減少半導體層 130 表面的凹凸，以實現該表面的平坦化。藉由研磨處理研磨的厚度根據研磨處理之前的半導體層 130 的厚度和其表面粗糙度適當設定即可。

作為研磨處理，可以使用化學機械研磨（CMP）法或噴液研磨法。注意，在研磨處理之前洗滌半導體層表面來清洗化。當洗滌時，使用兆聲波清洗或二流體噴射清洗等

即可，藉由洗滌除去半導體層表面的塵埃等。此外，較佳的是，使用稀氫氟酸除去半導體層表面上的自然氧化膜等，以使半導體層暴露。在作為研磨處理使用 CMP 法的情況下使用漿料，該漿料是在 pH 為 10 至 14 的鹼溶液中分散有粒徑為 10nm 至 200nm 的矽土等的粉末的。在 CMP 法中的對半導體層施加的壓力為 0.001MPa 至 0.1MPa 即可，較佳的為 0.005MPa 至 0.05MPa。軸旋轉速度（旋轉數）為 10rpm 至 100rpm 即可，較佳的為 20rpm 至 60rpm。台旋轉速度（旋轉數）為 5rpm 至 80rpm 即可，較佳的為 10rpm 至 40rpm。作為 CMP 法的處理條件的一個例子，使用包含粒徑為 60nm 的矽土的 pH12 的漿料液，並且將壓力、軸旋轉速度（旋轉數）、以及台旋轉速度（旋轉數）分別設定為 0.01MPa、20rpm、以及 20rpm 即可。

此外，也可以在照射光之前對半導體層表面進行蝕刻處理或研磨處理來調整半導體層的厚度。圖 2A 至 2C 示出在照射光之前對半導體層 102 表面進行蝕刻處理或研磨處理的例子。

圖 2A 與圖 1A 對應，在支撐基板 101 上設置有絕緣層 104，並且形成有從半導體基板 108 分離的半導體層 102。

藉由蝕刻處理控制半導體層 102 的厚度，來形成半導體層 124（參照圖 2B）。蝕刻處理可以藉由濕蝕刻、乾蝕刻、或者組合濕蝕刻和乾蝕刻來進行。

也可以進行研磨處理而代替蝕刻處理，又可以組合進

行蝕刻處理和研磨處理。

在將半導體層轉置到支撐基板上之後進行蝕刻處理或研磨處理，來將半導體層 124 的厚度 d 調整為滿足 $d = \lambda / 2n \times m \pm \alpha$ ($m = 1, 2, 3, 4 \dots$, $0 \leq \alpha \leq 10$) (nm)。

藉由進行蝕刻處理或研磨處理，可以除去結晶缺陷多的半導體層表面，並且可以進一步減少光照射之後的半導體層中的結晶缺陷。再者，研磨處理具有如下效應：由於可以進行半導體層的平坦化，所以在光的照射製程中可以使半導體層的熱容量為均勻，並且經過均勻的加熱冷卻過程或熔融及凝固過程來可以形成均勻的結晶。

此外，也可以在進行上述光照射之後對半導體層進行研磨處理。藉由在光照射之後進行研磨處理，還可以減少因為光照射會產生的半導體層表面的凹凸，從而可以得到平坦性進一步高的半導體層。

對藉由蝕刻處理（或研磨處理）變成具有滿足 $d = \lambda / 2n \times m \pm \alpha$ ($m = 1, 2, 3, 4 \dots$, $0 \leq \alpha \leq 10$) (nm) 的厚度 d 的半導體層 124 照射光 125，來得到半導體層 130。可以對半導體層 124 以半導體層 124 的光吸收率大的最適合條件照射能夠在半導體層 124 中反射並共振而進行加熱處理的光 125。因此，可以充分地恢復對半導體層 124 的離子照射製程導致的損壞，從而可以製造具有結晶缺陷減少了的半導體層 130 的 SOI 基板（參照圖 2C）。

如上那樣，在本實施例模式中可以藉由生產率優越的較佳的光照射處理製造具有結晶缺陷進一步減少了的半導

體層的 SOI 基板。

在本實施例模式中，在使用單晶矽基板作為半導體基板 108 的情況下，可以得到單晶矽層作為半導體層 130。此外，在根據本實施例模式的 SOI 基板的製造方法中，由於可以使用 700℃ 以下的過程溫度，因此可以使用玻璃基板作為支撐基板 101。就是說，可以與現有的薄膜電晶體同樣地在玻璃基板上形成，並且可以使用單晶矽層作為半導體層。根據上述內容，可以在玻璃基板等的支撐基板上製造具有高性能如能夠高速工作、場效應遷移度高、能夠以低耗電壓驅動等的電晶體。

因此，可以成品率高地製造具有高性能的半導體裝置。

[實施例模式 2]

在本實施例模式中，作為以高成品率地製造具有高性能的半導體元件的半導體裝置為目的的半導體裝置的製造方法的一個例子，參照圖 5A 至圖 6D 說明 CMOS(互補金屬氧化物半導體)的製造方法。注意，省略對與實施例模式 1 同一個部分或具有同樣功能的部分的反復說明。

在圖 5A 中，在支撐基板 101 上形成有阻擋層 109、絕緣層 104、保護層 121、以及半導體層 130。半導體層 130 與圖 1B 或圖 2C 對應，而阻擋層 109、絕緣層 104、以及保護層 121 與圖 4C 對應。注意，雖然這裏示出使用圖 5A 所示的結構的 SOI 基板的例子，但是也可以使用本

發明說明所示的其他結構的 SOI 基板。

半導體層 130 由於從半導體基板 108 分離且如實施例模式 1 所示地受到生產率優越的較佳的光照射處理，所以是結晶缺陷減少了的半導體層 130。

對半導體層 130 較佳的根據 n 通道型場效應電晶體及 p 通道型場效應電晶體的形成區域添加硼、鋁、鎵等 p 型雜質、或者磷、砷等 n 型雜質。就是說，對應於 n 通道型場效應電晶體的形成區域添加 p 型雜質，而對應於 p 通道型場效應電晶體的形成區域添加 n 型雜質，來形成所謂的阱區域。雜質離子的劑量為 1×10^{12} 離子/cm² 至 1×10^{14} 離子/cm² 左右即可。並且，在控制場效應電晶體的臨界值電壓的情況下，對這些阱區域添加 p 型或 n 型雜質。

蝕刻半導體層 130 來形成根據半導體元件的佈置分離為島狀的半導體層 205、206（參照圖 5B）。

除去半導體層上的氧化膜，然後形成覆蓋半導體層 205、206 的閘極絕緣層 207。

閘極絕緣層 207 藉由使用氧化矽、或者氧化矽和氮化矽的疊層結構形成即可。閘極絕緣層 207 既可藉由電漿 CVD 法或減壓 CVD 法沉積絕緣膜來形成，又可藉由電漿處理的固相氧化或固相氮化來形成。這是因為藉由電漿處理對半導體層進行氧化或氮化來形成的閘極絕緣層很緻密且具有高絕緣耐壓及高可靠性。

另外，作為閘極絕緣層 207，也可以使用高介電常數材料如二氧化鋯、氧化鉛、二氧化鈦、五氧化鉬等。藉由

使用高介電常數材料作為閘極絕緣層 207，可以降低閘極洩漏電流。

在閘極絕緣層 207 上形成閘極電極層 208 及閘極電極層 209（參照圖 5C）。閘極電極層 208 及 209 可以藉由濺射法、蒸鍍法、CVD 法之類的方法形成。閘極電極層 208 及 209 由選自鉭（Ta）、鎢（W）、鈦（Ti）、鉬（Mo）、鋁（Al）、銅（Cu）、鉻（Cr）、釹（Nd）中的元素、或者以所述元素為主成分的合金材料或者化合物材料形成即可。此外，作為閘極電極層 208 及 209 還可以使用以摻雜有磷等雜質元素的多晶矽膜為代表的半導體膜或 AgPdCu 合金。

形成覆蓋半導體層 206 的掩模 211。將掩模 211 及閘極電極層 208 用作掩模添加給予 n 型的雜質元素 210 來形成第一 n 型雜質區域 212a、212b（參照圖 5D）。在本實施例模式中，作為包含雜質元素的摻雜氣體使用磷化氫（ PH_3 ）。這裏，對第一 n 型雜質區域 212a、212b 添加給予 n 型的雜質元素，以使其以 $1 \times 10^{17}/\text{cm}^2$ 至 $5 \times 10^{18}/\text{cm}^3$ 左右的濃度包含該雜質元素。在本實施例模式中，使用磷（P）作為給予 n 型的雜質元素。

接下來，形成覆蓋半導體層 205 的掩模 214。將掩模 214 及閘極電極層 209 用作掩模，添加給予 p 型的雜質元素 213 來形成第一 p 型雜質區域 215a、第一 p 型雜質區域 215b（參照圖 5E）。在本實施例模式中，使用硼（B）作為雜質元素，因此使用乙硼烷（ B_2H_6 ）等作為包含雜質元素

的摻雜氣體。

除去掩模 214，並且在閘極電極層 208、209 的側面形成側壁結構的側壁絕緣層 216a 至 216d、閘極絕緣層 233a、233b（參照圖 6A）。在形成覆蓋閘極電極層 208、209 的絕緣層之後，將此藉由使用 RIE（反應離子刻蝕）法的各向異性蝕刻處理，在閘極電極層 208、209 的側面自對準地形成側壁結構的側壁絕緣層 216a 至 216d 即可。這裏，關於絕緣層沒有特別的限制，較佳的為使 TEOS（四乙氧基矽烷）或矽烷等與氧或亞氧化氮等起反應來形成的步階覆蓋性良好的氧化矽。絕緣層可以藉由熱 CVD、電漿 CVD、常壓 CVD、偏壓 ECRCVD、濺射等的方法形成。閘極絕緣層 233a、233b 可以藉由將閘極電極層 208、209、以及側壁絕緣層 216a 至 216d 用作掩模蝕刻閘極絕緣層 207 來形成。

此外，雖然在本實施例模式中，當蝕刻絕緣層時除去閘極電極層上的絕緣層來使閘極電極層暴露，但是也可以將側壁絕緣層 216a 至 216d 形成為在閘極電極層上保留有絕緣層的形狀。另外，也可以在後面的製程中在閘極電極層上形成保護膜。像這樣，藉由保護閘極電極層，當蝕刻處理時可以防止閘極電極層減薄。此外，當在源區及汲區中形成矽化物時，由於在形成矽化物時形成的金屬膜和閘極電極層不接觸，所以即使在金屬膜的材料和閘極電極層的材料都為彼此容易起反應的材料的情況下，也可以防止化學反應和擴散等不良。作為蝕刻方法，可以為濕蝕刻法

或乾蝕刻法，可以使用各種蝕刻方法。在本實施例模式中使用乾蝕刻法。作為蝕刻用氣體，可以適當使用以 Cl_2 、 BCl_3 、 SiCl_4 或 CCl_4 等為代表的氯類氣體、以及以 CF_4 、 SF_6 或 NF_3 等為代表的氟類氣體或 O_2 。

接下來，形成覆蓋半導體層 206 的掩模 218。將掩模 218、閘極電極層 208、側壁絕緣層 216a、216b 用作掩模添加給予 n 型的雜質元素 217，而形成第二 n 型雜質區域 219a、219b、第三 n 型雜質區域 220a、220b。在本實施例模式中，作為包含雜質元素的摻雜氣體使用 PH_3 。這裏，對第二 n 型雜質區域 219a、219b 添加給予 n 型的雜質元素，以使其以 $5 \times 10^{19}/\text{cm}^2$ 至 $5 \times 10^{20}/\text{cm}^3$ 左右的濃度包含該雜質元素。此外，在半導體層 205 中形成通道形成區域 221（參照圖 6B）。

第二 n 型雜質區域 219a、第二 n 型雜質區域 219b 都是高濃度 n 型雜質區域，並且用作源極、汲極。另一方面，第三 n 型雜質區域 220a、220b 都是低濃度雜質區域，並且成為 LDD（輕摻雜汲極）區域。第三 n 型雜質區域 220a、220b 由於形成在不被閘極電極層 208 覆蓋的 Loff 區域中，所以具有降低截止電流的效果。結果，可以製造可靠性更高且耗電量低的半導體裝置。

除去掩模 218，並且形成覆蓋半導體層 205 的掩模 223。將掩模 223、閘極電極層 209、側壁絕緣層 216c、216d 用作掩模添加給予 p 型的雜質元素 222，來形成第二 p 型雜質區域 224a、224b、第三 p 型雜質區域 225a、225b

對第二 p 型雜質區域 224a、224b 添加給予 p 型的雜質元素，以使其以 $1 \times 10^{20}/\text{cm}^2$ 至 $5 \times 10^{21}/\text{cm}^3$ 左右的濃度包含該雜質元素。在本實施例模式中，使用側壁絕緣層 216c、216d 以其濃度比第二 p 型雜質區域 224a、224b 低的方式自對準地形成第三 p 型雜質區域 225a、225b。此外，在半導體層 206 中形成通道形成區域 226（參照圖 6C）。

第二 p 型雜質區域 224a、224b 都是高濃度 p 型雜質區域，並且用作源極、汲極。另一方面，第三 p 型雜質區域 225a、225b 都是低濃度雜質區域，並且成為 LDD（輕摻雜汲極）區域。第三 p 型雜質區域 225a、225b 由於形成在不被閘極電極層 209 覆蓋的 Loff 區域中，所以具有降低截止電流的效果。結果，可以製造可靠性更高且耗電量低的半導體裝置。

除去掩模 223，為了啟動雜質元素，可以進行加熱處理、強光照射、或者雷射照射。啟動的同時，可以恢復對閘極絕緣層造成的電漿損壞及對閘極絕緣層和半導體層之間的介面造成的電漿損壞。

接下來，形成覆蓋閘極電極層、閘極絕緣層的層間絕緣層。在本實施例模式中，採用用作保護膜的包含氫的絕緣膜 227 和絕緣層 228 的疊層結構。作為絕緣膜 227 和絕緣層 228 可以藉由濺射法或電漿 CVD 法形成氮化矽膜、氮氧化矽膜、氧氮化矽膜、或者氧化矽膜，也可以使用含矽的其他絕緣膜構成單層結構或三層以上的疊層結構。

此外，在 300℃ 至 550℃ 的氮氣氣氛中進行 1 小時至 12 小時的熱處理，來使半導體層氫化。該製程是較佳的在 400℃ 至 500℃ 的溫度下進行的。這一製程是由作為層間絕緣層的絕緣膜 227 所含的氫終止半導體層中的懸空鍵的製程。在本實施例模式中，在 410℃ 的溫度下進行 1 小時的加熱處理。

絕緣膜 227 和絕緣層 228 還可以使用選自氮化鋁 (AlN)、氧氮化鋁 (AlON)、其中氮的含量多於氧的含量的氮氧化鋁 (AlNO)、氧化鋁、類金剛石碳 (DLC)、含氮碳膜 (CN) 以及含有無機絕緣材料的其他物質的材料來形成。此外，還可以使用矽氧烷樹脂。注意，矽氧烷樹脂相當於包含 Si-O-Si 鍵的樹脂。矽氧烷的骨架結構由矽 (Si) 和氧 (O) 鍵構成。作為取代基，可以使用至少包含氫的有機基 (例如，烷基或芳香烴)。或者，可將氟基用作取代基。或者，可將至少含有氫的有機基以及氟基兩者用作取代基。另外，也可以使用有機絕緣材料，作為有機材料可以使用聚醯亞胺、丙烯酸、聚醯胺、聚醯亞胺醯胺、抗蝕劑或苯並環丁烯、聚矽氮烷。也可以使用藉由塗敷法形成的平坦性良好的塗敷膜。

絕緣膜 227 和絕緣層 228 可以使用浸漬法、噴塗法、刮刀法、輥塗法、簾塗法、刮刀塗布法、CVD 法、或蒸鍍法等來形成。也可以藉由液滴噴射法形成絕緣膜 227 和絕緣層 228。當使用液滴噴射法時，可以節省材料液體。另外，還可以使用如液滴噴射法那樣能夠轉印或描繪圖案的

方法，例如印刷法（諸如絲網印刷或膠版印刷之類的圖案形成方法）等。

接著，藉由使用由抗蝕劑構成的掩模，在絕緣膜 227 和絕緣層 228 中形成到達半導體層的接觸孔（開口）。根據所使用的材料的選擇比，可以進行一次或多次的蝕刻。藉由蝕刻局部地除去絕緣膜 227 和絕緣層 228，形成到達源區或汲區的第二 n 型雜質區域 219a、219b、第二 p 型雜質區域 224a、224b 的開口。此外，可以採用濕蝕刻及乾蝕刻中的一方或雙方。作為濕蝕刻的蝕刻劑，較佳的使用諸如包含氟化氫銨和氟化銨的混合溶液之類的氫氟酸類溶液。作為蝕刻用氣體，可以適當使用以 Cl_2 、 BCl_3 、 SiCl_4 或 CCl_4 等為代表的氯類氣體、以 CF_4 、 SF_6 或 NF_3 等為代表的氟類氣體、或者 O_2 。此外，也可以將惰性氣體添加到所使用的蝕刻用氣體。作為所添加的惰性元素，可以使用選自 He、Ne、Ar、Kr、Xe 中的一種或多種元素。

以覆蓋開口的方式形成導電膜，並且蝕刻該導電膜來形成用作與各源區或汲區的一部分分別電連接的源極電極層或汲極電極層的佈線層 229a、229b、230a、230b。佈線層可以藉由 PVD 法、CVD 法、蒸鍍法等形成導電膜，然後將此蝕刻為所希望的形狀來形成。另外，可以藉由使用液滴噴射法、印刷法、電鍍法等，在預定的部分上選擇性地形成導電層。另外，還可以採用回流方法或鑲嵌方法。佈線層由諸如 Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba 之類的金屬、Si、Ge

、其合金或其氮化物來構成。此外，也可以採用它們的疊層結構。

藉由上述製程，可以製造 CMOS 結構的包括 n 通道型薄膜電晶體的薄膜電晶體 231 及 p 通道型薄膜電晶體的薄膜電晶體 232 的半導體裝置（參照圖 6D）。未圖示，由於本實施例模式採用 CMOS 結構，所以薄膜電晶體 231 和薄膜電晶體 232 電連接。

薄膜電晶體可以具有形成有一個通道形成區域的單閘極結構、形成有兩個通道形成區域的雙閘極結構或形成有三個通道形成區域的三閘極結構，而不局限於本實施例模式。

像上述那樣，在本實施例模式中，使用具有藉由產生率優越的較佳的光照射處理減少了結晶缺陷的半導體層的 SOI 基板，可以成品率高地製造具有高性能的半導體裝置。

[實施例模式 3]

在本實施例模式中，參照圖 7A 和 7B 說明以作為具有高性能的半導體裝置成品率高地製造具有顯示功能的半導體裝置（也稱為液晶顯示裝置）為目的的半導體裝置的製造方法的例子。詳細地說，說明使用液晶顯示元件作為顯示元件的液晶顯示裝置。

圖 7A 是本發明的一個方式的半導體裝置的平面圖，而圖 7B 是沿圖 7A 中的線 C-D 的截面圖。

如圖 7A 所示，像素區域 306、作為掃描線驅動電路的驅動電路區域 304a 及 304b 藉由密封劑 392 被密封在支撐基板 310 和相對基板 395 之間，並且在支撐基板 310 上設置有由驅動器 IC 形成的作為信號線驅動電路的驅動電路區域 307。在像素區域 306 中設置有電晶體 375 及電容元件 376，並且在驅動電路區域 304b 中設置有具有電晶體 373 及電晶體 374 的驅動電路。在本實施例模式的半導體裝置中，使用實施例模式 1 所示的利用本發明的具有高性能的 SOI 基板。

在像素區域 306 中的阻擋層 311、絕緣層 314、以及保護層 313 上設置有成為開關元件的電晶體 375。在本實施例模式中，作為電晶體 375 使用多閘極型薄膜電晶體（TFT）。該電晶體 375 包括具有起到源區及汲區的作用的雜質區域的半導體層、閘極絕緣層、具有兩層的疊層結構的閘極電極層、源極電極層及汲極電極層。源極電極層或汲極電極層與半導體層的雜質區域和也被稱為像素電極層的用於顯示元件的電極層 320 接觸而電連接。

半導體層中的雜質區域可以藉由控制其濃度形成高濃度雜質區域及低濃度雜質區域。將具有低濃度雜質區域的薄膜電晶體稱作 LDD（輕摻雜汲極）結構。此外，低濃度雜質區域可以與閘極電極重疊地形成，將這種薄膜電晶體稱作 GOLD（閘極重疊的 LDD）結構。此外，藉由將磷（P）等用於雜質區域，使薄膜電晶體的極性成為 n 型。在成為 p 型的情況下，添加硼（B）等即可。然後，形成覆

蓋閘極電極等的絕緣膜 317 及絕緣膜 318。

爲了進一步提高平坦性，形成絕緣膜 319 作爲層間絕緣膜。絕緣膜 319 可以使用有機材料、無機材料、或者它們的疊層結構。例如，可以由選自氧化矽、氮化矽、氧氮化矽、氮氧化矽、氮化鋁、氧氮化鋁、氮含量比氧含量高的氮氧化鋁、氧化鋁、類金剛石碳（DLC）、聚矽氮烷、含氮碳（CN）、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）、氧化鋁、以及包括無機絕緣材料的其他物質的材料形成。另外，也可以使用有機絕緣材料。有機材料可以是感光性或非感光性的，可以使用聚醯亞胺、丙烯酸、聚醯胺、聚醯亞胺醯胺、抗蝕劑、苯並環丁烯、矽氧烷樹脂等。

由於與利用本發明的實施例模式 1 同樣地形成用於半導體元件的半導體層，所以可以形成從單晶半導體基板分離的單晶半導體層，從而可以在同一基板上一體形成像素區域和驅動電路區域。在此情況下，同時形成像素區域 306 中的電晶體和驅動電路區域 304b 中的電晶體。不言而喻，與此同樣，也可以在同一基板上一體形成驅動電路區域 307。用於驅動電路區域 304b 的電晶體構成 CMOS 電路。構成 CMOS 電路的薄膜電晶體爲 GOLD 結構，但是也可以使用如電晶體 375 的 LDD 結構。

接下來，藉由印刷法或液滴噴射法，以覆蓋用於顯示元件的電極層 320 及絕緣膜 319 的方式形成用作取向膜的絕緣層 381。另外，如果使用絲網印刷法或膠版印刷法，則可以選擇性地形成絕緣層 381。然後，進行摩擦處理。

有時根據液晶的模式，例如在採用 VA 模式時，不進行該摩擦處理。用作取向膜的絕緣層 383 也是與絕緣層 381 同樣的。接著，藉由液滴噴射法將密封劑 392 形成在形成有像素的區域的周邊區域。

然後，隔著間隔物 387 貼合設置有用作取向膜的絕緣層 383、也被稱為相對電極層的用於顯示元件的電極層 384、用作彩色濾光片的彩色層 385、以及偏光板 391（也稱為偏光板）的相對基板 395 與作為 TFT 基板的支撐基板 310，並且在其空隙中設置液晶層 382。由於本實施例模式的半導體裝置是透射型，所以在支撐基板 310 的與具有元件的面相反一側也設置偏光板（偏光板）393。偏光板和彩色層的疊層結構不局限於圖 7A 和 7B，根據偏光板和彩色層的材料或製造製程條件而適當設定即可。偏光板可以藉由粘接層設置在基板上。在密封劑中可以混入填料。並且，還可以在相對基板 395 上形成有遮蔽膜（黑矩陣）等。另外，在液晶顯示裝置為全彩色顯示的情況下，由呈現紅色（R）、綠色（G）、藍色（B）的材料形成彩色濾光片等即可，而在液晶顯示裝置為單色顯示的情況下，不形成彩色層，或者由呈現至少一種顏色的材料形成彩色濾光片即可。此外，也可以在半導體裝置的可見一側設置具有反射防止功能的防反射膜。偏光板和液晶層也可以以在兩者之間具有相位差板的方式層疊。

另外，當在背光燈中佈置 RGB 的發光二極體（LED）等，並且採用藉由分時進行彩色顯示的接繼添加混色法（

場循序法)時，有時不設置彩色濾光片。爲了減少由電晶體或 CMOS 電路的配線引起的外光的反射，黑矩陣較佳的與電晶體或 CMOS 電路重疊地設置。另外，也可以與電容元件重疊地形成黑矩陣。這是因爲可以防止構成電容元件的金屬膜引起的反射。

作爲形成液晶層的方法，可以採用分配器方式（滴落方式）或者在貼合具有元件的支撐基板 310 和相對基板 395 之後利用毛細現象注入液晶的注入法。當處理難以使用注入法的大型基板時，較佳的使用滴落法。

間隔物可以採用藉由散佈數 μm 的粒子來設置的方法，但是在本實施例模式中採用在基板的整個表面上形成樹脂膜之後對其進行蝕刻處理來形成的方法。在使用旋塗器塗布這種間隔物的材料之後，藉由曝光和顯影處理將此形成爲預定的圖形。然後，藉由用潔淨烘箱等於 150°C 至 200°C 加熱而使它固化。這樣製造的間隔物可以藉由曝光和顯影處理的條件來改變形狀，但是間隔物的形狀較佳的爲頂部平坦的柱狀，這樣當貼附相對一側的基板時可以確保作爲半導體裝置的機械強度。間隔物的形狀可以使用圓錐狀、角錐狀等，沒有特別的限制。

接著，在與像素區域電連接的端子電極層 378 上隔著各向異性導電層 396 設置作爲連接用佈線基板的 FPC 394。FPC 394 起到傳遞來自外部的信號或電位的作用。藉由上述製程，可以製造具有顯示功能的半導體裝置。

在本實施例模式中的半導體裝置中，如實施例模式 1

所示，使用波長為 365nm 以上且 700nm 以下的光來對從半導體基板分離且接合到具有絕緣表面的支撐基板上的半導體層照射光，並且在將光波長及半導體層的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數 ($m=1、2、3、4\dots$)，並且滿足 $0\leq\alpha\leq10$ 的情況下，照射光的半導體層的厚度 d (nm) 滿足 $d=\lambda/2n\times m\pm\alpha$ (nm)。藉由使用本發明，可以對半導體層以半導體層的光吸收率大的最適合條件照射能夠在半導體層中反射並共振而進行加熱處理的光。因此，可以使用具有結晶缺陷減少了的半導體層的 SOI 基板。

因此，可以高成品率地製造具有高性能的半導體裝置。

[實施例模式 4]

使用本發明可以形成具有發光元件的半導體裝置。從該發光元件射出的光進行底部發射、頂部發射、以及雙面發射中的任一種。在本實施例模式中，參照圖 8A 至圖 10 說明以作為底部發射型、頂部發射型、以及雙面發射型的具有高性能的半導體裝置成品率高地製造具有顯示功能的半導體裝置（也稱為顯示裝置、發光裝置）為目的的半導體裝置的製造方法的例子。

圖 8A 和 8B 所示的半導體裝置具有向箭頭方向底部發射的結構。圖 8A 是半導體裝置的平面圖，而圖 8B 是沿圖 8A 中的線 E-F 的截面圖。在圖 8A 和 8B 中，半導體裝置

包括外部端子連接區域 252、密封區域 253、驅動電路區域 254、以及像素區域 256。

圖 8A 和 8B 所示的半導體裝置包括：元件基板 600；薄膜電晶體 655、677、667、以及 668；具有第一電極層 685、發光層 688、以及第二電極層 689 的發光元件 690；填充 693；密封劑 692；阻擋層 601；絕緣層 604；氧化膜 603；閘極絕緣層 675；絕緣膜 607；絕緣膜 665；絕緣層 686；密封基板 695；佈線層 679；端子電極層 678；各向異性導電層 696；以及 FPC 694。半導體裝置包括外部端子連接區域 252、密封區域 253、驅動電路區域 254、以及像素區域 256。填充 693 可以以液體組成物的狀態藉由滴落法形成。藉由貼合藉由滴落法形成填充的元件基板 600 和密封基板 695 來密封半導體裝置（發光顯示裝置）。

在圖 8A 和 8B 中的半導體裝置中，第一電極層 685 由具有透光性的導電材料形成以便能夠透射從發光元件 690 發射的光，另一方面，第二電極層 689 由具有反射性的導電材料形成以便反射從發光元件 690 發射的光。

第二電極層 689 只要具有反射性即可，可以使用由鈦、鎢、鎳、金、鉑、銀、銅、鉭、鉬、鋁、鎂、鈣、鋰、或者它們的合金構成的導電膜等。較佳的使用在可見區呈現高反射性的物質，在本實施例模式中使用鋁膜。

作為第一電極層 685，具體來說，使用由具有透光性的導電材料構成的透明導電膜即可，可以使用含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦

氧化物或含有氧化鈦的銦錫氧化物等。不言而喻，可以使用銦錫氧化物（ITO）、銦鋅氧化物（IZO）或添加了氧化矽的銦錫氧化物（ITSO）等。

圖 9 所示的半導體裝置具有向箭頭所示的方向進行頂部發射的結構。圖 9 所示的半導體裝置包括：元件基板 1600；薄膜電晶體 1655、1665、1675、以及 1685；佈線層 1624；第一電極層 1617；發光層 1619；第二電極層 1620；發光元件 1605；保護膜 1621；填料 1622；密封劑 1632；阻擋層 1601；絕緣層 1604；氧化膜 1603；閘極絕緣層 1610；絕緣膜 1611；絕緣膜 1612；絕緣層 1614；密封基板 1625；佈線層 1633；端子電極層 1681；各向異性導電層 1682；以及 FPC 1683。

在圖 9 中，半導體裝置包括外部端子連接區域 282、密封區域 283、驅動電路區域 284、以及像素區域 286。在圖 9 所示的半導體裝置中，在第一電極層 1617 下形成具有反射性的金屬層的佈線層 1624。在佈線層 1624 上形成透明導電膜的第一電極層 1617。佈線層 1624 只要具有反射性即可，可以使用由鈦、鎢、鎳、金、鉑、銀、銅、鉭、鋇、鋁、鎂、鈣、鋰、或者它們的合金構成的導電膜等。較佳的使用在可見區呈現高反射性的物質。此外，也可以使用導電膜作為第一電極層 1617，在此情況下，也可以不設置具有反射性的佈線層 1624。

作為第一電極層 1617 及第二電極層 1620，具體來說，使用由具有透光性的導電材料構成的透明導電膜即可，

可以使用含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物或含有氧化鈦的銦錫氧化物等。不言而喻，也可以使用銦錫氧化物（ITO）、銦鋅氧化物（IZO）或添加了氧化矽的銦錫氧化物（ITSO）等。

另外，即使是沒有透光性的金屬膜這種材料，也藉由將其膜厚度設為較薄（較佳的為 5nm 至 30nm 左右的厚度）以使它成為能夠透射光的狀態，可以從第一電極層 1617 及第二電極層 1620 發射光。此外，作為能夠用於第一電極層 1617 及第二電極層 1620 的金屬薄膜，可以使用由鈦、鎢、鎳、金、鉑、銀、鋁、鎂、鈣、鋰、或它們的合金構成的導電膜等。

圖 10 所示的半導體裝置包括：元件基板 1300；薄膜電晶體 1355、1365、1375、以及 1385；第一電極層 1317；發光層 1319；第二電極層 1320；發光元件 1305；保護膜 1321；填料 1322；密封劑 1332；阻擋層 1301；絕緣層 1304；氧化膜 1303；閘極絕緣層 1310；絕緣膜 1311；絕緣膜 1312；絕緣層 1314；密封基板 1325；佈線層 1333；端子電極層 1381；各向異性導電層 1382；以及 FPC 1383。半導體裝置包括外部端子連接區域 272、密封區域 273、驅動電路區域 274、以及像素區域 276。

圖 10 所示的半導體裝置是雙面發射型，具有光在箭頭所表示的方向上從元件基板 1300 一側和密封基板 1325 一側發射出來的結構。因此，將透光性電極層用作第一電極層 1317 及第二電極層 1320。

在本實施例模式中，具體地說將由具有透光性的導電材料構成的透明導電膜用於作為透光電極層的第一電極層 1317 及第二電極層 1320 即可，並且可以使用含有氧化鎢的銦氧化物、含有氧化鎢的銦鋅氧化物、含有氧化鈦的銦氧化物、或者含有氧化鈦的銦錫氧化物等。不言而喻，可以使用銦錫氧化物（ITO）、銦鋅氧化物（IZO）或添加了氧化矽的銦錫氧化物（ITSO）等。

另外，即使是沒有透光性的金屬膜這種材料，也藉由將其膜厚度設為較薄（較佳的為 5nm 至 30nm 左右的厚度）以使它成為能夠透射光的狀態，可以從第一電極層 1317 及第二電極層 1320 發射光。此外，作為能夠用於第一電極層 1317 及第二電極層 1320 的金屬薄膜，可以使用由鈦、鎢、鎳、金、鉑、銀、鋁、鎂、鈣、鋰、或它們的合金構成的導電膜等。

如上所述，在圖 10 中的半導體裝置中，從發光元件 1305 發射的光穿過第一電極層 1317 及第二電極層 1320 雙方，從而具有光從兩側發射的結構。

使用發光元件形成的半導體裝置的像素可以藉由單純矩陣方式或主動矩陣方式來驅動。此外，該像素可以使用數位驅動或類比驅動中的任一個。

可以在密封基板上形成彩色濾光片（彩色層）。彩色濾光片（彩色層）可以藉由蒸鍍法或液滴噴射法形成，並且可以藉由使用彩色濾光片（彩色層）進行高精度的顯示。這是因為藉由彩色濾光片（彩色層），在 R、G 和 B 每

一種的發光光譜中，可以將寬峰修改成尖峰的緣故。

可以藉由形成呈現單色發光的材料並且組合彩色濾光片或顏色轉換層，而進行全色顯示。彩色濾光片（彩色層）或顏色轉換層例如形成在密封基板上且貼附到元件基板上即可。

不言而喻，也可以進行單色發光的顯示。例如，可以利用單色發光形成面積彩色型半導體裝置。該面積彩色型適合於被動矩陣型顯示部，並且可以主要顯示字元和符號。

藉由使用單晶半導體層，可以在同一個基板上一體形成像素區域和驅動電路區域。在此情況下，同時形成像素區域中的電晶體和驅動電路區域中的電晶體。

設置在圖 8A 至圖 10 所示的本實施例模式的半導體裝置的電晶體可以與實施例模式 2 所示的電晶體同樣地製造。

在本實施例模式中的半導體裝置中，如實施例模式 1 所示，使用波長為 365nm 以上且 700nm 以下的光來對從半導體基板分離且接合到具有絕緣表面的支撐基板上的半導體層照射光，並且在將光波長及半導體層的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數 ($m=1、2、3、4\dots$)，並且滿足 $0\leq\alpha\leq10$ 的情況下，照射光的半導體層的厚度 d (nm) 滿足 $d=\lambda/2n\times m\pm\alpha$ (nm)。藉由使用本發明，可以對半導體層以半導體層的光吸收率大的最適合條件照射能夠在半導體層中反射並共振而進行加熱處理的光。

因此，可以使用具有結晶缺陷減少了的半導體層的 SOI 基板。

因此，可以高成品率地製造具有高性能的半導體裝置。

本實施例模式可以與上述實施例模式 1 適當組合。

[實施例模式 5]

在本實施例模式中，作為具有高性能的半導體裝置說明具有顯示功能的半導體裝置（也稱為顯示裝置、發光裝置）的例子。詳細地說，說明將發光元件用於顯示元件的發光顯示裝置。

在本實施例模式中，參照圖 13A 至 13D 說明能夠用作本發明的顯示裝置的顯示元件的發光元件的結構。

圖 13A 至 13D 示出發光元件的元件結構，表示在第一電極層 870 和第二電極層 850 之間夾有 EL 層 860 的發光元件。EL 層 860 如圖示那樣由第一層 804、第二層 803、以及第三層 802 構成。在圖 13A 至 13D 中，第二層 803 是發光層，第一層 804 及第三層 802 是功能層。

第一層 804 是具有對第二層 803 傳輸電洞的功能的層。在圖 13A 至 13D 中，包含於第一層 804 的電洞注入層是包含電洞注入性高的物質的層。可以使用鉬氧化物、鈮氧化物、釷氧化物、鎢氧化物、或者錳氧化物等。另外，也可以使用酞菁（縮寫為 H_2Pc ）、酞菁銅（縮寫為 $CuPc$ ）等的酞菁化合物、4, 4'-雙[N-(4-二苯氨基苯)-N-苯

胺]聯苯（縮寫為 DPAB）、4,4'-雙（N-{4-[N-（3-甲基苯）-N-苯胺]苯基}-N-苯胺）聯苯（縮寫為 DNTPD）等的芳香胺化合物、或者聚（乙烯二氧噻吩）/聚（苯乙烯磺酸）(PEDOT/PSS)等的高分子等來形成第一層 804。

此外，作為電洞注入層可以使用複合有機化合物和無機化合物而構成的複合材料。特別是包含有機化合物和相對於有機化合物顯示電子接受性的無機化合物的複合材料中，在有機化合物和無機化合物之間進行電子的授受從而增加載流子密度，因此該複合材料的電洞注入性和電洞傳輸性優越。

當使用複合有機化合物和無機化合物而構成的複合材料作為電洞注入層時，由於能夠與電極層歐姆接觸，所以可以不考慮其功函數而選擇形成電極層的材料。

作為用於複合材料的無機化合物，較佳的使用過渡金屬的氧化物。此外，可以舉出屬於元素週期表中第 4 族至第 8 族的金屬的氧化物。具體地，氧化釩、氧化鈮、氧化鉭、氧化鉻、氧化鉬、氧化鎢、氧化錳及氧化銻由於其電子接受性高所以是較佳的。特別是，氧化鉬是因為在大氣中穩定，吸濕性低，並且容易處理，所以是較佳的。

作為用於複合材料的有機化合物，可以使用各種化合物如芳香胺化合物、噁唑衍生物、芳烴、高分子化合物（低聚物、樹狀高分子、或聚合物等）等。注意，作為用於複合材料的有機化合物，較佳的使用電洞傳輸性高的有機化合物。具體地說，較佳的使用電洞遷移率為 $10^{-6} \text{ cm}^2/\text{Vs}$

以上的物質。然而，也可以使用其他材料，只要其電洞傳輸性比電子傳輸性高。以下，具體地列舉可以用於複合材料的有機化合物。

例如，作為芳香胺化合物，可以舉出 N,N'-二（對甲基苯基）-N,N'-二苯基-對苯二胺（縮寫為 DTDPPA）；4,4'-雙[N-（4-二苯基氨基苯基）-N-苯基氨基]聯苯（縮寫為 DPAB）；4,4'-雙（N-{4-[N-（3-甲基苯基）-N-苯基氨基]苯基}-N-苯基氨基）聯苯（縮寫為 DNTPD）；1,3,5-三[N-（4-二苯基氨基苯基）-N-苯基氨基]苯（縮寫為 DPA3B）等。

作為可以用於複合材料的噁唑衍生物，可以具體地舉出：3-[N-（9-苯基噁唑-3-基）-N-苯基氨基]-9-苯基噁唑（縮寫為 PCzPCA1）；3,6-雙[N-（9-苯基噁唑-3-基）-N-苯基氨基]-9-苯基噁唑（縮寫為 PCzPCA2）；3-[N-（1-萘基）-N-（9-苯基噁唑-3-基）氨基]-9-苯基噁唑（縮寫為 PCzPCN1）等。

此外，還可以使用 4,4'-二（N-噁唑基）聯苯（縮寫為 CBP）；1,3,5-三[4-（N-噁唑基）苯基]苯（縮寫為 TCPB）；9-[4-（N-噁唑基）]苯基-10-苯基蒽（縮寫為 CzPA）；1,4-雙[4-（N-噁唑基）苯基-2,3,5,6-四苯基苯]等。

作為能夠用於複合材料的芳烴，例如可以舉出：2-叔丁基-9,10-二（2-萘基）蒽（縮寫為 t-BuDNA）；2-叔丁基-9,10-二（1-萘基）蒽；9,10-雙（3,5-二苯基苯基）蒽

(縮寫為 DPPA) ; 2-叔丁基-9,10-雙(4-苯基苯基)蒽(縮寫為 t-BuDBA) ; 9,10-二(2-萘基)蒽(縮寫為 DNA) ; 9,10-二苯基蒽(縮寫為 DPAnth) ; 2-叔丁基蒽(縮寫為 t-BuAnth) ; 9,10-雙(4-甲基-1-萘基)蒽(縮寫為 DMNA) ; 2-叔丁基-9,10-雙[2-(1-萘基)苯基]蒽 ; 9,10-雙[2-(1-萘基)苯基]蒽 ; 2,3,6,7-四甲基-9,10-二(1-萘基)蒽 ; 2,3,6,7-四甲基-9,10-二(2-萘基)蒽 ; 9,9'-聯蒽 ; 10,10'-二苯基-9,9'-聯蒽 ; 10,10'-雙(2-苯基苯基)-9,9'-聯蒽 ; 10,10'-雙[(2,3,4,5,6-五苯基)苯基]-9,9'-聯蒽 ; 蒽 ; 並四苯 ; 紅熒烯 ; 二萘嵌苯 ; 2,5,8,11-四(叔丁基)二萘嵌苯等。除此之外，還可以使用並五苯、暈苯等。像這樣，更佳的使用具有 $1 \times 10^{-6} \text{ cm}^2/\text{Vs}$ 以上的電洞遷移率且碳原子數為 14 至 42 的芳烴。

注意，可以用於複合材料的芳烴也可以具有乙烯基骨架。作為具有乙烯基的芳烴，例如可以舉出 4,4'-雙(2,2-二苯基乙烯基)聯苯(縮寫為 DPVBi) ; 9,10-雙[4-(2,2-二苯基乙烯基)苯基]蒽(縮寫為 DPVPA)等。

另外，也可以使用高分子化合物如聚(N-乙烯基吡啶)(縮寫為 PVK)或聚(4-乙烯基三苯基胺)(縮寫為 PVTBA)等。

在圖 13A 至 13D 中，作為形成包含於第一層 804 的電洞傳輸層的物質較佳的使用電洞傳輸性高的物質，具體地，較佳的使用芳香胺(即，具有苯環-氮鍵的物質)的化合物。作為廣泛地使用的材料可以舉出星爆(starburst

式芳香胺化合物如 4,4'-雙[N-(3-甲基苯基)-N-苯基氨基]聯苯；作為其衍生物的 4,4'-雙[N-(1-萘基)-N-苯基氨基]聯苯（下麵，寫為 NPB）；4,4',4''-三(N,N-二苯基-氨基)三苯胺；4,4',4''-三[N-(3-甲基苯基)-N-苯基氨基]三苯胺等。上述物質主要是具有 $10^{-6} \text{cm}^2/\text{Vs}$ 以上的電洞遷移率的物質。但是，也可以使用其他物質，只要其電洞傳輸性比電子傳輸性高。注意，電洞傳輸層可以是上述物質的混合層、或具有兩層以上的疊層，而不局限於單層。

第三層 802 是具有對第二層 803 傳輸並注入電子的功能的層。在圖 13A 至 13D 中說明包含於第三層 802 中的電子傳輸層。作為電子傳輸層可以使用電子傳輸性高的物質。例如，電子傳輸層是由如下具有喹啉骨架或苯並喹啉骨架的金屬絡合物等構成的層：三(8-羥基喹啉(quinolinolato))鋁(縮寫為 Alq)；三(4-甲基-8-羥基喹啉)鋁(縮寫為 Almq₃)；雙(10-羥基苯並[h]喹啉(quinolinato))鉍(縮寫為 BeBq₂)；雙(2-甲基-8-羥基喹啉)(4-苯基苯酚)鋁(縮寫為 BAlq)等。除此之外，可以使用如下具有噁唑類配位體或噻唑類配位元體的金屬絡合物等：雙[2-(2-羥基苯基)苯並噁唑]鋅(縮寫為 Zn(BOX)₂)；雙[2-(2-羥基苯基)苯並噻唑]鋅(縮寫為 Zn(BTZ)₂)等。再者，除金屬絡合物之外，也可以使用 2-(4-聯苯基(biphenylyl))-5-(4-叔丁基苯基)-1,3,4-噁二唑(縮寫為 PBD)；1,3-雙[5-(對-叔丁基苯基

) -1,3,4-噁二唑-2-基]苯 (縮寫為 OXD-7) ; 3-(4-聯苯基)-4-苯基-5-(4-叔丁基苯基)-1,2,4-三唑 (縮寫為 TAZ) ; 紅菲繞啉 (縮寫為 BPhen) ; 浴銅靈 (縮寫為 BCP) 等。這裏舉出的物質主要是具有 $10^{-6}\text{cm}^2/\text{Vs}$ 以上的電子遷移率的物質。注意, 也可以使用其他物質作為電子傳輸層, 只要其電子傳輸性比電洞傳輸性高。此外, 電子傳輸層也可以是兩層以上由上述物質構成的層的疊層, 而不局限於單層。

在圖 13A 至 13D 中說明包含於第三層 802 中的電子注入層。作為電子注入層可以使用電子注入性高的物質。作為電子注入層, 可以使用鹼金屬、鹼土金屬、或者它們的化合物如氟化鋰 (LiF)、氟化銫 (CsF)、氟化鈣 (CaF_2) 等。例如, 可以使用將鹼金屬、鹼土金屬、或者它們的化合物包含在由具有電子傳輸性的物質構成的層中形成的層, 例如, 可以使用將鎂 (Mg) 包含在 Alq 中的層等。注意, 藉由使用將鹼金屬或鹼土金屬包含在由具有電子傳輸性的物質構成的層中形成的層作為電子注入層, 有效地從電極層注入電子, 因此是較佳的。

接下來, 說明發光層的第二層 803。發光層是具有發光功能的層, 包括發光性的有機化合物。此外, 也可以具有包含無機化合物的結構。發光層可以藉由使用各種發光性的有機化合物、無機化合物形成。但是, 發光層的厚度較佳的為 10nm 至 100nm 左右。

作為用於發光層有機化合物, 只要是發光性的有機

化合物就沒有特別的限制，例如可以使用 9,10-二(2-萘基)蒽(縮寫為 DNA)；9,10-二(2-萘基)-2-叔丁基蒽(縮寫為 t-BuDNA)；4,4'-二(2,2-二苯基乙烯基)聯苯(縮寫為 DPVBi)；香豆素 30；香豆素 6；香豆素 545T；二萘嵌苯；紅熒烯；吡啶醇；2,5,8,11-三(叔丁基)二萘嵌苯(縮寫為 TBP)；9,10-二苯基蒽(縮寫為 DPA)；5,12-二苯並四苯；4-(二氰基亞甲基)-2-甲基-[p-(二甲氨基)苯乙烯基]-4H-吡喃(縮寫為 DCM1)；4-(二氰基亞甲基)-2-甲基-6-[2-(久洛尼定-9-基)乙烯基]-4H-吡喃(縮寫為 DCM2)；4-(二氰基亞甲基)-2,6-雙[p-(二甲氨基)苯乙烯基]-4H-吡喃(縮寫為 BisDCM)等。此外，也可以使用能夠發射磷光的化合物如雙[2-(4',6'-二氟苯基)吡啶合-N,C^{2'}]銥(吡啶甲酸)(縮寫為 FIrpic)；雙{2-[3',5'-雙(三氟甲基)苯基]吡啶合-N,C^{2'}}銥(吡啶甲酸)(縮寫為 Ir(CF₃ppy)₂(pic))；三(2-苯基吡啶合-N,C^{2'})銥(縮寫為 Ir(ppy)₃)；雙(2-苯基吡啶合-N,C^{2'})銥(乙醯丙酮)(縮寫為 Ir(ppy)₂(acac))；雙[2-(2'-噻吩基)吡啶合-N,C^{3'}]銥(乙醯丙酮)(縮寫為 Ir(thp)₂(acac))；雙(2-苯基喹啉合-N,C^{2'})銥(乙醯丙酮)(縮寫為 Ir(pq)₂(acac))；以及雙[2-(2'-苯並噻吩基)吡啶合-N,C^{3'}]銥(乙醯丙酮)(縮寫為 Ir(btp)₂(acac))等。

除了單重態激發發光材料之外，還可以將含有金屬絡合物等的三重態激發發光材料用於發光層。例如，在紅色發光性、綠色發光性、以及藍色發光性的像素中，亮度半

衰期比較短的紅色發光性的像素由三重態激發發光材料形成，餘下的像素由單重態激發發光材料形成。三重態激發發光材料具有良好的發光效率，所以具有當得到相同亮度時耗電量少的特點。換言之，當用於紅色發光性的像素時，由於流過發光元件的電流量少，因而可以提高可靠性。爲了低耗電量化，也可以將紅色發光性的像素和綠色發光性的像素由三重態激發發光材料形成，藍色發光性的像素由單重態激發發光材料形成。藉由使用三重態激發發光材料形成人的視覺靈敏度高的綠色發光元件，可以進一步實現低耗電量化。

此外，發光層可以不僅含有上述呈現發光的有機化合物，還可以添加有其他有機化合物。作爲可以添加的有機化合物，例如可以使用 TDATA、MTDATA、m-MTDAB、TPD、NPB、DNTPD、TCTA、Alq₃、Almq₃、BeBq₂、BAIq、Zn(BOX)₂、Zn(BTZ)₂、BPhen、BCP、PBD、OXD-7、TPBI、TAZ、p-EtTAZ、DNA、t-BuDNA 以及 DPVBi 等、以及 4,4'-雙(N-噁唑基)聯苯(縮寫爲 CBP)、1,3,5-三[4-(N-噁唑基)苯基]苯(縮寫爲 TCPB)等，然而不局限於這些化合物。另外，這樣除了有機化合物以外還添加的有機化合物較佳的具有比有機化合物的激發能大的激發能，並且其添加量比有機化合物多，以使有機化合物高效地發光(由此，可以防止有機化合物的濃度猝滅)。或者，作爲其他功能，也可以與有機化合物一起呈現發光(由此，還可以實現白色發光等)。

發光層可以在每個像素中形成發光波長帶不同的發光層，從而形成進行彩色顯示的結構。典型的是形成與 R（紅）、G（綠）、B（藍）各種顏色對應的發光層。在此情況下，也可以藉由採用在像素的光發射一側設置透射該發光波長帶的光的濾光器的結構，實現提高色純度和防止像素區域的鏡面化（映入）。藉由設置濾光器，可以省略以往所必需的圓偏光板等，可以消除發光層發出的光的損失。而且，可以降低從傾斜方向看像素區域（顯示螢幕）時發生的色調變化。

低分子類有機發光材料或高分子類有機發光材料都可以用作發光層的材料。與低分子類相比，高分子類有機發光材料的物理強度大，元件的耐久性高。另外，由於能夠藉由塗布進行成膜，所以比較容易製作元件。

發光顏色取決於形成發光層的材料，因而可以藉由選擇發光層的材料來形成呈現所希望的發光的發光元件。作為可以用於形成發光層的高分子類電致發光材料，可以舉出聚對亞苯基亞乙烯基類、聚對亞苯基類、聚噻吩類、聚芴類。

作為聚對亞苯基亞乙烯基類，可以舉出聚（對亞苯基亞乙烯基）[PPV]的衍生物、聚（2,5-二烷氧基-1,4-亞苯基亞乙烯基）[RO-PPV]、聚（2-（2'-乙基-己氧基）-5-甲氧基-1,4-亞苯基亞乙烯基）[MEH-PPV]、聚（2-（二烷氧基苯基）-1,4-亞苯基亞乙烯基）[ROPh-PPV]等。作為聚對亞苯基類，可以舉出聚對亞苯基[PPP]的衍生物、聚（

2,5-二烷氧基-1,4-亞苯基)[RO-PPP]、聚(2,5-二己氧基-1,4-亞苯基)等。作為聚噻吩類，可以舉出聚噻吩[PT]的衍生物、聚(3-烷基噻吩)[PAT]、聚(3-己基噻吩)[PHT]、聚(3-環己基噻吩)[PCHT]、聚(3-環己基-4-甲基噻吩)[PCHMT]、聚(3,4-二環己基噻吩)[PDCHT]、聚[3-(4-辛基苯基)-噻吩][POPT]、聚[3-(4-辛基苯基)-2,2-並噻吩][PTOPT]等。作為聚芴類，可以舉出聚芴[PF]的衍生物、聚(9,9-二烷基芴)[PDAF]、聚(9,9-二辛基芴)[PDOF]等。

用於發光層的無機化合物只要是不容易猝滅有機化合物的發光的無機化合物，則可以是任意的材料，可以使用各種金屬氧化物或金屬氮化物。特別是，週期表第13族或第14族的金屬氧化物不容易猝滅有機化合物的發光，所以是較佳的，具體而言，氧化鋁、氧化鎵、氧化矽、或者氧化鋇是較佳的。但是，不局限於這些。

另外，發光層可以層疊多層使用上述的有機化合物和無機化合物的組合的層來形成。此外，還可以含有其他有機化合物或其他無機化合物。發光層的層結構會改變，只要在不脫離本發明的要旨的範圍內，可以允許一些變形，例如具有電子注入用電極層或者具備分散的發光性材料，來替代不具有特定的電子注入區域或發光區域的情況。

由上述材料形成的發光元件藉由正向偏壓來發光。使用發光元件形成的半導體裝置的像素可以藉由單純矩陣方式或主動矩陣方式來驅動。無論是哪一種，都以某個特定

的時序施加正向偏壓來使每個像素發光，但是在某段一定時間內處於非發光狀態。藉由在該非發光時間內施加反向的偏壓，可以提高發光元件的可靠性。在發光元件中，存在在一定驅動條件下發光強度降低的劣化以及在像素內非發光區域擴大而表觀上亮度降低的劣化方式，但是藉由進行在正向及反向上施加偏壓的交流驅動，可以延遲劣化的進程，以提高具有發光元件的半導體裝置的可靠性。此外，數位驅動、類比驅動都可以採用。

因此，可以在密封基板上形成彩色濾光片（彩色層）。彩色濾光片（彩色層）可以藉由蒸鍍法或液滴噴射法形成，並且可以藉由使用彩色濾光片（彩色層）進行高精度的顯示。這是因為藉由彩色濾光片（彩色層），在 R、G 和 B 每一種的發光光譜中，可以將寬峰修改成尖峰的緣故。

可以藉由形成呈現單色發光的材料並且組合彩色濾光片或顏色轉換層，而進行全色顯示。彩色濾光片（彩色層）或顏色轉換層例如形成在密封基板上且貼附到元件基板上即可。

不言而喻，也可以進行單色發光的顯示。例如，可以利用單色發光形成面積彩色型半導體裝置。該面積彩色型適合於被動矩陣型顯示部，並且可以主要顯示字元和符號。

當選擇第一電極層 870 及第二電極層 850 的材料時，需要考慮其功函數，並且第一電極層 870 及第二電極層

850 根據像素結構都可以形成陽極（電位高的電極層）或陰極（電位低的電極層）。當驅動薄膜電晶體的極性為 p 通道型時，如圖 13A 所示，較佳的將第一電極層 870 用作陽極，並且將第二電極層 850 用作陰極。此外，當驅動薄膜電晶體的極性為 n 通道型時，如圖 13B 所示，較佳的將第一電極層 870 用作陰極，並且將第二電極層 850 用作陽極。下面，對可以用於第一電極層 870 及第二電極層 850 的材料進行說明。當第一電極層 870 和第二電極層 850 起到陽極的作用時，較佳的使用具有較大功函數的材料（具體地， 4.5eV 以上的材料），當第一電極層 870 和第二電極層 850 起到陰極的作用時，較佳的使用具有較小功函數的材料（具體地， 3.5eV 以下的材料）。但是，由於第一層 804 的電洞注入性、電洞傳輸特性、或者第三層 802 的電子注入性、電子傳輸特性良好，所以對第一電極層 870 和第二電極層 850 幾乎都沒有功函數的限制，可以使用各種各樣的材料。

由於圖 13A 和 13B 中的發光元件具有從第一電極層 870 獲取光的結構，所以第二電極層 850 未必需要具有透光性。作為第二電極層 850，在總厚度為 100nm 至 800nm 的範圍內形成以如下材料為主要成分的膜或它們的疊層膜即可：選自 Ti、Ni、W、Cr、Pt、Zn、Sn、In、Ta、Al、Cu、Au、Ag、Mg、Ca、Li 或 Mo 中的元素或者氮化鈦、 TiSi_xN_y 、 WSi_x 、氮化鎢、 WSi_xN_y 、NbN 等以所述元素為主要成分的合金材料或化合物材料。

此外，如果作為第二電極層 850 使用像用於第一電極層 870 的材料那樣的具有透光性的導電性材料，則形成從第二電極層 850 也獲取光的結構，可以形成由發光元件發射的光從第一電極層 870 和第二電極層 850 這兩者發出的雙面發射結構。

另外，藉由改變第一電極層 870 或第二電極層 850 的種類，本發明的發光元件具有各種變化形式。

圖 13B 是 EL 層 860 從第一電極層 870 一側以第三層 802、第二層 803、第一層 804 的順序構成的情況。

圖 13C 示出在圖 13A 中作為第一電極層 870 使用具有反射性的電極層，作為第二電極層 850 使用具有透光性的電極層，由發光元件發射的光藉由第一電極層 870 被反射，然後透射第二電極層 850 而發射的情況。同樣地，圖 13D 示出在圖 13B 中作為第一電極層 870 使用具有反射性的電極層，作為第二電極層 850 使用具有透光性的電極層，由發光元件發射的光藉由第一電極層 870 被反射，然後透射第二電極層 850 而發射的情況。

注意，在 EL 層 860 是混合有有機化合物和無機化合物的層的情況下，其形成方法可以使用各種方法。例如，可以舉出藉由電阻加熱使有機化合物和無機化合物這兩者蒸發來進行共蒸鍍的方法。另外，還可以藉由電阻加熱使有機化合物蒸發，並藉由電子束（EB）使無機化合物蒸發，來進行共蒸鍍。此外，還可以舉出在藉由電阻加熱使有機化合物蒸發的同時濺射無機化合物來同時堆積二者的方

法。另外，也可以藉由濕法來形成。

作為第一電極層 870 或第二電極層 850 的製造方法，可以使用藉由電阻加熱的蒸鍍法、EB 蒸鍍法、濺射法、CVD 法、旋塗法、印刷法、分配器法、或者液滴噴射法等。

本實施例模式可以與實施例模式 1 及實施例模式 4 適當組合。

在本實施例模式中的半導體裝置中，如實施例模式 1 所示，使用波長為 365nm 以上且 700nm 以下的光來對從半導體基板分離且接合到具有絕緣表面的支撐基板上的半導體層照射光，並且在將光波長及半導體層的折射率分別設定為 $\lambda(\text{nm})$ 及 n ， m 是 1 以上的自然數（ $m=1、2、3、4\dots$ ），並且滿足 $0\leq\alpha\leq10$ 的情況下，照射光的半導體層的厚度 $d(\text{nm})$ 滿足 $d=\lambda/2n\times m\pm\alpha(\text{nm})$ 。藉由使用本發明，可以對半導體層以半導體層的光吸收率大的最適合條件照射能夠在半導體層中反射並共振而進行加熱處理的光。因此，可以使用具有結晶缺陷減少了的半導體層的 SOI 基板。

因此，可以高成品率地製造具有高性能的半導體裝置。

[實施例模式 6]

在本實施例模式中，作為具有高性能的半導體裝置說明具有顯示功能的半導體裝置的其他例子。在本實施例模

式中，參照圖 11A 至圖 12C 說明能夠用於本發明的半導體裝置中的發光元件的其他結構。

利用電致發光的發光元件根據其發光材料是有機化合物還是無機化合物來進行區別，一般來說，前者被稱為有機 EL 元件而後者被稱為無機 EL 元件。

根據元件的結構，無機 EL 元件被分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件和薄膜型無機 EL 元件的差異在於，前者具有將發光材料的粒子分散在粘合劑中的電致發光層，而後者具有由發光材料的薄膜構成的電致發光層。它們的共同點在於，兩者都需要由高電場加速的電子。作為得到的發光的機理，有兩種類型：利用施主能級和受主能級的施主-受主再結合型發光、以及利用金屬離子的內層電子躍遷的局部型發光。一般來說，在很多情況下，分散型無機 EL 元件為施主-受主再結合型發光，而薄膜型無機 EL 元件為局部型發光。

在本發明中可以使用的發光材料由母體材料和成為發光中心的雜質元素構成。可以藉由改變所包含的雜質元素，獲得各種發光顏色的發光。作為發光材料的製造方法，可以使用固相法、液相法（共沉澱法）等各種方法。此外，還可以使用噴霧熱分解法、複分解法、利用母體的熱分解反應的方法、反膠團法、組合上述方法和高溫焙燒的方法、或者冷凍乾燥法等液相法等。

固相法是以下的方法：稱取母體材料及雜質元素或含雜質元素的化合物，在研鉢中混合，在電爐中進行加熱、

焙燒而使其進行反應，使母體材料含有雜質元素。焙燒溫度較佳的為 700°C 至 1500°C 。這是因為在溫度過低的情況下固相反應不能進行，而在溫度過高的情況下母體材料會分解。注意，可以以粉末狀態進行焙燒，然而較佳的在顆粒狀態下進行焙燒。雖然需要在比較高的溫度下進行焙燒，但是該方法很簡單，因此生產率好，適合於大量生產。

液相法（共沉澱法）是以下的方法：在溶液中使母體材料或含母體材料的化合物與雜質元素或含雜質元素的化合物起反應，使其乾燥之後進行焙燒。發光材料的粒子均勻地分佈，粒徑小，在焙燒溫度低的情況下也可以進行反應。

作為用於發光材料的母體材料，可以使用硫化物、氧化物或氮化物。作為硫化物，例如可以使用硫化鋅（ ZnS ）、硫化鎘（ CdS ）、硫化鈣（ CaS ）、硫化釷（ Y_2S_3 ）、硫化鎵（ Ga_2S_3 ）、硫化鋇（ SrS ）或硫化鋇（ BaS ）等。此外，作為氧化物，例如可以使用氧化鋅（ ZnO ）或氧化釷（ Y_2O_3 ）等。此外，作為氮化物，例如可以使用氮化鋁（ AlN ）、氮化鎵（ GaN ）或氮化銦（ InN ）等。另外，也可以使用硒化鋅（ ZnSe ）或碲化鋅（ ZnTe ）等，可以是硫化鈣-鎵（ CaGa_2S_4 ）、硫化鋇-鎵（ SrGa_2S_4 ）或硫化鋇-鎵（ BaGa_2S_4 ）等三元類混晶。

作為局部型發光的 EL 元件的發光中心，可以使用錳（ Mn ）、銅（ Cu ）、釷（ Sm ）、鉕（ Tb ）、鈳（ Er ）、銩（ Tm ）、鎔（ Eu ）、鈾（ Ce ）或鐳（ Pr ）等。注意，

也可以添加氟（F）、氯（Cl）等鹵素元素。上述鹵素元素可以起到電荷補償的作用。

另一方面，作為施主-受主再結合型發光的 EL 元件的發光中心，可以使用包含形成施主能級的第一雜質元素及形成受主能級的第二雜質元素的發光材料。作為第一雜質元素例如可以使用氟（F）、氯（Cl）或鋁（Al）等。作為第二雜質元素，例如可以使用銅（Cu）或銀（Ag）等。

在藉由固相法合成施主-受主再結合型發光的 EL 元件的發光材料的情況下，分別稱取母體材料、第一雜質元素或含第一雜質元素的化合物、以及第二雜質元素或含第二雜質元素的化合物，在研鉢中混合，然後在電爐中進行加熱、焙燒。作為母體材料可以使用上述母體材料。作為第一雜質元素或含第一雜質元素的化合物，例如可以使用氟（F）、氯（Cl）或硫化鋁（ Al_2S_3 ）等。作為第二雜質元素或含第二雜質元素的化合物，例如可以使用銅（Cu）、銀（Ag）、硫化銅（ Cu_2S ）或硫化銀（ Ag_2S ）等。焙燒溫度較佳的為 700°C 至 1500°C 。這是因為在溫度過低的情況下固相反應不能進行，而在溫度過高的情況下母體材料會分解。注意，焙燒可以以粉末狀態進行，但是較佳的以顆粒狀態進行焙燒。

此外，作為在利用固相反應的情況下的雜質元素，可以組合使用由第一雜質元素和第二雜質元素構成的化合物。在這種情況下，由於雜質元素容易擴散並且固相反應容易進行，因此可以獲得均勻的發光材料。而且，由於不會

混入多餘的雜質元素，所以可以獲得具有高純度的發光材料。作為由第一雜質元素和第二雜質元素構成的化合物，例如可以使用氯化銅（ CuCl ）或氯化銀（ AgCl ）等。

注意，這些雜質元素的濃度相對於母體材料為 $0.01\text{atom}\%$ 至 $10\text{atom}\%$ 即可，較佳的在 $0.05\text{atom}\%$ 至 $5\text{atom}\%$ 的範圍內。

在薄膜型無機 EL 元件的情況下，電致發光層是包含上述發光材料的層，可以藉由電阻加熱蒸鍍法、電子束蒸鍍（EB 蒸鍍）法等真空蒸鍍法、濺射法等物理氣相成長（PVD）法、有機金屬 CVD 法、氫化物輸送減壓 CVD 法等化學氣相成長（CVD）法、或者原子層外延（ALE）法等形式。

圖 11A 至 11C 示出了可以用作發光元件的薄膜型無機 EL 元件的一例。在圖 11A 至 11C 中，發光元件包括第一電極層 50、電致發光層 52 和第二電極層 53。

圖 11B 和 11C 所示的發光元件具有在圖 11A 的發光元件中於電極層和電致發光層之間設置絕緣層的結構。圖 11B 所示的發光元件在第一電極層 50 和電致發光層 52 之間具有絕緣層 54。圖 11C 所示的發光元件在第一電極層 50 和電致發光層 52 之間具有絕緣層 54a，並且在第二電極層 53 和電致發光層 52 之間具有絕緣層 54b。像這樣，絕緣層可以設置在與夾住電致發光層的一對電極層中的一個電極層之間，也可以設置在與兩個電極層之間。此外，絕緣層可以是單層或由多層構成的疊層。

此外，儘管在圖 11B 中以與第一電極層 50 接觸的方式設置有絕緣層 54，但是也可以顛倒絕緣層和電致發光層的順序，以與第二電極層 53 接觸的方式設置絕緣層 54。

在分散型無機 EL 元件的情況下，將粒子狀態的發光材料分散在粘合劑中來形成膜形狀的電致發光層。當藉由發光材料的製造方法無法獲得所希望的大小的粒子時，藉由用研鉢等進行粉碎等而處理成粒子狀態即可。粘合劑是指用來以分散狀態固定粒狀的發光材料並且保持作為電致發光層的形狀的物質。發光材料藉由粘合劑均勻分散並固定在電致發光層中。

在分散型無機 EL 元件的情況下，形成電致發光層的方法可以使用能夠選擇性地形成電致發光層的液滴噴射法、印刷法（如絲網印刷或膠版印刷等）、旋塗法等塗布法、浸漬法、分配器法等。對厚度沒有特別限制，但是較佳的在 10nm 至 1000nm 的範圍內。另外，在包含發光材料及粘合劑的電致發光層中，發光材料的比例較佳的設為 50wt% 以上且 80wt% 以下。

圖 12A 至 12C 示出可以用作發光元件的分散型無機 EL 元件的一例。圖 12A 中的發光元件具有第一電極層 60、電致發光層 62 和第二電極層 63 的疊層結構，並且電致發光層 62 中含有由粘合劑保持的發光材料 61。

作為可以用於本實施例模式的粘合劑，可以使用有機材料或無機材料，也可以使用有機材料和無機材料的混合材料。作為有機材料，可以使用像氰乙基纖維素類樹脂那

樣具有比較高介電常數的聚合物或聚乙烯、聚丙烯、聚苯乙烯類樹脂、矽酮樹脂、環氧樹脂或偏氟乙烯等樹脂。此外，也可以使用芳族聚醯胺、聚苯並咪唑等耐熱高分子或矽氧烷樹脂。注意，矽氧烷樹脂相當於包括 Si-O-Si 鍵的樹脂。矽氧烷的骨架結構由矽 (Si) 和氧 (O) 的鍵構成。作為取代基，使用至少含有氫的有機基（如烷基或芳香烴）。取代基也可以使用氟基。此外，作為取代基，也可以使用至少含有氫的有機基和氟基。而且，也可以使用聚乙烯醇或聚乙烯醇縮丁醛等乙烯基樹脂、酚醛樹脂、酚醛清漆樹脂、丙烯酸樹脂、三聚氰胺樹脂、聚氨酯樹脂、惡唑樹脂（聚苯並惡唑）等樹脂材料。也可以藉由適當地在這些樹脂中混合鈦酸鋇 (BaTiO_3) 或鈦酸鋇 (SrTiO_3) 等具有高介電常數的微粒來調節介電常數。

作為包含在粘合劑中的無機材料，可以使用選自氧化矽、氮化矽、含氧及氮的矽、氮化鋁、含氧及氮的鋁或氧化鋁、氧化鈦、 BaTiO_3 、 SrTiO_3 、鈦酸鉛、鉍酸鉀、鉍酸鉛、氧化鋇、鉍酸鋇、鉍酸鋇、氧化鋇、氧化鋇、 ZnS 、以及包括無機材料的其他物質的材料。藉由在有機材料中（藉由添加等）包含具有高介電常數的無機材料，可以進一步控制由發光材料及粘合劑構成的電致發光層的介電常數，可以進一步提高介電常數。

在製造製程中，發光材料被分散在包含粘合劑的溶液中。作為可以用於本實施例模式的包含粘合劑的溶液的溶劑，適當選擇溶解粘合劑材料並可以製造具有適合於形成

電致發光層的方法（各種濕法處理）和所需厚度的粘度的溶液的溶劑即可。可以使用有機溶劑等，例如在使用矽氧烷樹脂作為粘合劑的情況下，可以使用丙二醇一甲基醚、丙二醇一甲基醚乙酸酯（也稱為 PGMEA）或 3-甲氧基-3-甲基-1-丁醇（也稱為 MMB）等。

圖 12B 和 12C 所示的發光元件具有在圖 12A 的發光元件中於電極層和電致發光層之間設置絕緣層的結構。圖 12B 所示的發光元件在第一電極層 60 和電致發光層 62 之間具有絕緣層 64。圖 12C 所示的發光元件在第一電極層 60 和電致發光層 62 之間具有絕緣層 64a，並且在第二電極層 63 和電致發光層 62 之間具有絕緣層 64b。像這樣，絕緣層可以設置在與夾住電致發光層的一對電極層中的一個電極層之間，也可以設置在與兩個電極層之間。此外，絕緣層可以是單層或由多層構成的疊層。

此外，儘管在圖 12B 中以與第一電極層 60 接觸的方式設置有絕緣層 64，但是也可以顛倒絕緣層和電致發光層的順序，以與第二電極層 63 接觸的方式設置絕緣層 64。

儘管對絕緣層例如圖 11B 和 11C 中的絕緣層 54、54a、54b 以及圖 12B 和 12C 中的絕緣層 64、64a、64b 沒有特別限制，但是較佳的具有高絕緣耐壓和緻密膜質，而且較佳的具有高介電常數。例如，可以使用氧化矽、氧化釔、氧化鈦、氧化鋁、氧化鉛、氧化鋇、鈦酸鋇、鈦酸鋇、鈦酸鉛、氮化矽、氧化鋯等、或者它們的混合膜或兩種以上的疊層膜。這些絕緣膜可以藉由濺射、蒸鍍或 CVD 等

形成。此外，絕緣層可以藉由在粘合劑中分散這些絕緣材料的粒子形成。粘合劑材料使用與包含在電致發光層中的粘合劑相同的材料、方法形成即可。膜厚沒有特別限制，但是較佳的在 10nm 至 1000nm 的範圍內。

本實施例模式所示的發光元件可以藉由對夾住電致發光層的一對電極層之間施加電壓而獲得發光，並且發光元件藉由直流驅動或交流驅動都可以工作。

本實施例模式可以與實施例模式 1 及實施例模式 4 適當組合。

在本實施例模式中的半導體裝置中，如實施例模式 1 所示，使用波長為 365nm 以上且 700nm 以下的光來對從半導體基板分離且接合到具有絕緣表面的支撐基板上的半導體層照射光，並且在將光波長及半導體層的折射率分別設定為 λ (nm) 及 n ， m 是 1 以上的自然數 ($m=1、2、3、4\dots$)，並且滿足 $0 \leq \alpha \leq 10$ 的情況下，照射光的半導體層的厚度 d (nm) 滿足 $d = \lambda / 2n \times m \pm \alpha$ (nm)。藉由使用本發明，可以對半導體層以半導體層的光吸收率大的最適合條件照射能夠在半導體層中反射並共振而進行加熱處理的光。因此，可以使用具有結晶缺陷減少了的半導體層的 SOI 基板。

因此，可以高成品率地製造具有高性能的半導體裝置。

[實施例模式 7]

藉由使用具有根據本發明形成的顯示元件的半導體裝置可以完成電視裝置。這裏說明以給予高性能爲目的的電視裝置的例子。

圖 16 是表示電視裝置（液晶電視裝置或 EL 電視裝置）的主要結構的方塊圖。

作爲其他外部電路的結構，在視頻信號的輸入一側包括放大調諧器 1904 所接收的信號中的視頻信號的視頻信號放大電路 1905、將從其中輸出的信號轉換爲與紅、綠和藍分別對應的顏色信號的視頻信號處理電路 1906、以及用於將該視頻信號轉換成驅動器 IC 的輸入規格的控制電路 1907 等。控制電路 1907 將信號分別輸出到掃描線一側和信號線一側。在進行數位驅動的情況下，也可以具有如下結構，即在信號線一側設置信號分割電路 1908，將輸入數位信號分成 m 個來提供。

調諧器 1904 所接收的信號中的音頻信號被傳送到音頻信號放大電路 1909，其輸出經過音頻信號處理電路 1910 提供到揚聲器 1913。控制電路 1911 從輸入部 1912 接收接收站（接收頻率）和音量的控制資訊，將信號傳送到調諧器 1904 或音頻信號處理電路 1910。

如圖 20A 和 20B 所示，將顯示模組裝入在外殼中，從而可以完成電視裝置。將還安裝有 FPC 的如圖 8A 和 8B 那樣的顯示面板一般稱作 EL 顯示模組。因此，若使用如圖 8A 和 8B 那樣的 EL 顯示模組則可以完成 EL 電視裝置，若使用如圖 7A 和 7B 那樣的液晶顯示模組則可以完成液

晶電視裝置。由顯示模組形成主螢幕 2003，作為其輔助設備具備揚聲器部 2009 和操作開關等。像這樣，根據本發明可以完成電視裝置。

此外，也可以使用相位差板或偏光板來遮擋從外部入射的光的反射光。此外，在頂部發射型半導體裝置中，可以對成為隔壁的絕緣層進行著色用作黑矩陣。該隔壁也可以藉由液滴噴射法等來形成，可以使用顏料類黑色樹脂或在聚醯亞胺等樹脂材料中混合炭黑等而成的材料，還可以採用它們的疊層。藉由液滴噴射法還可以將不同的材料多次噴射到同一區域，來形成隔壁。作為相位差板，使用 $\lambda/4$ 板和 $\lambda/2$ 板，設計成能夠控制光即可。其結構是從 TFT 元件基板一側依次為發光元件、密封基板（密封劑）、相位差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、以及偏光板的結構，從發光元件發射的光藉由它們從偏光板一側發射到外部。所述相位差板或偏光板設置在光發射的一側即可，在光從兩側發射的雙面發射型半導體裝置中，也可以設置在兩側。此外，也可以在偏光板的外側具有防反射膜。由此，可以顯示更清晰更精密的圖像。

如圖 20A 所示，在外殼 2001 中組裝利用了顯示元件的顯示用面板 2002，由接收機 2005 進行一般電視廣播的接收，並且藉由數據機 2004 與有線或無線方式的通信網路連接，由此還可以進行單向（由發送者到接收者）或雙向（在發送者和接收者之間，或者在接收者之間）資訊通信。電視裝置的操作還可以由組裝在外殼中的開關或另行

提供的遙控裝置 2006 來進行，該遙控裝置還可以設置有顯示輸出資訊的顯示部 2007。

另外，電視裝置還可以附加有如下結構：除了主螢幕 2003 以外，使用第二顯示用面板形成輔助螢幕 2008，並顯示頻道或音量等。在這種結構中，也可以採用視角優異的 EL 顯示用面板形成主螢幕 2003，採用能夠以低耗電量進行顯示的液晶顯示用面板來形成輔助螢幕 2008。另外，爲了使低耗電量優先，可以採用如下結構：使用液晶顯示用面板來形成主螢幕 2003，使用 EL 顯示用面板形成輔助螢幕 2008，並且輔助螢幕 2008 能夠點亮和熄滅。藉由使用本發明，即使在使用這樣大型基板且使用多個 TFT 和電子部件的情況下，也可以生產率高地製造具有高性能及高可靠性的半導體裝置。

圖 20B 爲例如具有 20 英寸至 80 英寸的大型顯示部的電視裝置，包括外殼 2010、操作部的鍵盤部 2012、顯示部 2011、揚聲器部 2013 等。本發明適用於顯示部 2011 的製造。圖 20B 的顯示部由於使用了可彎曲的撓性物質，因此形成爲顯示部彎曲了的電視裝置。由於如上所述可以自由地設計顯示部的形狀，所以可以製造所希望的形狀的電視裝置。

藉由本發明，可以生產率高地製造包括顯示功能的具有高性能的半導體裝置。因此，可以生產率高地製造具有高性能的電視裝置。

當然，本發明不局限於電視裝置，還可以用於各種用

途如個人電腦的監視器、鐵路的車站或飛機場等中的資訊顯示幕、街頭上的廣告顯示幕等大面積顯示媒體的各種用途中。

[實施例模式 8]

在本實施例模式中，說明以給予高性能為目的的半導體裝置的例子。詳細地說，作為半導體裝置的一例說明具備微處理器及能夠以非接觸的方式進行資料收發的運算功能的半導體裝置的一例。

圖 17 表示微處理器 500 作為半導體裝置的一例。該微處理器 500 是如上那樣由根據本發明的半導體基板製造的。該微處理器 500 包括運算電路（運算邏輯單元，也稱為 ALU）501、運算電路控制部 502、指令解碼部 503、中斷控制部 504、時序控制部 505、暫存器 506、暫存器控制部 507、匯流排界面 508、唯讀記憶體（ROM）509、以及記憶體介面（ROM I/F）510。

藉由匯流排界面 508 輸入到微處理器 500 的指令在輸入指令解碼部 503 並被解碼之後輸入到運算電路控制部 502、中斷控制部 504、暫存器控制部 507、以及時序控制部 505。運算電路控制部 502、中斷控制部 504、暫存器控制部 507、以及時序控制部 505 根據被解碼了的指令而進行各種控制。具體地說，運算電路控制部 502 產生用來控制運算電路 501 的工作的信號。此外，中斷控制部 504 當在執行微處理器 500 的程式時，對來自外部輸出入裝置或

週邊電路的中斷要求根據其優先度或掩模狀態進行判斷而處理。暫存器控制部 507 產生暫存器 506 的位址，並且根據微處理器 500 的狀態進行暫存器 506 的讀出或寫入。時序控制部 505 產生控制運算電路 501、運算電路控制部 502、指令解碼部 503、中斷控制部 504 及暫存器控制部 507 的工作時序的信號。例如，時序控制部 505 包括根據基準時鐘信號 CLK1 產生內部時鐘信號 CLK2 的內部時鐘產生部，並且將時鐘信號 CLK2 提供給上述各種電路。注意，圖 17 所示的微處理器 500 只是將其結構簡化了的一個例子，在實際上，可以根據其用途具有多種多樣的結構。

在這種微處理器 500 中，藉由使用接合在玻璃基板上的具有固定結晶方位的單晶半導體層形成積體電路，因此不僅可以實現處理速度的高速化還可以實現低耗電量化。

接下來，參照圖 18 說明具有以非接觸的方式進行資料收發的功能及運算功能的半導體裝置的一個例子。圖 18 表示以無線通信與外部裝置進行信號的收發而工作的電腦（以下稱為 RFCPU）的一例。RFCPU511 包括類比電路部 512 和數位電路部 513。在 RFCPU511 中，類比電路部 512 包括具有諧振電容的諧振電路 514、整流電路 515、恒壓電路 516、重置電路 517、振盪電路 518、解調電路 519、調制電路 520、以及電源控制電路 530。數位電路部 513 包括 RF 介面 521、控制暫存器 522、時鐘控制器 523、CPU 介面 524、中央處理單元 525、隨機存取記憶體 526

、以及唯讀記憶體 527。

具有這種結構的 RFCPU511 的工作概要為如下。在諧振電路 514 中根據天線 528 所接收的信號產生感應電動勢。感應電動勢經過整流電路 515 而充電到電容部 529。該電容部 529 較佳的由電容器如陶瓷電容器或雙電層電容器等構成。電容部 529 不需要與 RFCPU511 一體形成，作為另外的部件安裝在構成 RFCPU511 的具有絕緣表面的基板上，即可。

重置電路 517 產生對數位電路部 513 進行重置和初始化的信號。例如，產生在電源電壓上升之後隨著升高的信號作為重置信號。振盪電路 518 根據由恒壓電路 516 產生的控制信號改變時鐘信號的頻率和占空比。由低通濾波器構成的解調電路 519 例如將振幅調製（ASK）方式的接收信號的振幅的變動二值化。調制電路 520 藉由將振幅調制（ASK）方式的發送信號的振幅變動來發送發送資料。調制電路 520 藉由改變諧振電路 514 的諧振點來改變通信信號的振幅。時鐘控制器 523 根據電源電壓或中央處理單元 525 中的耗電流，產生用來改變時鐘信號的頻率和占空比的控制信號。電源控制電路 530 監視電源電壓。

從天線 528 輸入到 RFCPU511 的信號被解調電路 519 解調後，在 RF 介面 521 中被分解為控制指令、資料等。控制指令儲存在控制暫存器 522 中。控制指令包括儲存在唯讀記憶體 527 中的資料的讀出指令、向隨機存取記憶體 526 的資料的寫入指令、向中央處理單元 525 的計算指令

等。中央處理單元 525 藉由 CPU 介面 524 對唯讀記憶體 527、隨機存取記憶體 526、以及控制暫存器 522 進行存取。CPU 介面 524 具有如下功能：根據中央處理單元 525 所要求的位址，產生對唯讀記憶體 527、隨機存取記憶體 526、以及控制暫存器 522 中的任一個的存取信號。

作為中央處理單元 525 的運算方式，可以採用將 OS（作業系統）儲存在唯讀記憶體 527 中且在啟動的同時讀出並執行程式的方式。另外，也可以採用由專用電路構成運算電路且以硬體方式對運算處理進行處理的方式。作為使用硬體和軟體雙方的方式，可以採用如下方式：利用專用運算電路進行一部分的處理，並且使中央處理單元 525 使用程式來進行另一部分的計算。

在上述 RFCPU511 中，由於藉由使用接合在玻璃基板上的具有固定晶面取向的單晶半導體層形成積體電路，因此不僅可以實現處理速度的高速化，而且還可以實現低耗電量化。由此，即使使提供電力的電容部 529 小型化，也可以保證長時間工作。

[實施例模式 9]

參照圖 14A 和 14B 說明本實施例模式。在本實施例模式中，表示使用具有實施例模式 1 至 8 所製造的 SOI 基板或半導體裝置的面板的模組的例子。在本實施例模式中，說明具有以給予高性能為目的的半導體裝置的模組的例子。

圖 14A 所示的資訊終端模組在印刷佈線基板 946 上安裝有控制器 901、中央處理裝置（CPU）902、記憶體 911、電源電路 903、音頻處理電路 929、收發電路 904、以及其他元件如電阻器、緩衝器、以及電容元件等。另外，面板 900 經由撓性佈線基板（FPC）908 連接到印刷佈線基板 946。

面板 900 包括：每一個像素具有發光元件的像素區域 905；選擇所述像素區域 905 所具有的像素的第一掃描線驅動電路 906a 和第二掃描線驅動電路 906b；以及對選擇的像素提供視頻信號的信號線驅動電路 907。

經由安裝在印刷佈線基板 946 上的介面（I/F）909 來輸入或輸出各種控制信號。此外，用來收發與天線之間的信號的天線用埠 910 設置在印刷佈線基板 946 上。

注意，在本實施例模式中，印刷佈線基板 946 經由 FPC 908 連接到面板 900，然而本發明不局限於該結構。還可以藉由 COG（玻璃上晶片）方式將控制器 901、音頻處理電路 929、記憶體 911、CPU 902、或者電源電路 903 直接安裝在面板 900 上。另外，在印刷佈線基板 946 上提供有各種元件如電容元件和緩衝器等，從而防止在電源電壓和信號中出現雜波及信號的上升變緩。

圖 14B 是圖 14A 所示的模組的方塊圖。該模組 999 包括 VRAM 932、DRAM 925、以及快閃記憶體 926 等作為記憶體 911。在 VRAM 932 中儲存有在面板上顯示的圖像的資料，在 DRAM 925 中儲存有圖像資料或音頻資料，並且

在該閃速記憶體中儲存有各種程式。

電源電路 903 產生施加給面板 900、控制器 901、CPU 902、音頻處理電路 929、記憶體 911、以及收發電路 904 的電源電壓。此外，根據面板的規格，也有將電流源提供於電源電路 903 中的情況。

CPU 902 包括控制信號產生電路 920、解碼器 921、暫存器 922、運算電路 923、RAM 924、以及 CPU 用的介面 935 等。經由介面 935 輸入到 CPU 902 中的各種信號暫時儲存在暫存器 922 中，之後輸入到運算電路 923 和解碼器 921 等中。在運算電路 923 中，根據輸入的信號進行運算，並且指定發送各種指令的位址。另一方面，對輸入到解碼器 921 中的信號進行解碼，並且輸入到控制信號產生電路 920 中。控制信號產生電路 920 根據輸入的信號產生含有各種指令的信號，並且發送到由運算電路 923 所指定的位址，具體為記憶體 911、收發電路 904、音頻處理電路 929、以及控制器 901 等。

記憶體 911、收發電路 904、音頻處理電路 929、以及控制器 901 分別根據所接收的指令來工作。在下文中，簡要說明其工作。

從輸入單元 930 所輸入的信號經由介面 909 發送到安裝在印刷佈線基板 946 上的 CPU 902 中。控制信號產生電路 920 根據從定位設備或鍵盤等輸入單元 930 發送的信號將儲存在 VRAM 932 中的圖像資料轉換為預定格式，並且發送到控制器 901。

控制器 901 根據面板的規格來對從 CPU 902 發送來的含有圖像資料的信號進行資料處理，並且供給到面板 900。另外，控制器 901 根據從電源電路 903 輸入的電源電壓或從 CPU 902 輸入的各種信號來生成 Hsync 信號、Vsync 信號、時鐘信號 CLK、交流電壓（AC Cont）、以及切換信號 L/R，並且供給到面板 900。

在收發電路 904 中，對作為電波由天線 933 發送和接收的信號進行處理，具體地說，包括高頻電路如隔離器、帶通濾波器、VCO（電壓控制振盪器）、LPF（低通濾波器）、耦合器、平衡-不平衡轉換器等。在由收發電路 904 收發的信號之中，含有音頻資訊的信號根據來自 CPU 902 的指令被發送到音頻處理電路 929。

根據 CPU 902 的指令發送來的含有音頻資訊的信號在音頻處理電路 929 中被解調成音頻信號，並且發送到揚聲器 928。此外，從微音器 927 發送來的音頻信號由音頻處理電路 929 調制，並且根據來自 CPU 902 的指令發送到收發電路 904。

可以將控制器 901、CPU 902、電源電路 903、音頻處理電路 929、以及記憶體 911 安裝為本實施例模式的元件。本實施例模式可以應用於除了高頻電路如隔離器、帶通濾波器、VCO（電壓控制振盪器）、LPF（低通濾波器）、耦合器、以及平衡-不平衡轉換器等以外的任何電路。

[實施例模式 10]

參照圖 14A 和 14B 及圖 15 說明本實施例模式。圖 15 示出包括在實施例模式 9 中製造的模組的小型電話機（行動電話）的一種方式，該電話機以無線方式操作並且能夠搬運。面板 900 以可自由裝卸的方式組裝到外殼 1001 中並且容易與模組 999 組合。外殼 1001 的形狀和尺寸可以根據組裝的電子設備來適當地改變。

固定有面板 900 的外殼 1001 嵌入印刷佈線基板 946 上而裝配成為模組。印刷佈線基板 946 安裝有控制器、CPU、記憶體、電源電路、以及其他元件如電阻器、緩衝器、以及電容元件等。另外，還提供有包括微音器 994 及揚聲器 995 的音頻處理電路、以及信號處理電路 993 如收發電路等。面板 900 藉由 FPC 908 連接到印刷佈線基板 946。

這些模組 999、輸入單元 998、以及電池 997 容納於外殼 996 中。面板 900 的像素區域配置成可以從在外殼 996 中形成的開口窗看見。

圖 15 所示的外殼 996 示出電話機的外觀形狀作為一例。然而，根據本實施例模式的電子設備可以根據其功能和用途改轉換為各種方式。在下面的實施例模式中說明該方式的一例。

[實施例模式 11]

藉由使用本發明可以製造各種具有顯示功能的半導體裝置。就是說，可以將本發明用於其顯示部組裝有上述具

有顯示功能的半導體裝置的各種電子設備。在本實施例模式中，說明包括以給予高性能及高可靠性為目的的具有顯示功能的半導體裝置的電子設備的例子。

作為根據本發明的電子設備，可以舉出電視裝置（也簡單地稱為電視機或電視接收機）、影像拍攝裝置如數位相機和數位攝像機等、便攜電話裝置（也簡單地稱為行動電話或手機）、PDA 等可攜式資訊終端、可攜式遊戲機、電腦用的監視器、電腦、汽車音響等音響再生裝置、家用遊戲機等具備記錄媒體（具體來說是數位通用光碟（DVD））的圖像再現裝置等。參照圖 19A 至 19E 說明其具體實例。

圖 19A 所示的可攜式資訊終端設備包括主體 9201、顯示部 9202 等。可以將本發明的半導體裝置用於顯示部 9202 中。結果，可以提供具有高性能的可攜式資訊終端設備。

圖 19B 所示的數位攝像機包括顯示部 9701、9702 等。可以將本發明的半導體裝置用於顯示部 9701 中。結果，可以提供具有高性能的數位攝像機。

圖 19C 所示的行動電話包括主體 9101、顯示部 9102 等。可以將本發明的半導體裝置用於顯示部 9102 中。結果，可以提供具有高性能的行動電話。

圖 19D 所示的可攜式電視裝置包括主體 9301、顯示部 9302 等。可以將本發明的半導體裝置用於顯示部 9302 中。結果，可以提供具有高性能及高可靠性的可攜式電視

裝置。此外，作為電視裝置，可以將本發明的半導體裝置廣泛地用於搭載在可攜式電話機等的便攜終端中的小型電視裝置、能夠搬運的中型電視裝置、或者大型電視裝置（例如 40 英寸以上）。

圖 19E 所示的可攜式電腦包括主體 9401、顯示部 9402 等。可以將本發明的半導體裝置用於顯示部 9402 中。結果，可以提供具有高性能的可攜式電腦。

此外，本發明的半導體裝置也可以用作照明裝置。使用本發明的半導體裝置可以用作小型電燈或室內的大型照明裝置。而且，也可以將本發明的半導體裝置用作液晶顯示裝置的背光燈。

像這樣，根據本發明的半導體裝置，可以提供具有高性能的電子設備。

[實施例 1]

在本實施例中，示出控制轉置到支撐基板上的半導體層的厚度的例子。

在本實施例中，對在半導體基板中形成脆化層時的離子照射製程中的加速電壓和從半導體基板轉置的半導體層的厚度的相互關係進行評估。

下面描述樣品的製造方法。首先，在單晶矽基板上以 100nm 的厚度形成氧氮化矽膜，並且在氧氮化矽膜上以 50nm 的厚度形成氮氧化矽膜，然後照射氫離子來形成脆化層。而且，作為絕緣層以 50nm 的厚度形成氧化矽膜，

轉置到玻璃基板上來形成矽層。

氬離子的照射藉由離子簇射摻雜裝置進行。氮化矽膜及氮氧化矽膜藉由電漿 CVD 法形成，而作為絕緣層的氧化矽膜藉由使用四乙氧基矽烷作為有機矽烷氣體的 CVD 法形成。在從半導體基板剝離且轉置到支撐基板上的製程中，在垂直爐中進行 200℃、2 小時的熱處理，然後進行 600℃、2 小時的熱處理。

圖 22 表示氬離子照射製程的加速電壓和剝離轉置後的矽層的厚度的關係。由此可見，氬離子照射製程的加速電壓 $V[\text{kV}]$ 和剝離轉置後的矽層 $d[\text{nm}]$ 之間有線型關係 $d=4.0671V-78.008$ 。隨著加速電壓的上升，氬被照射到單晶矽基板的更深的位置。因此，可以說脆化層也形成在更深的位置，並且轉置到玻璃基板上的矽層的厚度也厚。此外，當以 $d=4.0671V-78.008$ 解 V 時得到 $V=0.2459d+19.18$ 。藉由使用算式 $V=0.2459d+19.18$ ，可以計算出用來得到任意矽層的厚度而需要的氬照射製程的加速電壓條件。

作為一例，對矽層照射 Nd:YAG 雷射的第二諧波 ($\lambda=532\text{nm}$)。根據本發明，為了有效地照射光而半導體層滿足的厚度 d 為 $d=\lambda/2n\times m\pm\alpha$ ($m=1、2、3、4、\dots$ ， $0\leq\alpha\leq10$)。當對上述算式代入光波長 $\lambda=532\text{nm}$ 、矽層的折射率 $n=4.16$ ，並且 $\alpha=0$ 時，吸收率極大的矽層厚度 d 大約為 64nm 、 128nm 、 192nm 、 $256\text{nm}\dots$ 。

如果預先實驗地得到氬離子照射製程的加速電壓和剝離轉置後的矽層的厚度的關係式，就確定氬離子照射製程

的條件。在本實施例中，從根據圖 22 的實驗結果而得到的算式 $V=0.2459d+19.18$ 計算出對應於預定矽層的厚度的加速電壓。表 2 示出在光波長 $\lambda=532\text{nm}$ 中光吸收率呈現極大的矽層的厚度、以及對應於每個矽層厚度的氬照射製程的加速電壓條件。

[表 2]

矽層的厚度 d [nm]	氬摻雜加速電壓 V [kV]
64	35
128	51
192	66
256	82
. . .	. . .
d	$0.2459d+19.18$

如上那樣，藉由控制形成脆化層時的離子照射製程的加速電壓而在任意深度的區域中形成脆化層，來可以控制轉置到支撐基板上的半導體層的厚度。並且，藉由將半導體層控制為具有半導體層的光吸收率大的最適合厚度條件，可以有效地對半導體層進行光照射處理。從而，提高光處理能力，可以處理大型基板，並且提高生產率。

【圖式簡單說明】

在附圖中：

圖 1A 和 1B 是說明本發明的 SOI 基板的製造方法的

圖 ；

圖 2A 至 2C 是說明本發明的 SOI 基板的製造方法的

圖 ；

圖 3A 至 3D 是說明本發明的 SOI 基板的製造方法的

圖 ；

圖 4A 至 4C 是說明本發明的 SOI 基板的製造方法的

圖 ；

圖 5A 至 5E 是說明本發明的半導體裝置的製造方法的

圖 ；

圖 6A 至 6D 是說明本發明的半導體裝置的製造方法的圖 ；

圖 7A 和 7B 是說明本發明的半導體裝置的圖 ；

圖 8A 和 8B 是說明本發明的半導體裝置的圖 ；

圖 9 是說明本發明的半導體裝置的圖 ；

圖 10 是說明本發明的半導體裝置的圖 ；

圖 11A 至 11C 是說明可以用於本發明的發光元件的結構的圖 ；

圖 12A 至 12C 是說明可以用於本發明的發光元件的結構的圖 ；

圖 13A 至 13D 是說明可以用於本發明的發光元件的結構的圖 ；

圖 14A 和 14B 是說明利用本發明的電子設備的圖 ；

圖 15 是說明利用本發明的電子設備的圖 ；

圖 16 是說明利用本發明的電子設備的主要結構的方

塊圖；

圖 17 是說明利用半導體基板得到的微處理器的結構的方塊圖；

圖 18 是說明利用半導體基板得到的 RFCPU 的結構的方塊圖；

圖 19A 至 19E 是說明利用本發明的電子設備的圖；

圖 20A 和 20B 是說明利用本發明的電子設備的圖；

圖 21A 和 21B 是表示拉曼分光測定結果的圖；

圖 22 是表示離子照射製程中的加速電壓和矽層的厚度的關係的圖；

圖 23 是表示矽層的厚度和光吸收率的關係的圖；和

圖 24A 和 24B 是表示對光波長的矽層的光學特性的圖。

【主要元件符號說明】

108：半導體基板

110：脆化層

104：絕緣層

101：支撐基板

102：半導體層

121：保護層

109：阻擋層

125：光

124：半導體層

130：半 導 體 層

205：半 導 體 層

206：半 導 體 層

207：閘 極 絕 緣 層

208：閘 極 電 極 層

209：閘 極 電 極 層

210：雜 質 元 素

211：掩 模

212a、212b：第 一 n 型 雜 質 區 域

213：雜 質 元 素

214：掩 模

215a、215b：第 一 p 型 雜 質 區 域

216a-216d：側 壁 絕 緣 層

233a、233b：閘 極 絕 緣 層

217：雜 質 元 素

218：掩 模

219a、219b：第 二 n 型 雜 質 區 域

220a、220b：第 三 n 型 雜 質 區 域

221：通 道 形 成 區 域

222：雜 質 區 域

223：掩 模

224a、224b：第 二 p 型 雜 質 區 域

225a、225b：第 三 p 型 雜 質 區 域

226：通 道 形 成 區 域

227：絕緣膜

228：絕緣層

229a、229b：佈線層

230a、230b：佈線層

231：薄膜電晶體

232：薄膜電晶體

306：像素區域

304a、304b：驅動電路區域

310：支撐基板

395：相對基板

392：密封劑

307：驅動電路區域

375：電晶體

376：電容元件

373：電晶體

374：電晶體

311：阻擋層

314：絕緣層

313：保護層

320：電極層

317：絕緣膜

318：絕緣膜

319：絕緣膜

381：絕緣層

383：絕緣層

384：電極層

385：彩色層

391：偏光板

387：間隔物

382：液晶層

393：偏光板

378：端子電極層

396：各向異性導電層

394：FPC

252：外部端子連接區域

253：密封區域

254：驅動電路區域

256：像素區域

600：元件基板

655：薄膜電晶體

677：薄膜電晶體

667：薄膜電晶體

668：薄膜電晶體

690：發光元件

685：第一電極層

688：發光元件

689：第二電極層

693：填料

692：密封劑

601：阻擋層

604：絕緣層

603：氧化膜

675：閘極絕緣層

607：絕緣膜

665：絕緣膜

686：絕緣層

695：密封基板

679：佈線層

678：端子電極層

696：各向異性導電層

694：FPC

1600：元件基板

1655：薄膜電晶體

1665：薄膜電晶體

1675：薄膜電晶體

1685：薄膜電晶體

1624：佈線層

1617：第一電極層

1619：發光層

1620：第二電極層

1605：發光元件

1621：保護膜

1622：填料

1632：密封劑

1601：阻擋層

1604：絕緣層

1603：氧化膜

1610：閘極絕緣層

1611：絕緣膜

1612：絕緣膜

1614：絕緣層

1625：密封基板

1633：佈線層

1681：端子電極層

1682：各向異性導電層

1683：FPC

282：外部端子連接區域

283：密封區域

284：驅動電路區域

286：像素區域

1300：元件基板

1355：薄膜電晶體

1365：薄膜電晶體

1375：薄膜電晶體

1385：薄膜電晶體

1317：第一電極層

1319：發光層

1320：第二電極層

1305：發光元件

1321：保護膜

1322：填料

1332：密封劑

1301：阻擋層

1304：絕緣層

1303：氧化膜

1310：閘極絕緣層

1311：絕緣膜

1312：絕緣膜

1314：絕緣層

1325：密封基板

1333：佈線層

1381：端子電極層

1382：各向異性導電層

1383：FPC

272：外部端子連接區域

273：密封區域

274：驅動電路區域

276：像素區域

860：EL層

870：第一電極層

850：第二電極層

804：第一層

803：第二層

802：第三層

50：第一電極層

52：電致發光層

53：第二電極層

54、54a、54b：絕緣層

60：第一層

62：電致發光層

61：發光材料

63：第二電極層

64、64a、64b：絕緣層

1904：調諧器

1905：視頻信號放大電路

1906：視頻信號處理電路

1907：控制電路

1908：信號分割電路

1909：音頻信號放大電路

1910：音頻信號處理電路

1911：控制電路

1912：輸入部

2003：主螢幕

2009：揚聲器部

2001：外殼

2002：顯示面板

2004：數據機

2005：接收機

2006：遙控裝置

2007：顯示部

2008：輔助螢幕

2010：外殼

2011：顯示部

2012：鍵盤部

2013：揚聲器部

500：微處理器

501：運算邏輯單元

502：ALU 控制部

503：指令解碼部

504：中斷控制部

505：時序控制部

506：暫存器

507：暫存器控制器

508：匯流排介面

509：ROM

510：記憶體介面

511：RFCPU

512：類比電路部

513：數位電路部

514：諧振電路

515：整流電路

516：恆壓電路

517：重置電路

518：振盪電路

519：解調電路

520：調制電路

530：電源控制電路

521：RF 介面

522：控制暫存器

523：時鐘控制器

524：CPU 介面

525：中央處理單元

526：隨機存取記憶體

527：唯讀記憶體

528：天線

529：電容部

946：印刷佈線基板

901：控制器

902：CPU

903：電源電路

904：收發電路

911：記憶體

900：面板

929：音頻處理電路

908：FPC

905：像素區域

906a：第一掃描線驅動電路

906b：第二掃描線驅動電路

907：信號線驅動電路

909：介面

910：天線用埠

999：模組

932：VRAM

925：DRAM

926：快閃記憶體

920：控制信號產生電路

921：解碼器

922：暫存器

923：運算電路

924：RAM

935：介面

930：輸入單元

933：天線

928：揚聲器

1001：外殼

994：微音器

995：揚聲器

993：信號處理電路

998：輸入單元

997：電池

996：外殼

9201：主體

9202：顯示部

9701：顯示部

9702：顯示部

9101：主體

9102：顯示部

9301：主體

9302：顯示部

9401：主體

9402：顯示部

十、申請專利範圍

1.一種 SOI 基板的製造方法，包含以下步驟：

藉由從單晶半導體基板分離半導體層來在支撐基板上形成該半導體層；以及

對該半導體層從該半導體層一側照射波長為 365nm 或更大且 700nm 或更小的光，

其中被照射該光的該半導體層的厚度 d 滿足：

$$d = \lambda / 2n \times m \pm \alpha \text{ (nm)},$$

其中 λ (nm) 是該光的波長， n 是該半導體層的折射率， m 是大於或等於 1 的自然數，和 α 是滿足 $0 \leq \alpha \leq 10$ 的參數。

2.如申請專利範圍第 1 項之 SOI 基板的製造方法，其中該光是雷射光束。

3.如申請專利範圍第 1 項之 SOI 基板的製造方法，其中藉由對該半導體層照射該光來使該半導體層的至少一部分熔化。

4.如申請專利範圍第 1 項之 SOI 基板的製造方法，其中在包含 10% 或以上的氧的氣氛中，對該半導體層照射該光。

5.如申請專利範圍第 1 項之 SOI 基板的製造方法，其中在包含 10ppm 或以下的氧的氣氛中，對該半導體層照射該光。

6.如申請專利範圍第 1 項之 SOI 基板的製造方法，還包含以下步驟：

藉由對該單晶半導體基板的一個表面照射離子，來在離該單晶半導體基板的一個表面有預定深度上形成脆化層；

在該單晶半導體基板的一個表面或在該支撐基板之一上形成絕緣層；以及

在該單晶半導體基板和該支撐基板夾著該絕緣層重疊的狀態下，進行用來在該脆化層中分離該單晶半導體基板的加熱處理，以在該支撐基板上形成該半導體層。

7.如申請專利範圍第 6 項之 SOI 基板的製造方法，其中藉由控制該脆化層被形成處的離該單晶半導體基板的一個表面的該預定深度，來控制被照射該光的該半導體層的厚度 d 。

8.如申請專利範圍第 6 項之 SOI 基板的製造方法，還包含在該單晶半導體基板的一個表面上形成保護層的步驟，其中經由該保護層對該單晶半導體基板照射離子，來在離該單晶半導體基板的一個表面有該預定深度處形成該脆化層。

9.如申請專利範圍第 8 項之 SOI 基板的製造方法，其中該保護層由選自氮化矽層、氧化矽層、氮氧化矽層、以及氧氮化矽層中的單層或由選自氮化矽層、氧化矽層、氮氧化矽層、以及氧氮化矽層中的上述多個層的疊層結構形成。

10.如申請專利範圍第 1 項之 SOI 基板的製造方法，還包含以下步驟：

經由形成在該單晶半導體基板上的絕緣層對該單晶半導體基板照射離子，來在離該單晶半導體基板的一個表面有預定深度處形成脆化層；以及

在該單晶半導體基板和該支撐基板夾著該絕緣層重疊的狀態下，進行用來在該脆化層中分離該單晶半導體基板的加熱處理，以在該支撐基板上形成該半導體層。

11.如申請專利範圍第 10 項之 SOI 基板的製造方法，還包含在該單晶半導體基板的一個表面上形成保護層的步驟，其中在該保護層上形成該絕緣層。

12.如申請專利範圍第 11 項之 SOI 基板的製造方法，其中該保護層由選自氮化矽層、氧化矽層、氮氧化矽層、以及氧氮化矽層中的單層或由選自氮化矽層、氧化矽層、氮氧化矽層、以及氧氮化矽層中的上述多個層的疊層結構形成。

13.一種半導體裝置的製造方法，包含以下步驟：

藉由從單晶半導體基板分離半導體層來在支撐基板上形成該半導體層；

對該半導體層從該半導體層一側照射波長為 365nm 或更大且為 700nm 或更小的光；以及

使用該半導體層形成半導體元件，

其中被照射該光的該半導體層的厚度 d 滿足：

$$d = \lambda / 2n \times m \pm \alpha \text{ (nm)} ,$$

並且 λ (nm) 是該光的波長， n 是該半導體層的折射率， m 是 1 以上的自然數，並且 α 是滿足 $0 \leq \alpha \leq 10$ 的參數。

14.如申請專利範圍第 13 項之半導體裝置的製造方法，還包含：

形成與該半導體元件電連接的顯示元件。

15.如申請專利範圍第 14 項之半導體裝置的製造方法，其中該顯示元件是液晶顯示元件。

16.如申請專利範圍第 14 項之半導體裝置的製造方法，其中該顯示元件是發光元件。

圖 1A

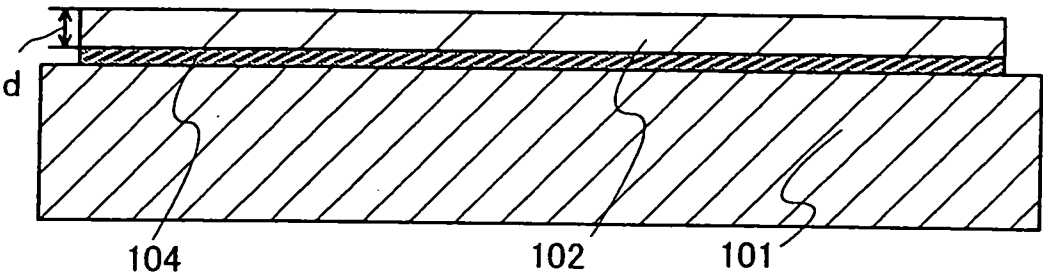


圖 1B

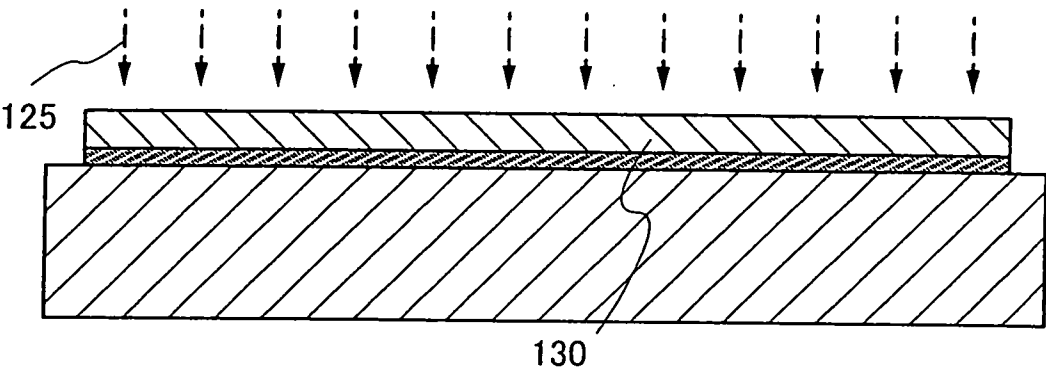


圖 2A

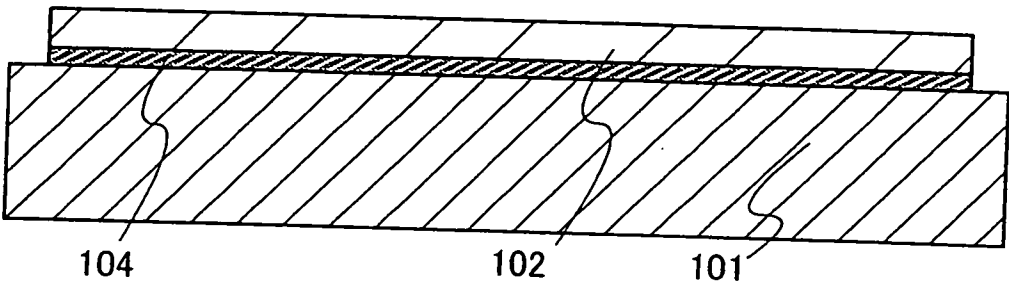


圖 2B

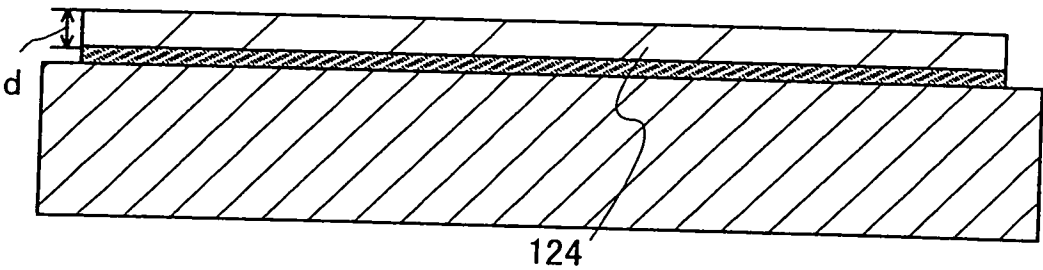


圖 2C

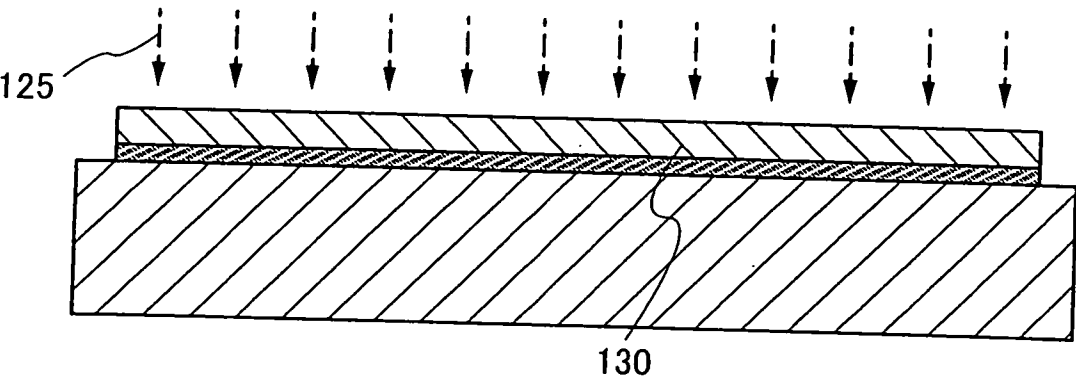


圖 3A

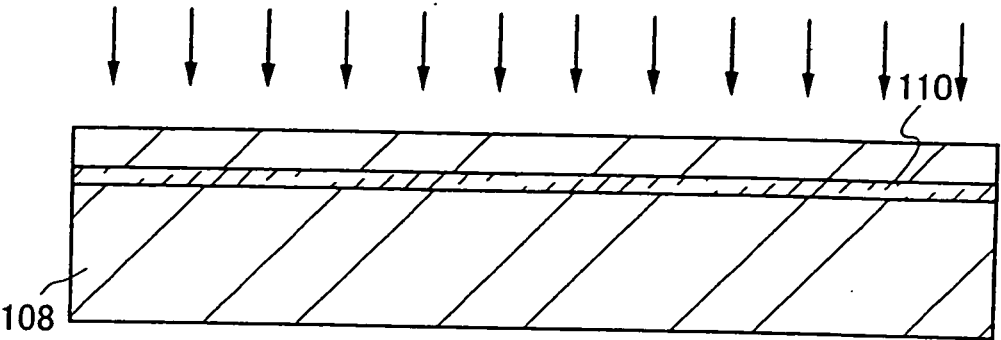


圖 3B

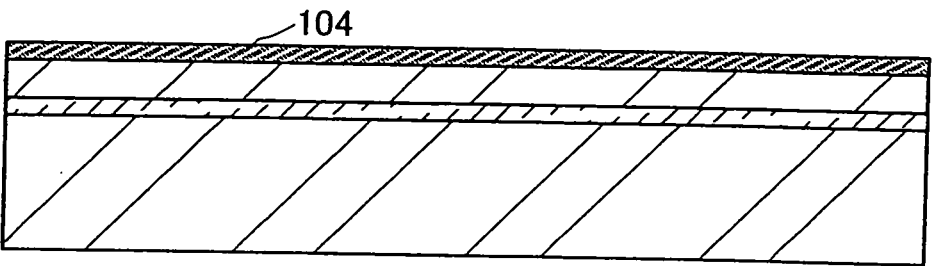


圖 3C

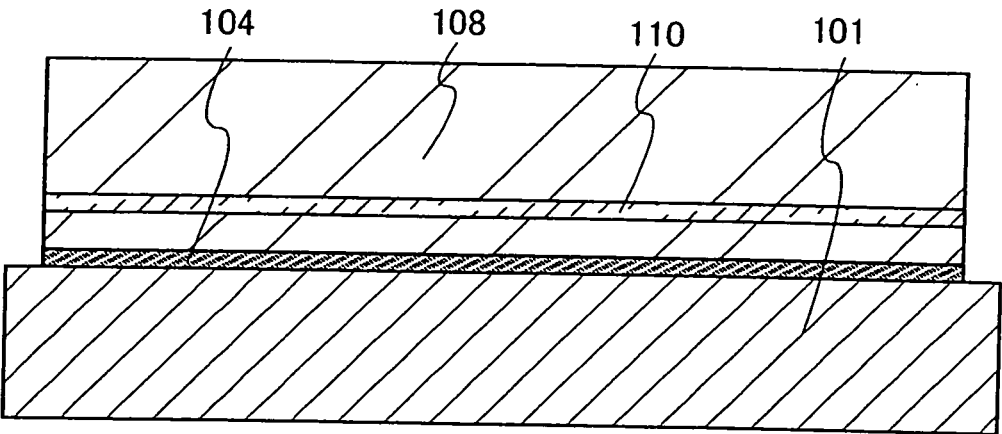


圖 3D

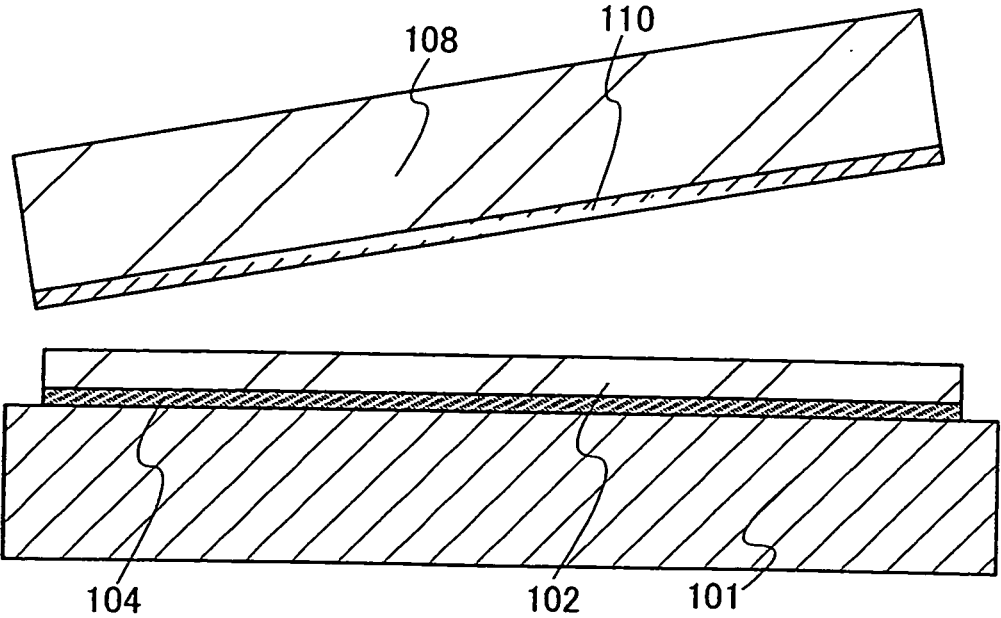


圖 4A

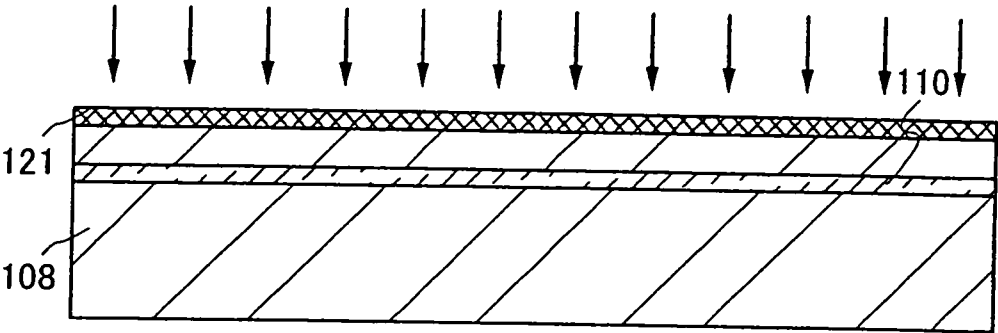


圖 4B

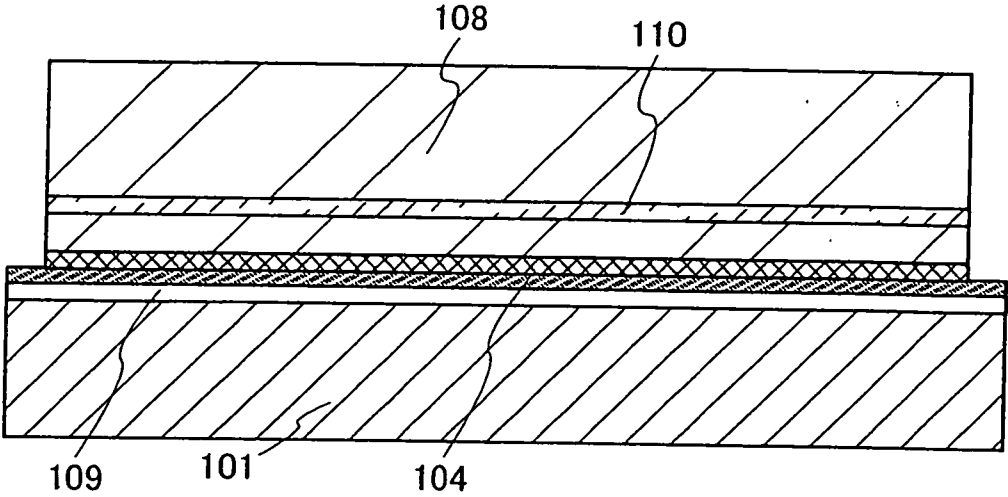


圖 4C

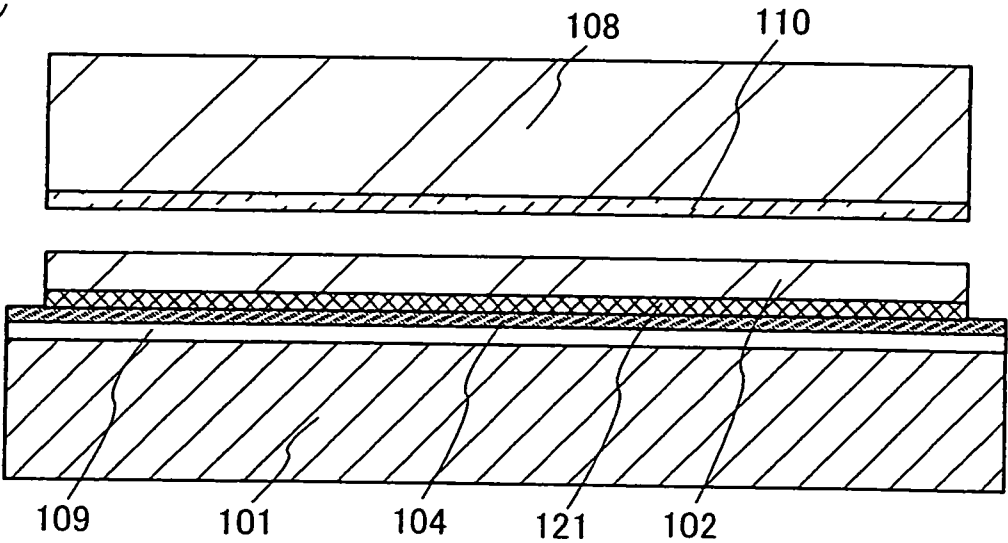


圖 5A

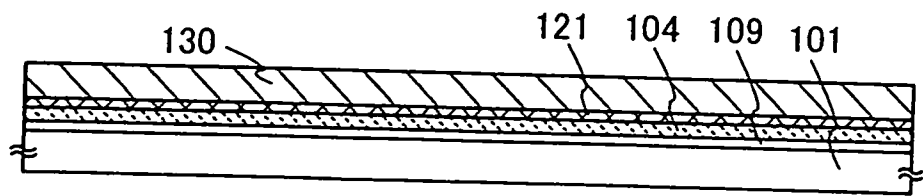


圖 5B

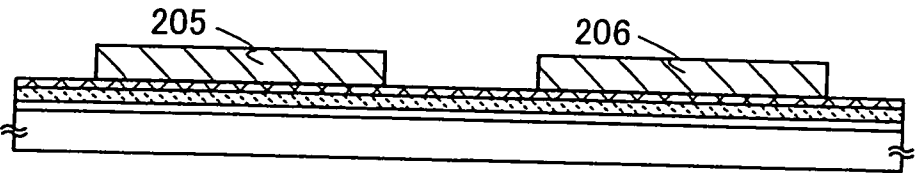


圖 5C

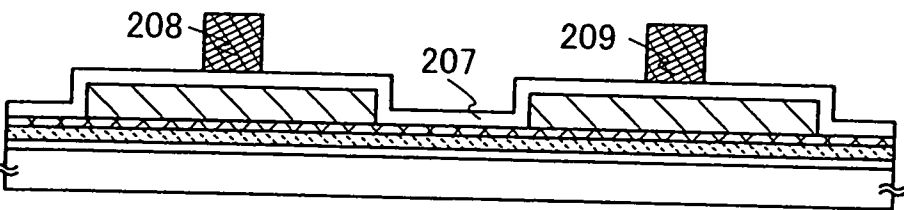


圖 5D

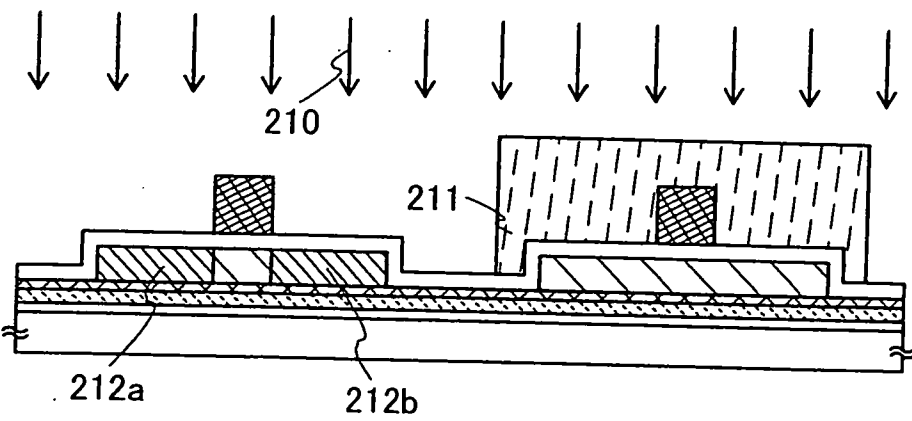


圖 5E

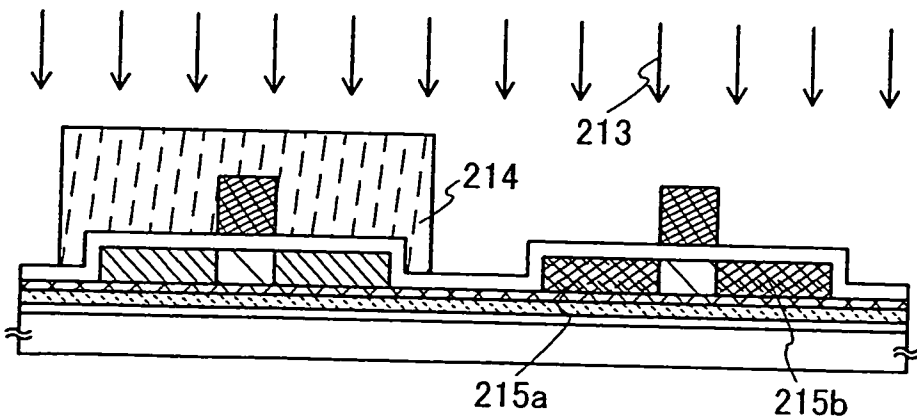


圖 6A

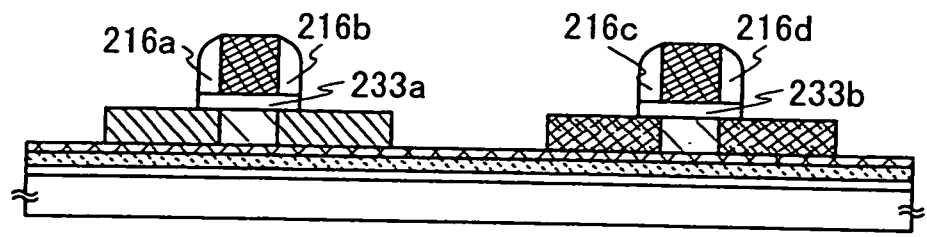


圖 6B

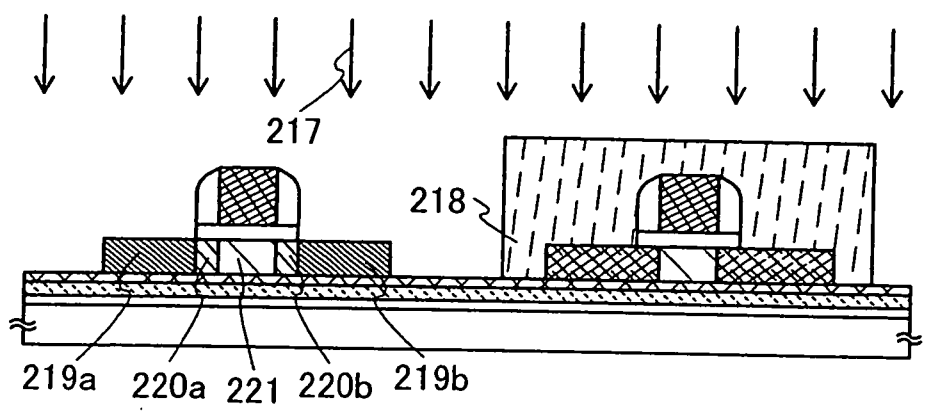


圖 6C

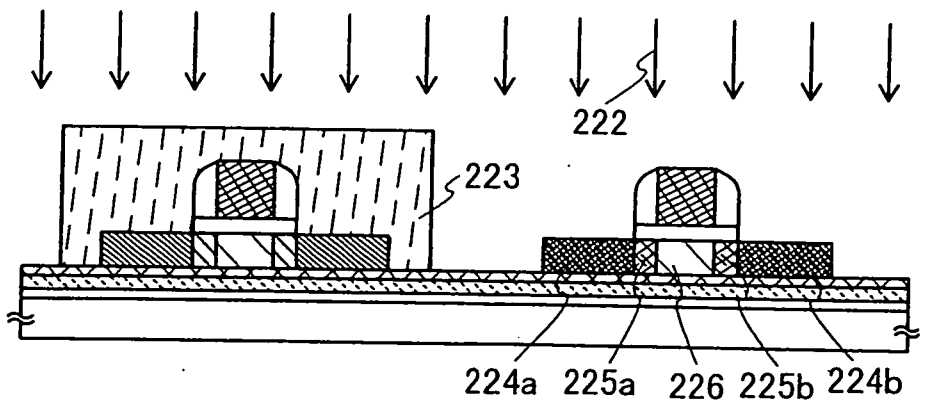


圖 6D

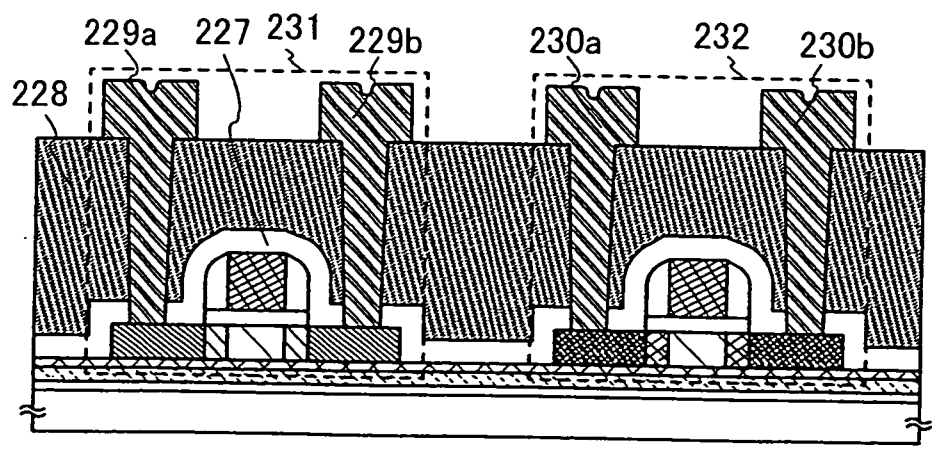


圖7A

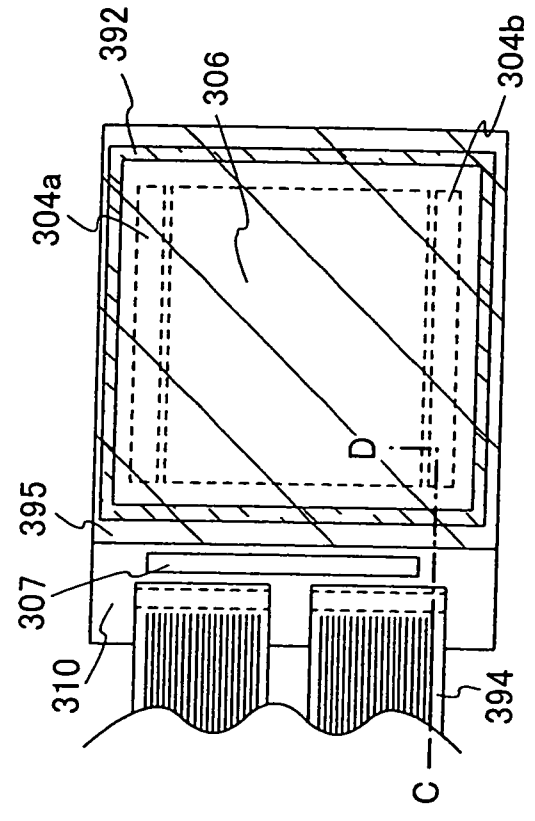


圖7B

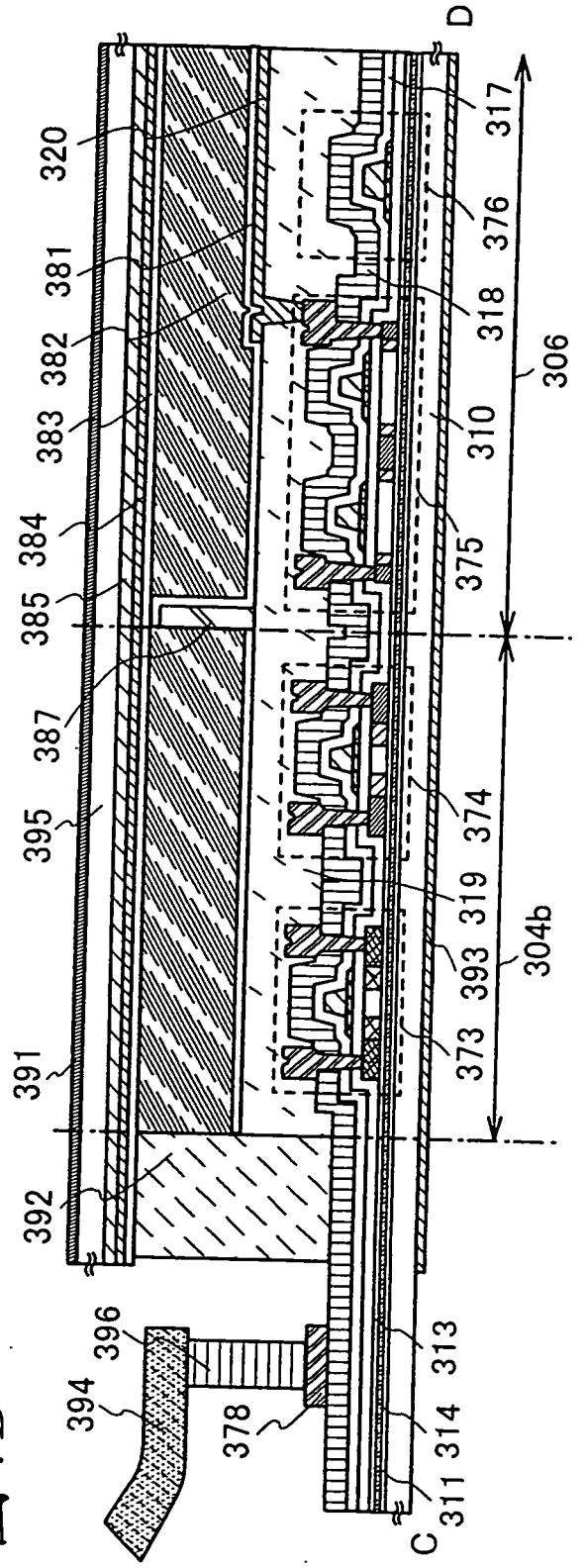


圖8A

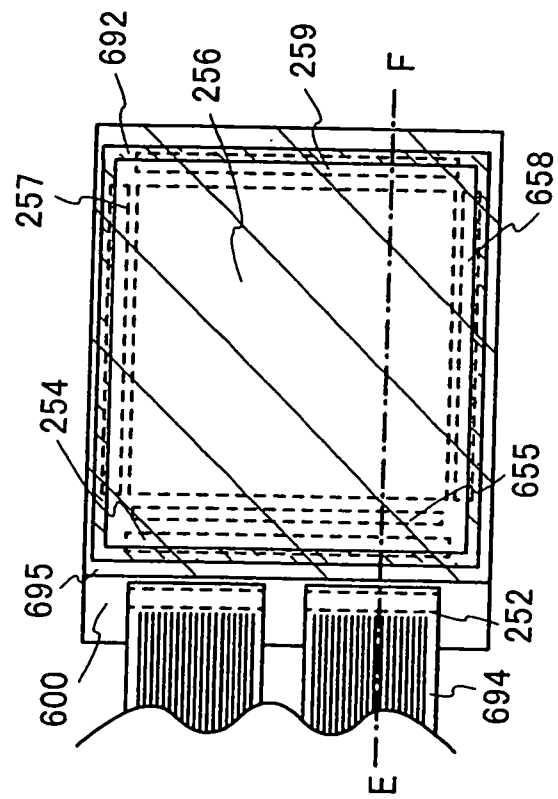


圖8B

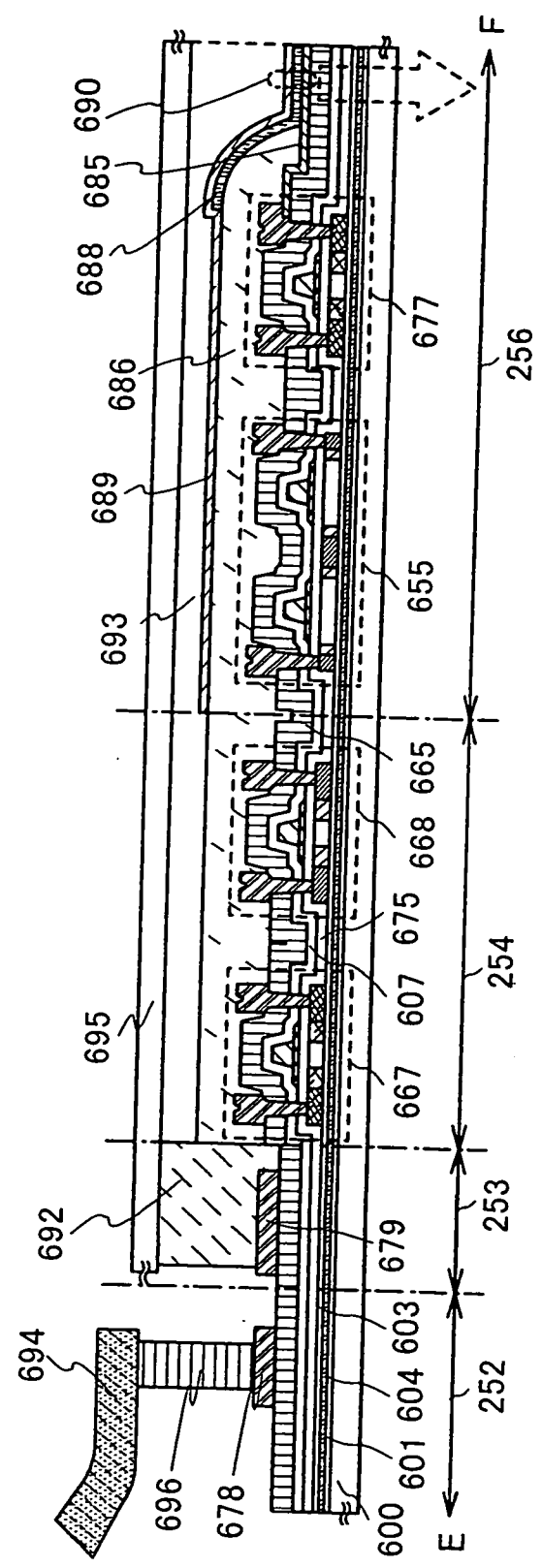


圖9

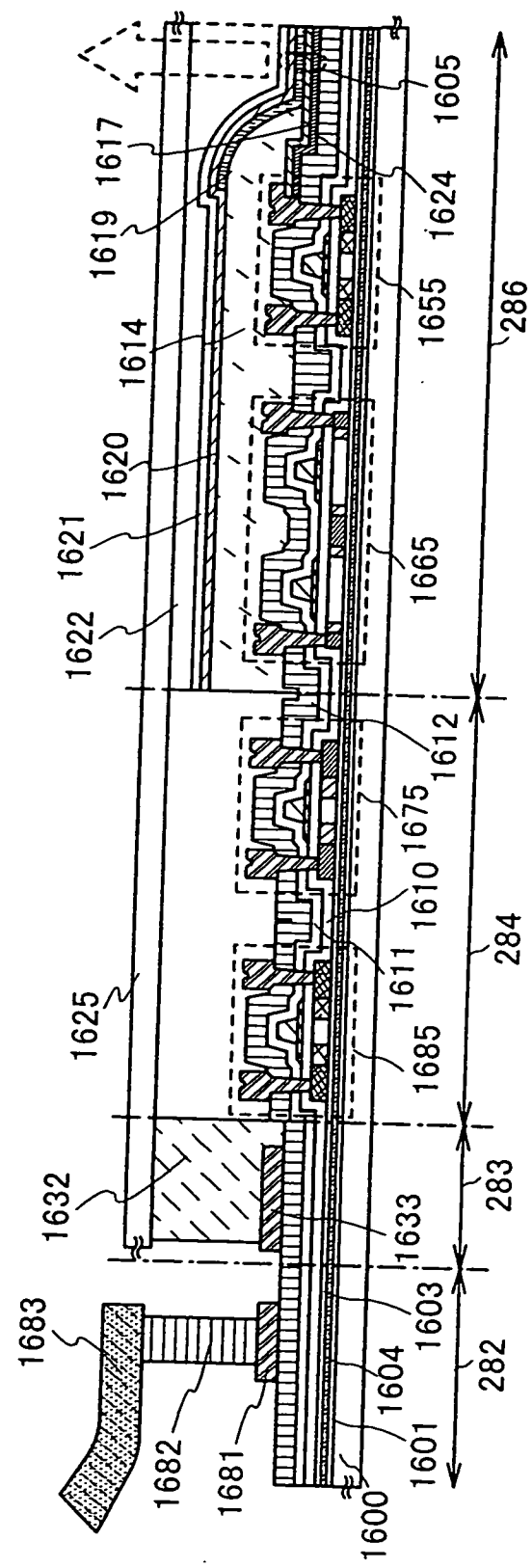


圖10

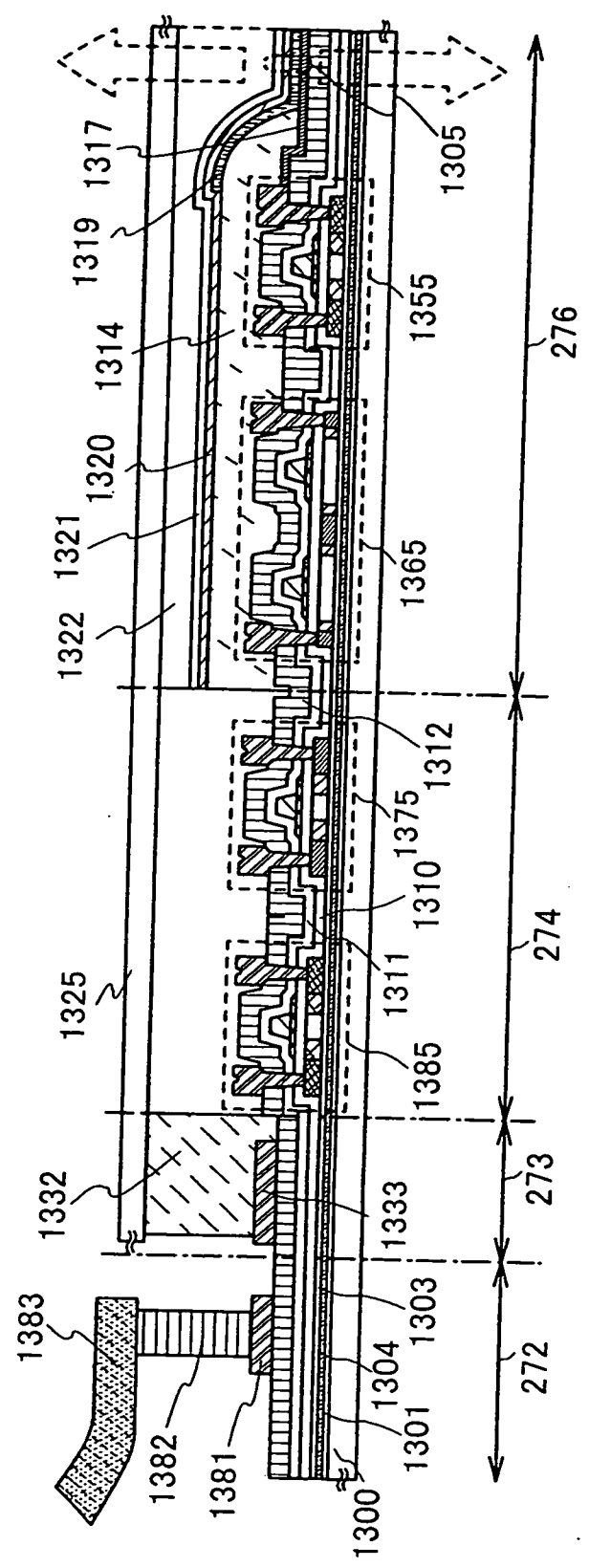


圖 11A

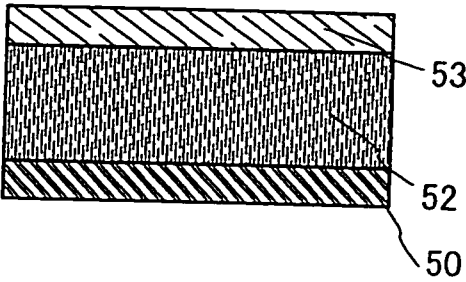


圖 11B

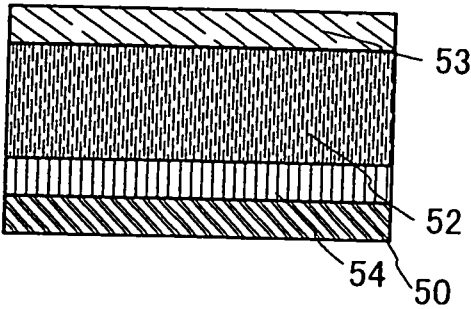


圖 11C

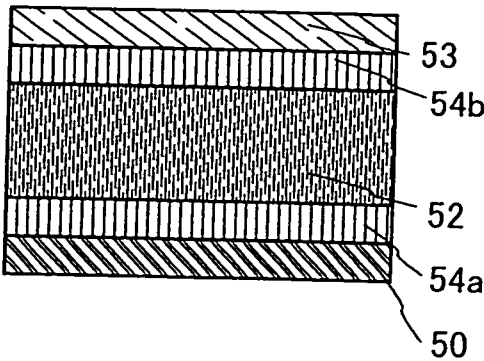


圖 12A

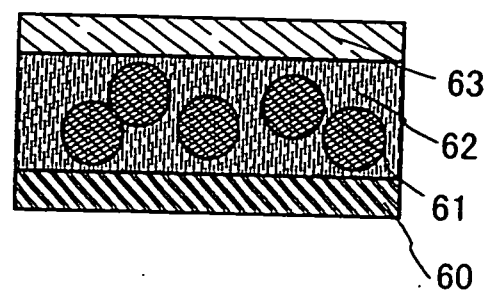


圖 12B

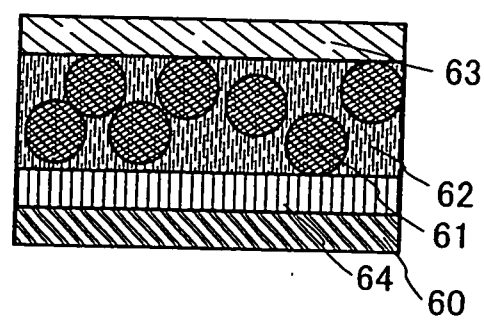


圖 12C

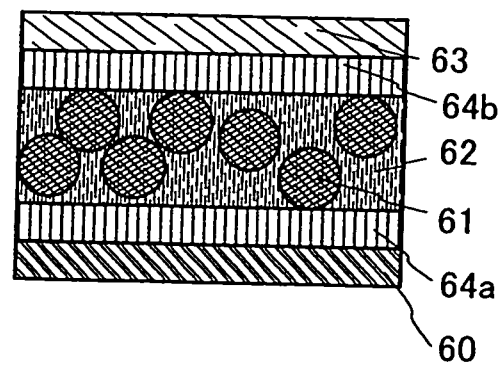


圖 13A

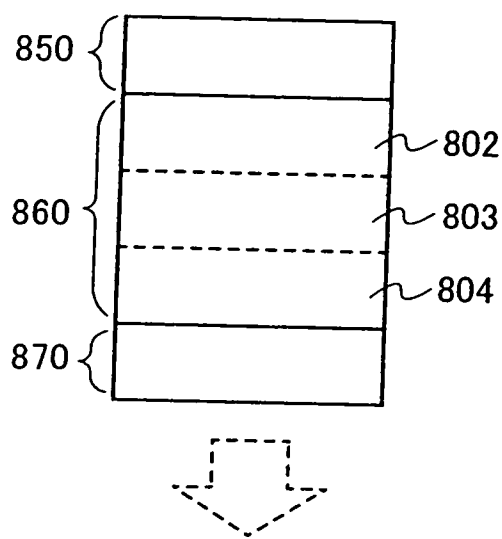


圖 13B

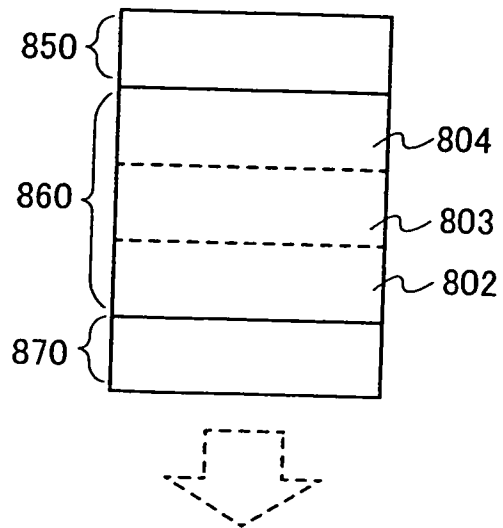


圖 13C

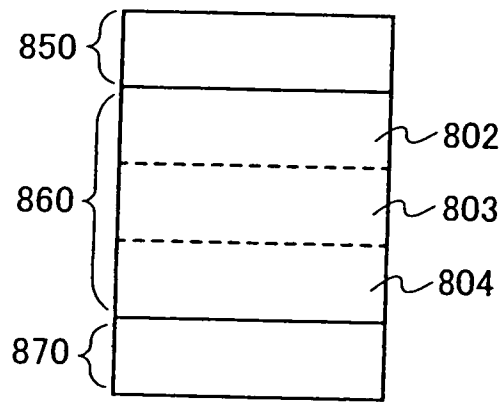


圖 13D

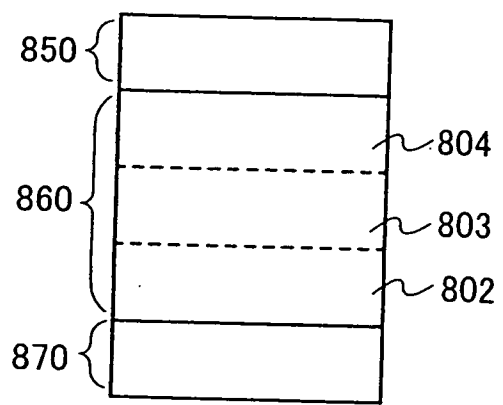


圖 14A

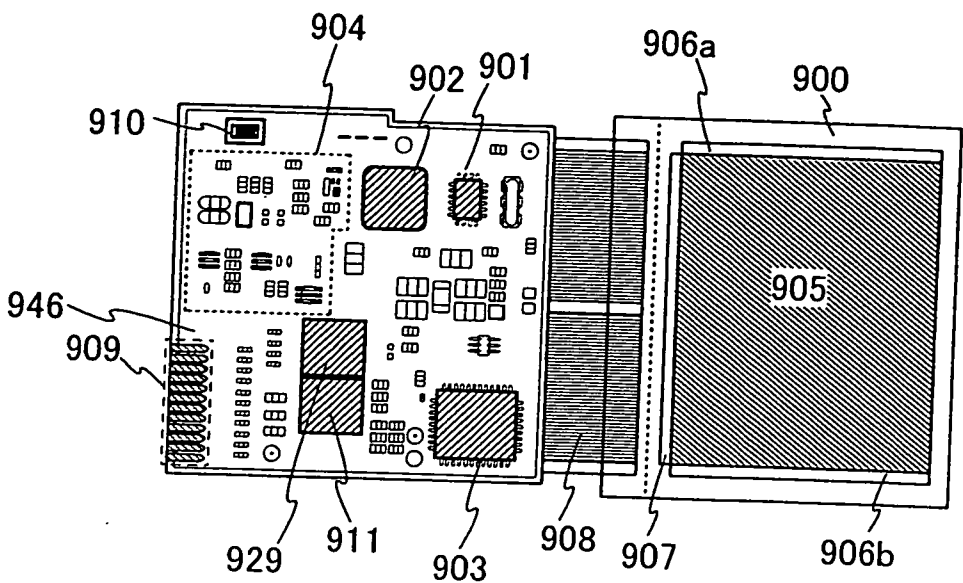


圖 14B

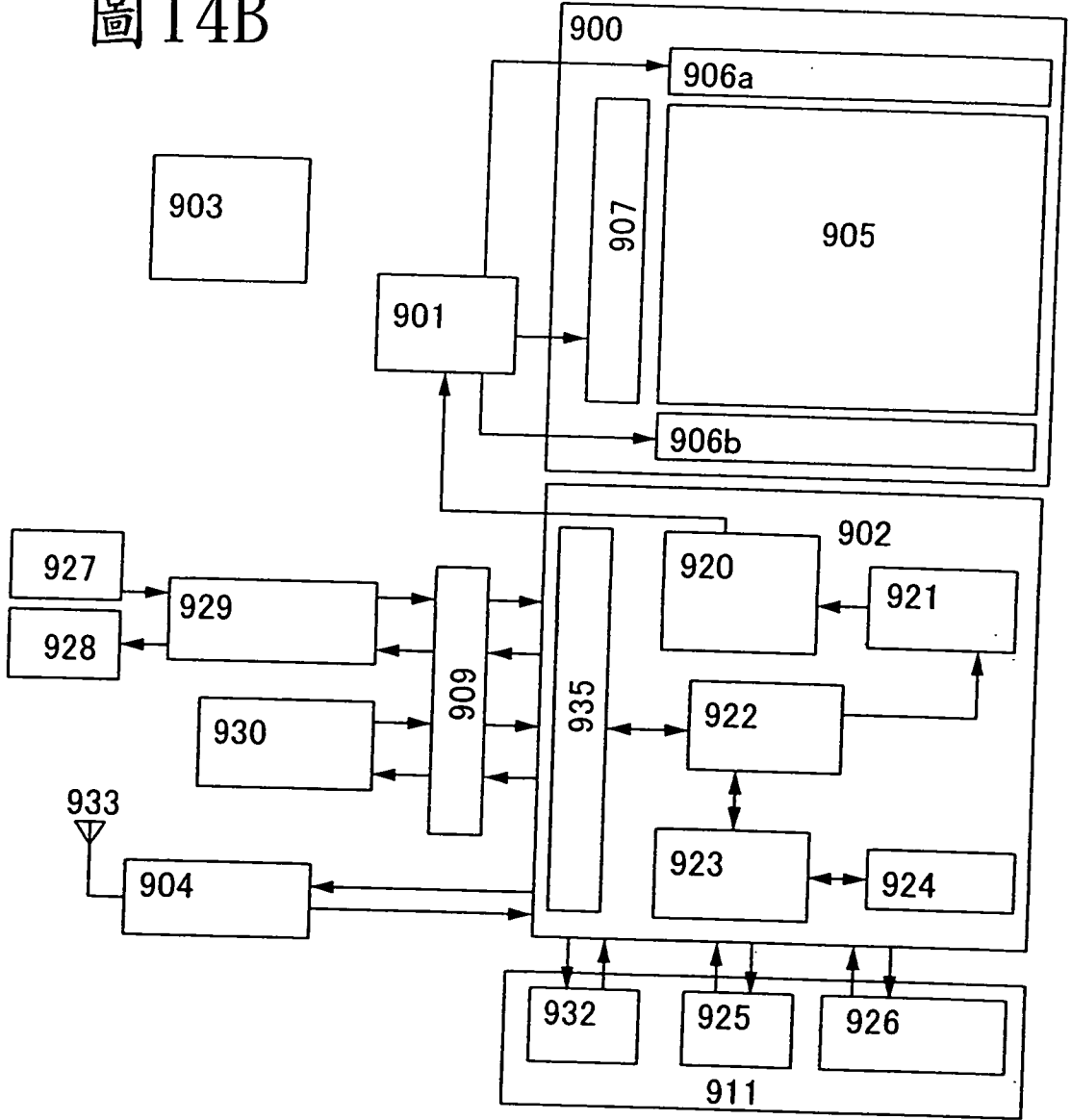


圖 15

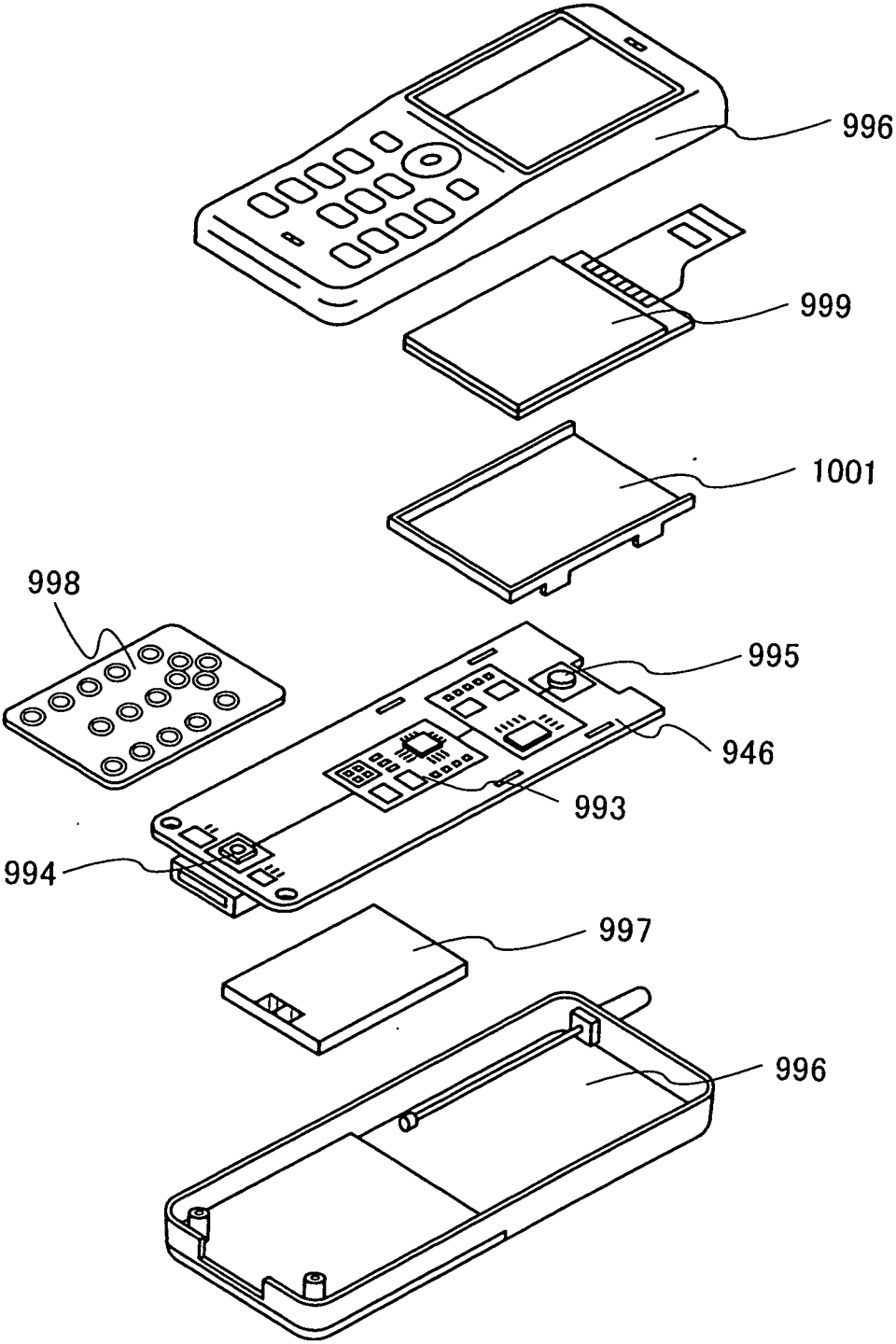


圖 16

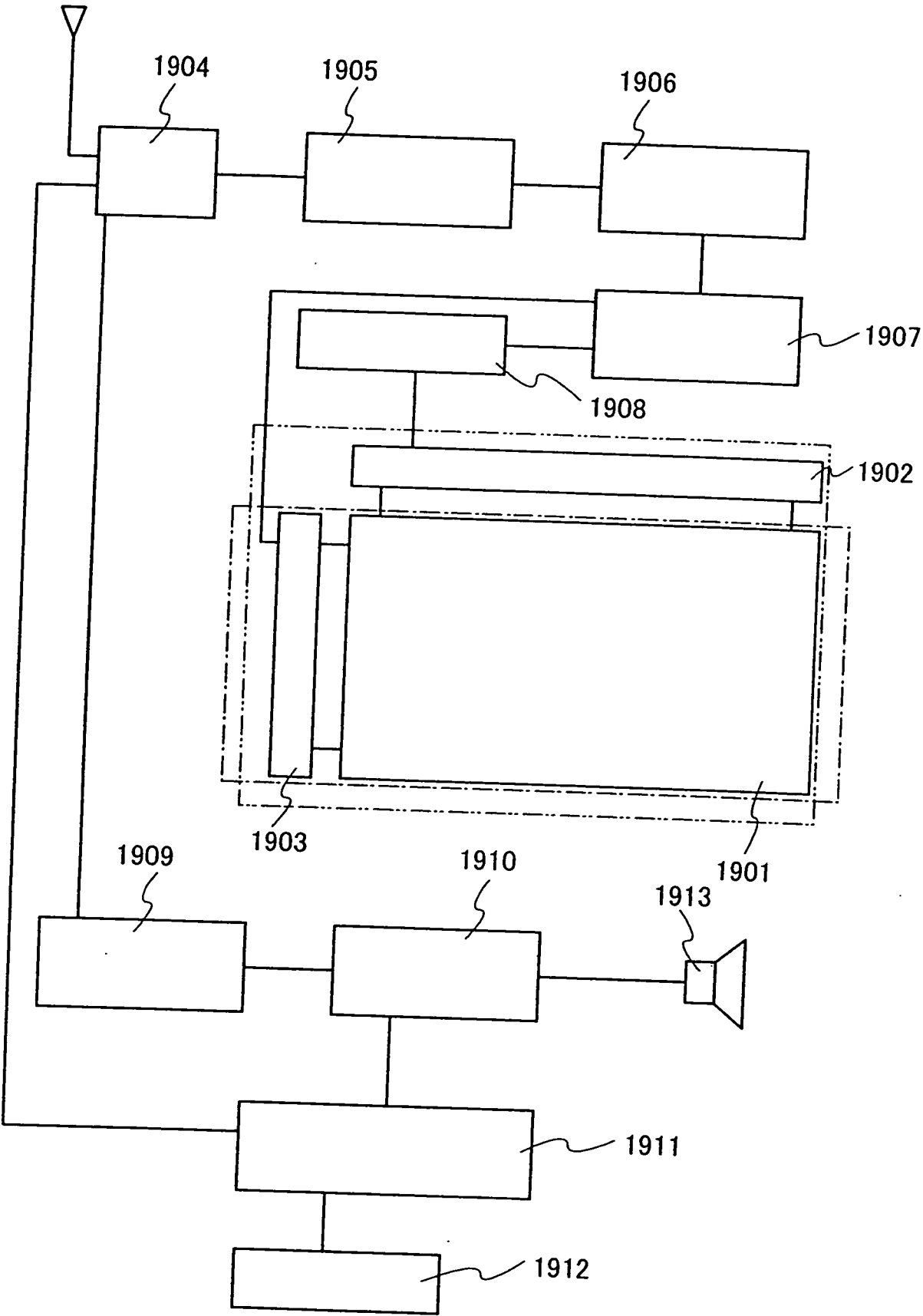


圖 17

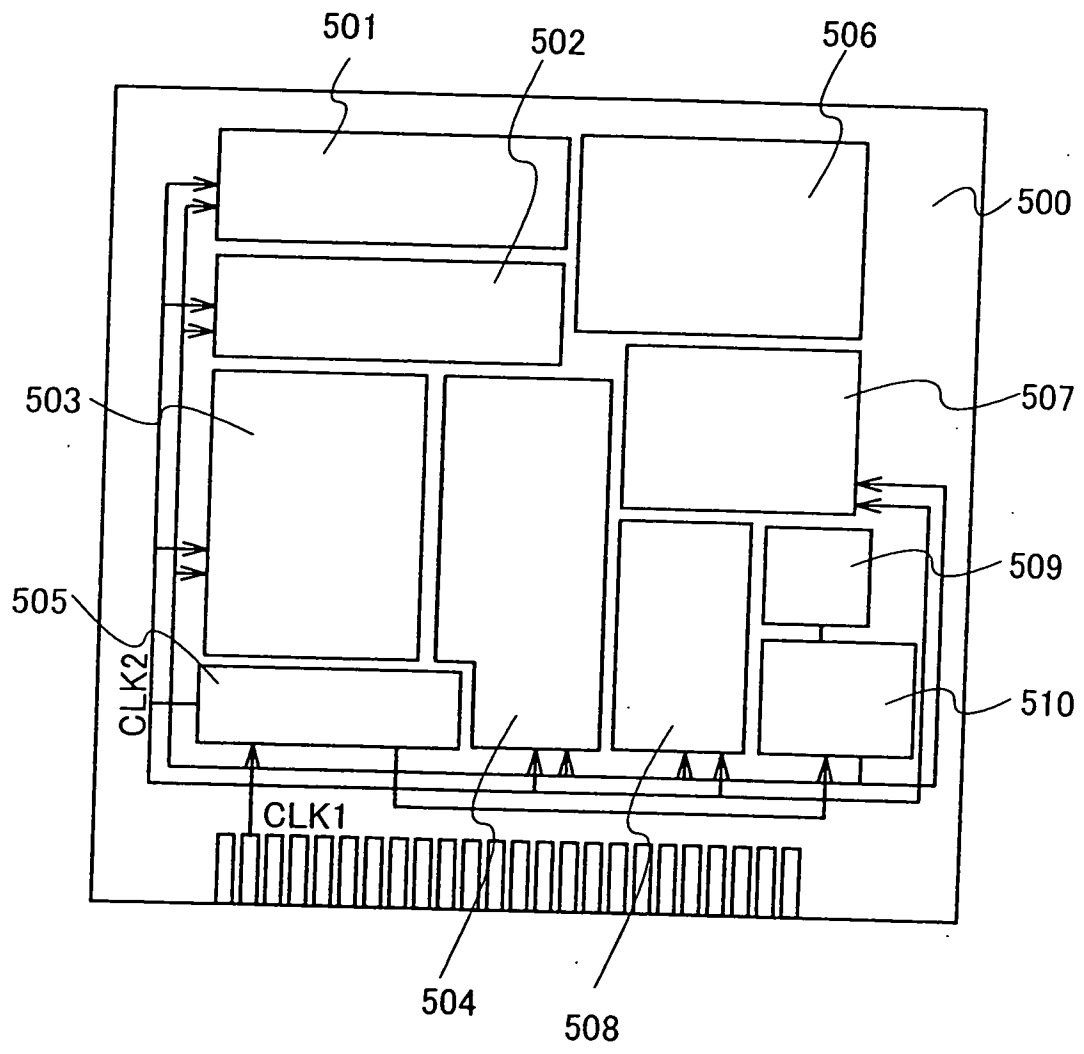


圖 18

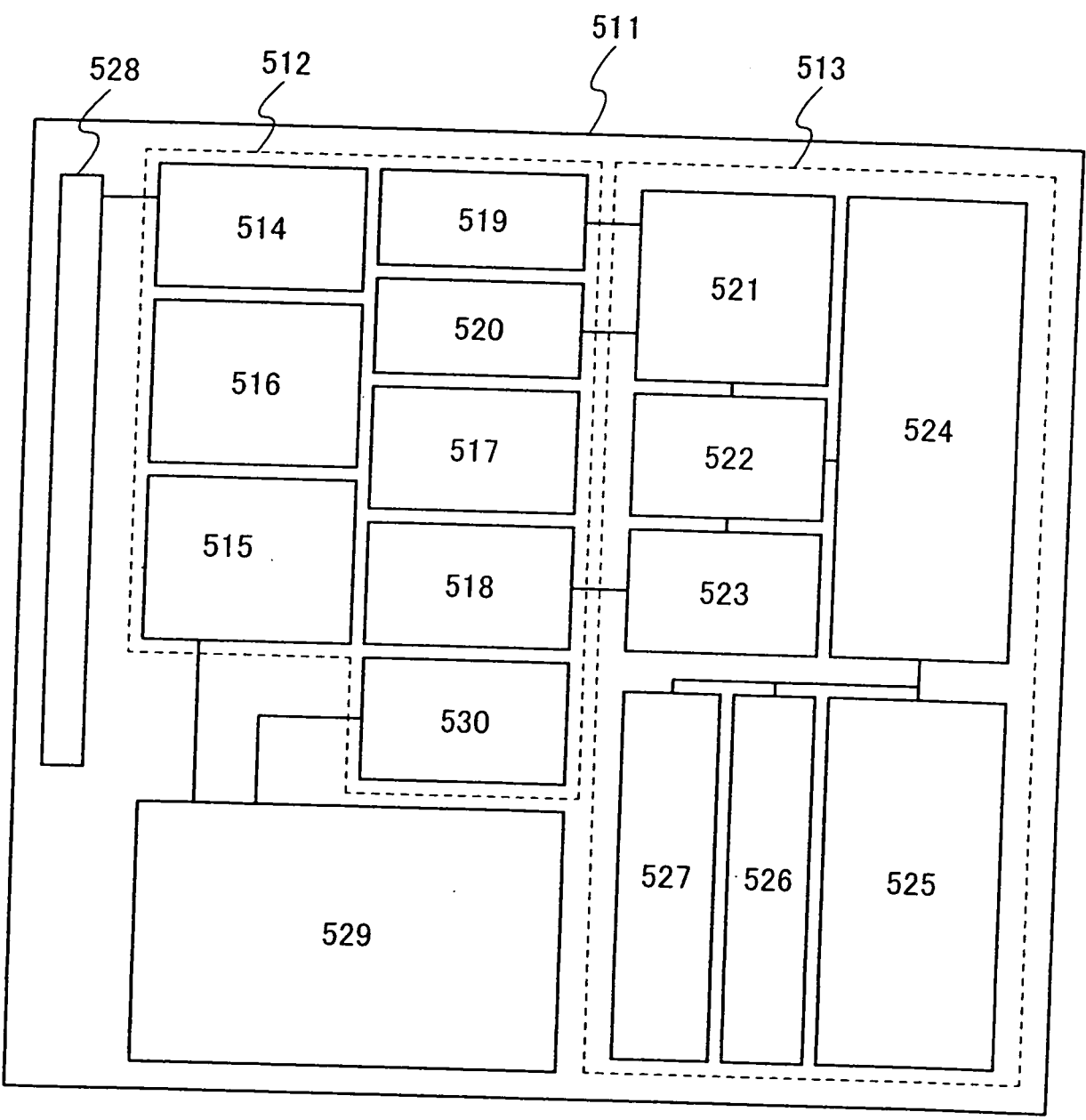


圖 19A

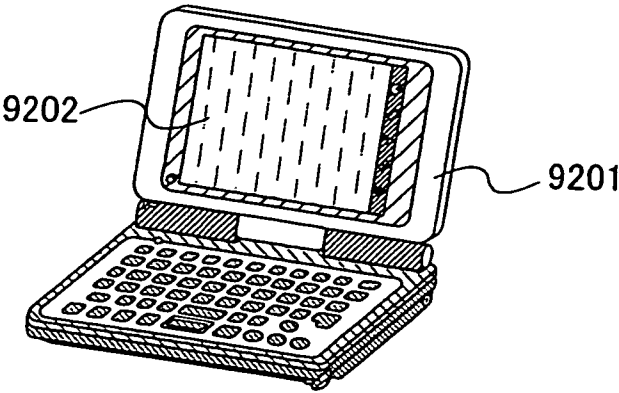


圖 19B

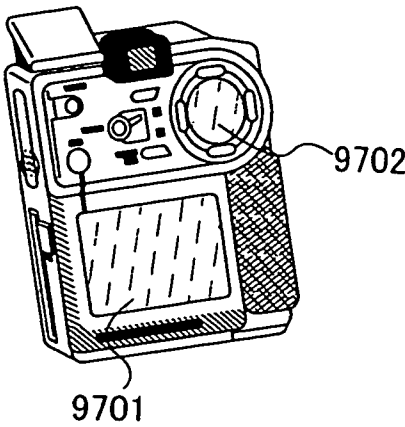


圖 19C

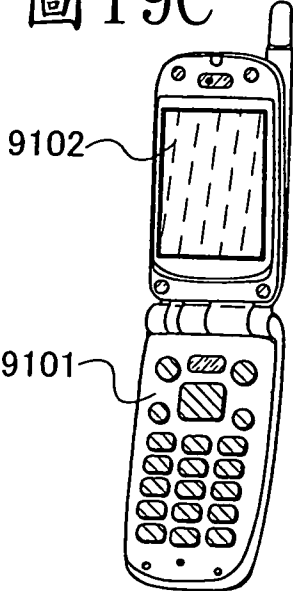


圖 19D

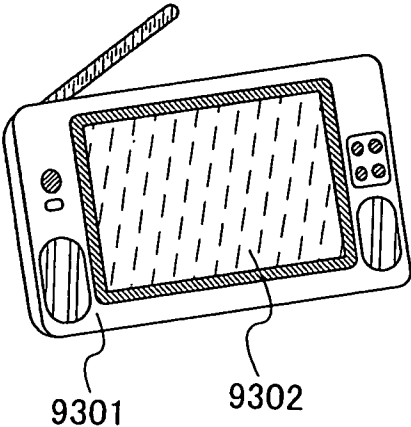


圖 19E

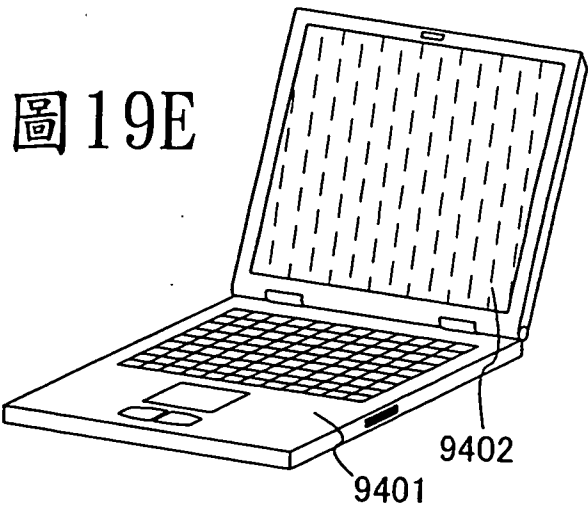


圖 20A

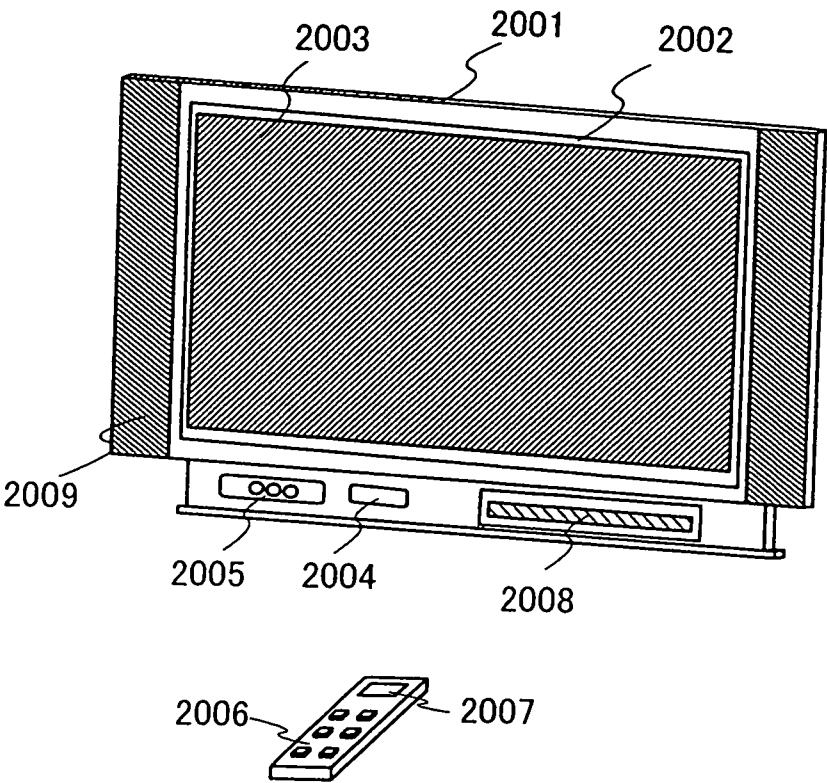


圖 20B

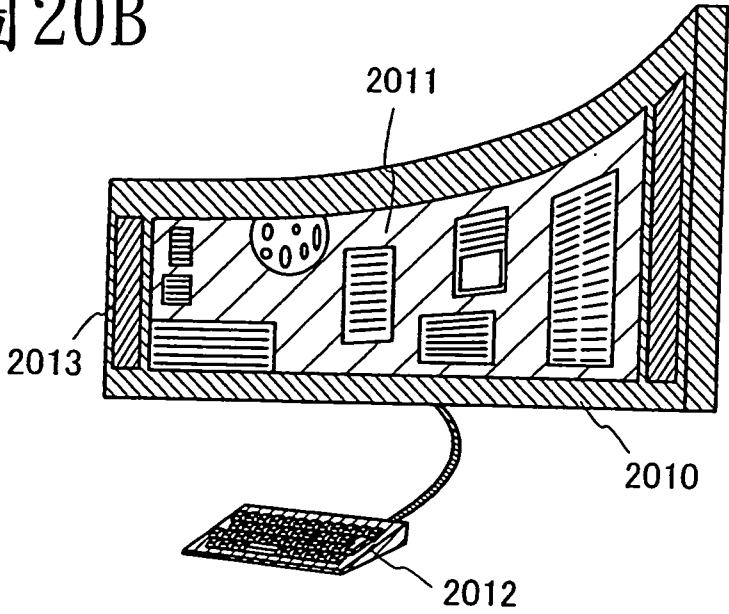


圖21A

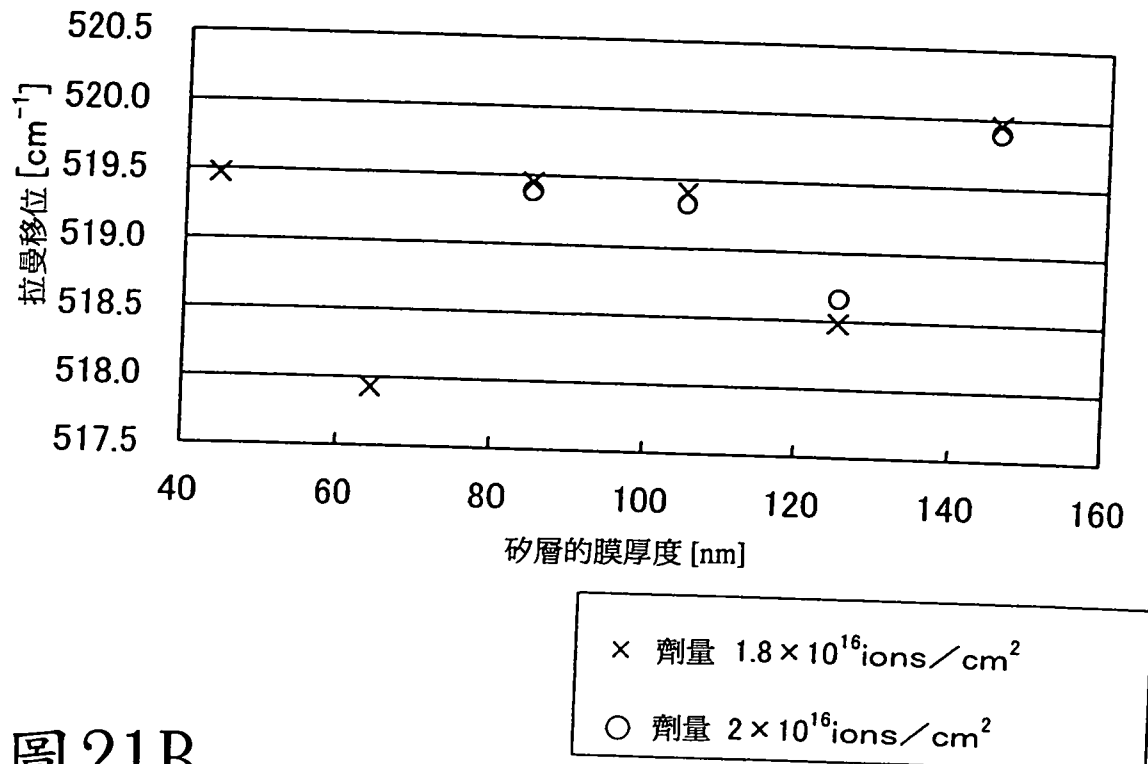


圖21B

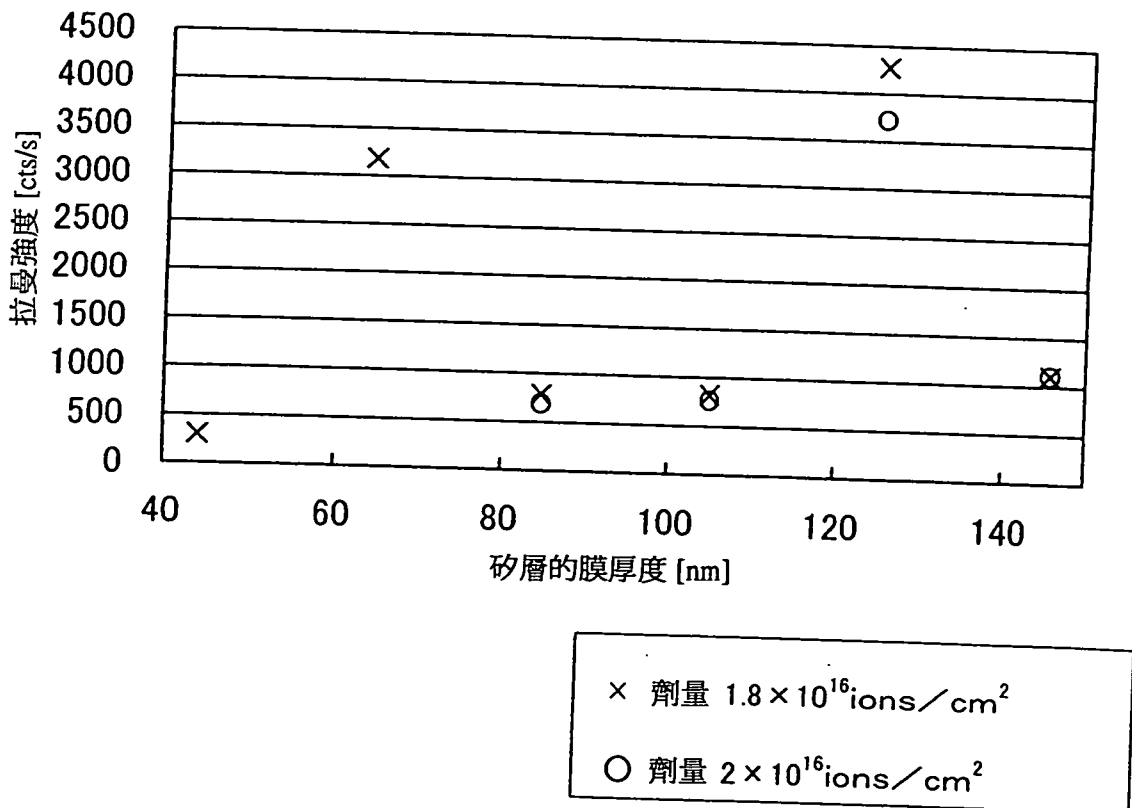


圖 22

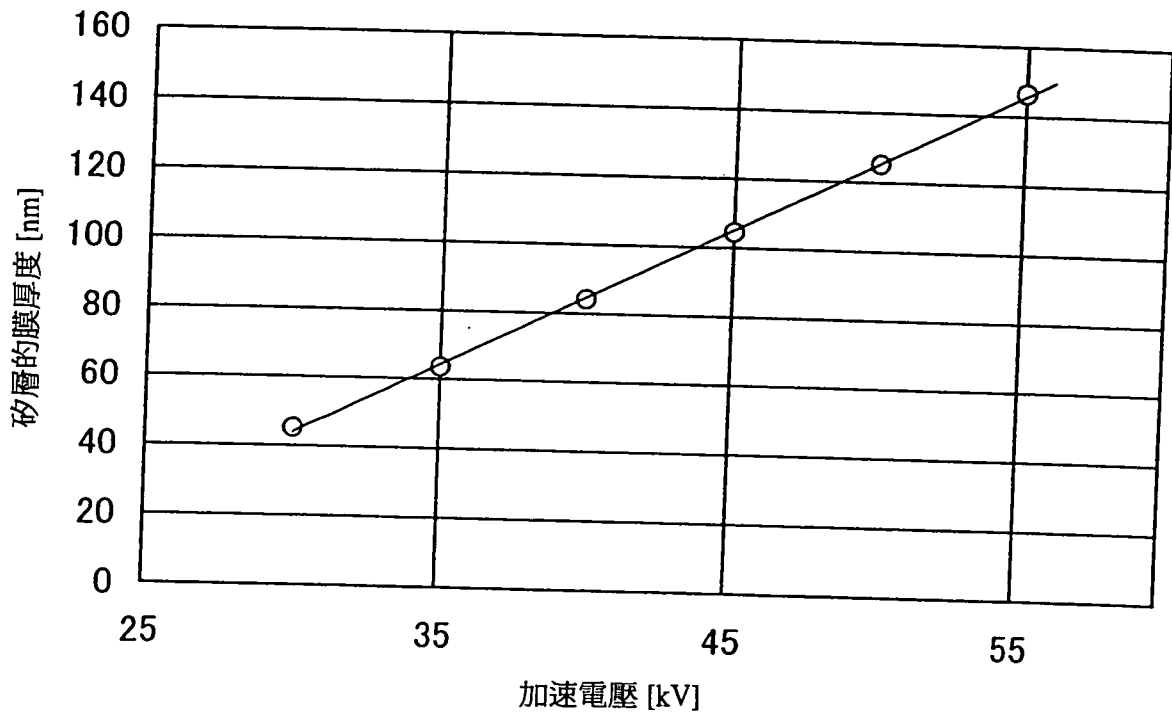


圖 23

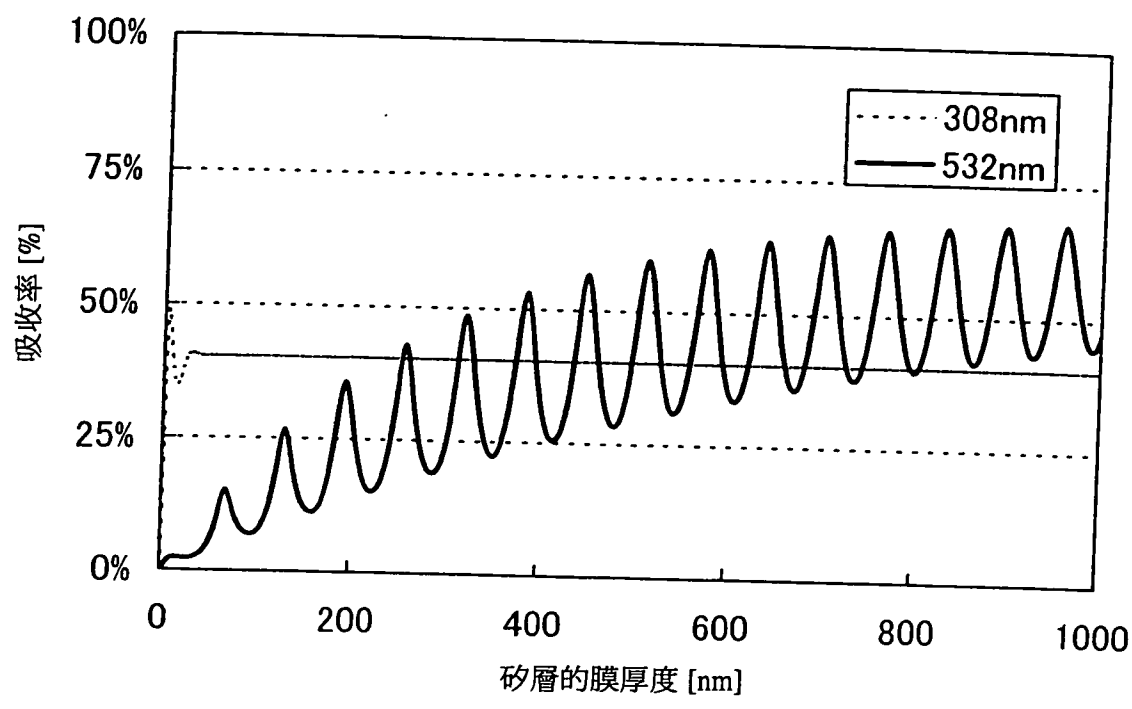


圖 24A

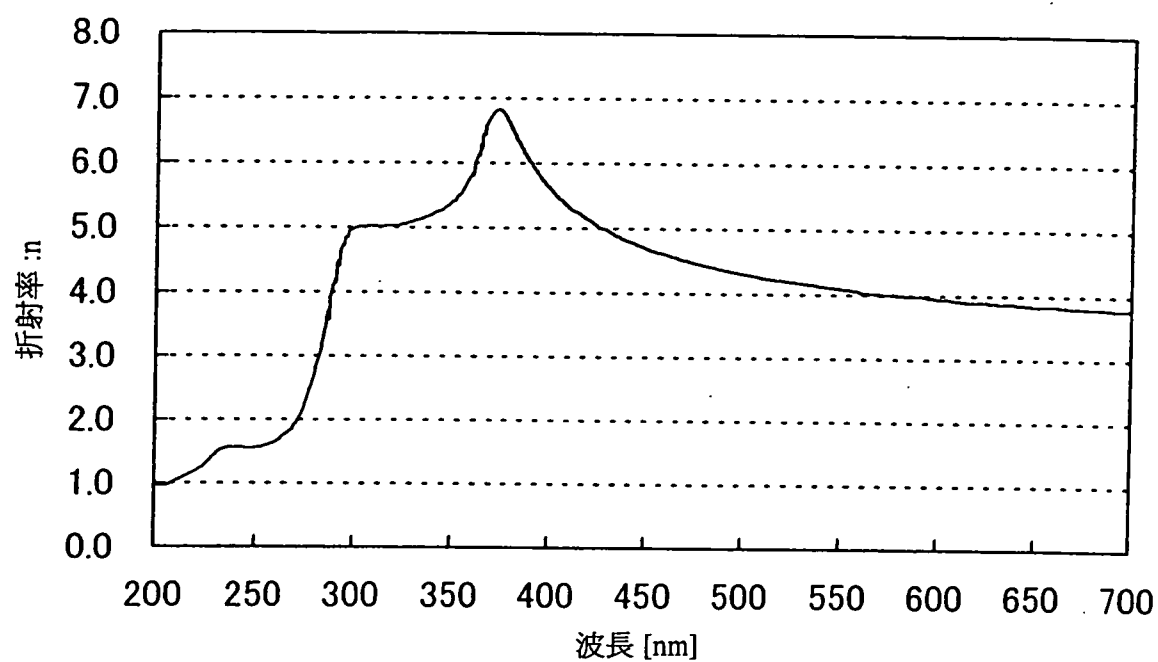


圖 24B

