

FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

273 368

(11)

(13) B 1

(51) Int. Cl.⁵

G 06 F 1/02

(21) PV 4507-88.S

(22) Přihlášeno 27 06 88

(40) Zveřejněno 12 07 90

(45) Vydáno 27 01 92

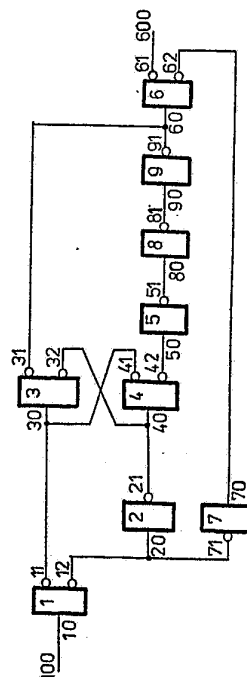
(75) Autor vynálezu

ŠRUBAŘ IVO ing., FRENŠTÁT POD RADHOŠTĚM,
URBAN VÁCLAV ing., VALAŠSKÉ MEZIRŘÍČÍ

(54)

Zapojení obvodu pro regeneraci pulsů

(57) Řešení se týká oblasti návrhu integrovaných obvodů. Popisované zapojení potlačí velmi krátké rušivé impulsy a ostatní vstupní pulsy upraví tak, že jejich minimální délka na výstupu je definována nastaveným minimálním zpožděním v obvodu a maximální délka je dána délkou trvání vstupního pulsu. Popisované zapojení je možno využít v logických integrovaných obvodech řešených zejména na bázi integrované injekční logiky.



Vynález se týká zapojení obvodu pro regeneraci pulsů. Jedná se o zapojení číslicového obvodu využitelné především v integrovaných obvodech realizovaných zejména technologií integrované injekční logiky.

Jsou známa různá řešení uvedené problematiky, většinou s využitím zvláštní součástky, většinou kapacitoru, připojované vně integrovaného obvodu. Nevýhodou těchto řešení je nutnost použití externí součástky a zvláštního vývodu integrovaného obvodu určeného k jejímu připojení. Jsou také známa řešení využívající kapacitoru integrovaného na čipu spolu s ostatními obvody. Nevýhodou těchto řešení je relativně velká plocha čipu potřebná pro realizaci interního kapacitoru.

Uvedené nevýhody odstraňuje zapojení obvodu pro regeneraci pulsů, vyznačující se tím, že výstup obvodu je tvořen prvním výstupem šestého dvouvýstupového negujicího hradla, jehož druhý výstup je připojen na vstup sedmého jednovýstupového negujicího hradla, jehož výstup je připojen na vstup druhého jednovýstupového negujicího hradla a na druhý výstup prvního dvouvýstupového negujicího hradla, přičemž jeho první výstup je připojen na vstup třetího dvouvýstupového negujicího hradla a na první výstup čtvrtého dvouvýstupového negujicího hradla, jehož vstup je připojen na výstup druhého jednovýstupového negujicího hradla a na druhý výstup třetího dvouvýstupového negujicího hradla, přičemž druhý výstup čtvrtého dvouvýstupového negujicího hradla je připojen na vstup pátého jednovýstupového negujicího hradla, jehož první výstup je připojen na vstup osmého jednovýstupového negujicího hradla, jehož výstup je připojen na vstup devátého jednovýstupového negujicího hradla, jehož výstup je připojen na vstup šestého dvouvýstupového negujicího hradla a na první výstup třetího dvouvýstupového negujicího hradla, přičemž vstup obvodu je tvořen vstupem prvního dvouvýstupového negujicího hradla.

Výhodou zapojení podle vynálezu je, že ke své činnosti nepotřebuje zvláštní kapacitor. Tím se odstraní nevýhoda existence zvláštního vývodu integrovaného obvodu pro externí součástku a zároveň plocha čipu potřebná pro realizaci popisovaného obvodu může být velmi malá. Další výhodou zapojení podle vynálezu oproti jiným obdobným řešením je potlačení rušivých impulsů a současná regenerace tvaru a délky ostatních vstupních pulsů tak, že jejich minimální délka na výstupu je definována nastaveným zpožděním v obvodu a maximální délka je dána délkou trvání vstupního pulsu.

Příklad zapojení obvodu pro regeneraci pulsů je znázorněn na připojeném výkresu. Výstup obvodu 600 je tvořen prvním výstupem 61 šestého dvouvýstupového negujicího hradla 6, jehož druhý výstup 62 je připojen na vstup 70 sedmého jednovýstupového negujicího hradla 7, jehož výstup 71 je připojen na vstup 20 druhého jednovýstupového negujicího hradla 2 a na druhý výstup 12 prvního dvouvýstupového negujicího hradla 1. První výstup 11 prvního hradla 1 je připojen na vstup 30 třetího dvouvýstupového negujicího hradla 3 a na první výstup 41 čtvrtého dvouvýstupového negujicího hradla 4, jehož vstup 40 je připojen na výstup 21 druhého jednovýstupového negujicího hradla 2 a na druhý výstup 32 třetího dvouvýstupového negujicího hradla 3. Druhý výstup 42 čtvrtého dvouvýstupového negujicího hradla 4 je připojen na vstup 50 pátého jednovýstupového negujicího hradla 5, jehož první výstup 51 je připojen na vstup 80 osmého jednovýstupového negujicího hradla 8, jehož výstup 81 je připojen na vstup 90 devátého jednovýstupového negujicího hradla 9. Výstup 91 devátého negujicího hradla 9 je připojen na vstup 60 šestého dvouvýstupového negujicího hradla 6 a na první výstup 31 třetího dvouvýstupového negujicího hradla 3. Vstup obvodu 100 je tvořen vstupem 10 prvního dvouvýstupového negujicího hradla 1.

V případě realizace zapojení podle připojeného obr. pomocí jednovýstupových, více-výstupových negujících hradel s otevřenými kolektory je v klidovém stavu na vstupu 100 obvodu úroveň "L", klopný obvod RS tvořený třetím a čtvrtým hradlem 3 a 4 je překlopen tak, že výstup 31 třetího hradla 3 je ve stavu "L" a výstup 42 hradla 4 je ve stavu "H". Vstup 60 šestého hradla 6 je tedy ve stavu "L", výstup 600 obvodu je potom ve stavu "H" a vstup 20 druhého hradla 2 je ve stavu "L". Přejde-li nyní vstup 100 obvodu do stavu "H", překlopí se klopný obvod RS tak, že výstup 31 třetího hradla 3 přejde do stavu "H". Potvrdí-li čtvrté hradlo 4 svým výstupem 41 stav třetího hradla 3, změní se výstup 600 obvodu v důsledku montážního součinu výstupů 91 devátého hradla 9 a 31 třetího hradla 3 na úroveň "L". Tato úroveň "L" se neguje sedmým hradlem 7. Změnil-li se již mezitím vstup 100 obvodu zpět na úroveň "L", dojde v důsledku montážního součinu výstupů 12 prvního hradla 1 a výstupu 71 sedmého hradla 7 k překlopení RS klopného obvodu zpět do klidového stavu, a tím k návratu výstupu 600 do stavu "H". Trvá-li úroveň "H" na vstupu 100 obvodu i nadále, dojde k návratu celého obvodu do klidového stavu až po návratu vstupu 100 do úrovně "L". Minimální délka trvání výstupního pulsu na výstupu 600 obvodu je tedy dána součtem zpoždění hradel 2, 4, 5, 6, 7, 8 a 9, maximální délka trvání výstupního pulsu je dána délkou pulsu vstupního.

Typické použití obvodu podle vynálezu je v logických integrovaných obvodech, zejména v integrované injekční logice. Aplikací popisovaného zapojení je možno krátké pulsy způsobující nespolehlivou činnost zejména sekvenčních obvodů prodloužit na požadovanou délku, pulsy delší než je nastavená minimální délka zachovat a velmi krátké rušivé impulsy potlačit.

P Ř E D M Ě T V Y N Á L E Z U U

1. Zapojení obvodu pro regeneraci pulsů, vyznačující se tím, že výstup obvodu (600) je tvořen prvním výstupem (61) šestého dvouvýstupového negujícího hradla (6), jehož druhý výstup (62) je připojen na vstup (60) sedmého jednovýstupového negujícího hradla (7), jehož výstup (71) je připojen na vstup (20) druhého jednovýstupového negujícího hradla (2) a na druhý výstup (12) prvního dvouvýstupového negujícího hradla (1), přičemž jeho první výstup (11) je připojen na vstup (30) třetího dvouvýstupového negujícího hradla (3) a na první výstup (41) čtvrtého dvouvýstupového negujícího hradla (4), jehož vstup (40) je připojen na výstup (21) druhého jednovýstupového negujícího hradla (2) a na druhý výstup (32) třetího dvouvýstupového negujícího hradla (3), přičemž druhý výstup (42) čtvrtého dvouvýstupového negujícího hradla (4) je připojen na vstup (50) pátého jednovýstupového negujícího hradla (5), jehož první výstup (51) je připojen na vstup (80) osmého jednovýstupového negujícího hradla (8), jehož výstup (81) je připojen na vstup (90) devátého jednovýstupového negujícího hradla (9), jehož výstup (91) je připojen na vstup (60) šestého dvouvýstupového negujícího hradla (6) a na první výstup (31) třetího dvouvýstupového negujícího hradla (3), přičemž vstup obvodu (100) je tvořen vstupem (10) prvního dvouvýstupového negujícího hradla (1).
2. Zapojení obvodu pro regeneraci pulsů podle bodu 1, vyznačující se tím, že mezi druhý výstup (62) šestého dvouvýstupového negujícího hradla (6) a vstup (70) sedmého jednovýstupového negujícího hradla (7) je zapojena neinvertující zpožďovací linka sestávající ze sériově zapojených jednovýstupových negujících hradel.

CS 273368 B1

