



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2019년01월28일  
 (11) 등록번호 10-1942961  
 (24) 등록일자 2019년01월22일

(51) 국제특허분류(Int. Cl.)  
*H01M 14/00* (2006.01)  
 (21) 출원번호 10-2014-7001252  
 (22) 출원일자(국제) 2012년06월14일  
 심사청구일자 2017년06월13일  
 (85) 번역문제출일자 2014년01월16일  
 (65) 공개번호 10-2014-0044860  
 (43) 공개일자 2014년04월15일  
 (86) 국제출원번호 PCT/US2012/042487  
 (87) 국제공개번호 WO 2012/174260  
 국제공개일자 2012년12월20일  
 (30) 우선권주장  
 61/498,480 2011년06월17일 미국(US)  
 (56) 선행기술조사문헌  
 JP01319678 A\*  
 (뒷면에 계속)  
 전체 청구항 수 : 총 14 항

(73) 특허권자  
**어플라이드 머티어리얼스, 인코포레이티드**  
 미국 95054 캘리포니아 산타 클라라 바우어스 애  
 브뉴 3050  
 (72) 발명자  
**지앙, 총**  
 미국 95014 캘리포니아 쿠퍼티노 팀토 레인 7548  
**곽, 병 성, 레오**  
 미국 97229 오리곤 포틀랜드 노스웨스트 헨리 코  
 트 9723  
 (74) 대리인  
**특허법인 남앤남**

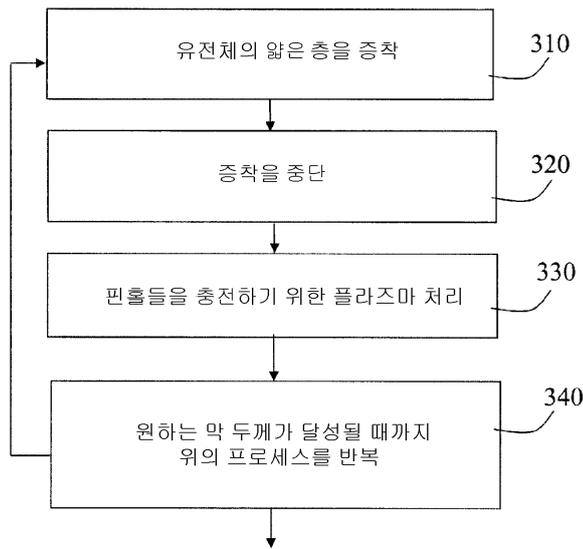
심사관 : 강연무

(54) 발명의 명칭 **핀홀 없는 유전체 박막 제조**

**(57) 요약**

유전체 박막을 증착하는 방법은, 유전체의 얇은 층을 증착하는 단계; 유전체 층의 증착을 중단하는 단계, 그리고 원하는 경우에, 챔버에서의 가스를 변경하는 단계; 유전체의 증착된 층의 이온 충격을 제공하기 위해 기판 근처에 플라즈마를 유도하는 단계 및 그 플라즈마를 유지하는 단계; 및 원하는 두께의 유전체가 증착될 때까지, 증착 (뒷면에 계속)

**대표도 - 도3**



하는 단계, 중단하는 단계, 그리고 유도하는 단계 및 유지하는 단계를 반복하는 단계를 포함할 수 있다. 본 방법에 대한 변형은, 반복하는 단계 대신에, 더 낮은 품질의 유전체의 두꺼운 층을 증착하는 단계; 높은 품질의 유전체의 얇은 층을 증착하는 단계; 유전체 층의 증착을 중단하는 단계, 그리고 원하는 경우에, 챔버에서의 가스를 변경하는 단계; 및 유전체의 증착된 층의 이온 충격을 제공하기 위해 기판 근처에 플라즈마를 유도하는 단계 및 그 플라즈마를 유지하는 단계를 포함할 수 있다. 유전체의 두꺼운 층은 얇은 층들보다 더 빠르게 증착될 수 있다.

(56) 선행기술조사문헌

JP2004139968 A\*

JP2010251113 A\*

US06827826 B2\*

US20100233548 A1\*

US20100285237 A1\*

\*는 심사관에 의하여 인용된 문헌

## 명세서

### 청구범위

#### 청구항 1

프로세싱 시스템에서 유전체 막을 증착하는 방법으로서,

기판 상에 유전체 재료의 제 1 층을 스퍼터 증착하는 단계;

상기 유전체 재료의 제 1 층을 증착하는 상기 스퍼터 증착 단계 후에, 상기 제 1 층 내의 핀홀들의 밀도를 감소시키기 위하여, 상기 유전체 재료의 제 1 층의 이온 충격(ion bombardment)을 제공하기 위해 상기 기판 위에 플라즈마를 유도하고(inducing) 그 플라즈마를 유지하는 단계;

상기 유전체 재료의 이온 충격받은 제 1 층 상에 상기 유전체 재료의 제 2 층을 스퍼터 증착하는 단계;

상기 유전체 재료의 제 2 층을 스퍼터 증착하는 단계 후에, 상기 유전체 재료의 제 2 층의 이온 충격을 제공하기 위해 상기 기판 위의 플라즈마를 유도하고 그 플라즈마를 유지하는 단계 없이, 상기 유전체 재료의 상기 제 2 층 상에 상기 유전체 재료의 제 3 층을 스퍼터 증착하는 단계; 및

상기 유전체 재료의 제 3 층을 스퍼터 증착하는 단계 후에, 상기 제 3 층 내의 핀홀들의 밀도를 감소시키기 위하여, 상기 유전체 재료의 제 3 층의 이온 충격을 제공하기 위해 상기 기판 위에 플라즈마를 유도하고 그 플라즈마를 유지하는 단계

를 포함하고, 상기 유전체 재료의 제 2 층은 상기 유전체 재료의 제 1 층 및 상기 유전체 재료의 제 3 층보다 더 두꺼운,

유전체 막을 증착하는 방법.

#### 청구항 2

제 1 항에 있어서,

상기 유전체 재료는 LiPON인,

유전체 막을 증착하는 방법.

#### 청구항 3

제 2 항에 있어서,

상기 유전체 재료의 제 1 층은 두께가 200nm 미만인,

유전체 막을 증착하는 방법.

#### 청구항 4

삭제

#### 청구항 5

제 1 항에 있어서,

상기 유도하는 단계 및 상기 유지하는 단계 전에, 상기 프로세싱 시스템에서의 프로세스 가스를 변경하는 단계를 더 포함하는,

유전체 막을 증착하는 방법.

#### 청구항 6

제 1 항에 있어서,

상기 스퍼터 증착하는 단계는 아르곤 분위기(ambient)에서  $\text{Li}_3\text{PO}_4$ 를 스퍼터링하는 단계를 포함하는,  
유전체 막을 증착하는 방법.

**청구항 7**

제 6 항에 있어서,  
상기 유도하는 단계 전에, 상기 프로세싱 시스템 내로 질소 가스를 도입하는 단계를 더 포함하는,  
유전체 막을 증착하는 방법.

**청구항 8**

제 6 항에 있어서,  
상기 유전체 재료의 제 1 층은 두께가 200nm 미만인,  
유전체 막을 증착하는 방법.

**청구항 9**

제 1 항에 있어서,  
상기 스퍼터 증착하는 단계는 제 1 주파수에서의 RF 전력과 제 2 주파수에서의 RF 전력을 동시에 스퍼터 타겟에  
인가하는 단계를 포함하는,  
유전체 막을 증착하는 방법.

**청구항 10**

제 9 항에 있어서,  
상기 스퍼터 증착하는 단계는 상기 기관에 바이어스를 인가하는 단계를 포함하는,  
유전체 막을 증착하는 방법.

**청구항 11**

제 1 항에 있어서,  
상기 스퍼터 증착하는 단계는 질소 및 아르곤 분위기에서  $\text{Li}_3\text{PO}_4$ 를 스퍼터링하는 단계를 포함하는,  
유전체 막을 증착하는 방법.

**청구항 12**

제 1 항에 있어서,  
상기 기관은 상기 유도하는 단계 및 상기 유지하는 단계 동안에 가열되는,  
유전체 막을 증착하는 방법.

**청구항 13**

삭제

**청구항 14**

삭제

**청구항 15**

제 1 항에 있어서,  
상기 유전체 재료의 제 1 층 및 상기 유전체 재료의 제 2 층은, 동일한 스퍼터 타겟을 사용하여 진공 증착되는,

유전체 막을 증착하는 방법.

**청구항 16**

삭제

**청구항 17**

삭제

**청구항 18**

제 1 항에 있어서,

상기 유전체 재료의 제 1 층, 상기 유전체 재료의 제 2 층, 및 상기 유전체 재료의 제 3 층은, 동일한 스퍼터 타겟을 사용하여 스퍼터 증착되는,

유전체 막을 증착하는 방법.

**청구항 19**

삭제

**청구항 20**

제 1 항에 있어서,

상기 유전체 재료의 제 2 층은 상기 유전체 재료의 제 1 층보다 높은 레이트로 그리고 상기 유전체 재료의 제 3 층보다 높은 레이트로 증착되는,

유전체 막을 증착하는 방법.

**청구항 21**

삭제

**발명의 설명**

**기술 분야**

[0001] 본 출원은 2011년 6월 17일자로 출원된 미국 가출원 번호 제61/498,480호의 이익을 주장하며, 그 미국 가출원은 그 전체가 인용에 의해 본원에 포함된다.

[0002] 본 발명의 실시예들은 일반적으로 박막 증착에 관한 것이고, 더 구체적으로는, 유전체 박막들에서 핀홀(pinhole)들을 감소시키기 위한 방법들 및 장비에 관한 것이다.

**배경 기술**

[0003] 전도성 층들 사이에 유전체 막을 포함하는 다수의 박막 디바이스들 - 예컨대 박막 배터리들(thin film batteries; TFBs) 및 일렉트로크로믹(electrochromic) 디바이스들이 존재한다. 이들 디바이스들에 대하여, 유전체 막에서의 핀홀은 기능을 손상시킬 수 있다. 예컨대, 유전체 막에서의 핀홀은 디바이스의 파괴 전압(breakdown voltage)을 감소시킬 수 있거나, 또는, 한층 더 나쁘게는, 전도성 층들 사이의 단락(short)을 초래할 수 있고 디바이스를 쓸모없게 만들 수 있다.

[0004] 도 1은 전형적인 박막 배터리(TFB)의 단면 표현을 도시한다. 애노드 전류 컬렉터(103) 및 캐소드 전류 컬렉터(102)가 기판(101) 상에 형성되고, 뒤이어, 캐소드(104), 전해질(105), 및 애노드(106)가 형성되어, TFB 디바이스 구조체(100)가 제조될 수 있지만, 캐소드, 전해질, 및 애노드를 역순으로 하여 디바이스가 제조될 수도 있다. 게다가, 캐소드 전류 컬렉터(cathode current collector; CCC) 및 애노드 전류 컬렉터(anode current collector; ACC)는 개별적으로 증착될 수 있다. 예컨대, CCC는 캐소드 전에 증착될 수 있고, ACC는 전해질 후에 증착될 수 있다. 환경적으로 민감한 층들을 산화제들로부터 보호하기 위해, 디바이스는 봉지(encapsulation) 층(107)에 의해 덮일 수 있다. 예컨대, N. J. Dudney, Materials Science and Engineering B

1 16, (2005) 245-249를 참조한다. 도 1에 도시된 TFB 디바이스에서, 컴포넌트 층들이 실제로 도시되지 않았다는 것을 주의한다.

[0005] 도 1에 도시된 바와 같은 전형적인 TFB 디바이스 구조체에서, 전해질 - 리튬 인 산질화물(Lithium Phosphorous Oxynitride; LiPON)과 같은 유전체 재료 - 이 2개의 전극들 - 애노드와 캐소드 - 사이에 개재된다. LiPON을 증착하기 위해 사용되는 종래의 방법은 N<sub>2</sub> 분위기(ambient)에서의 Li<sub>3</sub>PO<sub>4</sub> 타겟의 물리 기상 증착(PVD) 무선 주파수(RF) 스퍼터링이다. 그러나, 이러한 증착 프로세스는 LiPON 막들에서의 핀홀들로 인해 매우 큰 수율 손실을 초래할 수 있고, 핀홀 밀도는 스퍼터링 동안의 증가하는 RF 전력의 인가로 인해 증가된다. 핀홀들을 최소화하기 위한 하나의 접근법은 LiPON의 더 두꺼운 막들 - 전형적으로 1 내지 2 마이크론의 두께 - 을 증착하는 것을 수반하며, 캐소드가 불량한(poor) 표면 형태(morphology)를 갖는 경우에, LiPON의 두께는 한층 더 두꺼울 필요가 있을 수 있다. 그러나, 이는 여전히, 핀홀들을 제거하는데 있어서 완벽하게 효과적이지 않고, 더 낮은 처리량(throughput) 및 소모되는 재료들에 관한 더 고가의 오버헤드(overhead)로 인해 프로세스 단계의 비용을 증가시킨다.

[0006] 유전체 박막들에서 핀홀들을 최소화하기 위한 추가적인 접근법은, 원자들의 표면 이동도(mobility)를 증가시키기 위해 증착 동안에 기판의 온도를 증가시키는 것이다. 그러나, 이러한 접근법은 LiPON과 같은 재료들을 위해 사용되지 않으며, 이는, TFB들에 대하여 LiPON의 "비정질(amorphous)" 상(phase)이 요구되고 LiPON의 표면 이동도를 실질적으로 증가시키기 위해 요구되는 온도들은 LiPON의 원하지 않는 결정화를 초래하기 때문이다. 또한, 이러한 접근법은 침투(permeation) 배리어 층들을 위해 사용되지 않으며, 이는, 유전체의 표면 이동도를 증가시키기에 충분히 높은 온도들은 폴리머 평탄화 층들에 악영향을 미치기 때문이다.

[0007] 게다가, 유전체 막에서의 핀홀이 기능을 손상시킬 수 있는 침투 배리어 층들(유전체 및 평탄화 폴리머 막들의 다수의 반복하는 층들)과 같은 박막 구조체들이 존재한다. 예컨대, 유전체 막에서의 핀홀은 침투 배리어 층을 통하는 홀을 쉽게 발생시킬 수 있다.

[0008] 저비용으로 더 낮은 핀홀 밀도들을 갖는 유전체 박막들을 제공할 수 있는 증착 프로세스들 및 장비에 대한 필요성이 존재하는 것이 명백하다.

**발명의 내용**

[0009] 본 발명은 일반적으로, 핀홀 밀도의 감소 및 유전체 재료들의 박막들의 표면 형태의 개선에 관한 것이다. 본 발명은, 진공 증착된 유전체 박막들에 대해 일반적으로 적용가능하고, 사용되는 특정한 진공 증착 기법에 무관하며(agnostic), 또한, 비-진공 증착된 박막들에 대해 적용가능할 수 있다. 특정 예로서, 일렉트로크로믹(EC) 디바이스들 및 TFB들과 같은 박막 전기화학 디바이스들에서 사용되는 유전체, 전해질 재료인, 낮은 핀홀 밀도의 LiPON을 스퍼터 증착하기 위한 방법들이 여기에서 설명된다.

[0010] 본 발명의 일부 실시예들에 따르면, 유전체 박막을 증착하는 방법은, 유전체의 얇은 층(thin layer)을 증착하는 단계; 유전체 층의 증착을 중단하는 단계, 그리고 원하는 경우에, 챔버에서의 가스를 변경하는 단계; 유전체의 증착된 층의 이온 충격(ion bombardment)을 제공하기 위해 기판 근처에 플라즈마를 유도하는 단계 및 그 플라즈마를 유지하는 단계; 및 원하는 두께의 유전체가 증착될 때까지, 증착하는 단계, 중단하는 단계, 그리고 유도하는 단계를 반복하는 단계를 포함할 수 있다.

[0011] 본 발명의 추가적인 실시예들에 따르면, 유전체 박막을 증착하는 방법은, 높은 품질의 유전체의 얇은 층을 증착하는 단계; 유전체 층의 증착을 중단하는 단계, 그리고 원하는 경우에, 챔버에서의 가스를 변경하는 단계; 유전체의 증착된 층의 이온 충격을 제공하기 위해 기판 근처에 플라즈마를 유도하는 단계 및 그 플라즈마를 유지하는 단계; 더 낮은 품질의 유전체의 두꺼운 층을 증착하는 단계; 높은 품질의 유전체의 얇은 층을 증착하는 단계; 유전체 층의 증착을 중단하는 단계, 그리고 원하는 경우에, 챔버에서의 가스를 변경하는 단계; 및 유전체의 증착된 층의 이온 충격을 제공하기 위해 기판 근처에 플라즈마를 유도하는 단계 및 그 플라즈마를 유지하는 단계를 포함할 수 있다. 유전체의 두꺼운 층은 얇은 층들보다 더 빠르게 증착될 수 있다.

[0012] 게다가, 본 발명은 위의 방법들을 수행하도록 구성된 툴들(tools)을 설명한다.

**도면의 간단한 설명**

[0013] 본 발명의 이들 그리고 다른 양태들 및 피처(feature)들은 첨부 도면들과 함께 본 발명의 특정 실시예들의 다음의 설명의 검토 시에 당업자에게 명백하게 될 것이다.

도 1은 박막 배터리의 단면 표현이다.

도 2는 본 발명의 일부 실시예들에 따른, 증착 시스템의 개략적인 표현이다.

도 3은 본 발명의 일부 실시예들에 따른, LiPON 박막의 증착에 대한 흐름도이다.

도 4는 본 발명의 추가적인 실시예들에 따른, LiPON 박막의 증착에 대한 흐름도이다.

도 5a, 도 5b, 및 도 5c는 본 발명의 일부 실시예들에 따른, 증착 프로세스의 플라즈마-전용(plasma-only) 부분 동안의 핀홀 제거의 개략도이다.

도 6은 본 발명의 일부 실시예들에 따른, 박막 증착 클러스터 툴의 개략도이다.

도 7은 본 발명의 일부 실시예들에 따른, 다수의 인-라인 툴들을 갖는 박막 증착 시스템의 표현이다.

도 8은 본 발명의 일부 실시예들에 따른, 인-라인 증착 툴의 표현이다.

**발명을 실시하기 위한 구체적인 내용**

[0014] 이제, 당업자가 본 발명을 실시할 수 있게 하기 위해 본 발명의 예시적인 예들로서 제공되는 도면들을 참조하여, 본 발명의 실시예들이 상세히 설명될 것이다. 여기에서 제공되는 도면들은 실적으로 도시되지 않은 디바이스 및 디바이스 프로세스 흐름들의 표현들을 포함한다. 특히, 아래의 도면들 및 예들은 본 발명의 범위를 단일 실시예로 제한하도록 의도된 것이 아니며, 설명된 또는 예시된 엘리먼트들의 일부 또는 전부의 교환을 통해서 다른 실시예들이 가능하다. 더욱이, 알려진 컴포넌트들을 사용하여 본 발명의 특정 엘리먼트들이 부분적으로 또는 완전히 구현될 수 있는 경우에, 본 발명의 이해를 위해 필요한, 그러한 알려진 컴포넌트들의 부분들만이 설명될 것이며, 그러한 알려진 컴포넌트들의 다른 부분들의 상세한 설명들은 본 발명을 모호하게 하지 않기 위해 생략될 것이다. 본 명세서에서, 단일 컴포넌트를 나타내는 실시예가 제한으로 고려되지 않아야 하고; 더 정확히 말하면, 본 발명은, 여기에서 달리 명확히 언급되지 않는 한, 복수의 동일한 컴포넌트를 포함하는 다른 실시예들을 포함하도록 의도되며, 그 반대도 마찬가지이다. 더욱이, 출원인들은 본 명세서 또는 청구항들에서의 임의의 용어가 통상적이지 않은 또는 특수한 의미에 속하는 것으로 고려되도록, 명확히 그와 같이 설명되지 않는 한, 의도하지 않는다. 추가로, 본 발명은, 예로써 여기에 언급된 알려진 컴포넌트들에 대한 현재 및 미래의 알려진 등가물들을 포함한다.

[0015] 본 발명은 일반적으로, 유전체 박막들에서의 핀홀들의 감소에 대해 적용가능하다. 프로세스들의 특정 예들이 LiPON 박막들의 증착에 대해 제공되지만, 본 발명의 프로세스들은 SiO<sub>2</sub>, Al<sub>2</sub>O<sub>3</sub>, ZrO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, SiON, TiO<sub>2</sub> 등과 같은 다른 유전체 박막들의 증착에 대해 적용가능하다. 게다가, 질소 분위기에서의 Li<sub>3</sub>PO<sub>4</sub> 타겟의 PVD RF 스퍼터링의 특정 예가 LiPON에 대해 제공되지만, 본 발명의 방법은 유전체의 얇은 층을 위한 특정 증착 방법에 무관하며 - 핀홀들의 감소를 위한 본 발명의 방법은, 박막들의 진공 증착에 대해 일반적으로 적용가능하고, 또한, 비진공 증착된 박막들, 예컨대 습식 프로세싱된 박막들에 대해 적용가능할 수 있다.

[0016] 도 2는 본 발명에 따른, 증착 방법들을 위해 구성된 증착 툴(200)의 예의 개략적인 표현을 도시한다. 증착 툴(200)은 진공 챔버(201), 스퍼터 타겟(202), 기관(204), 및 기관 페데스탈(205)을 포함한다. LiPON 증착에 대하여, 타겟(202)은 Li<sub>3</sub>PO<sub>4</sub>일 수 있고, 적합한 기관(204)은, 전류 컬렉터 및 캐소드 층들이 이미 증착 및 패터닝된, 실리콘, Si 상의 실리콘 질화물, 글라스, PET(polyethylene terephthalate), 운모(mica), 금속 포일들 등일 수 있다. 도 1을 참조한다. 챔버(201)는 진공 펌프 시스템(206) 및 프로세스 가스 전달 시스템(207)을 갖는다. 다수의 전력 소스들이 타겟에 연결된다. 각각의 타겟 전력 소스는 무선 주파수(RF) 전력 공급부들을 핸들링(handling)하기 위한 정합 네트워크를 갖는다. 상이한 주파수들에서 동작하는 2개의 전력 소스들의 사용을 가능하게 하기 위해 필터가 사용되며, 여기서, 필터는, 더 낮은 주파수에서 동작하는 타겟 전력 공급부를 더 높은 주파수들로 인한 손상으로부터 보호하도록 작용한다. 유사하게, 다수의 전력 소스들이 기관에 연결된다. 기관에 연결된 각각의 전력 소스는 무선 주파수(RF) 전력 공급부들을 핸들링하기 위한 정합 네트워크를 갖는다. 상이한 주파수들에서 동작하는 2개의 전력 소스들의 사용을 가능하게 하기 위해 필터가 사용되고, 여기서, 필터는, 더 낮은 주파수에서 동작하는, 기관에 연결된 전력 공급부를 더 높은 주파수들로 인한 손상으로부터 보호하도록 작용한다.

[0017] 사용되는 증착 및 플라즈마 핀홀 감소 기법들의 타입에 따라, 기관에 연결된 전력 소스들 중 하나 또는 둘 이상은 DC 소스, 펄스형 DC(pDC) 소스, RF 소스 등일 수 있다. 유사하게, 타겟 전력 소스들 중 하나 또는 둘 이상

은 DC 소스, pDC 소스, RF 소스 등일 수 있다. 전력 소스들(PS)의 구성들 및 사용들의 일부 예들이 아래에 표 1에서 제공된다. 게다가, Kwak 등의 미국 특허 출원 공개 번호 제2009/0288943호(이 미국 특허 출원은 그 전체가 인용에 의해 본원에 포함됨)에서 설명된 조합(combinatorial) 전력 공급부들의 개념들 및 구성들이, 본 발명의 일부 실시예들에 따라 박막들의 증착에 사용될 수 있으며; 예컨대, RF 소스들 이외의 소스들의 조합들이, 증착된 막들에 감소된 핀홀 밀도를 제공하는데 효과적일 수 있다. 부가하여, 기판은 증착 동안에 가열될 수 있다.

표 1

프로세스	전력 소스 1	전력 소스 2	전력 소스 3	전력 소스 4
스퍼터 증착 #1	제 1 주파수에서의 RF 소스	제 2 주파수에서의 RF 소스	DC 소스 또는 pDC 소스	RF 소스
플라즈마 핀홀 충전 #1				RF 소스
스퍼터 증착 #2	제 1 주파수에서의 RF 소스	제 2 주파수에서의 RF 소스	상이한 주파수*에서의 RF 소스	RF 소스
플라즈마 핀홀 충전 #2				RF 소스

\* 1 MHz 미만의 주파수가 사용될 수 있다.

표 1은 본 발명의 일부 실시예들에 따른, 스퍼터 증착 및 플라즈마 핀홀 충전 프로세스들을 위한 전력 소스들의 예시적인 구성들을 제공한다. 스퍼터 증착들 #1 및 #2는, 질소 또는 아르곤 분위기(후자는, 필요한 질소를 제공하기 위해, 또한 핀홀 충전 프로세스의 부분일 수 있는 후속적인 질소 플라즈마 처리를 요구함)에서 Li<sub>3</sub>PO<sub>4</sub> 타겟을 사용하여 LiPON과 같은 재료를 스퍼터 증착하기 위해 사용될 수 있으며; 대응하는 플라즈마 핀홀 충전 프로세스들은 이들 스퍼터-증착된 LiPON 막들에서 핀홀 밀도를 감소시키기 위해 사용될 수 있다.

본 발명의 제 1 실시예는, 도 3의 일반적인 프로세스 흐름에 따라, 증착-후(post-deposition) 플라즈마 유도된 표면 변형(surface modification)으로, 형성된 핀홀들의 밀도를 감소시킨다. 프로세스 흐름은, 유전체의 얇은 층의 증착(310); 유전체 층의 증착을 중단하는 것, 그리고 원하는 경우에, 챔버에서의 가스를 변경하는 것(320); 유전체 층의 표면 형태의 재구성(restructuring)을 위하여 그리고 일부 실시예들에서는, 질소 혼합(incorporation)과 같은 조성 변형을 위하여, 유전체의 증착된 층의 이온 충격을 제공하기 위해 기판 위에 플라즈마를 유도하는 것 및 그 플라즈마를 유지하는 것(330); 및 원하는 두께의 유전체가 증착될 때까지, 단계들((310) 내지 (330))을 반복하는 것(340)을 포함할 수 있다. 여기에서, 유전체의 얇은 층은 수 나노미터 내지 수백 나노미터의 두께를 갖는 유전체의 층, 그리고 더 구체적으로는, 200nm 미만의 두께의 층을 지칭한다.

도 3의 프로세스의 예는 LiPON의 얇은 층 증착에 대해 주어진다. 첫번째로, 질소 분위기에서의 Li<sub>3</sub>PO<sub>4</sub> 타겟의 PVD RF 스퍼터링에 의해 LiPON의 얇은 층이 증착된다. 두번째로, N<sub>2</sub> 분위기를 유지하면서 RF 타겟 전력 소스가 턴오프된다(turned off). 세번째로, 국부화된(localized) 플라즈마를 기판에 생성하기 위해 RF 기판 전력 소스를 사용하여 RF가 기판에 직접적으로 인가되며 - 이러한 플라즈마는, 도 5를 참조하여 아래에 더 상세히 설명되는 바와 같이, 표면의 평활화(smoothing) 및 핀홀들의 보수(repair)를 가능하게 하도록 충분한 에너지를 증착된 LiPON 층에 전하기에 충분하게 활동적인(energetic) 이온들을 생성한다. 네번째로, 원하는 두께가 도달될 때까지 - 이는 하나의 증착 및 플라즈마 처리, 2회의 증착들 및 플라즈마 처리 사이클들 후일 수 있거나, 또는 심지어 10회 또는 그 초과 반복들까지 요구할 수 있음 -, 프로세스는 위에서 설명된 바와 같이 반복된다. 핀홀 감소를 위해 질소 플라즈마를 사용하는 것이 또한, LiPON의 질소 함유량을 증가시킴으로써, 증착된 LiPON의 이온 전도도(ionic conductivity)를 개선할 수 있다는 것을 주의한다.

LiPON 막을 형성하기 위해 질소 분위기에서 Li<sub>3</sub>PO<sub>4</sub>를 스퍼터링하는 대신에, 아르곤 분위기가 사용될 수 있고, 뒤이어, 질소 플라즈마 핀홀 충전 프로세스가 후속된다. 아르곤을 이용하는 스퍼터링은 핀홀 감소의 효력을 개선하는 것으로 알려져 있다. 이는, 질소가 Li<sub>3</sub>PO<sub>4</sub> 타겟을 오염시키고(poison) 그로 인해 타겟에 의한 입자 생성이 초래될 수 있으며 이러한 입자들이 증착된 막들에서 핀홀들을 초래할 수 있는 반면에, 아르곤은 타겟을 오염시키지 않고 따라서 입자의 떨어짐(shedding)이 감소되고 핀홀 형성이 감소되기 때문일 수 있다. 게다가, 아르곤 분위기를 사용하여 Li<sub>3</sub>PO<sub>4</sub>를 스퍼터링함으로써 형성되고 그 후에 핀홀 제거를 위해 질소 플라즈마로 처리된 막들

은, 질소 분위기를 사용하여 스퍼터 증착되지만 질소 플라즈마 핀홀 제거 처리되지 않은 막들에 비해 개선된 이온 전도도를 나타내었다. 개선된 전도도는 질소 플라즈마 처리 동안의 질소의 LiPON 막 내로의 더 효과적인 혼합으로 인한 것일 수 있다. (어느 정도까지는, 질소 함유량이 높을수록 - 즉,  $\text{Li}_3\text{PO}_4\text{-}_6\text{N}_x$ 에서  $x$ 가 높을수록 - 이온 전도도가 높아진다.) 개선된 이온 전도도 및 핀홀 제거를 위한 질소 플라즈마 프로세스의 효율은 기판 온도를 제어함으로써 증가할 수 있다는 것을 주의한다. LiPON 증착에 대하여, 더 높은 온도가 질소 혼합을 개선하지만, 온도는 너무 높지 않아야 하고 그렇지 않으면 막이 결정화될 수 있으며, - 기판 온도를 실온 내지 300 °C의 범위 내의 온도로 제어하는 것은 LiPON에 대해 더 효율적인 프로세스를 제공할 수 있다. 게다가, 아르곤 대신에 크세논과 같은 다른 가스들을 사용하여 유사한 결과들이 획득될 수 있다는 것이 기대되지만, 크세논과 같은 가스들의 아르곤과 비교하여 높은 비용이 이들의 사용을 제한할 수 있다.

[0024] 본 발명의 제 2 실시예는 도 4의 일반적인 프로세스 흐름에 따라, 증착-후 플라즈마 유도된 표면 변형으로, 형성된 핀홀들의 밀도를 감소시킨다. 프로세스 흐름은, 높은 품질의 유전체의 얇은 층의 증착(410); 유전체 층의 증착을 중단하는 것, 그리고 원하는 경우에, 챔버에서의 가스를 변경하는 것(420); 유전체 층의 표면 형태의 재구성을 위하여 그리고 일부 실시예들에서는, 질소 혼합과 같은 조성 변형을 위하여, 유전체의 증착된 층의 이온 충격을 제공하기 위해 기판 근처에 플라즈마를 유도하는 것 및 그 플라즈마를 유지하는 것(430); 더 낮은 품질의 유전체의 두꺼운 층의 증착(440); 높은 품질의 유전체의 얇은 층의 증착(450); 유전체 층의 증착을 중단하는 것, 그리고 원하는 경우에, 챔버에서의 가스를 변경하는 것(460); 및 유전체 층의 표면 형태의 재구성을 위하여 그리고 일부 실시예들에서는, 질소 혼합과 같은 조성 변형을 위하여, 유전체의 증착된 층의 이온 충격을 제공하기 위해 기판 근처에 플라즈마를 유도하는 것 및 그 플라즈마를 유지하는 것(470)을 포함할 수 있다. 유전체의 결과적인 전체 층은, 전체 층의 이온 전도도가 디바이스 요구조건을 만족시키도록 비교적 균일한 조성을 갖는다. 예컨대, 얇은 층들 및 두꺼운 층이 모두 LiPON 층들이고, 그에 따라, 전체 층은 TFB 기능에 대해 이온 전도도가 특화된 LiPON의 조성을 갖게 된다. 단계(440)에서, 프로세스 시간을 감소시키기 위해, 유전체의 두꺼운 층이 얇은 층들보다 더 빠르게 증착될 수 있고, 따라서, 두꺼운 층은 더 낮은 품질의 유전체이며, - 일반적으로, 유전체들에 대한 더 높은 증착 레이트들은 더 많은 핀홀들 및 표면 거칠기를 초래하고, 이는 분명히 LiPON에 대해 해당된다. 그러나, 여전히 유전체는 요구되는 재료 사양(specification)들을 제공하는 조건들 하에서 증착되어야만 하며, - 예컨대, TFB에서의 두꺼운 LiPON 층은 유전체 파괴(dielectric breakdown)에 대하여 안정적인 필요가 있을 것이다. 여기서, 가정은, 유전체 스택의 상단 및 바닥에서의 얇은 층들이 단락으로부터의 보호를 제공하고, 그에 따라, 두꺼운 층에서의 핀홀들이 무해하다는 것이다. 여기에서, 유전체의 두꺼운 층은 수백 나노미터 내지 수 마이크론 또는 그 초과 두께를 갖는 유전체의 층을 지칭하고, 더 구체적으로는 200nm 내지 2 마이크론 또는 그 초과 두께의 층을 지칭한다. 일반적으로, 유전체의 두꺼운 층의 두께는 디바이스의 파괴 전압 요구조건에 의해 결정된다.

[0025] 도 4의 프로세스에 추가하여, 단계(450)를 생략하는 프로세스가 사용될 수 있다. 이러한 실시예에서, 두꺼운 막에서의 핀홀들은, 더 얇은 높은 품질의 유전체 층에 대한 것보다, 실제 플라즈마 처리 시간이 반드시 더 긴 것은 아닐 수 있지만 더 긴 지속기간으로 이루어질 필요가 있을 수 있는 플라즈마 처리에 의해 보수된다. 예컨대, LiPON의 두꺼운 막에 대한 질소 플라즈마 처리 시간은, 핀홀들을 충전하기 위해, 또는 막의 질소 함유량을 증가시키기 위해, 또는 양자 모두의 임의의 조합을 위해 최적화될 수 있다.

[0026] 도 5a 내지 도 5c는 플라즈마 처리에 의한 핀홀 보수의 프로세스를 예시한다. 도 5a에서, 기판(510)은 금속성 층(520) 및 유전체 층(530)에 의해 덮인다. 유전체 층(530)은 핀홀(540)을 포함한다. 도 5b는 플라즈마로부터의 이온들(550)에 노출된 도 5a의 스택을 도시한다. 기판의 표면에 국부화된 플라즈마에서 이온들이 생성될 수 있고, 여기서, (1) 흡착원자들(adatoms)의 표면 이동도를 증가시키기에 그리고/또는 (2) 유전체 층의 표면 상에 재증착되는 표면 원자들을 스퍼터링하기에 충분한 에너지로 양의 이온들을 기판 상의 유전체의 표면으로 끌어당기기 위해 충분한 DC 바이어스가 기판 페데스탈에 인가된다. 바이어스 전력 및 온도의 적합한 선택과 함께 (1) 및/또는 (2)의 효과는, 도 5c에 도시된 바와 같이, 표면 변형 및 핀홀들의 플러그(plugging)이다.

[0027] 아래의 표 2는 AMAT 200 mm Endura 표준 물리 기상 증착(PVD) 챔버 상에서 수행된, 본 발명의 일부 실시예들에 따른, LiPON 증착 및 플라즈마 핀홀 충전에 대한 몇몇 샘플 플라즈마 레시피들을 나타낸다.

표 2

[0028]

변화	Ar 압력 (mTorr)	N <sub>2</sub> 압력 (mTorr)	200mm 툴에 대한 RF 전력(와트) †	기판 온도(℃)
스퍼터 증착 A	2-1000	2-1000	200-5000	실온 내지 300
플라즈마 핀홀 충전 A	0	2-1000	0-1000	실온 내지 300
스퍼터 증착 B	0	2-1000	200-5000	실온 내지 300
플라즈마 핀홀 충전 B	0	2-1000	0-1000	실온 내지 300
스퍼터 증착 C	2-1000	0	200-5000	실온 내지 300
플라즈마 핀홀 충전 C	0	2-1000	0-1000	실온 내지 300
스퍼터 증착 D	2-1000	2-1000	200-5000	실온 내지 300
플라즈마 핀홀 충전 D	2-1000	2-1000	0-1000	실온 내지 300

[0029]

† 전력의 상한은 사용된 전력 공급부의 제한으로 인한 것이고, 타겟 재료의 전력 밀도 제한 및 타겟 영역에 의해 결정되는 바와 같은 프로세스에 대한 상한을 표현하는 것이 아니다. 전력은 타겟 균열이 시작되는 포인트까지 증가될 수 있다고 기대된다.

[0030]

표 2는, 낮은 핀홀 밀도를 갖는 LiPON 박막들을 제공하기 위한 플라즈마 핀홀 제거가 후속되는, 박막들을 형성하기 위한 Li<sub>3</sub>PO<sub>4</sub>의 스퍼터링을 위한 프로세스 조건들의 예들을 제공한다. 프로세스 A는, 질소 플라즈마 핀홀 충전이 후속되는, 질소, 아르곤 분위기에서의 스퍼터 증착의 예이다. 프로세스 B는, 질소 플라즈마 핀홀 충전이 후속되는, 질소 분위기에서의 스퍼터 증착의 예이다. 프로세스 C는, 질소 플라즈마 핀홀 충전이 후속되는, 아르곤 분위기에서의 스퍼터 증착의 예이다. 프로세스 D는, 질소, 아르곤 플라즈마 핀홀 충전이 후속되는, 질소, 아르곤 분위기에서의 스퍼터 증착의 예이다. 이들은 사용될 수 있는 다수의 다양한 프로세스 조건들의 몇몇 예들일 뿐이다. 프로세스가 더 큰 영역 툴들에 대해 스케일링(scale)된다는 것을 주의한다. 예컨대, 1400 mm × 190 mm의 직사각형 LiPON 타겟을 갖는 인-라인 툴이 10 kW에서 동작되었다. 큰 인-라인 타겟은, 타겟 재료의 전력 밀도 제한 및 타겟 영역에 의해 결정되는 상한을 갖는 RF 전력을 이용하여 동작할 수 있다.

[0031]

게다가, 프로세스 조건들은 위에서 설명된 것들로부터 변화될 수 있다. 예컨대, LiCoO<sub>2</sub>와 같은 다른 재료들에 대하여, 증착 온도는 더 높을 수 있고, 소스 전력은 pDC일 수 있으며, 플라즈마 처리 가스는 산소 또는 Ar/O<sub>2</sub>/N<sub>2</sub> 혼합물일 수 있다. 당업자는 본 개시를 읽은 후에, 요구되는 경우에, 증착된 막들의 균일성, 표면 거칠기, 증 밀도 등을 개선하기 위해, 이들 파라미터들의 조정들이 이루어질 수 있다는 것을 인식할 것이다.

[0032]

도 2가 수평한 평면형 타겟 및 기판을 갖는 챔버 구성을 도시하고 있지만, 타겟 및 기판은 수직한 평면들에서 홀딩될(held) 수 있으며, - 이러한 구성은 타겟 그 자체가 입자들을 생성하는 경우에 입자 문제들을 완화시키는 것을 보조할 수 있다. 게다가, 기판이 타겟 위에서 홀딩되도록, 타겟 및 기판의 위치가 교환될 수 있다. 게다가 더욱이, 기판이 유연할 수 있고 릴 투 릴(reel to reel) 시스템에 의해 타겟의 전방에서 이동될 수 있고, 그리고/또는 타겟이 회전 원통형 타겟일 수 있고, 그리고/또는 타겟이 비-평면형일 수 있고, 그리고/또는 기판이 비-평면형일 수 있다.

[0033]

게다가, 위의 프로세스들은 단일 증착 챔버에서 그 프로세스들의 전부가 수행되는 것으로 설명된다. 그러나, 유전체의 얇은 층의 증착은 제 1 챔버에서 행해질 수 있고 플라즈마 처리는 다른 챔버에서 행해질 수 있다.

[0034]

도 6은 본 발명의 일부 실시예들에 따라 TFB 디바이스를 제조하기 위한 프로세싱 시스템(600)의 개략도이다. 프로세싱 시스템(600)은, 위에서 설명된 프로세스 단계들에서 활용될 수 있는, 반응성 플라즈마 세정(reactive plasma clean; RPC) 챔버 및 프로세스 챔버들(C1 내지 C4)이 장비된 클러스터 툴에 대한 표준 기계적 인터페이스(standard mechanical interface; SMIF)를 포함한다. 필요한 경우에, 글로브박스(glovebox)가 또한 클러스터 툴에 부착될 수 있다. 글로브박스는 기판들을 불활성 환경에서(예컨대, He, Ne, 또는 Ar과 같은 희가스 하

에서) 저장할 수 있으며, 이는 알칼리 금속/알칼리 토금속 증착 후에 유용하다. 필요한 경우에, 글로브박스로의 대기 챔버(ante chamber)가 또한 사용될 수 있으며, - 대기 챔버는, 글로브박스에서의 불활성 환경을 오염시키지 않으면서 기관들이 글로브박스 내외로 이동하게 허용하는 가스 교환 챔버(불활성 가스를 공기로 그리고 그 역으로)이다. (리튬 포일 제조자들에 의해 사용되는 바와 같이, 충분히 낮은 이슬점의 건조실 분위기(dry room ambient)로 글로브박스가 대체될 수 있다는 것을 주의한다.) 챔버들(C1 내지 C4)은, 위에서 설명된 바와 같이, 전해질 층(예컨대, N<sub>2</sub>에서의 Li<sub>3</sub>PO<sub>4</sub> 타겟의 RF 스퍼터링에 의한 LiPON)의 증착 및 플라즈마 핀홀 증진을 포함할 수 있는, 박막 배터리 디바이스들을 제조하기 위한 프로세스 단계들을 위해 구성될 수 있다. 프로세싱 시스템(600)에 대해 클러스터 배열이 도시되었지만, 기관이 하나의 챔버로부터 다음 챔버로 연속적으로 이동하도록 프로세싱 챔버들이 이송 챔버 없이 일렬로 배열되는 리니어 시스템(linear system)이 활용될 수 있다는 것이 이해될 것이다.

[0035] 도 7은 본 발명의 일부 실시예들에 따른, 다수의 인-라인 튜들(710, 720, 730, 740 등)을 갖는 인-라인 제조 시스템(700)의 표현을 도시한다. 인-라인 튜들은 TFB들과 일렉트로크로믹 디바이스들 양자 모두를 포함하는 전기 화학 디바이스의 모든 층들을 증착하기 위한 튜들을 포함할 수 있다. 게다가, 인-라인 튜들은 사전- 및 사후-컨디셔닝(conditioning) 챔버들을 포함할 수 있다. 예컨대, 튜(710)은 기관이 진공 에어로크(airlock)(715)를 통해 증착 튜(720) 내로 이동하기 전에 진공을 확립(establish)하기 위한 펌프 다운 챔버(pump down chamber)일 수 있다. 인-라인 튜들 중 일부 또는 전부는 진공 에어로크들(715)에 의해 분리된 진공 튜들일 수 있다. 프로세스 라인에서의 프로세스 튜들 및 특정 프로세스 튜들의 순서는 사용되고 있는 특정한 일렉트로크로믹 디바이스 제조 방법에 의해 결정될 것이라는 것을 주의한다. 예컨대, 인-라인 튜들 중 하나 또는 둘 이상은, 위에서 설명된 바와 같이 플라즈마 핀홀 감소 프로세스가 사용되는 본 발명의 일부 실시예들에 따라 LiPON 유전체 층을 증착하는 것에 전용될 수 있다. 게다가, 기관들은 수평으로 또는 수직으로 배향된 인-라인 제조 시스템을 통해 이동될 수 있다. 게다가 더욱이, 인-라인 시스템은 웨브 기관(web substrate)의 릴-투-릴 프로세싱에 대해 적용될 수 있다.

[0036] 도 7에 도시된 바와 같은 인-라인 제조 시스템을 통하는 기관의 이동을 예시하기 위해, 도 8에서, 하나의 인-라인 튜(710)만이 적소에 배치되어 있는 기관 컨베이어(750)가 도시된다. 기관(810)을 수용하는 기관 홀더(755)(기관 홀더는 기관이 보일 수 있도록 부분적으로 절제되어 도시됨)는, 나타난 바와 같이, 인-라인 튜(710)을 통해 홀더 및 기관을 이동시키기 위한 컨베이어(750) 또는 동등한 디바이스 상에 장착된다. 수직한 기관 구성을 갖는 프로세싱 튜(710)을 위한 적합한 인-라인 플랫폼은 Applied Materials의 New Aristo™이다. 수평한 기관 구성을 갖는 프로세싱 튜(710)을 위한 적합한 인-라인 플랫폼은 Applied Materials의 Aton™이다. 게다가, 인-라인 프로세스는 Applied Materials의 SmartWeb™과 같은 릴-투-릴 시스템 상에서 구현될 수 있다.

[0037] 본 발명의 실시예들에 따른 유전체 박막을 증착하기 위한 제 1 장치는, 유전체의 얇은 층을 증착하고; 유전체 층의 증착을 중단하고, 원하는 경우에, 챔버에서의 가스를 변경하고; 유전체의 증착된 층의 이온 충격을 제공하기 위해 기관 근처에 플라즈마를 유도하고 그 플라즈마를 유지하며; 그리고 원하는 두께의 유전체가 증착될 때까지, 증착, 중단, 및 유도 단계들을 반복하기 위한 제 1 시스템을 포함할 수 있다. 그러나, 증착, 중단, 및 유도의 반복은, 제 1 장치로부터 요구되는 처리량 그리고 요구되는 반복들의 수에 따라, 제 2, 제 3 등의 시스템들에서 이루어질 수 있다. 제 1 장치는 클러스터 튜 또는 인-라인 튜일 수 있다. 게다가, 인-라인 또는 릴-투-릴 장치에서, 증착 및 유도 단계들은, 개별적인, 인접한 시스템들에서 수행될 수 있고, 증착 및 유도 단계들의 반복들을 위해 필요한 대로, 증착 및 유도 단계들을 위한 시스템들의 추가적인 쌍들이 인-라인으로 추가될 수 있다.

[0038] 본 발명의 실시예들에 따른 유전체 박막을 증착하기 위한 제 2 장치는, 높은 품질의 유전체의 얇은 층을 증착하고, 유전체 층의 증착을 중단하고, 원하는 경우에, 챔버에서의 가스를 변경하며, 유전체의 증착된 층의 이온 충격을 제공하기 위해 기관 근처에 플라즈마를 유도하고 그 플라즈마를 유지하기 위한 제 1 시스템; 더 낮은 품질의 유전체의 두꺼운 층을 증착하기 위한 제 2 시스템; 및 높은 품질의 유전체의 얇은 층을 증착하고, 유전체 층의 증착을 중단하고, 원하는 경우에, 챔버에서의 가스를 변경하며, 유전체의 증착된 층의 이온 충격을 제공하기 위해 기관 근처에 플라즈마를 유도하고 그 플라즈마를 유지하기 위한 제 3 시스템을 포함할 수 있다. 그러나, 제 1 시스템과 제 2 시스템과 제 3 시스템, 제 1 시스템과 제 2 시스템, 또는 제 2 시스템과 제 3 시스템은 단일 시스템일 수 있다. 제 2 장치는 클러스터 튜, 또는 인-라인 또는 릴-투-릴 튜일 수 있다. 게다가, 제 2 장치가 클러스터 튜인 경우에, 제 1 시스템과 제 3 시스템은 단일 시스템일 수 있다.

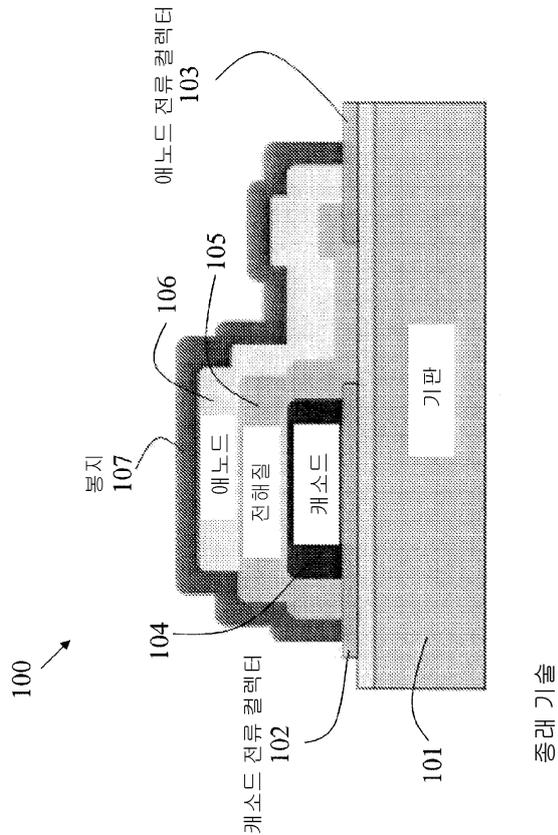
[0039] 위에서 주어진 예들이 TFB 및 일렉트로크로믹 디바이스들에 치중되었지만, 본 발명의 원리들 및 방법들은 또한,

침투 배리어 층들과 같은 구조체들에 적용될 수 있다. 침투 배리어 층들은 전형적으로, 유전체(또는 다른 진공 증착된 금속/반도체) 및 평탄화 폴리머 막들의 다수의 반복하는 층들로 구성된다. 평탄화 층들은 여전히 침투 가능하고 따라서 유전체 층이 모든 침투 배리어 기능을 맡는다. 이와 같이, 유전체에서 핀홀들을 최소화하는 본 발명의 프로세스들은 또한 그러한 구조체들에 대해 유용할 수 있다.

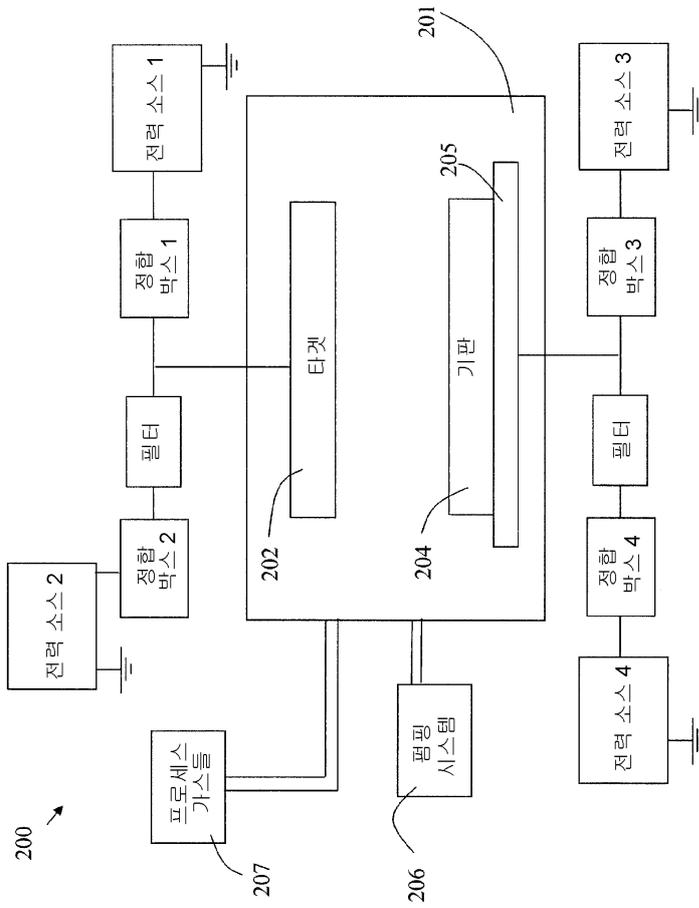
[0040] 본 발명이 본 발명의 특정 실시예들에 대하여 특별히 설명되었지만, 형태 및 세부사항들에서의 변경들 및 변형들이 본 발명의 사상 및 범위를 벗어나지 않으면서 이루어질 수 있다는 것이 당업자에게는 쉽게 자명하게 되어야 한다.

도면

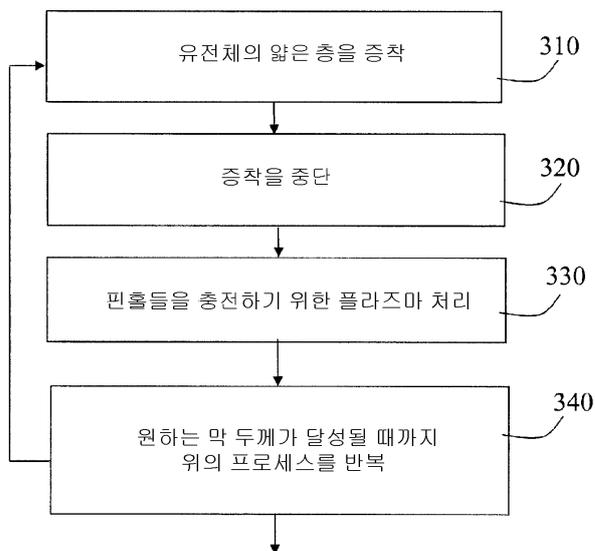
도면1



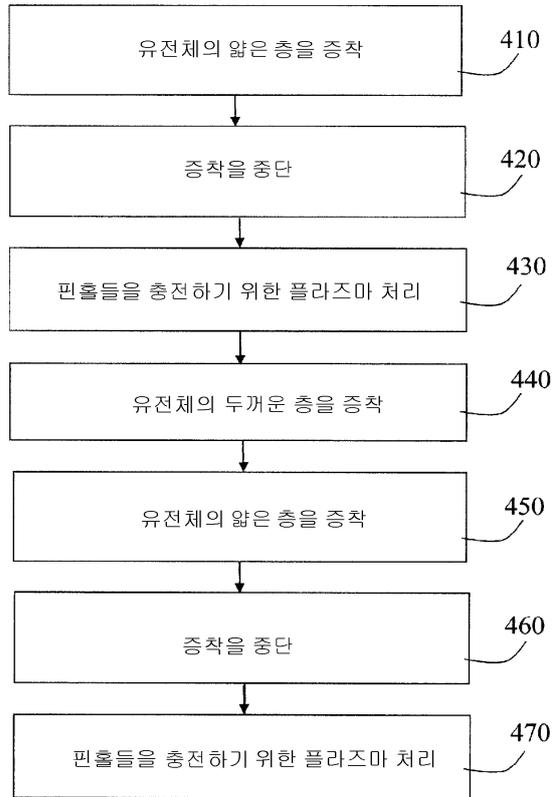
도면2



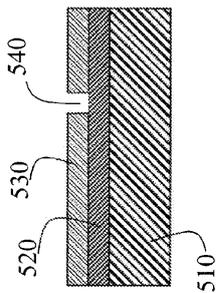
도면3



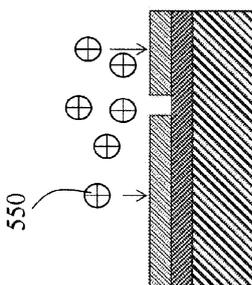
도면4



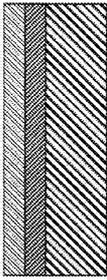
도면5a



도면5b

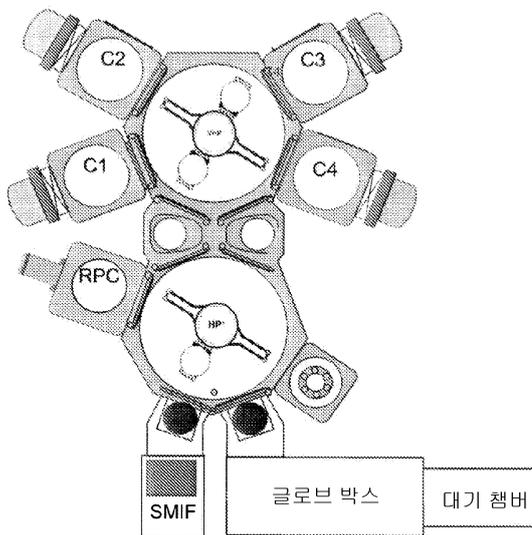


도면5c

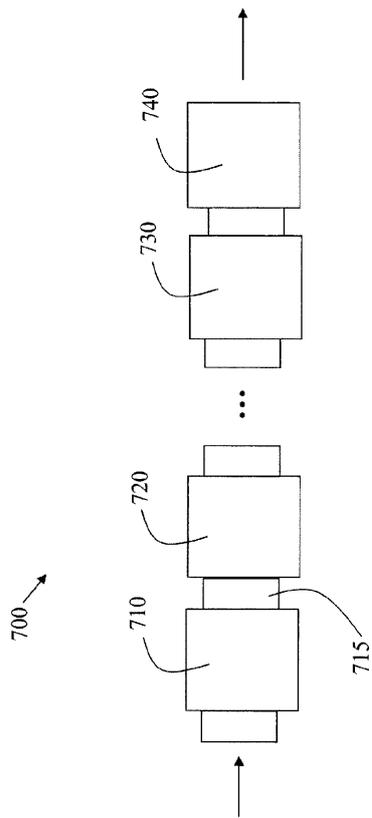


도면6

600



도면7



도면8

