

# 公告本

申請日期	10. 4 15
案 號	10109856
類 別	H01K 23/025

A4  
C4

484223

(以上各欄由本局填註)

## 發 明 專 利 說 明 書

一、發明 名稱	中 文	晶片上具有導腳構裝及其製程
	英 文	
二、發明 創作人	姓 名	1 劉文俊 2 吳明峰 3 張永富
	國 籍	中華民國
	住、居所	高雄加工出口區東一街一號
三、申請人	姓 名 (名稱)	華新先進電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	高雄加工出口區東一街一號
	代 表 人 姓 名	焦佑衡

經濟部智慧財產局員工消費合作社印製

裝

訂

線

## 五、發明說明 ( | )

本發明是有關於一種晶片上具有導腳構裝，且特別是有關於一種導腳之打線尖端部份的排列形式，使得導線架可以容納晶片上更多的焊墊與導腳電性連接。

在現今資訊爆炸的世界，積體電路已與日常生活有密不可分的關係，無論在食衣住行育樂方面，都常會用到積體電路元件所組成之產品。隨著電子科技的不斷演進，更人性化、功能性更複雜之電子產品不斷推陳佈新，然而各種產品無不朝向輕、薄、短、小的趨勢設計，以提供更便利舒適的使用。

在電子構裝的領域中，晶片上有導腳 (Lead On Chip, LOC) 的封裝形式係為一般常見的封裝形式，LOC 封裝形式是少數能通過 JEDEC 國際組織認證為第一等級的 (level 1) 封裝，其封裝形式是透過貼帶或其他非導電性黏著材質，將導線架貼附於晶片的主動表面上，並藉由導線使晶片之焊墊 (die pad) 與導線架之導腳電性連接，而一封裝材料包覆晶片與導腳。上述之 LOC 結構具有導線路徑短、封裝面積小等優點、並且不易發生剝離 (delamination) 的情形，因而具有較佳的可靠度 (reliability) 及電性效能 (electrical performance)。

然而，在半導體製程上，已邁入 0.18 微米線寬的積體電路量產時代，晶片的體積可以大幅地縮小，並且由於電子元件的多功能整合，使得在單一晶片中作為輸入/輸出接點之焊墊 (die pad) 的數目會顯著地增加。就晶片上具有導腳 (LOC) 的封裝形式而言，必須要克服在極小的

(請先閱讀背面之注意事項  
填寫本頁)

裝 · 訂 · 線

## 五、發明說明(≥)

晶片上容納更多的導腳之問題。以記憶體之 LOC 封裝為例，習知所用的導線架之導腳數目為 54 個，然而應用在未來的記憶體晶片上已不敷使用，必須開發更高導腳數目的導線架，但是以目前導線架製造技術而言，導腳間距(pitch)的極限僅約能達 0.22 密爾，在此限制下導線架之導腳配置型態必須有所變更，使得在晶片之主動表面上才可以允許更高腳數導腳的導線架。

請參照第 1 圖，其繪示習知晶片上有導腳構裝製程的俯視示意圖。首先提供一導線架 110，導線架 110 具有多個導腳 120、多個導流板 130，導腳 120 分別排列於導線架 110 的左、右兩側，而導流板 130 置於導線架 110 的上、下兩側。每一導腳 120 具有一打線尖端部份 122 與一外導腳部份 124，而打線尖端部份 122 分別朝向導線架 110 的中間區域，縱向排列於導線架 110 中間區域的左、右兩側。還要提供一晶片 150，晶片 150 具有一主動表面 152，在主動表面 152 的表層還具有多個焊墊 154，其中焊墊 154 以雙排縱向排列於晶片 150 之主動表面 152 的中央區域。接下來，進行一晶片貼合之製程，透過多個貼帶 102 將導線架 110 貼覆於晶片 150 之主動表面 152 上。然後進行一電性連接之製程，採用打導線的方式，藉由多個導線 104 使焊墊 154 與打線尖端部份 122 電性連接。接下來進行一封膠之製程，一封裝材料 106 包覆晶片 150、打線尖端部份 122、焊墊 154、導線 104、導流板 130，而暴露出外導腳部份 124。最後進行一剪切成型的製程，使外

(請先閱讀背面之注意事項  
填寫本頁)

裝  
訂  
線

## 五、發明說明( 3 )

導腳部份部份 124 彎折成 J 型腳型態或海鷗型(gull wing type)腳型態。

在上述習知晶片上有導腳構裝中，由於打線尖端部份分別朝向導線架的中間區域，並且僅縱向排列於導線架中間區域的左、右兩側，如此在面對晶片體積逐漸縮小的趨勢下，晶片之主動表面上將難以容納具有更高腳數導線架的打線尖端部份。

因此本發明的目的就是在提供一種晶片上具有導腳構裝，可以容許更高腳數導線架之打線尖端部份貼附於晶片之主動表面上並與其焊墊電性連接。

為達成本發明之上述和其他目的，提出一種晶片上具有導腳構裝，其包括：一導線架，具有多個第一導腳與多個第二導腳，其中每一第一導腳之一端為一第一打線尖端部份，另一端為一第一外導腳部份，而每一第二導腳之一端為一第二打線尖端部份，另一端為一第二外導腳部份。其中第一打線尖端部份與第二打線尖端部份朝向導線架之中央延伸，圍繞一約略長方形區域，其中此約略長方形區域具有二長對邊及垂直對應之二短對邊。並且，第一外導腳部份及第二外導腳部份以垂直於二長對邊的方向朝導線架之外圍延伸，而第一打線尖端部份配置於二長對邊，且其延伸方向垂直於此二長對邊，另外第二導腳配置於約略長方形區域的四個角落，第二打線尖端部份配置於二短對邊，且其延伸方向垂直於此二短對邊。一晶片，具有一主動表面，在晶片之主動表面的表層還具有多個焊

(請先閱讀背面之注意事項  
填寫本頁)

裝  
訂  
線

## 五、發明說明(4)

墊，並且第一打線尖端部分及第二打線尖端部分貼附於晶片之主動表面上，而第一導腳、第二導腳與焊墊電性連通。以及一封裝材料，封裝材料包覆第一打線尖端部份、第二打線尖端部份、晶片、焊墊，並且暴露出第一外導腳部份與第二外導腳部份。

依照本發明的一較佳實施例，其中焊墊以雙排或單排縱向排列於晶片之主動表面的中間區域。另外藉由多個第一導線使第一導腳與對應之焊墊電性連接，而透過多個第二導線使第二導腳與對應之焊墊電性連接，而第二導線可以連接至第二打線尖端部份或遠離第二打線尖端部份之第二導腳處，並且第二導線之至少一個橫越過第二導腳之至少一個。此外，晶片係藉由多個貼帶貼附於第一導腳上與第二導腳上，而貼帶之至少一個係為 L 型之形狀。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1 圖繪示習知晶片上有導腳構裝製程的俯視示意圖。

第 2 圖至第 4 圖繪示依照本發明第一較佳實施例的一種晶片上具有導腳構裝之製程剖面示意圖。

第 2A 圖繪示對應於第 2 圖中導線架之俯視示意圖。

第 2B 圖繪示對應於第 2 圖之俯視示意圖。

第 4A 圖繪示對應於第 4 圖之俯視示意圖。

## 五、發明說明(5)

第 4B 圖繪示依照本發明第二較佳實施例對應於第 4 圖之俯視示意圖。

圖式之標示說明：

- 110、210：導線架
- 120：導腳
- 122：打線尖端部份
- 124：外導腳部份部份
- 130、250：導流板
- 220：第一導腳
- 222：第一打線尖端部份
- 224：第一外導腳部份部份
- 230：第二導腳
- 232：第二打線尖端部份
- 234：第二外導腳部份部份
- 240：約略長方形區域
- 242：長對邊
- 244：短對邊
- 150、260：晶片
- 152、262：主動表面
- 154、264：焊墊
- 102、202：貼帶
- 104：導線
- 270：第一導線

## 五、發明說明(6)

280：第二導線

290：模具

292：模穴

106、204：封裝材料

### 實施例

請參照第 2 圖至第 4 圖，其繪示依照本發明第一較佳實施例的一種晶片上具有導腳構裝之製程剖面示意圖。而導線架的導腳數目可以為 86 個，一般常用於記憶體的構裝。

請先參照第 2 圖以及第 2A 圖，其中第 2A 圖繪示對應於第 2 圖中導線架之俯視示意圖。如第 2A 圖所示，首先提供一導線架 210，導線架 210 包括多個第一導腳 220、多個第二導腳 230、多個導流板 250。每一第一導腳 220 之一端係為一第一打線尖端部份 222，而另一端係為一第一外導腳部份 224；每一第二導腳 230 之一端係為一第二打線尖端部份 232，而另一端係為一第二外導腳部份 234。並且第一導腳 220 及第二導腳 230 排列於導線架 210 之左、右兩側，而導流板 250 置於導線架 210 之上、下兩側。其中第一打線尖端部份 222 與第二打線尖端部份 232 朝向導線架之中央延伸，圍繞一約略長方形區域 240，而此約略長方形區域 240 具有二長對邊 242 以及垂直對應之二短對邊 244。並且第一外導腳部份 224 及第二外導腳部份 234 以垂直於二長對邊 242 的方向朝導線架 210 之外圍延伸，而第一打線尖端部份 222 配置於二長對邊 242，且其延伸

(請先閱讀背面之注意事項  
填寫本頁)

裝  
訂  
線

## 五、發明說明( 7 )

方向垂直於二長對邊 242，另外，第二導腳 230 配置於約略長方形區域 240 的四個角落，第二打線尖端部份 232 則配置於二短對邊 244，且其延伸方向垂直於二短對邊 244；

請參照第 2 圖、第 2B 圖，其中第 2B 圖繪示對應於第 2 圖之俯視示意圖。然後還要提供一晶片 260，晶片 260 具有一主動表面 262，晶片 260 之主動表面 262 的表層還具有多個焊墊 264，而焊墊 264 雙排縱向排列於晶片 260 之主動表面 262 的中間區域。然而本發明並非侷限於上述的方式，焊墊亦可以單排或多排縱向排列於晶片之主動表面的中間區域。

接下來進行一晶片黏貼之製程，藉由多個貼帶 202 將導線架 210 貼附於晶片 260 之主動表面 262 上，而貼帶 202 係為 L 型的形狀。然後進行一電性連接之製程，採用打導線的方式，藉由多個第一導線 270 使第一打線尖端部份 222 與晶片 260 之焊墊 264 電性連接，並且透過多個第二導線 280 使第二打線尖端部份 232 與晶片 260 之焊墊 264 電性連接。

請參照第 3 圖、第 2B 圖，然後進行一封膠製程，使用一模具 290，模具 290 具有一模穴 292，將晶片 260、第一打線尖端部份 222、第二打線尖端部份 232、第一導線 270、第二導線 280 放入模穴 292 中，模具 290 夾持住第一導腳 220、第二導腳 230，並灌入熔融的一封裝材料(未繪示)於模穴中 292，然後進行固化、脫膜的步驟，而獲得如第 4 圖的結構。

## 五、發明說明(8)

請參照第 4 圖、第 4A 圖，其中第 4A 圖繪示對應於第 4 圖之俯視示意圖。一封裝材料 204 包覆第一打線尖端部份 222、第二打線尖端部份 232、晶片 260、焊墊 264、第一導線 270、第二導線 280，並且封裝材料 204 暴露出第一外導腳部份 224、第二外導腳部份 234。然後進行一剪切成型之製程，採用衝壓的方式將第一外導腳部份 224、第二外導腳部份 234 壓成海鷗型(gull wing type)導腳的形式或 J 型腳的形式。

在上述之構裝中，由於在本發明之導線架中，第二導腳 230 之第二打線尖端部份 232 還可以橫向排列貼附於晶片 260 之主動表面 262 的上、下兩側，因此可以容許更高腳數導線架 210 之打線尖端部份 222、232 貼附於晶片 260 之主動表面 262 上，並與其焊墊 264 電性連接。

請參照第 4B 圖，其繪示依照本發明第二較佳實施例對應於第 4 圖之俯視示意圖。在前述的第一較佳實施例中，第二導線 280 連接至第二打線尖端部份 232，然而本發明並非侷限於上述之方式，亦可以將第二導線 280 連接至遠離第二打線尖端部份 232 之第二導腳 230 處，並且第二導線 280 還橫越過第二打線尖端部份 232。

綜上所述，本發明之晶片上具有導腳構裝及其製程，  
[ 可以將第二導腳之第二打線尖端部份橫向排列貼附於晶片之主動表面的上、下兩側，且其與長對邊垂直，因此可容許更高腳數導線架之打線尖端部份貼附於晶片之主動表面上，並與其焊墊電性連接 ]。因此，本發明之構裝結構適於

(請先閱讀背面之注意事項  
填寫本頁)

裝  
訂  
線

## 五、發明說明(9)

應用於未來高積集度及較高腳位的晶片上具有導腳構裝。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項  
填寫本頁)

裝  
訂  
線

四、中文發明摘要（發明之名稱：晶片上具有導腳構裝及其製程）

一種導線架，應用於晶片上具有導腳之構裝，此導線架由多個第一導腳及多個第二導腳所組成。第一導腳之第一打線尖端部份與第二導腳之第二打線尖端部份朝向導線架之中央延伸，圍繞一約略長方形區域，其中第一外導腳部份及第二外導腳部份以垂直於約略長方形區域二長對邊的方向朝導線架之外圍延伸，第一打線尖端部份配置於二長對邊，且其以垂直二長對邊方向延伸，而第二導腳配置於約略長方形區域之四角落之一，第二打線尖端部份配置於二短對邊，且其以垂直二短對邊方向延伸。

英文發明摘要（發明之名稱：）

（請先閱讀背面之注意事項再填寫）  
頁各欄

裝

訂

線

## 六、申請專利範圍

1. 一種晶片上具有導腳構裝，其包括：

一導線架，該導線架包括：

複數個第一導腳，每一該些第一導腳之一端為一第一打線尖端部份，另一端為一第一外導腳部份；以及

複數個第二導腳，每一該些第二導腳之一端為一第二打線尖端部份，另一端為一第二外導腳部份，

其中，該些第一打線尖端部份與該些第二打線尖端部份朝向該導線架之中央延伸，圍繞一約略長方形區域，其中該約略長方形區域具有二長對邊及垂直對應之二短對邊，該些第一外導腳部份及該些第二外導腳部份以垂直於該二長對邊的方向朝該導線架之外圍延伸，該些第一打線尖端部份配置於該二長對邊，且其延伸方向垂直於該二長對邊，而該些第二導腳配置於該約略長方形區域之四個角落，該些第二打線尖端部份配置於該二短對邊，且其延伸方向垂直於該二短對邊；

一晶片，該晶片具有一主動表面，該晶片之該主動表面的表層還具有複數個焊墊，並且該些第一打線尖端部份及該些第二打線尖端部分貼附於該晶片之該主動表面上，而該些第一導腳、該第二導腳與該些焊墊電性連通；以及

一封裝材料，該封裝材料包覆該些第一打線尖端部份、該第二打線尖端部份、該晶片、該些焊墊，並且暴露出該些第一外導腳部份與該第二外導腳部份。

2. 如申請專利範圍第 1 項所述之晶片上具有導腳構

## 六、申請專利範圍

裝，其中該些焊墊單排排列於該主動表面之中間區域。

3.如申請專利範圍第 1 項所述之晶片上具有導腳構裝，其中該些焊墊係以複數排排列於該主動表面之中間區域。

4.如申請專利範圍第 1 項所述之晶片上具有導腳構裝，其中藉由複數個第一導線使該些第一導腳與對應之該些焊墊電性連接，並且藉由複數個第二導線使該些第二導腳與對應之該些焊墊電性連接，其中該些第二導線之至少一個連接至遠離該些第二打線尖端部份之該第二導腳處。

5.如申請專利範圍第 1 項所述之晶片上具有導腳構裝，其中藉由複數個第一導線使該些第一導腳與對應之該些焊墊電性連接，並且藉由複數個第二導線使該些第二導腳與對應之該些焊墊電性連接，其中該些第二導線之至少一個橫越過該些第二導腳之至少一個。

6.如申請專利範圍第 1 項所述之晶片上具有導腳構裝，其中該些第一打線尖端部分及該些第二打線尖端部分係藉由複數個貼帶貼附於該主動表面，而該些貼帶之至少一個係為 L 型之形狀。

7.一種導線架，應用於晶片上具有導腳之構裝，該導線架包括：

複數個第一導腳，每一該些第一導腳之一端為一第一打線尖端部份，另一端為一第一外導腳部份；以及

複數個第二導腳，每一該些第二導腳之一端為一第二打線尖端部份，另一端為一第二外導腳部份，

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

其中，該些第一打線尖端部份與該些第二打線尖端部份朝向該導線架之中央延伸，圍繞一約略長方形區域，其中該約略長方形區域具有二長對邊及垂直對應之二短對邊，該些第一外導腳部份及該些第二外導腳部份以垂直於該二長對邊的方向朝該導線架之外圍延伸，該些第一打線尖端部份配置於該二長對邊，且其延伸方向垂直於該二長對邊，而該些第二導腳配置於該約略長方形區域之四個角落，該些第二打線尖端配置於該二短對邊，且其延伸方向垂直於該二短對邊。

8. 一種晶片上具有導腳構裝，其包括：

一導線架，該導線架包括：

複數個第一導腳，每一該些第一導腳之一端為一第一打線尖端部份，另一端為一第一外導腳部份；以及

一第二導腳，該第二導腳之一端為一第二打線尖端部份，另一端為一第二外導腳部份，

其中，該些第一打線尖端部份與該第二打線尖端部份朝向該導線架之中央延伸，圍繞一約略長方形區域，該約略長方形區域具有二長對邊及垂直對應之二短對邊，該些第一外導腳部份及該第二外導腳部份以垂直於該二長對邊的方向朝該導線架之外圍延伸，該些第一打線尖端部份配置於該二長對邊，且其延伸方向垂直於該二長對邊，而該第二導腳配置於該約略長方形區域之四個角落之一，該第二打線尖端部份配置於該二短對邊之一，且其延伸方向垂直於該二短對邊；

## 六、申請專利範圍

一晶片，該晶片具有一主動表面，該晶片之該主動表面的表層還具有複數個焊墊，並且該些第一打線尖端部分及該第二打線尖端部分貼附於該晶片之該主動表面上，而該些第一導腳、該第二導腳與該些焊墊電性連通；以及

一封裝材料，該封裝材料包覆該些第一打線尖端部份、該第二打線尖端部份、該晶片、該些焊墊，並且暴露出該些第一外導腳部份與該第二外導腳部份。

9.如申請專利範圍第 8 項所述之晶片上具有導腳構裝，其中該些焊墊單排排列於該主動表面之中間區域。

10.如申請專利範圍第 8 項所述之晶片上具有導腳構裝，其中該些焊墊係以複數排排列於該主動表面之中間區域。

11.如申請專利範圍第 8 項所述之晶片上具有導腳構裝，其中藉由複數個第一導線使該些第一導腳與對應之該些焊墊電性連接，並且藉由一第二導線使該第二導腳與對應之該些焊墊電性連接，其中該第二導線連接至遠離該第二打線尖端部份之該第二導腳處。

12.如申請專利範圍第 8 項所述之晶片上具有導腳構裝，其中該些第一打線尖端部分及該第二打線尖端部分係藉由複數個貼帶貼附於該主動表面，而該些貼帶之至少一個係為 L 型之形狀。

13.一種導線架，應用於晶片上具有導腳之構裝，該導線架包括：

複數個第一導腳，每一該些第一導腳之一端為一第

## 六、申請專利範圍

一打線尖端部份，另一端為一第一外導腳部份；以及

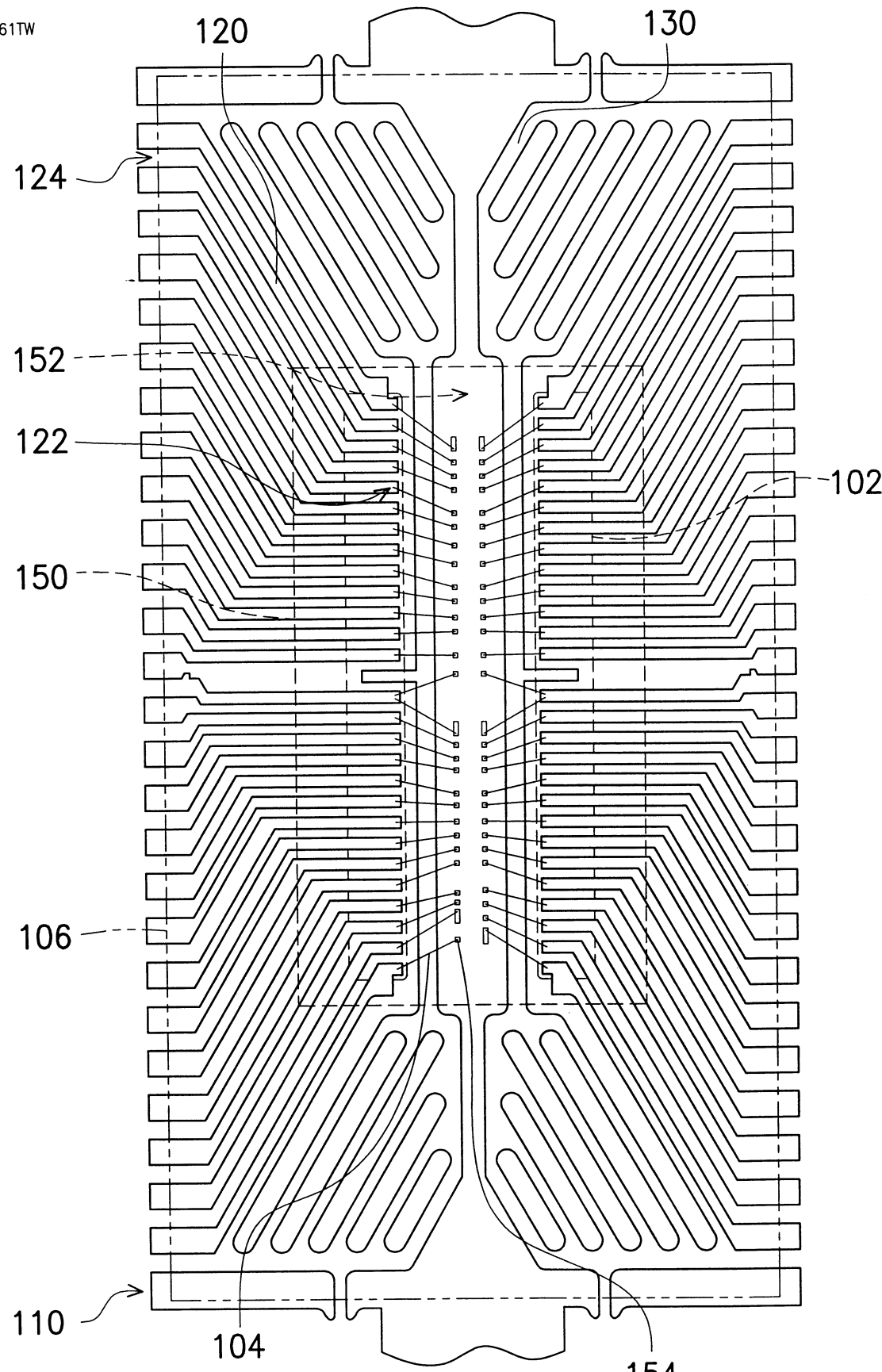
一第二導腳，該第二導腳之一端為一第二打線尖端部份，另一端為一第二外導腳部份，

其中，該些第一打線尖端部份與該第二打線尖端部份朝向該導線架之中央延伸，圍繞一約略長方形區域，該約略長方形區域具有二長對邊及垂直對應之二短對邊，該些第一外導腳部份及該第二外導腳部份以垂直於該二長對邊的方向朝該導線架之外圍延伸，該些第一打線尖端部份配置於該二長對邊，且其延伸方向垂直於該二長對邊，而該第二導腳配置於該約略長方形區域之四個角落之一，該第二打線尖端部份配置於該二短對邊之一，且其延伸方向垂直於該二短對邊。

(請先閱讀背面之注意事項  
●(寫本頁))

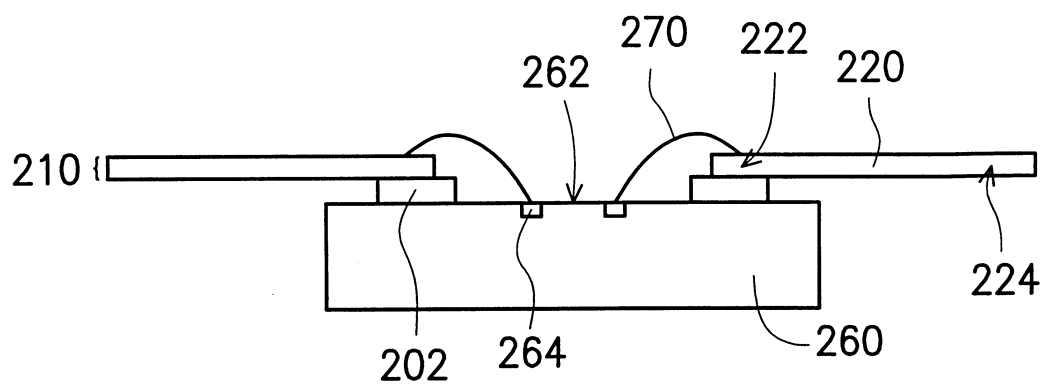
裝  
訂  
線

6961TW

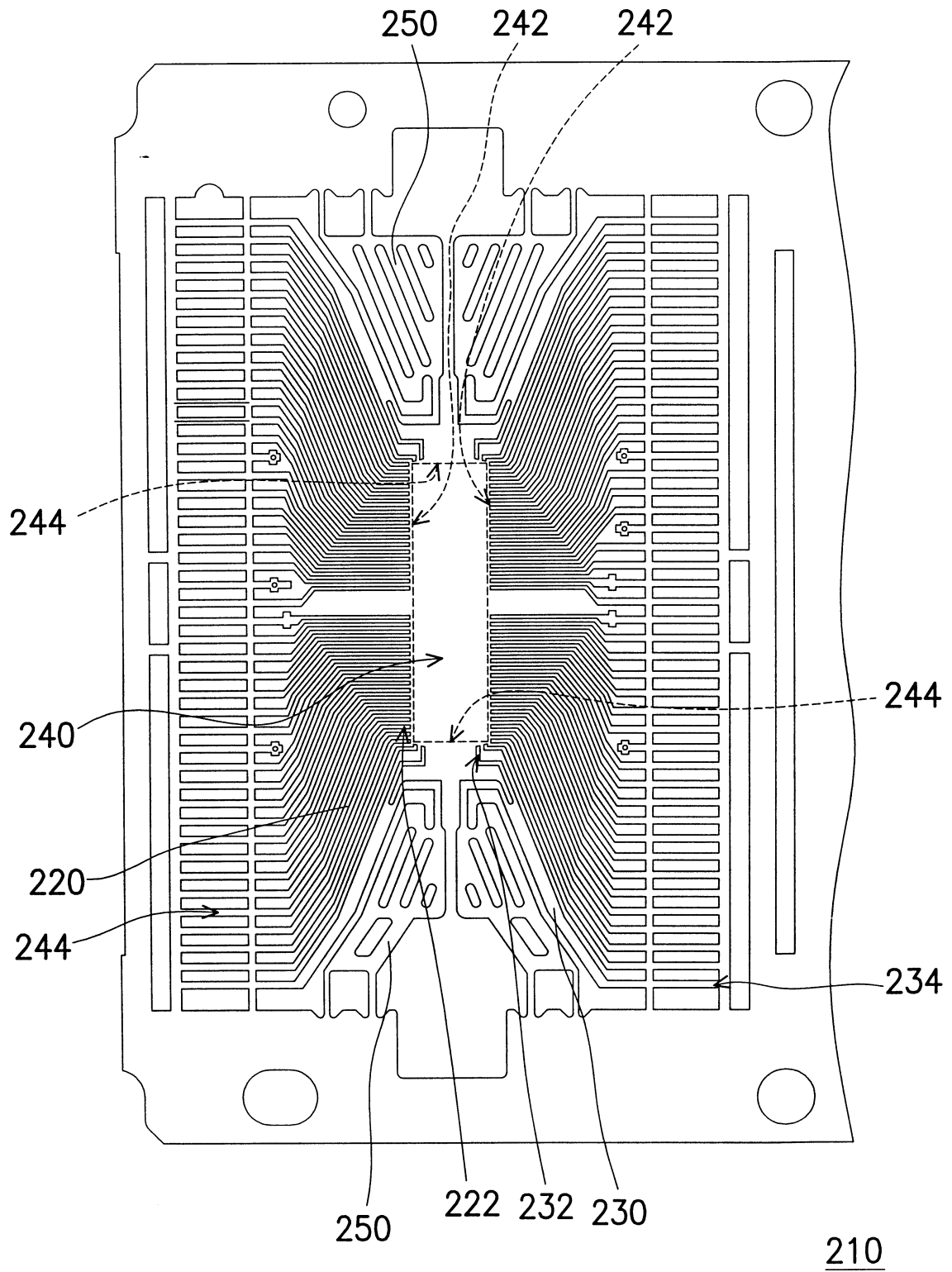


第 1 圖

6961TW

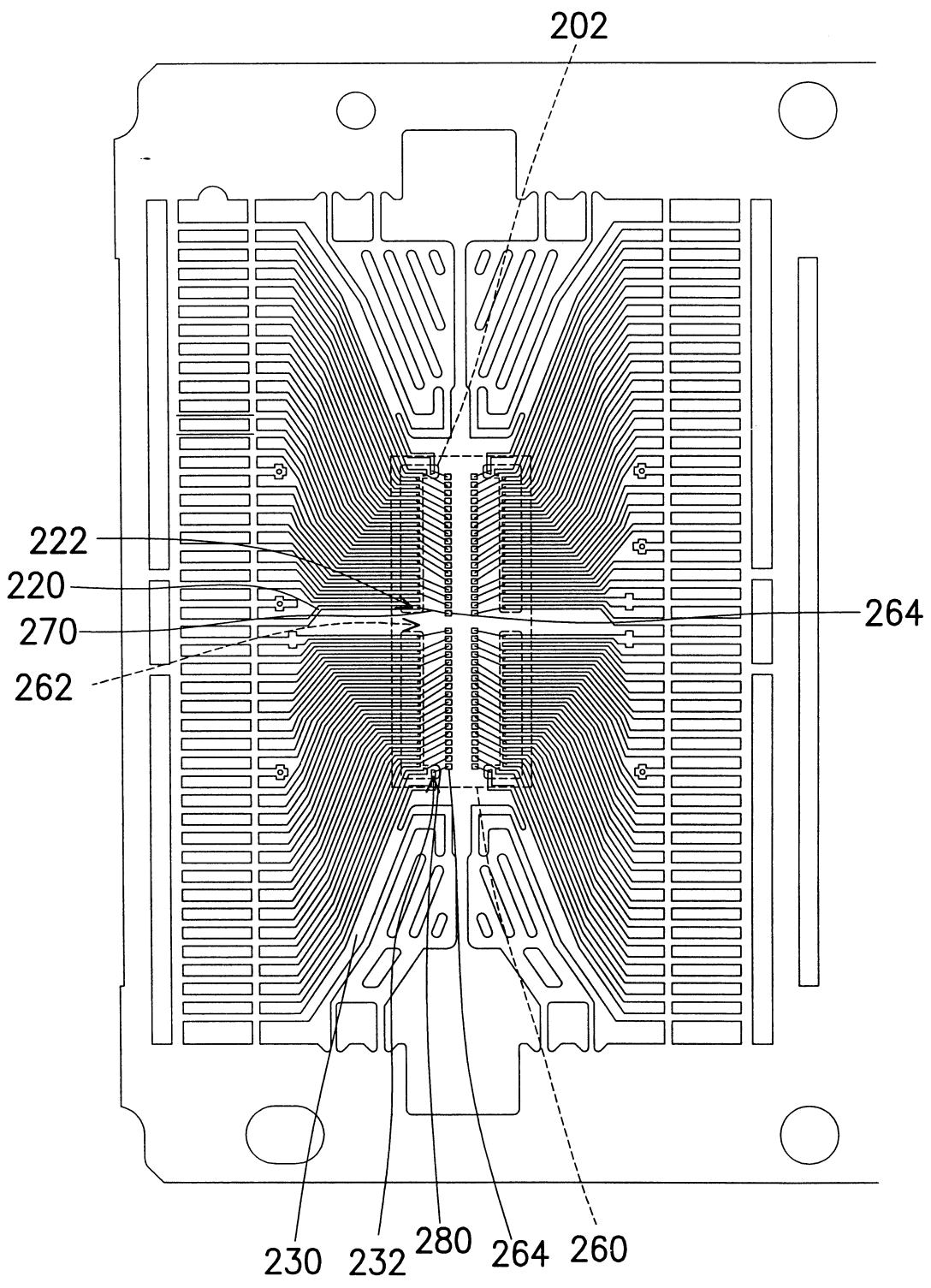


第 2 圖



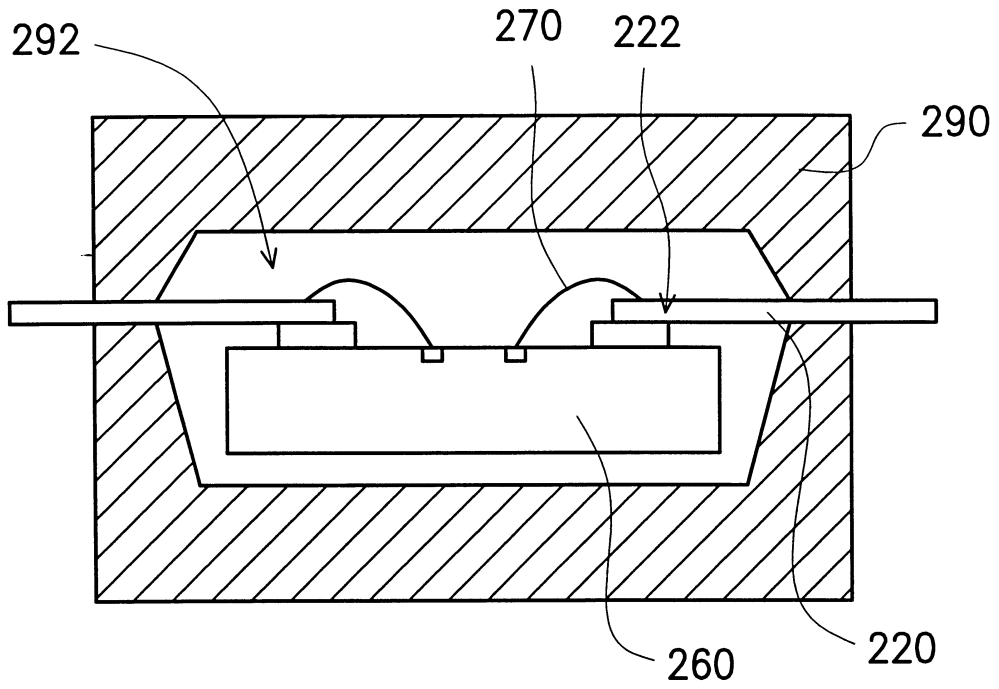
第 2A 圖

6961TW

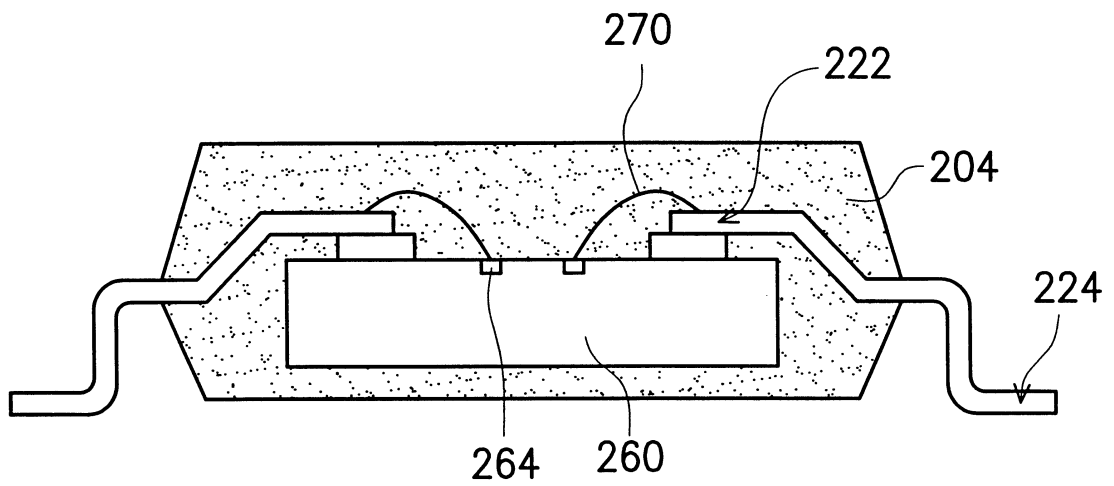


第2B圖

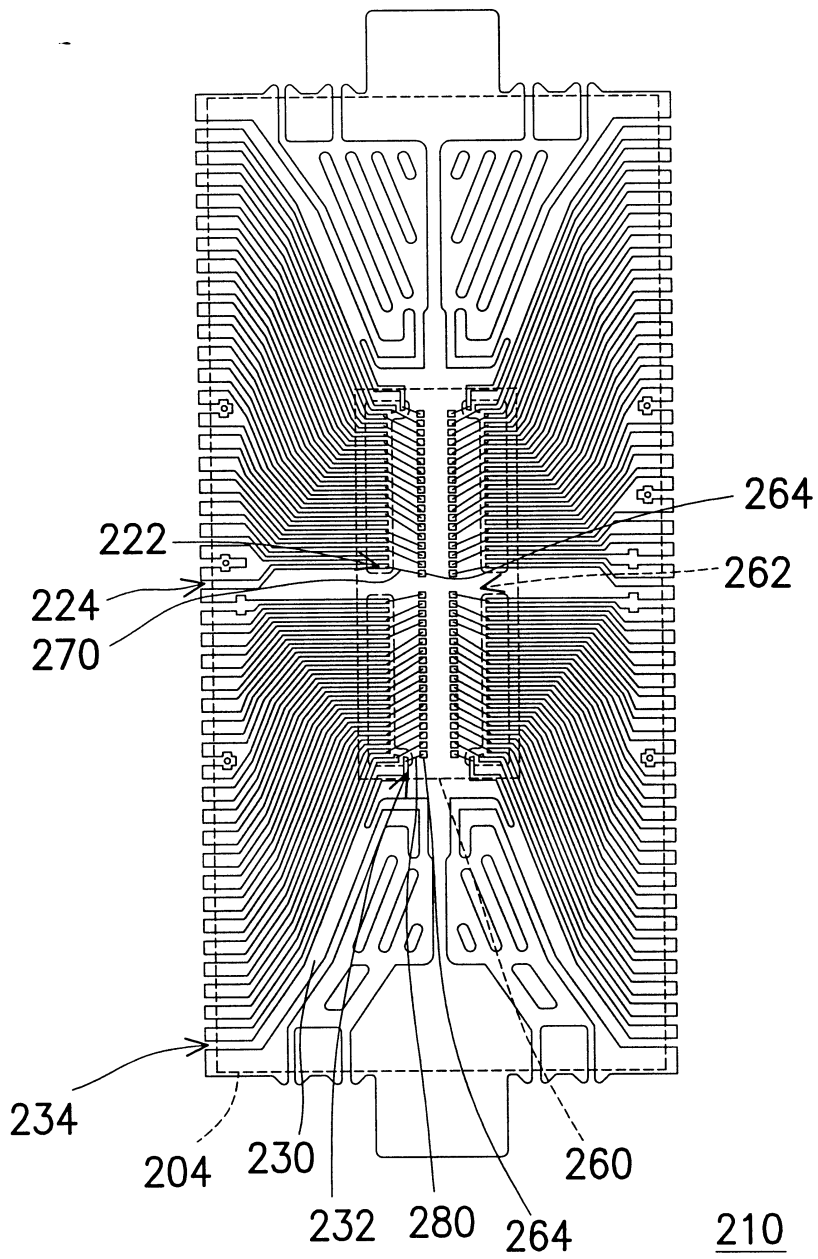
6961TW



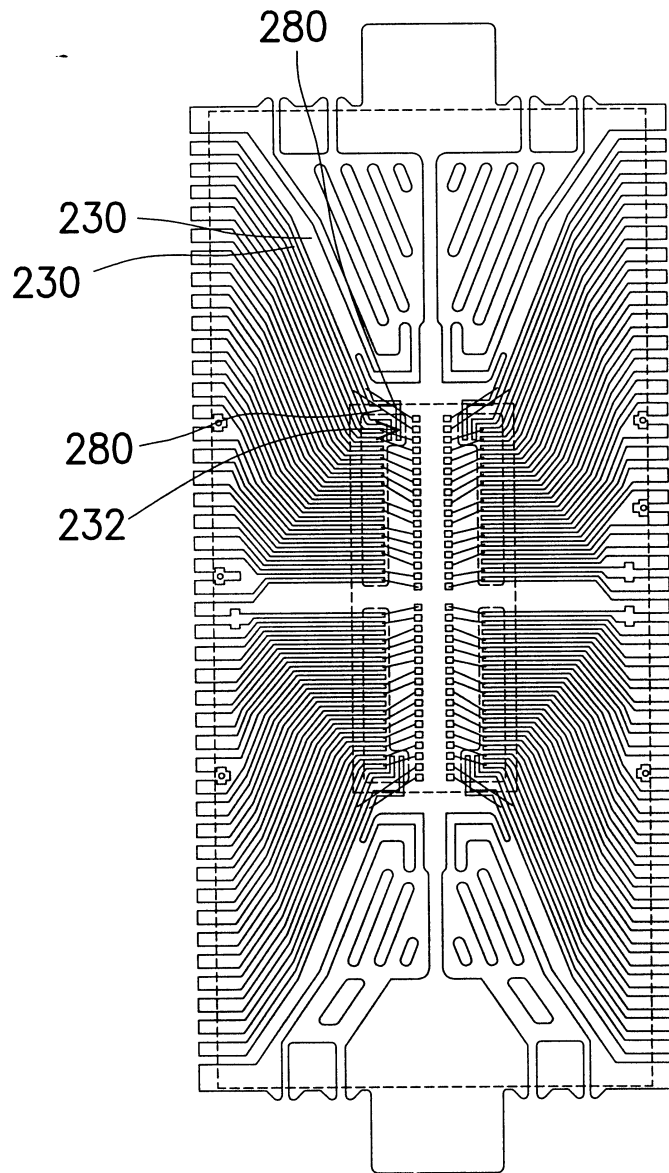
第 3 圖



第 4 圖



第4A圖



第4B圖