

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4671473号
(P4671473)

(45) 発行日 平成23年4月20日(2011.4.20)

(24) 登録日 平成23年1月28日(2011.1.28)

(51) Int.Cl.

F 1

G 03 F 1/08 (2006.01)

G 03 F 1/08 A

H 01 L 21/027 (2006.01)

H 01 L 21/30 502 P

G 06 F 17/50 (2006.01)

H 01 L 21/30 516 Z

G 06 F 17/50 654 G

G 06 F 17/50 658 M

請求項の数 14 (全 25 頁)

(21) 出願番号

特願2000-214002 (P2000-214002)

(22) 出願日

平成12年7月14日 (2000.7.14)

(65) 公開番号

特開2002-31882 (P2002-31882A)

(43) 公開日

平成14年1月31日 (2002.1.31)

審査請求日

平成19年6月12日 (2007.6.12)

(73) 特許権者 302062931

ルネサスエレクトロニクス株式会社

神奈川県川崎市中原区下沼部1753番地

(74) 代理人 100088672

弁理士 吉竹 英俊

(74) 代理人 100088845

弁理士 有田 貴弘

(72) 発明者 加門 和也

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

審査官 佐野 浩樹

最終頁に続く

(54) 【発明の名称】マスクデータ補正装置、転写用マスクの製造方法、および、パターン構造を有する装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

階層構造を有する図形の基本要素の形状と前記階層構造とを規定するレイアウトデータと、製造プロセス条件とともにとづいて、製造プロセスに用いられる転写用マスクのパターン形状を表現するマスクデータを、製造プロセスで予測されるひずみを抑制する形態で生成するマスクデータ補正装置であって、

前記基本要素をフーリエ変換することにより前記基本要素のフーリエ像を得るフーリエ変換部と、

前記階層構造にもとづいて前記基本要素の前記フーリエ像をフーリエ空間内で合成することにより前記図形のフーリエ像を得る合成部と、

前記図形の前記フーリエ像に対して、前記ひずみに対応した空間フィルタ処理を施す空間フィルタ部と、

前記空間フィルタ処理を施された前記フーリエ像に対して、逆フーリエ変換を行うことにより、前記ひずみを反映した逆フーリエ像を得る逆フーリエ変換部と、

前記逆フーリエ像を図形へ変換する図形変換部と、

前記図形変換部が output する前記図形と前記レイアウトデータが規定する前記図形とを比較することにより、前記ひずみを抑制する方向へ、前記レイアウトデータが規定する前記図形を補正し、前記マスクデータとして出力する図形補正部と、を備えるマスクデータ補正装置。

【請求項 2】

10

20

前記ひずみが、前記マスクデータにもとづいて電子線描画を用いて前記転写用マスクを形成する際に生じる描画ひずみを含む、請求項 1 に記載のマスクデータ補正装置。

【請求項 3】

前記ひずみが、前記マスクデータにもとづいて形成された前記転写用マスクを用いて転写を実行するときに転写像に生じる転写ひずみを含む、請求項 1 または請求項 2 に記載のマスクデータ補正装置。

【請求項 4】

前記ひずみが、前記マスクデータにもとづいて形成された前記転写用マスクを転写することにより形成されたレジストパターンを用いて選択的エッチングを実行するときに、エッチングパターンに生じるエッチングひずみを含む、請求項 1 ないし請求項 3 のいずれかに記載のマスクデータ補正装置。 10

【請求項 5】

前記ひずみが、前記マスクデータにもとづいて形成された前記転写用マスクを転写することにより形成されたレジストパターンを用いて選択的エッチングを実行した後に、堆積された膜に対する研磨処理を実行するときに研磨後のパターンに生じる研磨ひずみを含む、請求項 1 ないし請求項 4 のいずれかに記載のマスクデータ補正装置。

【請求項 6】

前記ひずみが、前記マスクデータにもとづいて形成された前記転写用マスクを転写することにより形成されたレジストパターンを用いて選択的エッチングを実行した後に、堆積された膜に対するエッチバック処理を実行するときにエッチバック後のパターンに生じるエッチバックひずみを含む、請求項 1 ないし請求項 4 のいずれかに記載のマスクデータ補正装置。 20

【請求項 7】

前記フーリエ変換部が、

前記基本要素を、三角形と四角形と円形とのいずれかである要素図形の群へと分割する図形分割部と、

前記要素図形の群の各々に対して個別にフーリエ変換を行うことにより、前記要素図形の群の各々のフーリエ像を得る要素図形フーリエ変換部と、を備える請求項 1 ないし請求項 6 のいずれかに記載のマスクデータ補正装置。

【請求項 8】

前記要素図形フーリエ変換部が、前記フーリエ像を得るために空間周波数成分を算出する際に、原始関数を用いて解析的に定積分計算を行う、請求項 7 に記載のマスクデータ補正装置。 30

【請求項 9】

実空間と前記フーリエ空間とに画像生成領域を設定し、当該画像生成領域にメッシュを設定するメッシュ生成部をさらに備え、

前記メッシュ生成部は、

前記製造プロセス条件にもとづいて、前記製造プロセスにおける最小相関距離を算出する最小相関距離算出部と、

メッシュ幅が前記最小相関距離を超えない範囲で最も大きく、かつメッシュ数が正の整数となるように、前記画像生成領域の直交する二方向の各々に沿ったメッシュの数を決定するメッシュ数最適化部と、を備える、請求項 1 ないし請求項 8 のいずれかに記載のマスクデータ補正装置。 40

【請求項 10】

前記メッシュ数最適化部が、前記正の整数を $n = 2^i 3^j 5^k$ (i, j, k はいずれも 0 または正の整数) で規定される正の整数 n へと限定し、

前記フーリエ変換部が、高速フーリエ変換を用いて前記フーリエ変換を行う、請求項 9 に記載のマスクデータ補正装置。

【請求項 11】

実空間と前記フーリエ空間とに画像生成領域を設定し、当該画像生成領域にメッシュを

50

設定するメッシュ生成部と、

前記空間フィルタ処理後の画像データに新たなメッシュを付加するメッシュ付加部と、付加された前記メッシュ上の画像データにゼロの値を設定し、前記メッシュが付加される前の前記画像データとともに出力する新メッシュデータ設定部と、をさらに備え、

前記逆フーリエ変換部は、前記新メッシュデータ設定部が出力する画像データに対して前記逆フーリエ変換を行う、請求項 1 ないし請求項 8 のいずれかに記載のマスクデータ補正装置。

【請求項 1 2】

実空間と前記フーリエ空間とに画像生成領域を設定し、当該画像生成領域にメッシュを設定するメッシュ生成部と、

10

前記空間フィルタ処理後の画像データから一部のメッシュを除去するメッシュ除去部とを、さらに備え、

前記逆フーリエ変換部は、前記メッシュ除去部が出力する画像データに対して前記逆フーリエ変換を行う、請求項 1 ないし請求項 8 のいずれかに記載のマスクデータ補正装置。

【請求項 1 3】

(a)請求項 1 ないし請求項 1 2 のいずれかに記載のマスクデータ補正装置を用いて前記マスクデータを生成する工程と、

(b)前記工程(a)で生成されたマスクデータを用いて転写用マスクを形成する工程と、を備える転写用マスクの製造方法。

【請求項 1 4】

20

(a)請求項 1 ないし請求項 1 2 のいずれかに記載のマスクデータ補正装置を用いて前記マスクデータを生成する工程と、

(b)前記工程(a)で生成されたマスクデータを用いて転写用マスクを形成する工程と、

(c)製造対象としての装置の材料の表面にレジストを形成する工程と、

(d)前記工程(b)で形成された転写用マスクを前記レジストへ転写する工程と、

(e)前記工程(d)で転写されたパターン形状に前記レジストをパターニングする工程と、

(f)パターニングされた前記レジストを遮蔽体として用いることにより、前記材料へ選択的処理を施す工程とを備える、パターン構造を有する装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

30

【発明の属する技術分野】

この発明は、マスクデータ補正装置、フーリエ変換装置、アップサンプリング装置、ダウンサンプリング装置、転写用マスクの製造方法、および、パターン構造を有する装置の製造方法に関し、特に、精度を保ちつつ能率を向上させるための改良に関する。

【0 0 0 2】

【従来の技術】

近年において、大規模集積回路（LSI）の微細化の進展にはめざましいものがあるが、これを可能にしたのが微細加工技術の発展である。その中でも光転写技術は、一括露光による高いスループット、100年来連綿と培ってきた光学技術の実績などにより、現在もなお、微細加工技術の中心に位置している。

40

【0 0 0 3】

しかしながら、微細パターンの加工寸法が、露光光の波長よりも小さくなってしまった現在では、光転写技術の限界を見極めること、解像力および焦点深度の限界を克服することなどが重要となっている。このような解析を行うために、光学像計算を行う技術、計算した光学像から発生したひずみを補正する技術などは、近年特に注目を浴びている。図32は、その一例として、特開平8-297692号公報（以下、文献1）に開示される本願発明者の発明になるマスクデータ補正方法の手順を示すフローチャートである。

【0 0 0 4】

この方法は、文献1に詳細に開示されており、既に周知技術であるので、ここでは簡単に紹介するにとどめる。この方法による処理S90が開始されると、回路設計およびレイア

50

ウト設計が行われることにより (S 9 1, S 9 2) 、まず、レイアウトデータが記憶媒体に格納される (S 9 3)。このレイアウトデータは、階層構造を有する図形の基本要素の形状と階層構造とを規定する。つぎに、レイアウトデータが展開され (S 9 4) 、プロセス条件が入力される (S 9 5)。その後、メッシュが生成され (S 9 6) 、画像計算が行われる (S 9 7)。つぎに、画像計算の結果とレイアウトデータとの比較を通じて、図形の補正が行われ (S 9 8) 、その結果である補正データが outputされる (S 9 9) ことにより、処理 S 9 0 が終了する。

【 0 0 0 5 】

さらに、これらの技術の使用にあたっては、光学系の収差に起因する光学像の劣化などにも注意を払う必要がある。この技術に関しては、いずれも本願発明者の発明になる特開平 10 9 - 167731号公報 (以下、文献 2) あるいは特開平 10 - 335224号公報 (以下、文献 3) に、その詳細が述べられている。さらに、フルショットレベルの長距離相関が問題となるケースもある。

【 0 0 0 6 】

これらの評価あるいは最適化を行うためには、様々なケースに関して、光学像に関する計算結果と実験結果との対応関係を調べる必要がある。しかしながら、光学像に関する計算は、マスク図形をフーリエ変換した後、逆フーリエ変換する必要があるなど、一般的に多大な計算量を必要とする。そのため、フーリエ変換を高速に実行するために、多くの提案がなされている。一般的なものとしては：

- (1) 高速フーリエ変換 (FFT ; Fast Fourier Transformation) (例えば、「科学計測のための波形データ処理」南茂夫, C Q 出版社, に記載) ;
- (2) OCA (Optical Coherent Approximation) (例えば、Y.C Pali and T.Kailath J. OP Soc. Am A, Vol. 11(1994)2438に記載) ;
- (3) 不等間隔フーリエ変換 (例えば、E.Barouch, B.Bradie, U.Hollerbach, and S.A.Orszag, J.Vac.Sci.and Technol.B8(1990)1432 ; E.Barouch, B.Bradie, U.Hollerbach, and S.A.Orszag, Proc.SPIE Vol. 1465(1991)254 ; E.Barouch, U.Hollerbach, S.A.Orszag, B.Bradie and M.Peckcrar, IEEE Electron Device Lett., EDL-12(1991)513などに記載) ;
- (4) 部分コピーレント近似 (例えば、M.Yeung: Proc.Kodak Microelectronic Seminar INTERFACE '85 (KTI Chemicals, Inc, San Diego, 1986) p.115 ; M.Yeung : Proc.SPIE Vol. 92 2(1988)149などに記載) ; および、
- (5) 超並列演算 (例えば、K.Kamon, W.Wakamiya, H.Nagata a, K.Moriizumi, T.Miyamoto, Y.Myoi and M.Tanaka; Proc.SPIE Vol. 2512(1995)491 ; T.Hanawa, K.Kamon, A.Nakae, S.Nakao, and K.Moriizumi: Proc.SPIE Vol. 2726(1996)640 ; A.Nakae, K.Kamon, T.Hanawa, K.Moriizumi and S.Nakao : Jpn.J.Appl.phys.Vol. 35(1996)6395などに記載) が、知られている。

【 0 0 0 7 】

これらの技術を通じて、近年には、著しい高速度化が進められてきた。これらの技術は、それぞれに非常に有効な技術であり、微細加工技術の革新に多大な貢献をなしたが、LSIのフルショット計算をするには、これらを組み合わせてもまだ十分とは云えない。なぜなら、一例として現在開発中である 1 G (ギガ) ビットの DRAM を挙げると、1 G 個という膨大な数のトランジスタを縦横に敷き詰めることにより、メモリセルアレイが形成されるからである。また、ロジックデバイス (論理回路) であっても、小規模な RAM が数多く含まれた構造を有している。さらに加えて、LSI は今後ともますます高集積化が進むものと考えられている。

【 0 0 0 8 】

従来は、一旦フラット展開を行った後で図形データを処理する手法 (例えば、cadence社のdracula) が一般的であった。これに対して、大量の図形を扱うために、図形データの階層構造を利用してレイアウト検証等の演算を実行する装置 (例えば、arant社のhercules ; menter社のcaliber ; lucent社のcloverなど) が、最近において開発されている。これらの装置では、図 33 が例示するように、いくつかのデータをセル 91 にまとめると共に、セル同士の配置や階層構造を維持したまま、図形演算等処理することによって高速化が

10

20

30

40

50

図られていた。図33では、画像生成領域90に多数のセル91が配置され、セル91の中に図形の基本要素92が配置されている。

【0009】

これらの装置は、図形同士の単純な演算、比較などを速く実行できるので、デザインルールチェック、簡単な図形同士の論理演算、あるいはサイジング等の用途に適している。

【0010】

【発明が解決しようとする課題】

しかしながら、ある図形の影響あるいは相関が、複数のセルにまたがって広く及ぶ場合では、各要素セルを展開せざるを得ないので、データ処理の高速化を達成できないばかりでなく、むしろ、処理能力が劣化する場合すらあることが知られている。

10

【0011】

一方、光学像計算の用途では、ある図形の影響は、光学系の可干渉距離内に及んでいる。また、ドライエッチングにおけるマイクロローディング効果あるいはマスク描画における近接効果は、約10μmにも及ぶ場合がある、従って、図形要素同士が互いに干渉や影響し合う様子を計算する必要がある。むしろ、リソグラフィをはじめとする各種のプロセスシミュレーションでは、この相関の様子を計算することこそが本質であると言える。そして、この光学的な干渉性あるいは各種近接効果は、一般に複数のセルにまたがっている場合が多いので、従来においてはセルを全展開して評価する必要があった。従って、階層化されたデータを近接補正計算に利用しても、最終的にはやはり全展開せざるを得ず、階層処理の有効性を十分に発揮できないという問題点があった。

20

【0012】

本発明は、従来の技術における上記した問題点を解消するためになされたもので、レイアウトデータの階層構造を有効に利用して、精度を高く維持しつつ処理の能率を高めることのできるマスクデータ補正装置、転写用マスクの製造方法、および、パターン構造を有する装置の製造方法を提供することを目的とする。

【0013】

【課題を解決するための手段】

第1の発明の装置は、階層構造を有する図形の基本要素の形状と前記階層構造とを規定するレイアウトデータと、製造プロセス条件とともにとづいて、製造プロセスに用いられる転写用マスクのパターン形状を表現するマスクデータを、製造プロセスで予測されるひずみを抑制する形態で生成するマスクデータ補正装置であって、前記基本要素をフーリエ変換することにより前記基本要素のフーリエ像を得るフーリエ変換部と、前記階層構造にもとづいて前記基本要素の前記フーリエ像をフーリエ空間内で合成することにより前記図形のフーリエ像を得る合成部と、前記図形の前記フーリエ像に対して、前記ひずみに対応した空間フィルタ処理を施す空間フィルタ部と、前記空間フィルタ処理を施された前記フーリエ像に対して、逆フーリエ変換を行うことにより、前記ひずみを反映した逆フーリエ像を得る逆フーリエ変換部と、前記図形変換部が outputする前記図形と前記レイアウトデータが規定する前記図形とを比較することにより、前記ひずみを抑制する方向へ、前記レイアウトデータが規定する前記図形を補正し、前記マスクデータとして出力する図形補正部と、を備える。

30

【0014】

第2の発明の装置では、第1の発明のマスクデータ補正装置において、前記ひずみが、前記マスクデータにもとづいて電子線描画を用いて前記転写用マスクを形成する際に生じる描画ひずみを含む。

【0015】

第3の発明の装置では、第1または第2の発明のマスクデータ補正装置において、前記ひずみが、前記マスクデータにもとづいて形成された前記転写用マスクを用いて転写を実行するときに転写像に生じる転写ひずみを含む。

【0016】

第4の発明の装置では、第1ないし第3のいずれかの発明のマスクデータ補正装置におい

40

50

て、前記ひずみが、前記マスクデータにもとづいて形成された前記転写用マスクを転写することにより形成されたレジストパターンを用いて選択的エッチングを実行するときに、エッチングパターンに生じるエッチングひずみを含む。

【0017】

第5の発明の装置では、第1ないし第4のいずれかの発明のマスクデータ補正装置において、前記ひずみが、前記マスクデータにもとづいて形成された前記転写用マスクを転写することにより形成されたレジストパターンを用いて選択的エッチングを実行した後に、堆積された膜に対する研磨処理を実行するときに研磨後のパターンに生じる研磨ひずみを含む。

【0018】

第6の発明の装置では、第1ないし第4のいずれかの発明のマスクデータ補正装置において、前記ひずみが、前記マスクデータにもとづいて形成された前記転写用マスクを転写することにより形成されたレジストパターンを用いて選択的エッチングを実行した後に、堆積された膜に対するエッチバック処理を実行するときにエッチバック後のパターンに生じるエッチバックひずみを含む。

【0019】

第7の発明の装置では、第1ないし第6のいずれかの発明のマスクデータ補正装置において、前記フーリエ変換部が、前記基本要素を、三角形と四角形と円形とのいずれかである要素図形の群へと分割する図形分割部と、前記要素図形の群の各々に対して個別にフーリエ変換を行うことにより、前記要素図形の群の各々のフーリエ像を得る要素図形フーリエ変換部と、を備える。

【0020】

第8の発明の装置では、第7の発明のマスクデータ補正装置において、前記要素図形フーリエ変換部が、前記フーリエ像を得るために空間周波数成分を算出する際に、原始関数を用いて解析的に定積分計算を行う。

【0021】

第9の発明の装置では、第1ないし第8のいずれかの発明のマスクデータ補正装置において、実空間と前記フーリエ空間とに画像生成領域を設定し、当該画像生成領域にメッシュを設定するメッシュ生成部をさらに備え、前記メッシュ生成部は、前記製造プロセス条件にもとづいて、前記製造プロセスにおける最小相関距離を算出する最小相関距離算出部と、メッシュ幅が前記最小相関距離を超えない範囲で最も大きく、かつメッシュ数が正の整数となるように、前記画像生成領域の直交する二方向の各々に沿ったメッシュの数を決定するメッシュ数最適化部と、を備える。

【0022】

第10の発明の装置では、第9の発明のマスクデータ補正装置において、前記メッシュ数最適化部が、前記正の整数を $n = 2^i 3^j 5^k$ (i, j, k はいずれも 0 または正の整数) で規定される正の整数 n へと限定し、前記フーリエ変換部が、高速フーリエ変換を用いて前記フーリエ変換を行う。

【0023】

第11の発明の装置では、第1ないし第8のいずれかの発明のマスクデータ補正装置において、実空間と前記フーリエ空間とに画像生成領域を設定し、当該画像生成領域にメッシュを設定するメッシュ生成部と、前記空間フィルタ処理後の画像データに新たなメッシュを付加するメッシュ付加部と、付加された前記メッシュ上の画像データにゼロの値を設定し、前記メッシュが付加される前の前記画像データとともに出力する新メッシュデータ設定部と、をさらに備え、前記逆フーリエ変換部は、前記新メッシュデータ設定部が出力する画像データに対して前記逆フーリエ変換を行う。

【0024】

第12の発明の装置では、第1ないし第8のいずれかの発明のマスクデータ補正装置において、実空間と前記フーリエ空間とに画像生成領域を設定し、当該画像生成領域にメッシュを設定するメッシュ生成部と、前記空間フィルタ処理後の画像データから一部のメッシ

10

20

30

40

50

ュを除去するメッシュ除去部とを、さらに備え、前記逆フーリエ変換部は、前記メッシュ除去部が 출력する画像データに対して前記逆フーリエ変換を行う。

【0025】

第13の発明の製造方法は、転写用マスクの製造方法であって、(a)第1ないし第12のいずれかの発明のマスクデータ補正装置を用いて前記マスクデータを生成する工程と、(b)前記工程(a)で生成されたマスクデータを用いて転写用マスクを形成する工程と、を備える。

【0026】

第14の発明の製造方法は、パターン構造を有する装置の製造方法であって、(a)第1ないし第12のいずれかの発明のマスクデータ補正装置を用いて前記マスクデータを生成する工程と、(b)前記工程(a)で生成されたマスクデータを用いて転写用マスクを形成する工程と、(c)製造対象としての装置の材料の表面にレジストを形成する工程と、(d)前記工程(b)で形成された転写用マスクを前記レジストへ転写する工程と、(e)前記工程(d)で転写されたパターン形状に前記レジストをパターニングする工程と、(f)パターニングされた前記レジストを遮蔽体として用いることにより、前記材料へ選択的処理を施す工程と、を備える。

10

【0030】

【発明の実施の形態】

実施の形態1.

図1は、製造対象としての装置(例えば、半導体装置および液晶表示装置)の回路設計から製品出荷へ至る本実施の形態の製造プロセスを実行する各種の製造装置の構成を示すブロック図である。図2は、図1における画像計算部42の内部構成を示すブロック図である。さらに、図3は、図1の各種の製造装置を用いて実行される製造プロセスの手順を示すフローチャートである。

20

【0031】

以下において、図1～図3を参照しつつ、本実施の形態の装置および方法について説明する。なお、図1における画像計算部42以外の各要素、および図3における画像計算工程(S24)以外の各工程は、それ自体においては従来周知の技術であるので、それらについての詳細な説明は略し、簡単な説明を付するにとどめる。また、以下の説明では、製造対象としての装置が半導体装置である例を、主として取り上げるが、本発明はこの形態に限定されるものではない。

30

【0032】

製造対象としての装置の製造プロセスが開始されると、元図を表現するレイアウトデータが元図作成装置30によって作成される(S1)。ここで、元図とは、図形補正(S3)が加えられた後の図形と対比される図形補正の前の図形を意味している。元図作成装置30では、まず、オペレータが外部から与える設計条件にもとづいて、回路設計部31によって回路設計(S11)が行われる。回路設計は、設計対象とされる回路が所望の機能および性能を達成できるように行われる。

【0033】

その後、回路設計がなされた回路に関するデータと、外部から与えられる設計条件とともにとづいて、レイアウト設計部32によってレイアウト設計(S12)が行われる。すなわち、設計された回路を半導体基板の上に実現するための転写用マスクのパターン形状を規定するレイアウトデータが生成される。生成されたレイアウトデータは、レイアウトデータ用記憶媒体33へ格納される(S13)。

40

【0034】

大規模集積回路では、メモリセルアレイなどの回路要素の中に、基本要素がアレイ状に数多く配列する場合が多い。このような回路のレイアウトデータは、基本要素+階層構造という形式で格納しておくと、記憶媒体の記憶容量を節約できるので効率がよい。このため、大規模集積回路のレイアウトデータは、階層構造を有する図形の基本要素の形状と階層構造とを規定するデータとして格納される。

50

【0035】

図4は、レイアウトデータにおける階層構造を例示する説明図である。図4の例では、半導体チップ1にメモリ2、入出力インターフェース3、およびロジック(論理)回路4が配置されている(図4(a))。メモリ2には、周辺回路5とメモリセルアレイ6とが配置されており、メモリセルアレイ6には、多数のメモリセル7がマトリクス状に配置されている(図4(b))。メモリセル7には、階層構造の最下位に位置する図形である基本要素10, 11, 12が配置されている(図4(c))。

【0036】

つぎに、図形補正が行われない場合には(S1a)、レイアウトデータは、転写用マスクを形成するためのマスクデータとして、そのまま利用される。一方、図形補正が行われる場合には(S1a)、マスクデータ補正装置29により、画像生成(S2)および図形補正(S3)が実行される。画像生成(S2)は画像生成装置40によって実行され、図形補正(S3)は図形補正装置50によって実行される。

10

【0037】

画像生成(S2)では、まず、レイアウトデータ用記憶媒体33から階層構造を有するレイアウトデータが入力され(S21)、さらに外部からプロセス条件(すなわち、製造プロセスに関する条件)が入力される(S22)。プロセス条件は、例えば、転写用マスクの描画方法(電子線描画、レーザー描画、低反射マスクの種類、位相シフト法の種類)、露光装置の光学パラメータ(波長、開口数、開口数比、超解像の種類、など)、レジストに関する条件(プリベーカー、PEB、ネガ・ポジ、ノボラック系、化学増幅系、ドライ/ウェット現象、など)、およびエッチング条件(ドライ/ウェットなど)などを規定する。

20

【0038】

つぎに、メッシュ生成部41によって、実空間とフーリエ空間とに画像生成領域(すなわち、評価対象の計算対象領域)が設定され、この画像生成領域にメッシュが設定される(S23)。具体的には、図示しない記憶媒体の中に、実空間の画像生成領域およびフーリエ空間の画像生成領域に対応したメモリ領域が割り当てられる。

【0039】

つぎに、画像計算部42によって、画像計算が行われる(S24)。画像計算(S24)では、まずフーリエ変換部421(図2)によって、レイアウトデータに規定される基本要素がフーリエ変換され、それにより基本要素のフーリエ像が得られる。つぎに、合成部422によって、レイアウトデータに規定される階層構造にもとづいて基本要素のフーリエ像がフーリエ空間内で重ね合わされることにより、画像生成領域全体の図形のフーリエ像が得られる(S242)。

30

【0040】

つづいて、空間フィルタ部423によって、全体の図形のフーリエ像に対して、製造プロセスで予測されるひずみ(歪)に対応した空間フィルタ処理が施される。ひずみは、プロセス条件にもとづいて予測される。実施の形態2で詳述するように、製造工程の各段階で様々なひずみE1~E5が生まれる。これらのいずれを反映させるかについては、図1に示すように、オペレータが外部から指示することが可能である。

40

【0041】

各種のひずみに対応した空間フィルタ処理それ自体は、周知技術である。例えば、光学系の開口数の影響を考慮するには、円形のローパスフィルタ処理を行うと良い。また、製造装置の特性における方向依存性を考慮するには、橢円形のフィルタ処理を行うと良い。

【0042】

つぎに、逆フーリエ変換部424により、空間フィルタ処理後のフーリエ像に対して、逆フーリエ変換が行われることにより、ひずみを反映した逆フーリエ像が得られる。すなわち、画像計算部42からは、ひずみを反映した逆フーリエ像が出力される。

【0043】

図5および図6は、以上に述べたメッシュ生成部41および画像計算部42の動作を例示

50

する説明図である。図5の例では、図4に例示したメモリ2に画像生成領域Lが設定されている。メッシュ生成部41が生成するメッシュ20は、実空間における画像生成領域Lには、図5(a)が例示するように設定される。空間フィルタ処理が施されない場合、すなわち、ひずみが反映されない場合には、画像計算部42が outputする逆フーリエ像は、例えば図5(b)が示すとおりとなる。図5(b)には、図4(c)に描かれる基本要素12の逆フーリエ像が例示されている。

【0044】

図4(c)に例示される基本要素10, 11, 12は、レイアウトデータにおいては、図形データとして記述されている。図形データでは、基本要素10, 11, 12の形状が、例えばそれら各自の角の座標値の組で記述される。これに対して、フーリエ変換部421は、従来周知のようにフーリエ空間に設定されたメッシュ上の画像データとして、フーリエ像を生成する。

【0045】

また、逆フーリエ変換部424は、図5(b)が例示するように、実空間に設定されたメッシュ20上の画像データとして、逆フーリエ像を生成する。図5(b)は、画像データの数値をメッシュ20の区画ごとに例示している。図5(b)の例では、基本要素12が存在する区画では、数値は0であり、存在しない区画では1である。存在する比率に応じて、0~1の範囲の値が付与されている。

【0046】

図5(b)の例では、ひずみが反映されていないので、逆フーリエ像が表現する基本要素12の形状は、レイアウトデータが表現する基本要素12(図4(c))と同一である。これに対して、空間フィルタ処理が施される場合、すなわち、ひずみが反映される場合には、画像計算部42が outputする逆フーリエ像は、例えば図6が示すとおりとなる。

【0047】

図1~3に戻って、画像計算部42が outputする画像データである逆フーリエ像は、図形変換部43によって、レイアウトデータと同様の図形データの形式へと変換される(S25)。図形補正部50は、図形変換部43が outputする図形とレイアウトデータが規定する図形とを比較することにより、ひずみを抑制する方向へ、レイアウトデータが規定する図形を補正し、マスクデータとして出力する(S3)。

【0048】

例えば、画像計算部42による計算の結果、大きく仕上がると予想される部分については、アンダーサイジング、逆に小さく仕上がると予想される部分にはオーバーサイジングを行うことにより、総合的なプロセスマージンの向上が図られる。図7は補正後の基本要素12bの形状を例示する説明図である。図7の例では、ひずみがないときの基本要素12の形状が図5(b)のとおりであり、ひずみを考慮したときの基本要素12aの形状が、図6のとおりであるため、ひずみを抑制ないし解消するために、図7が示すように図形補正が行われる。なお、図形補正部50の構成および動作については、文献1に詳細に開示されており、周知技術の一つであるので、その詳細な説明は略する。

【0049】

マスク生成装置61は、図形補正部50が outputするマスクデータにもとづいて、転写用マスクを生成する(S4)。光転写装置62は、半導体装置の材料としての半導体基板の表面に形成されたレジストへ、転写用マスクを転写する(S5)。周知のように、転写後のレジストは、転写されたパターン形状にパターニングされる。基板エッチング装置63は、パターニングされたレジストを遮蔽体として用いることにより、半導体基板へ選択的エッチング処理を施す(S6)。CMP装置またはエッチバック装置64は、選択的エッチング処理が施された半導体基板の上に堆積された膜に対して、CMP(化学的機械的研磨)またはエッチバック処理を施す(S7)。このような各種の処理を経ることにより、半導体装置が製品へと完成される。

【0050】

以上のように、本実施の形態のマスクデータ補正装置29では、階層構造にもとづいて、

10

20

30

40

50

基本要素のフーリエ像を合成することにより図形全体のフーリエ像が得られるので、図形に大量の基本要素が含まれるマスクデータの補正が、精度を保ちつつ高能率で達成される。

【0051】

実施の形態2.

本実施の形態では、画像計算部42に反映される製造プロセス上の様々なひずみについて説明する。一例として、製造対象としての装置が半導体装置である場合を取り上げるが、液晶表示装置など他の装置の製造プロセスにおいても、同様のひずみを想定することができ、画像計算部42へ反映させることが可能である。これらのひずみを空間フィルタ部423へ反映させる技術、および図形補正装置50でひずみを抑制させる技術それ自体は、従来周知である。

10

【0052】

図8は、マスク生成装置61の周知の構成例を示す部分切取斜視図である。LaB6電子銃610で生成された電子ビームは、可変成型レンズ部61aを構成する第1成形アパーチャ611、第1成形レンズ612、第1成形偏向器613、第2成形レンズ614、第2成形アパーチャ615、縮小レンズ616およびプランギング電極617を通過した後、収束偏向レンズ部61bを構成する偏向器618および縮小レンズ619を経て、転写用マスク60の上的一点に収束する。マスク生成装置61へ入力されるマスクデータにもとづいて、転写用マスク60には、マスクデータが表現する図形が描画される。

20

【0053】

このとき、マスクデータが表現する図形と、転写用マスク60に描画される図形との間には、描画ひずみE1(図3)が生じる。転写用マスク60に描画される図形は、電子ビームのエネルギーの蓄積分布像に相当する。電子ビームの代わりに、レーザビームを用いた場合には、描画される図形はレーザビームのエネルギー蓄積分布像に相当する。マスクデータ補正装置29では、これらのエネルギー蓄積分布像を用いて、近接補正を行うことができ、それにより描画ひずみE1を抑制ないし解消することができる。

20

【0054】

図9は、光転写装置62の周知の構成例を示す説明図である。なお、本明細書において、転写マスクの転写に用いられる「光」は、紫外線等をも包含する電磁波を広く代表する。ランプ620で生成された光は、ミラー621、レンズ622、フライアイ623、レンズ622a、二次光源板625、レンズ622b、ミラー621a、レンズ622c、転写マスク60、レンズ622d、ひとみ面626およびレンズ622eを経ることにより、半導体基板(半導体ウェハ)100の表面に照射される。これにより、転写マスク60の図形が半導体基板100の表面へ転写される。このとき、転写用マスク60に描画される図形と半導体基板100の表面の転写像との間には、転写ひずみE2(図3)が生じる。マスクデータ補正装置29では、光学像を用いて光近接補正を行うことができ、それにより転写ひずみE2を抑制ないし解消することができる。

30

【0055】

図10は、半導体装置の製造プロセスを例示する製造工程図である。この製造プロセスでは、はじめに半導体基板100が準備され(図10(a))、つぎに半導体基板100の正面の上にレジスト101が塗布される(図10(b))。その後、光転写装置62を用いることにより、転写用マスクの図形が、レジスト101に転写され、現像処理を施すことによってレジストパターン102が形成される(図10(c))。

40

【0056】

つぎに、レジストパターン102を遮蔽体として用いることにより、半導体基板100の正面に選択的エッチングが施される(図10(d))。このときに形成されるエッチングパターンには、転写像からのひずみであるエッチングひずみE3(図3)が生じる。マスクデータ補正装置29では、エッチングにおけるマイクロローディング効果像を用いて、近接補正を行うことができ、それによりエッチングひずみE3を抑制ないし解消することができる。

50

【0057】

つづいて、等方的デポジションが施されることにより、エッティング後の半導体基板100を覆うように膜104が堆積される(図10(e))。図10(e)が示すように、膜104の表面には、エッティングパターンに対応した凹凸が形成される。その後、CMPを施すことにより、半導体基板100の正面が露出するまで膜104が研磨される(図10(f))。

【0058】

図11は、CMPを実行するためのCMP装置64の周知の構成例を示す平面図である。回転するテーブル640の上に半導体基板100が載置されており、半導体基板100はテーブル640の上でさらに自転する。図11では、半導体基板100のチップ形成領域110が矩形で描かれている。テーブル640の上方には図示しない研磨布が取り付けられており、この研磨布は半導体基板100の各々の正面へ押圧されている。そして、テーブル640の公転と半導体基板100の自転との二つの回転モードを通じて、半導体基板100の正面が、研磨布との機械的摩擦、および薬液の化学作用によって研磨される。

10

【0059】

図10(f)に戻って、エッティングパターンに粗密が存在すると、研磨パターンを有する膜105に、半導体基板100の正面の法線方向に沿った研磨ひずみE4が生じる。マスクデータ補正装置29では、研磨像を用いてCMP補正を行うことができ、それにより研磨ひずみE4を抑制ないし解消することができる。

【0060】

図12は、図10(e)の工程の後に、CMPの代わりにエッチバック処理を施す工程を示す製造工程図である。この工程によって、膜105のエッチバックパターンには、半導体基板100の正面の法線方向に沿ったエッチバックひずみE5が生じる。マスクデータ補正装置29では、エッチバック像を用いて補正を行うことができ、それによりエッチバックひずみE5を抑制ないし解消することができる。

20

【0061】

実施の形態3.

図13は、フーリエ変換部421の好ましい内部構成を示すブロック図である。また、図14は、フーリエ変換部421によるフーリエ変換(S241)の好ましい内部フローを示すフローチャートである。図13が示すフーリエ変換部421は、図形分割部4211および要素図形フーリエ変換部4212を備えている。また、図形分割部4211は、三角形分割部4213、四角形分割部4214および円形分割部4215を備えている。これらの分割部4213, 4214, 4215にはレイアウトデータが入力される。

30

【0062】

フーリエ変換(S241)が開始されると、三角形分割部4213は、レイアウトデータが規定する基本要素を、一つまたは複数の三角形に分割する(S2411)。例えば、図15が示す基本要素10に対して、図16が示すように、直角三角形10aが基本要素10から分離される。これにより、基本要素10には直角多角形10bが残る。

【0063】

つぎに、四角形分割部4214は、基本要素を一つまたは複数の四角形に分割する(S2412)。例えば、図16が示す直角多角形10bから、図17が示すように四角形10c, 10dが分離される。このように、基本要素が如何に複雑な多角形であっても、単純な三角形と四角形との集合へと分割することができる。

40

【0064】

レイアウトデータが規定する基本要素が円をも含む場合には、円形分割部4215によって、円の部分がさらに分離される(S2413)。このようにして、基本要素が、三角形、四角形および円形のいずれかである要素図形の集まりへと分割される。

【0065】

要素図形フーリエ変換部4212は、分割されてなる要素図形の群の各々に対して個別にフーリエ変換を行うことにより、要素図形の群の各々のフーリエ像を得る(S2414)。三角形、四角形および円形はいずれも単純な形状であるため、要素図形フーリエ変換部

50

4212は、簡単な計算を通じてフーリエ変換を容易かつ迅速に遂行することが可能である。要素図形フーリエ変換部4212で得られた要素図形ごとのフーリエ像は、合成部423(図2)によって画像生成領域全体の図形のフーリエ像へと合成される。

【0066】

以上のように、本実施の形態では、三角形と四角形と円形とのいずれかである要素図形の群へと基本要素が分割され、要素図形ごとにフーリエ変換が行われ、その結果を重ね合わせることによって、画像生成領域全体の図形に対するフーリエ像が得られる。このため、基本要素が如何に複雑な形状であっても、短時間でかつ精度を劣化させることなく、画像生成領域全体の図形に対するフーリエ変換が達成される。フーリエ変換には、近似計算は含まれていないので、近似ではない正確なフーリエ像が得られる。

10

【0067】

また、本実施の形態のフーリエ変換部421は合成部423と組み合わせることによって、マスクデータ補正装置29への用途以外に、一般に複雑な図形に対するフーリエ像を簡単かつ迅速に得るフーリエ変換装置として、様々な分野に応用することも可能である。

【0068】

実施の形態4.

図18は、要素図形フーリエ変換部4212および合成部422の好ましい内部構成を示すブロック図である。また、図19は、要素図形フーリエ変換部4212による処理(S2414)および合成部422による処理(S242)の好ましい内部フローを示すフローチャートである。図18が示す要素図形フーリエ変換部4212は、要素図形の形状に応じた3種の空間周波数成分算出部42121, 42122, 42123を備えている。空間周波数成分算出部42121, 42122, 42123には、図形分割部4211(図13)が outputする要素図形データが入力される。また、合成部422は、第1合成部4221および第2合成部4222を備えている。

20

【0069】

要素図形フーリエ変換部4212に要素図形データが入力されると(S24141)、3種の空間周波数成分算出部42121, 42122, 42123は、それぞれ、要素図形の中の三角形、四角形および円形に対するフーリエ変換を個別に実行し、それぞれのフーリエ像(すなわち空間周波数成分の集合)を得る(S24142, S24143, S24144)。各空間周波数成分は、実空間でのx、y方向に沿ったフーリエ積分を実行することにより得られる。

30

【0070】

第1合成部4221は、要素図形ごとのフーリエ像を階層構造にしたがって重ね合わせる(S2421)。これによって、画像生成領域全体の要素図形に対するフーリエ像が、要素図形ごとに得られる。第2合成部4222は、第1合成部4221で得られた要素図形ごとのフーリエ像を重ね合わせる(S2422)。その後、画像生成領域全体の図形に対する処理が終了していなければ(S2422)、処理はステップS24142へ戻り、逆に終了しておれば(S2423)、画像生成領域全体の図形に対するフーリエ像が得られる(S2424)。

40

【0071】

以上の手順では、一度計算した要素図形のフーリエ積分によって得られた空間周波数成分が、階層構造に従って繰り返し利用される。従って、フーリエ積分の回数および三角関数の演算の回数が著しく低減されるので、フーリエ変換の処理能力が飛躍的に向上する。さらに、大規模のデータがであっても実用的な計算時間で処理できる。また、この階層処理は近似を含んでおらず、厳密計算であるため、計算精度が高い。尚、得られる結果は、階層構造を展開して各図形のフーリエ積分をした場合と全く同じであることが確認されており、計算精度に劣化がないことが実証されている。

【0072】

従来技術である実空間上での重ね合わせによれば、いずれも相関距離の長い(1)電子ビームの前方散乱あるいは後方散乱、(2)光学的な干渉の効果、(3)マイクロローディング効果

50

、(4)研磨布の変形の効果等を正しく導入することは難しいという問題点があった。これに対して、本発明の各実施の形態においては、重ね合わせはフーリエ空間上で行われているので、これらの相関距離の長い効果を正しく反映させることが容易である。

【0073】

実施の形態5.

実施の形態3および4の要素図形フーリエ変換部4212が、要素図形の空間周波数成分を計算する際には、要素図形をビットマップに展開した上で数値積分を行うという、フーリエ変換において通常の手法を採用することができる。しかしながら、フーリエ変換の対象となる図形が、簡単な三角形、四角形または円形であることを生かして、つぎの数1が示すように、フーリエ積分の原始関数 $F(x)$ を求め、これを用いて定積分を解析的に算出するという手法を採用することが可能である。それにより、フーリエ変換の精度が向上すると同時に、高速計算が達成される。

【0074】

【数1】

$$\int_a^b f(x) dx = [F(x)]_a^b$$

【0075】

実施の形態6.

図20は、メッシュ生成部41の好ましい内部構成を示すブロック図である。また、図21は、メッシュ生成部41によるメッシュ生成(S23)の好ましい内部フローを示すフローチャートである。図20が示すメッシュ生成部41によるメッシュ生成(S23)が開始されると、最小相関距離算出部411は、製造プロセス条件にもとづいて、製造プロセスにおける最小相関距離を算出する(S231)。最小相関距離は、例えば、光学系の場合には最小解像力Rに相当し、Rは、 $R = \lambda / 4NA$ にて与えられる。ここで、 λ は露光波長、NAは投影レンズの開口数である。

【0076】

つぎに、画像生成領域設定部412によって、画像生成領域L(図5(a))が設定される(S232)。つぎに、メッシュ数最適化部413によって、最適なメッシュ数が決定される。メッシュ幅が最小相関距離を超えない範囲で最も大きく、かつメッシュ数が正の整数となるように、画像生成領域の直交する二方向の各々に沿ったメッシュの数が、最適なメッシュの数として決定される。より好ましくは、メッシュ幅が最小相関距離を超えない範囲で最も大きく、かつメッシュ数nは、 $n = 2^i 3^j 5^k$ (i, j, kは0か正の整数)となるように決定される(S234, 235)。後者の場合には、2, 3, 5の倍数で使用できるFFT(高速フーリエ変換)を利用することが可能となる。

【0077】

上記の条件の特別な場合として、 $n = 2^i$ (iは正の整数)を満たすには、つぎの数2の条件を満たすように、仮分割数n0が決定される。ここで、ceilは切り上げ整数化関数である。つぎに、数3にしたがってメッシュ数nを決定すると、メッシュ数が2のべき乗となり、これも高速フーリエ変換(FFT)を利用する上で好都合となる。

【0078】

【数2】

$$n_0 = \text{ceil}(L/R)$$

【0079】

【数3】

$$n = 2^{\text{ceil}(\log n / \log 2)}$$

【0080】

メッシュ発生部414は、メッシュ数最適化部413で決定されたメッシュの数にしたがってメッシュを発生する(S233)。

【0081】

以上のように、本実施の形態では、必要最小限のメッシュ数が設定できるので、計算精度の観点から必要限度を超えたメッシュを生成することによる無駄な計算を省くことできるので、計算精度を高く維持しつつ処理を高速化することができる。

【0082】

実施の形態7.

実施の形態6にしたがって計算精度上必要最小限のメッシュを用いて計算を行い、その結果を表示させると、人間の視覚の上では粗く感じられる場合がある。このような場合には、アップサンプリングを行うと良い。図22は、このような目的のために図2の空間フィルタ部423と逆フーリエ変換部424との間に介挿されるアップサンプリング部44の内部構成を示すブロック図である。アップサンプリング部44は、メッシュ付加部441および新メッシュデータ設定部442を備えている。また、図23は、アップサンプリング部44による処理の手順を示すフローチャートである。

10

【0083】

メッシュ付加部441は、空間フィルタ部423から入力される画像データに新たなメッシュを付加する(S261)。新メッシュデータ設定部442は、付加されたメッシュ上の画像データにゼロの値を設定し、メッシュが付加される前の画像データとともに、逆フーリエ変換部424へ出力する(S262)。

20

【0084】

図24は、メッシュ付加部441および新メッシュデータ設定部442による処理を示す説明図である。フーリエ空間におけるフーリエ像F(図24(a))は、逆フーリエ変換部424による逆フーリエ変換により、実空間上の逆フーリエ像Rへ変換される(図24(b))。これに対し、フーリエ空間においてメッシュを付加し、さらに付加されたメッシュ上の画像データにゼロの値を付加すると(図24(a))、その逆フーリエ像Rは、図24(c)が示すように、図24(b)の画像よりも緻密な画像となる。

【0085】

例えば、フーリエ空間上に新たなメッシュを付加して、2次元で 2×2 倍のメッシュへとメッシュ数を増加させた場合には、実空間へ逆フーリエ変換したときに、2次元で 2×2 倍のメッシュへとアップサンプリングされている。メッシュ数を増加させる比率は、一般に任意であるが、例えば 2×2 倍のように、FFTを利用することができる比率に設定するのが望ましい。

30

【0086】

以上のように、本実施の形態では、フーリエ空間上でアップサンプリングが行われるので、得られる内挿点は、画像全体を考慮したものとなっており、単なる線形補間よりもなめらかで自然な内挿が実現する。したがって、補間の精度が高いという利点が得られる。

【0087】

実施の形態8.

40

実施の形態7とは逆に、表示デバイスのメッシュよりも計算メッシュの方が多い場合には、ダウンサンプリングを行うことにより、画質を劣化させることなく表示速度を高めることが可能となる。図25は、このような目的のために図2の空間フィルタ部423と逆フーリエ変換部424との間に介挿されるダウンサンプリング部45の内部構成を示すブロック図である。ダウンサンプリング部45は、メッシュ除去部451を備えている。また、図26は、ダウンサンプリング部45による処理の手順を示すフローチャートである。

【0088】

メッシュ除去部451は、空間フィルタ部423から入力される画像データから一部のメッシュを除去する(S271)。メッシュが除去された画像データは、逆フーリエ変換部424へ出力される。

50

【0089】

図27は、メッシュ除去部451による処理を示す説明図である。フーリエ空間におけるフーリエ像F(図27(a))は、逆フーリエ変換部424による逆フーリエ変換により、実空間上の逆フーリエ像Rへ変換される(図27(b))。これに対し、フーリエ空間において一部のメッシュが除去されると(図27(a))、その逆フーリエ像Rは、図27(c)が示すように、図27(b)の画像よりも粗い画像となる。

【0090】

例えば、フーリエ空間上のフーリエ像Fの周りの高周波成分を除去して、2次元で $1/2 \times 1/2$ 倍のメッシュにした場合には、実空間へ逆フーリエ変換したときに、2次元で $1/2 \times 1/2$ 倍のメッシュへとダウンサンプリングされている。メッシュ数を減少させる比率は、一般に任意であるが、例えば $1/2 \times 1/2$ 倍のように、FFTを利用することができる比率に設定するのが望ましい。

10

【0091】

以上のように、本実施の形態では、フーリエ空間上でダウンサンプリングが行われるので、得られる内挿点は、画像全体を考慮したものとなっており、単なる線形補間よりもなめらかで自然な内挿が実現する。また、計算結果の表示速度が速くなるので、システムの操作性が向上する。

【0092】

実施の形態9。

20

実施の形態1~8のマスクデータ補正装置29を用いて補正されたマスクデータを用いることにより、安価かつ高精度な転写マスクを得ることができる。この特殊な転写マスクを用いて、半導体集積回路等の半導体装置を製造することにより、安価で信頼性の高い半導体装置を得ることができる。半導体装置に限らず、液晶表示装置など、パターン構造を有する他の装置についても同様である。これらの装置の製造方法については、実施の形態2において図10および図11を参照しつつ詳細に説明がなされているので、さらなる詳細な説明は略する。図3が示すように、図10または図11に例示される工程S5~S7を経た後に、通常においては幾段階にもわたる処理がさらに行われることにより、製品としての半導体装置、あるいは液晶表示装置などのパターン構造を有する装置が完成する。

【0093】

実施の形態10。

30

実施の形態7で示したアップサンプリング部44は、フーリエ変換部および逆フーリエ変換部を付加することにより、マスクデータ補正装置29から独立したアップサンプリング装置を構成することが可能である。同様に、実施の形態8で示したダウンサンプリング部45は、フーリエ変換部および逆フーリエ変換部を付加することにより、マスクデータ補正装置29から独立したダウンサンプリング装置を構成することが可能である。本実施の形態では、そのように構成されたアップサンプリング装置およびダウンサンプリング装置について説明する。

【0094】

図28は、本実施の形態によるアップサンプリング装置80の構成例を示すブロック図であり、図29はその処理(S8)の手順を示すフローチャートである。アップサンプリング装置80は、はじめに一次元ないし複数次元の空間内で規定される離散データを受信する(S81)。すると、フーリエ変換部81は、受信した離散データに対してフーリエ変換を施すことにより(S82)、離散データを周波数成分の集合へと変換する。メッシュ付加部82は、周波数成分の集合を上記した一次元ないし複数次元と同一次元のフーリエ空間内に設定されたメッシュ上のデータの集合として、新たなメッシュをフーリエ空間内に付加する(S83)。

40

【0095】

新メッシュデータ設定部83は、付加されたメッシュ上のデータにゼロの値を設定し、付加される前のメッシュ上のデータとともに出力する(S84)。逆フーリエ変換部84は、新メッシュデータ設定部83が出力するデータに対して逆フーリエ変換を行うことによ

50

リアップサンプリングデータを得るとともに(S85)、得られたアップサンプリングデータを出力する(S86)。

【0096】

アップサンプリング装置80では、フーリエ空間内でアップサンプリングが行われるので、離散データの集合の全体を反映した補間が行われる。このため、単なる線型補間などでは得られない、なめらかで自然なアップサンプリング処理後のデータが得られる。

【0097】

図30は、本実施の形態によるダウンサンプリング装置90の構成例を示すブロック図であり、図31はその処理(S9)の手順を示すフローチャートである。ダウンサンプリング装置90は、はじめに一次元ないし複数次元の空間内で規定される離散データを受信する(S81)。すると、フーリエ変換部81は、受信した離散データに対してフーリエ変換を施すことにより(S82)、離散データを周波数成分の集合へと変換する。

10

【0098】

メッシュ除去部85は、周波数成分の集合を上記した一次元ないし複数次元と同一次元のフーリエ空間内に設定されたメッシュ上のデータの集合として、一部のメッシュをフーリエ空間内で除去した上で出力する(S87)。逆フーリエ変換部84は、メッシュ除去部85が出力するデータに対して逆フーリエ変換を行うことによりダウンサンプリングデータを得るとともに(S85)、得られたダウンサンプリングデータを出力する(S88)。

【0099】

20

ダウンサンプリング装置90では、フーリエ空間内でダウンサンプリングが行われるので、離散データの集合の全体を反映した補間が行われる。このため、サンプリング数は減少しているものの、単なる線型補間などでは得られない、なめらかで自然なダウンサンプリング処理後のデータが得られる。

【0100】

【発明の効果】

第1の発明の装置では、階層構造にもとづいて、基本要素のフーリエ像を合成することにより図形全体のフーリエ像が得られるので、図形に大量の基本要素が含まれるマスクデータの補正が、精度を保ちつつ高能率で達成される。

【0101】

30

第2の発明の装置では、描画ひずみを含むひずみを抑制するように補正が行われるので、転写用マスクに現れる描画ひずみを抑制することのできるマスクデータが得られる。

【0102】

第3の発明の装置では、転写ひずみを含むひずみを抑制するように補正が行われるので、転写像に現れる転写ひずみを抑制することのできるマスクデータが得られる。

【0103】

第4の発明の装置では、エッティングひずみを含むひずみを抑制するように補正が行われるので、エッティングパターンに現れるエッティングひずみを抑制することのできるマスクデータを得ることができる。

【0104】

40

第5の発明の装置では、研磨ひずみを含むひずみを抑制するように補正が行われるので、研磨後のパターンに現れる研磨ひずみを抑制することのできるマスクデータが得られる。

【0105】

第6の発明の装置では、エッチバックひずみを含むひずみを抑制するように補正が行われるので、エッチバック後のパターンに現れるエッチバックひずみを抑制することのできるマスクデータが得られる。

【0106】

第7の発明の装置では、三角形と四角形と円形とのいずれかである要素図形の群へと基本要素が分割され、要素図形ごとにフーリエ変換が行われ、その結果を重ね合わせることによって、図形の全体に対するフーリエ像が得られる。このため、基本要素がいかに複雑な

50

形状であっても、短時間でかつ精度を劣化させることなく、図形の全体に対するフーリエ変換が達成される。その結果、マスクデータの補正が、精度を劣化させることなく、さらに高能率で達成される。

【0107】

第8の発明の装置では、簡単な形状の要素図形の群へと基本要素が分割されることを生かして、空間周波数成分を算出する際に、定積分計算が原始関数を用いて解析的に行われる。このため、フーリエ変換の精度がさらに向上すると同時に、計算に要する時間がさらに短縮される。

【0108】

第9の発明の装置では、メッシュの数が最適化されるので、無駄な計算時間を要することなく、マスクデータの補正が高い精度で達成される。 10

【0109】

第10の発明の装置では、メッシュの数が高速フーリエ変換に適した個数に制限され、高速フーリエ変換を用いてフーリエ変換が行われるので、精度を劣化させることなく計算の能率が高められる。

【0110】

第11の発明の装置では、フーリエ空間内でアップサンプリングが行われるので、図形の全体を反映した補間が行われる。このため、単なる線型補間などでは得られない、なめらかで自然な補正後のマスクデータが得られる。

【0111】

第12の発明の装置では、フーリエ空間内でダウンサンプリングが行われるので、図形の全体を反映した補間が行われる。このため、メッシュ数は減少しているものの、単なる線型補間などでは得られない、なめらかで自然な補正後のマスクデータが得られる。 20

【0112】

第13の発明の製造方法では、本発明のマスクデータ補正装置を用いてマスクデータが生成され、このマスクデータを用いて転写用マスクが形成されるので、精度の高い転写用マスクが高能率で得られる。

【0113】

第14の発明の製造方法では、本発明のマスクデータ補正装置を用いてマスクデータが生成され、このマスクデータを用いて転写用マスクが形成され、さらに、この転写用マスクを用いて、レジストへの転写、レジストのパターニング、および選択的処理が施されるので、高精度のパターン構造を有する装置が高能率で得られる。 30

【図面の簡単な説明】

【図1】 実施の形態による各種の製造装置のブロック図である。

【図2】 図1の画像計算部42の内部構成を示すブロック図である。

【図3】 図1の各種の製造装置による製造プロセスを示す流れ図である。

【図4】 実施の形態1による処理の説明図である。

【図5】 画像計算部42による動作の説明図である。

【図6】 画像計算部42による動作の説明図である。

【図7】 図形補正装置50による動作の説明図である。 40

【図8】 マスク生成装置61の構成例を示す部分切取斜視図である。

【図9】 光転写装置62の構成例を示す説明図である。

【図10】 半導体装置の製造プロセスを例示する製造工程図である。

【図11】 C M P装置64の構成例を示す平面図である。

【図12】 半導体装置の製造プロセスを例示する製造工程図である。

【図13】 フーリエ変換部421の内部構成を示すブロック図である。

【図14】 フーリエ変換部421による処理を示す流れ図である。

【図15】 フーリエ変換部421による処理を示す動作説明図である。

【図16】 フーリエ変換部421による処理を示す動作説明図である。

【図17】 フーリエ変換部421による処理を示す動作説明図である。 50

【図18】要素図形フーリエ変換部4212および合成部422の内部構成を示すブロック図である。

【図19】要素図形フーリエ変換部4212および合成部422による処理を示す流れ図である。

【図20】メッシュ生成部41の内部構成を示すブロック図である。

【図21】メッシュ生成部41による処理を示す流れ図である。

【図22】アップサンプリング部44の内部構成を示すブロック図である。

【図23】アップサンプリング部44による処理を示す流れ図である。

【図24】アップサンプリング部44による処理を示す動作説明図である。

【図25】ダウンサンプリング部45の内部構成を示すブロック図である。

10

【図26】ダウンサンプリング部45による処理を示す流れ図である。

【図27】ダウンサンプリング部45による処理を示す動作説明図である。

【図28】アップサンプリング装置80の構成を示すブロック図である。

【図29】アップサンプリング装置80による処理を示す流れ図である。

【図30】ダウンサンプリング装置90の構成を示すブロック図である。

【図31】ダウンサンプリング装置90による処理を示す流れ図である。

【図32】従来のマスクデータ補正方法の手順を示す流れ図である。

【図33】従来のマスクデータ補正方法で採用される階層構造の一例を示す説明図である。

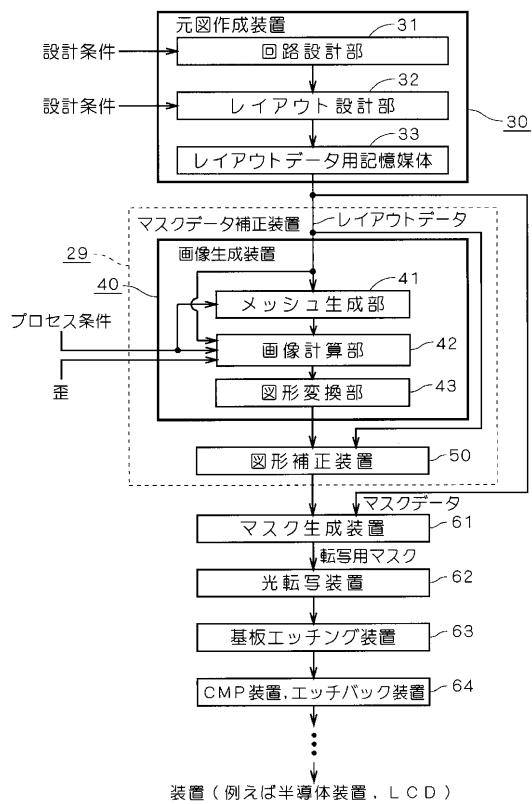
【符号の説明】

20

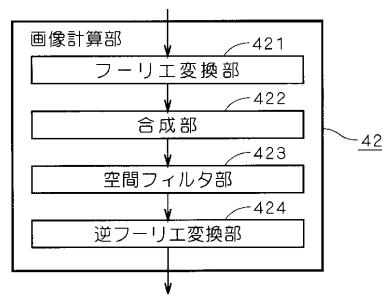
10, 11, 12 基本要素、10a, 10c, 10d 要素図形、20 メッシュ、2
 9 マスクデータ補正装置、41 メッシュ生成部、411 最小相関距離算出部、41
 3 メッシュ数最適化部、421 図形分割部、4212 要素図形フーリエ変換部、4
 22 合成部、423 空間フィルタ部、43 図形変換部、451 メッシュ除去部、
 50 図形補正装置（図形補正部）、60 転写用マスク、80 アップサンプリング装置
 、81, 421 フーリエ変換部、82, 441 メッシュ付加部、83, 442 新メ
 ッシュデータ設定部、84, 424 逆フーリエ変換部、90 ダウンサンプリング装置
 、100 半導体基板（材料）、102 レジストパターン、104 膜、E1 描画ひ
 ずみ、E2 転写ひずみ、E3 エッチングひずみ、E4 研磨ひずみ、E5 エッチバ
 ックひずみ、F フーリエ像、F(x) 原始関数、L 画像生成領域、R
 逆フーリエ像。

30

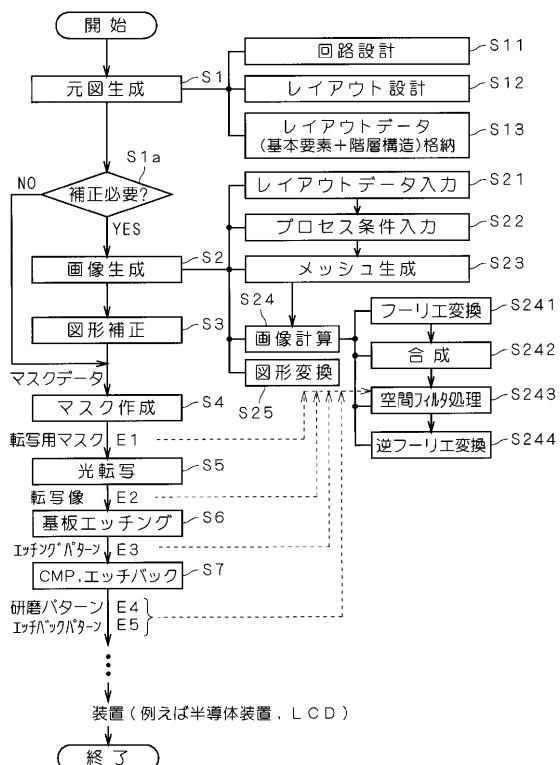
【図1】



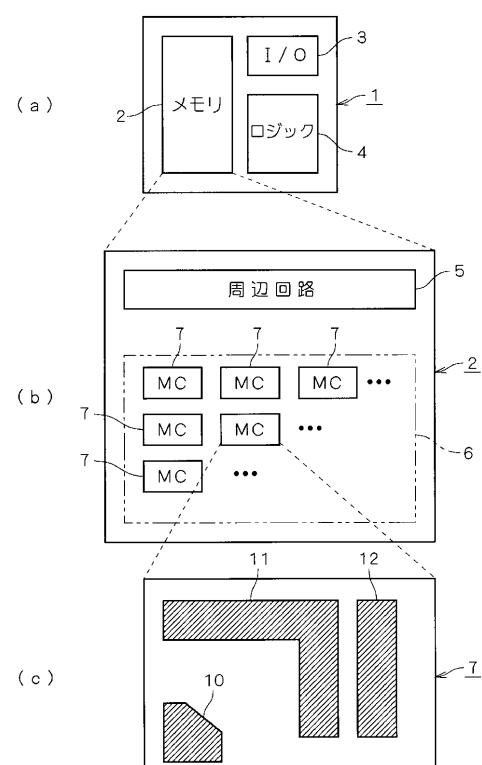
【図2】



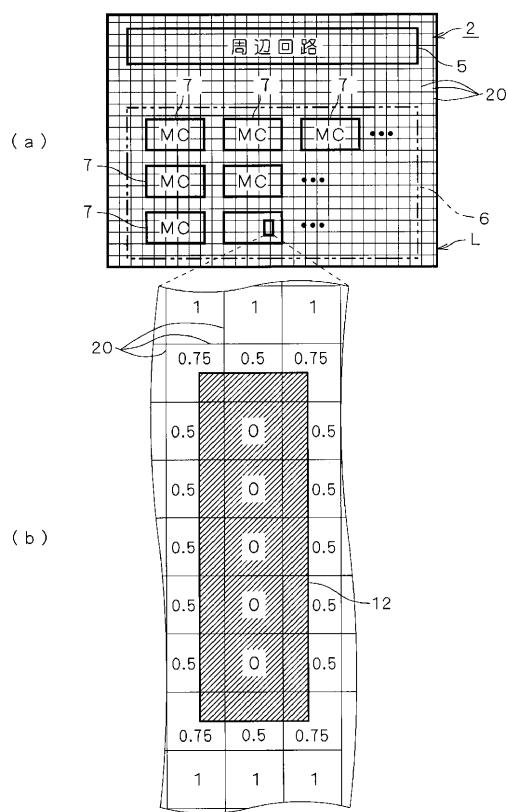
【図3】



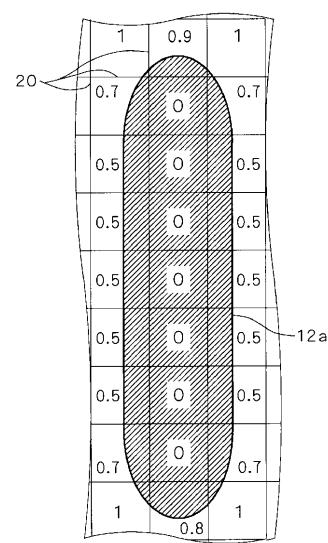
【図4】



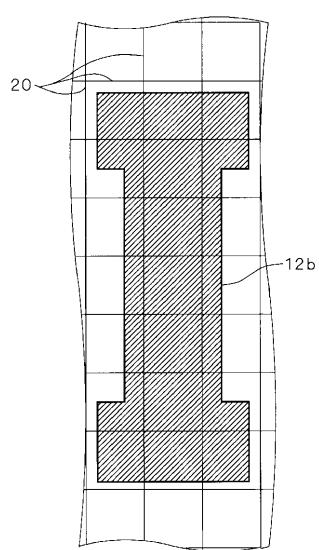
【図5】



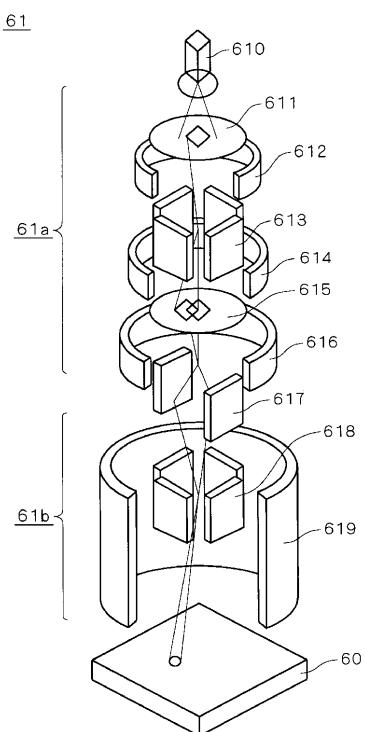
【図6】



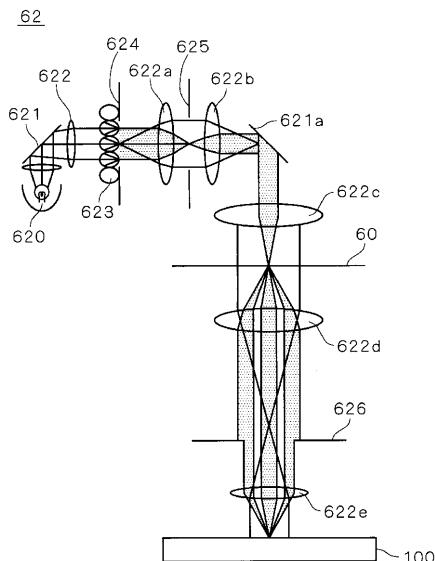
【図7】



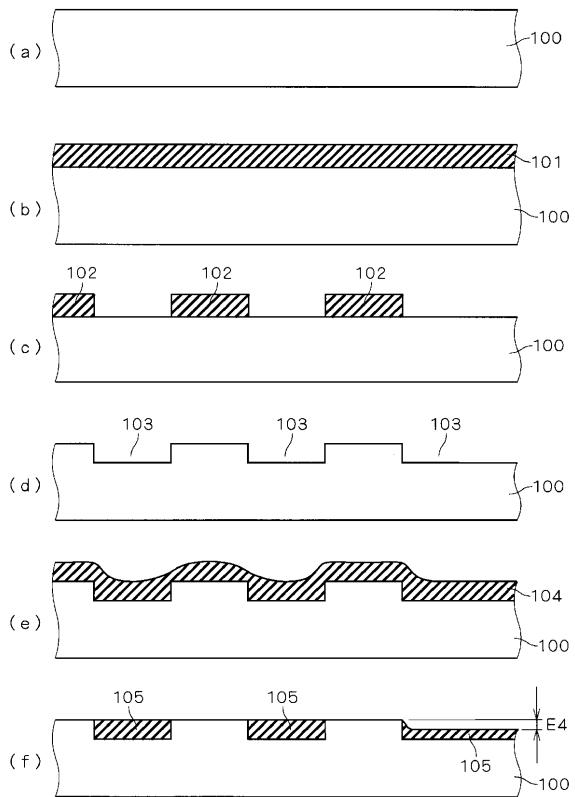
【図8】



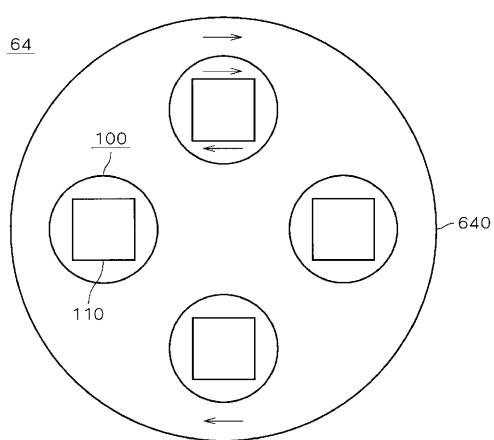
【図 9】



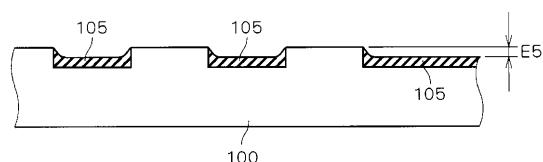
【図 10】



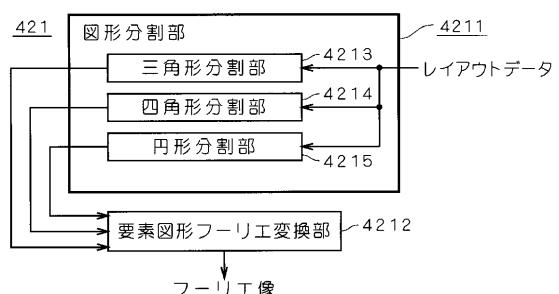
【図 11】



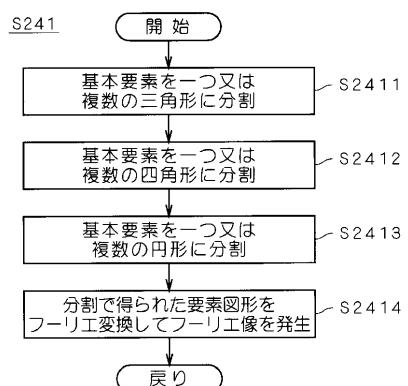
【図 12】



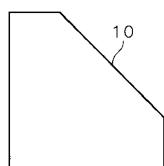
【図 13】



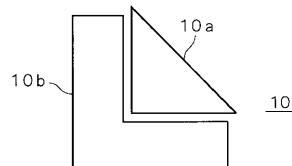
【図 14】



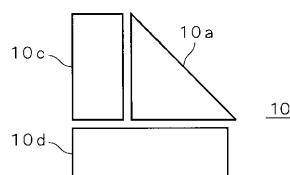
【図15】



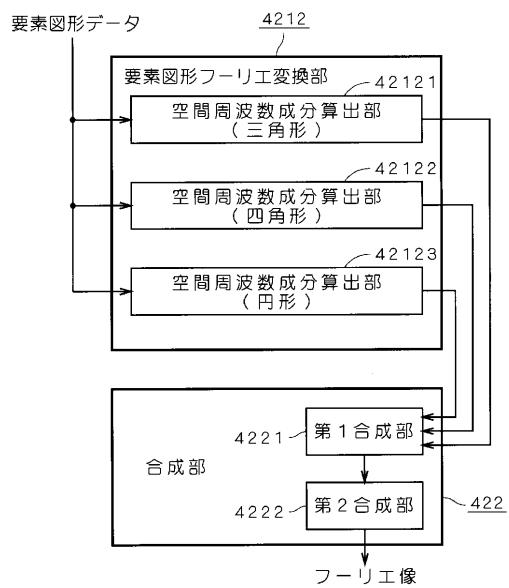
【図16】



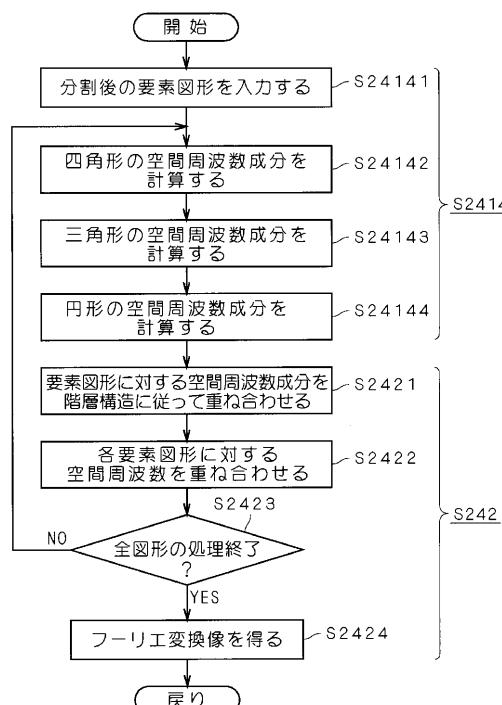
【図17】



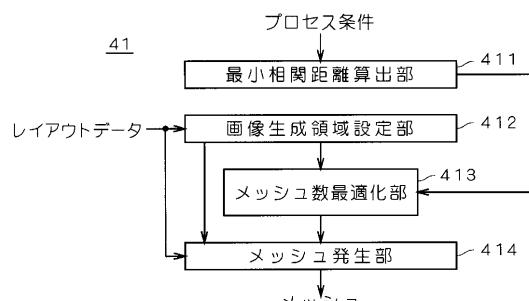
【図18】



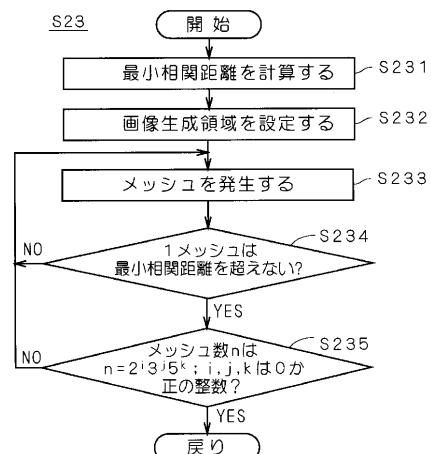
【図19】



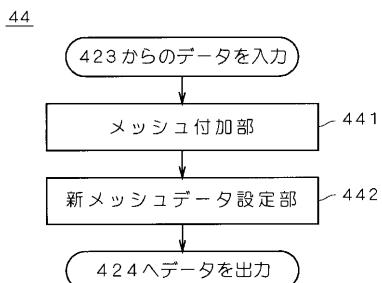
【図20】



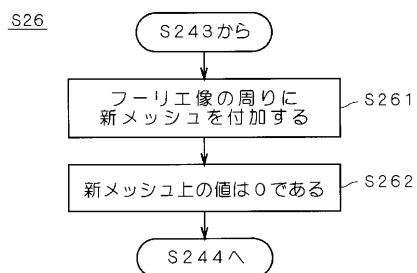
【図21】



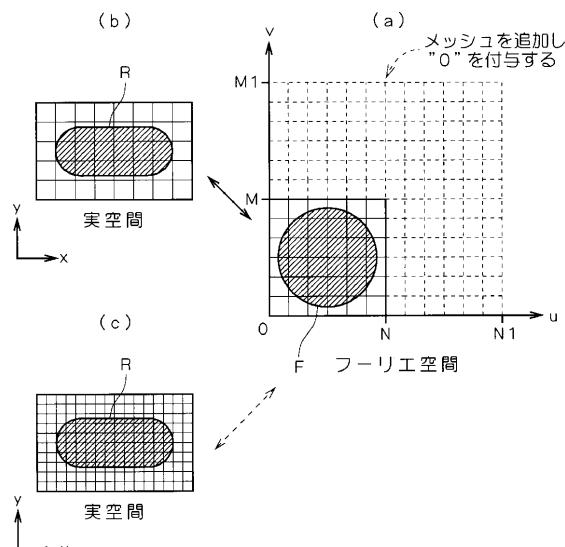
【図22】



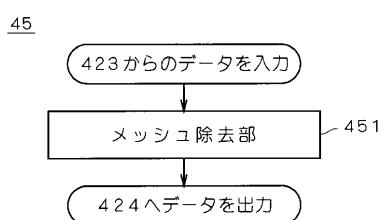
【図23】



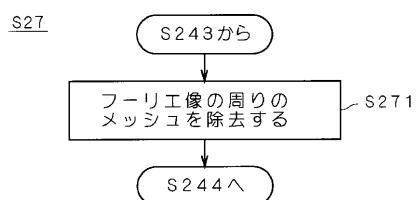
【図24】



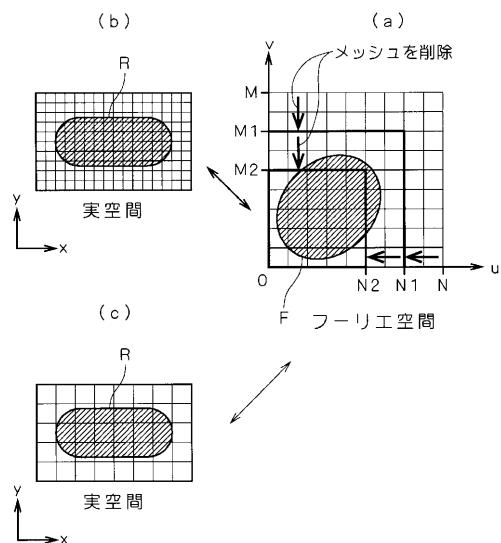
【図25】



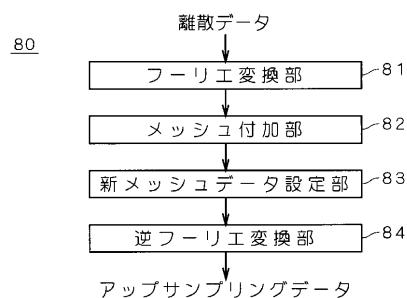
【図26】



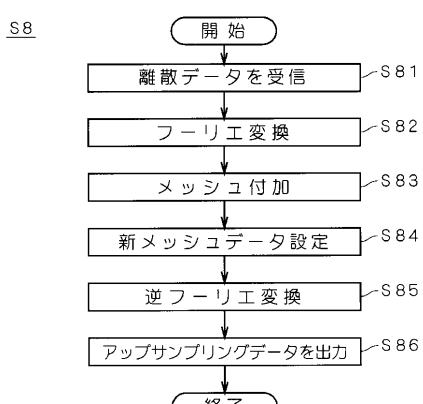
【図27】



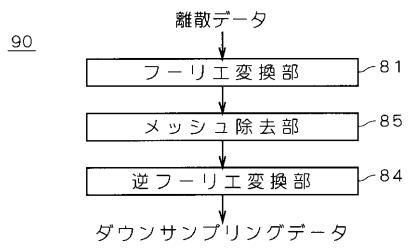
【図28】



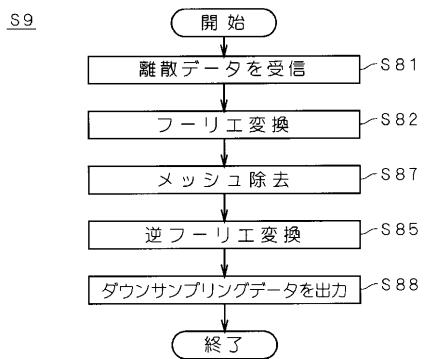
【図29】



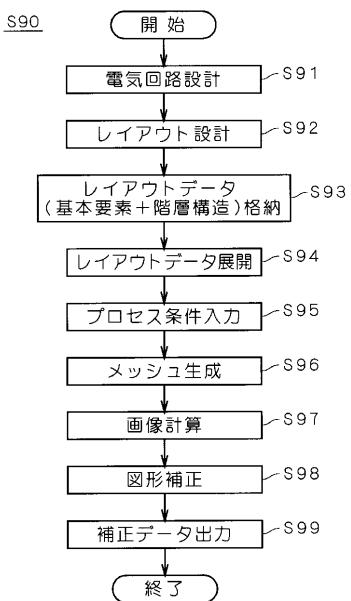
【図30】



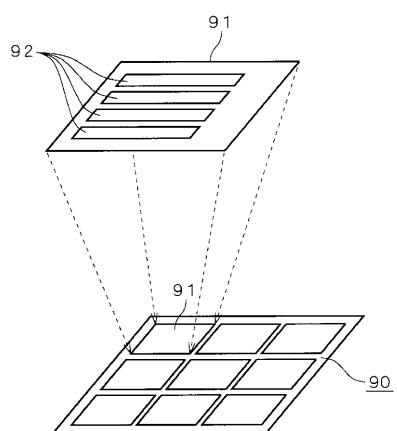
【図31】



【図32】



【図33】



フロントページの続き

(56)参考文献 特開平07-128138(JP, A)
特開平06-204112(JP, A)
特開平08-297692(JP, A)
特開平05-107726(JP, A)
特開平10-282635(JP, A)
国際公開第01/054046(WO, A1)
特開平09-167731(JP, A)
特開平10-335224(JP, A)
米国特許第06171731(US, B1)
特開平11-110585(JP, A)

(58)調査した分野(Int.Cl., DB名)

G03F 1/00 - 1/16、
G06F17/50、
H01L21/027、21/30