

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年1月30日(30.01.2020)



(10) 国際公開番号

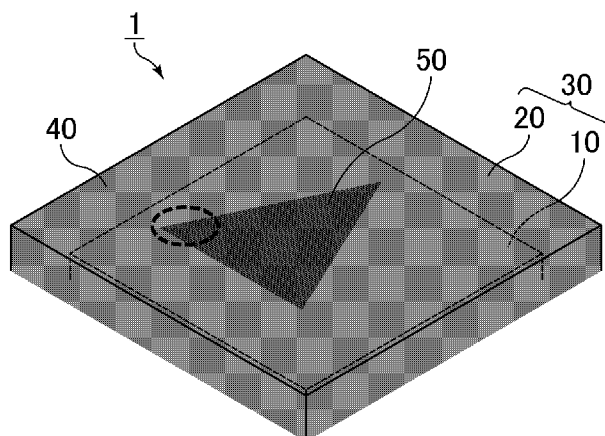
WO 2020/021981 A1

- (51) 国際特許分類:
H01L 23/00 (2006.01) *H05K 9/00* (2006.01)
H01L 23/28 (2006.01)
- (21) 国際出願番号: PCT/JP2019/026128
- (22) 国際出願日: 2019年7月1日(01.07.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-138569 2018年7月24日(24.07.2018) JP
- (71) 出願人: タツタ電線株式会社 (TATSUTA ELECTRIC WIRE & CABLE CO., LTD.) [JP/JP]; 〒5788585 大阪府東大阪市岩田町 2 丁目 3 番 1 号 Osaka (JP).
- (72) 発明者: 梅田 裕明(UMEDA, Hiroaki); 〒6190216 京都府木津川市州見台 6 丁目 5 番 1 号 タツタ電線株式会社内 Kyoto (JP). 野口 英俊
- (74) 代理人: 特許業務法人 安富国際特許事務所(YASUTOMI & ASSOCIATES); 〒5320003 大阪府大阪市淀川区宮原 3 丁目 5 番 3 6 号 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: SHIELD PACKAGE AND METHOD OF MANUFACTURING SHIELD PACKAGE

(54) 発明の名称: シールドパッケージ、及び、シールドパッケージの製造方法

【図1】
(a)



(57) Abstract: Provided is a shield package which has a distinctive drawing formed on a surface of a shield layer. This shield package includes a package in which electrical components are sealed by a resin layer, and a shield layer that covers the package, the shield package being characterized in that: the surface of the resin layer has a drawn region which is line-drawn and/or point-drawn by densely arranging a plurality of grooves, and a non-drawn region other than the drawn region; the surface of the shield layer located above the drawn region has a plurality of recesses formed thereon resulting from the grooves; and the recesses are densely arranged to line-draw and/or point-draw a drawing.

[続葉有]



WO 2020/021981 A1

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(57) 要約: 識別性が高い図形がシールド層の表面に形成されたシールドパッケージを提供する。本発明のシールドパッケージは、電子部品が樹脂層により封止されたパッケージと、上記パッケージを覆うシールド層とからなるシールドパッケージであって、上記樹脂層の表面は、複数の溝部が集合することにより線描及び／又は点描された描写領域と、上記描写領域以外の非描写領域とからなり、上記描写領域の上に位置する上記シールド層の表面には、上記溝部に起因する複数の凹部が形成されており、上記凹部は、集合して図形を線描及び／又は点描していることを特徴とする。

明 細 書

発明の名称：

シールドパッケージ、及び、シールドパッケージの製造方法

技術分野

[0001] 本発明は、シールドパッケージ、及び、シールドパッケージの製造方法に関する。

背景技術

[0002] 携帯電話やタブレット端末等の電子機器においては、近年、大容量のデータを伝送するための無線通信用の電子部品が樹脂層により封止されたパッケージとして多数実装されている。

このような無線通信用の電子部品は、ノイズを発生しやすいだけでなくノイズに対する感受性が高く、外部からのノイズに曝されると誤動作を起こしやすいという問題がある。

[0003] また、電子機器の小型軽量化と高機能化を両立させるため、電子部品の実装密度を高めることが求められている。しかしながら、実装密度を高めるとノイズの発生源となる電子部品が増えるだけでなく、ノイズの影響を受ける電子部品も増えてしまうという問題がある。

従来から、ノイズの発生源である電子部品をパッケージごとシールド層で覆うことで、電子部品からのノイズの発生を防止するとともにノイズの侵入を防止した、いわゆるシールドパッケージが知られている（特許文献１）。

[0004] また、電子部品が樹脂層により封止されたパッケージの識別性を向上させるために、パッケージの表面にレーザーマーキングをする方法も従来から行われている（特許文献２）。

先行技術文献

特許文献

[0005] 特許文献１：国際公開第２０１７／１７０３９０号

特許文献２：特開平０３－１２４０５１号公報

発明の概要

発明が解決しようとする課題

[0006] シールドパッケージの識別性を向上させる方法としては、例えば、以下の方法がある。

まず、パッケージの樹脂層にレーザーを照射して樹脂層表面をエッチングすることにより溝部を形成する。このレーザーによるエッチングにより、樹脂層表面の溝部の底部には微細な凹凸が形成されることになる。

次に、スパッタリング法により、樹脂層に金属薄膜を堆積してシールド層を形成し、樹脂層表面の微細な凹凸に起因した凹凸を有するシールド層を形成することにより識別機能を有する図形を形成するという方法がある。

[0007] スパッタリング法によって形成されたシールド層は、樹脂層表面の微細な凹凸に起因した凹凸を有し、その凹凸が図形を形成するので、図形の境界が判別しやすいという特徴がある。しかし、スパッタリング法によって形成されたシールド層は、電子部品を封止している樹脂層と金属薄膜との線膨張率が異なるので、ヒートサイクル試験における信頼性が悪いという問題点があった。さらに、スパッタリング装置は高価であるため生産性が充分といえなかった。

[0008] また、スプレー法により導電性塗料を樹脂層の表面に塗布すると、導電性塗料のレベリング効果によって、樹脂層の溝部の微細な凹凸の上に形成されるシールド層は、なだらかになる。その結果、レーザーを照射した箇所の境界が判別しにくくなり、識別機能を有する図形の境界が曖昧になるという問題が生じることがある。

[0009] 本発明は、上記問題を解決するためになされたものであり、本発明の目的は、識別性が高い図形がシールド層の表面に形成されたシールドパッケージを提供することである。

課題を解決するための手段

[0010] すなわち、本発明のシールドパッケージは、
電子部品が樹脂層により封止されたパッケージと、上記パッケージを覆うシ

ールド層とからなるシールドパッケージであって、
上記樹脂層の表面は、複数の溝部が集合することにより線描及び／又は点描された描写領域と、上記描写領域以外の非描写領域とからなり、
上記描写領域の上に位置する上記シールド層の表面には、上記溝部に起因する複数の凹部が形成されており、
上記凹部は、集合して図形を線描及び／又は点描していることを特徴とする。

[0011] 本発明のシールドパッケージでは、複数の凹部が集合することにより、シールド層の表面に図形が線描及び／又は点描されている。

このように線描及び／又は点描された図形は、反射率の違いにより、図形以外の部分との明度の差が大きくなる。そのため、図形の境界が明確になる。従って、本発明のシールドパッケージでは、図形の識別性が高い。

なお、本明細書において「図形」とは、円や三角形等の単純図形に加え、文字や標識等の識別力を有する情報を示すものも含む。

また、「識別力を有する情報を示すもの」とは、目視により識別できるものに加え、リーダー等の機械により識別できるものを含む。

[0012] 本発明のシールドパッケージでは、複数の上記溝部の内、少なくとも一部は、線状に形成されていてもよい。

線状の溝部はレーザーマーキングにより形成しやすい。

[0013] 本発明のシールドパッケージでは、複数の上記溝部の内、少なくとも一部は、直線状に、かつ、上記溝部同士が平行になるように形成されていることが望ましい。

直線状、かつ、平行な溝部は、単純な形状なので効率的に形成することができる。

[0014] 本発明のシールドパッケージでは、隣り合う上記溝部同士の間隔は、10～100 μm であることが望ましい。

溝部同士の間隔が上記範囲であると、シールド層の表面に線描される図形と、それ以外の部分との明度の差が明確になる。

隣り合う溝部同士の間隔が、 $10\mu\text{m}$ 未満であると、溝部形成に時間がかかり効率的でない。また、導電性塗料のレベリング効果により、リーダー等の機械で図形が認識されにくくなる。

隣り合う溝部同士の間隔が、 $100\mu\text{m}$ を超えると、シールド層の表面に形成される凹部の間隔が広がり、単位面積当たりの凹部の数が少なくなる。そのため、図形を線描する凹部の数が少なくなる。

その結果、シールド層の表面の図形と、そうでない部分との明度の差が小さくなり、図形が識別されにくくなる。

[0015] 本発明のシールドパッケージでは、複数の上記溝部の内、少なくとも一部は、格子状に形成されていてもよい。

格子状の溝部は、十字にレーザーマーキングすることにより容易に形成することができる。

[0016] 本発明のシールドパッケージでは、上記溝部により形成される格子の幅は、 $10\sim 100\mu\text{m}$ であることが望ましい。

溝部により形成される格子の幅が、上記範囲であると、シールド層の表面に線描される図形と、それ以外の部分との明度の差が明確になる。

溝部により形成される格子の幅が、 $10\mu\text{m}$ 未満であると、溝部形成に時間がかかり効率的でない。また、導電性塗料のレベリング効果により、リーダー等の機械で図形が認識されにくくなる。

溝部により形成される格子の幅が、 $100\mu\text{m}$ を超えると、シールド層の表面に形成される凹部の間隔が広がり、単位面積当たりの凹部の数が少なくなる。そのため、図形を線描する凹部の数が少なくなる。

その結果、シールド層の表面の図形と、そうでない部分との明度の差が小さくなり、図形が識別されにくくなる。

[0017] 本発明のシールドパッケージでは、上記溝部の幅は、 $5\sim 100\mu\text{m}$ であることが望ましい。

溝部の幅が、上記範囲であると、シールド層の表面に線描及び／又は点描される図形と、それ以外の部分との明度の差が明確になる。

溝部の幅が、 $5\text{ }\mu\text{m}$ 未満であると、シールド層の表面に凹部が形成されにくくなる。その結果、シールド層の表面の図形と、そうでない部分との明度の差が小さくなり、図形が識別されにくくなる。また、導電性塗料のレベリング効果により、リーダー等の機械で図形が認識されにくくなる。

溝部の幅が、 $100\text{ }\mu\text{m}$ を超えると、シールド層の表面に形成される凹部の幅が広がるので、単位面積当たりの凹部の数が少なくなる。そのため、図形を線描する凹部の数が少なくなる。

その結果、シールド層の表面の図形と、そうでない部分との明度の差が小さくなり、図形が識別されにくくなる。

[0018] 本発明のシールドパッケージでは、上記溝部の深さは、 $5\text{ }\mu\text{m}$ 以上であることが望ましい。

溝部の深さが、 $5\text{ }\mu\text{m}$ 以上であると、シールド層の表面にはっきりと凹部が形成されるので、シールド層の表面に線描及び／又は点描される図形と、それ以外の部分との明度の差が明確になる。

[0019] 本発明のシールドパッケージでは、上記図形は、二次元コードであることが望ましい。

上記の通り、本発明のシールドパッケージでは、図形の識別性が高い。そのため、図形が二次元コードであったとしてもリーダー等の機械で容易に読み取ることができる。

[0020] 本発明のシールドパッケージの製造方法は、

電子部品が樹脂層により封止されたパッケージと、上記パッケージを覆うシールド層とからなるシールドパッケージの製造方法であって、
電子部品が樹脂層に封止されたパッケージを準備するパッケージ準備工程と、

上記樹脂層の表面にレーザーを照射することにより複数の溝部を形成し、上記溝部を集合させることにより描写領域を線描及び／又は点描する描写領域形成工程と、

上記樹脂層の表面に導電性塗料を塗布し、シールド層を形成するシールド層

形成工程とを含み、

上記シールド層形成工程では、上記溝部に起因する凹部を形成し、上記凹部を集合させることにより図形を線描及び／又は点描することを特徴とする。

[0021] 本発明のシールドパッケージの製造方法により、上記本発明のシールドパッケージを製造することができる。

発明の効果

[0022] 本発明のシールドパッケージでは、複数の凹部が集合することにより、シールド層の表面に図形が線描及び／又は点描されている。

このように線描及び／又は点描された図形は、反射率の違いにより、図形以外の部分との明度の差が大きくなる。そのため、図形の境界が明確になる。従って、本発明のシールドパッケージでは、図形の識別性が高い。

図面の簡単な説明

[0023] [図1]図1 (a) は、本発明のシールドパッケージの一例を模式的に示す斜視図である。図1 (b) は、図1 (a) 中、破線で囲った部分の拡大図である。図1 (c) は、図1 (b) のA-A線断面図である。

[図2]図2 (a) は、シールド層において、一つの凹部により一つの図形を描いた比較技術のシールドパッケージの一例を模式的に示す斜視図である。図2 (b) は、図2 (a) 中、破線で囲った部分の拡大図である。図2 (c) は、図2 (b) のB-B線断面図である。

[図3]図3 (a) 及び (b) は、本発明のシールドパッケージの樹脂層に形成した溝部の形状の一例を模式的に示す上面図である。

[図4]図4 は、本発明のシールドパッケージの製造方法におけるパッケージ準備工程の一例を模式的に示す工程図である。

[図5]図5 は、本発明のシールドパッケージの製造方法における描写予定領域決定工程の一例を模式的に示す工程図である。

[図6]図6 は、図5 中、破線で囲った部分の拡大図であり、かつ、本発明のシールドパッケージの製造方法における描写領域形成工程の一例を模式的に示す工程図である。

[図7]図7は、本発明のシールドパッケージの製造方法におけるシールド層形成工程の一例を模式的に示す工程図である。

発明を実施するための形態

[0024] 以下、本発明のシールドパッケージについて具体的に説明する。しかしながら、本発明は、以下の実施形態に限定されるものではなく、本発明の要旨を変更しない範囲において適宜変更して適用することができる。

[0025] 本発明のシールドパッケージの一態様について、以下に図面を用いて説明する。

図1(a)は、本発明のシールドパッケージの一例を模式的に示す斜視図である。図1(b)は、図1(a)中、破線で囲った部分の拡大図である。図1(c)は、図1(b)のA-A線断面図である。

[0026] 図1(a)に示すように、シールドパッケージ1は、電子部品10が樹脂層20により封止されたパッケージ30と、パッケージ30を覆うシールド層40とからなる。

そして、シールド層40には、図形50が形成されている。

[0027] 図1(b)に示すように、図形50は、シールド層40の表面に形成された凹部41が集合することにより線描されている。

[0028] また、図1(c)に示すように、樹脂層20の表面は、複数の溝部21が集合することにより線描された描写領域22と、描写領域22以外の非描写領域23とからなる。

複数の凹部41は、溝部21に起因して、描写領域22の上に位置するシールド層40の表面に形成されている。

[0029] ここで、一つの溝部により樹脂層に描写領域を形成し、その上にシールド層を形成して凹部を形成し、一つの凹部により一つの図形を描く、比較技術のシールドパッケージについて説明する。

図2(a)は、シールド層において、一つの凹部により一つの図形を描いた比較技術のシールドパッケージの一例を模式的に示す斜視図である。図2(b)は、図2(a)中、破線で囲った部分の拡大図である。図2(c)は、

図 2 (b) の B-B 線断面図である。

[0030] 図 2 (a) に示すようにシールドパッケージ 501 は、電子部品 510 が樹脂層 520 により封止されたパッケージ 530 と、パッケージ 530 を覆うシールド層 540 とからなる。

そして、シールド層 540 には、図形 550 が形成されている。

[0031] 図 2 (b) に示すように、図形 550 は、シールド層 540 の表面に形成された一つの凹部 541 により形成されている。

[0032] また、図 2 (c) に示すように、樹脂層 520 には、溝部 521 が形成されており、一つの溝部 521 で描写領域 522 が形成されている。

この一つの溝部 521 はレーザーによるエッチングにより形成されている。

このエッチングにより一つの溝部 521 の底部は、レーザーエッチングにより微細な凹凸 525 が形成されている。

[0033] また、一つの凹部 541 が、溝部 521 に起因して、描写領域 522 の上に位置するシールド層 540 の表面に形成されている。

[0034] このようなシールドパッケージ 501 を製造する場合、樹脂層 520 に溝部 521 を形成した後、導電性塗料を塗布してシールド層 540 を形成することになる。

図 2 (c) の破線で囲った部分に示されるように、導電性塗料のレベリング効果によって、微細な凹凸 525 の上に形成されるシールド層 540 は、なだらかになる。その結果、凹部 541 の境界が判別しにくくなり、図形 550 の境界が曖昧になる。

[0035] 一方、シールドパッケージ 1 では、複数の凹部 41 が集合することにより、シールド層 40 の表面に図形 50 が線描されている。

このように線描された図形 50 は、反射率の違いにより、図形以外の部分との明度の差が大きくなる。そのため、図形 50 の境界が明確になる。

従って、シールドパッケージ 1 では、図形 50 の識別性が高い。

[0036] シールドパッケージ 1 では、溝部 21 の幅 W (図 1 (c) 中、符号「W」で示す距離) は、5 ~ 100 μm であることが望ましい。

溝部 21 の幅 W が、上記範囲であると、シールド層 40 の表面に線描される図形 50 と、それ以外の部分との明度の差が明確になる。

溝部 21 の幅 W が、 $5\ \mu\text{m}$ 未満であると、シールド層 40 の表面に凹部 41 が形成されにくくなる。その結果、シールド層 40 の表面の図形 50 と、そうでない部分との明度の差が小さくなり、図形が識別されにくくなる。また、導電性塗料のレベリング効果により、リーダー等の機械で図形が認識されにくくなる。

溝部 21 の幅 W が、 $100\ \mu\text{m}$ を超えると、シールド層 40 の表面に形成される凹部 41 の幅が広がるので、単位面積当たりの凹部 41 の数が少なくなる。そのため、図形 50 を線描する凹部 41 の数が少なくなる。

その結果、シールド層 40 の表面の図形 50 と、そうでない部分との明度の差が小さくなり、図形 50 が識別されにくくなる。

[0037] シールドパッケージ 1 では、溝部 21 の深さ D (図 1 (c) 中、符号「 D 」で示す距離) は、 $5\ \mu\text{m}$ 以上であることが望ましく、 $20\ \mu\text{m}$ 以上であることがより望ましい。

溝部 21 の深さ D が、 $5\ \mu\text{m}$ 以上であると、シールド層 40 の表面にはっきりと凹部 41 が形成されるので、シールド層 40 の表面に線描される図形 50 と、それ以外の部分との明度の差が明確になる。

[0038] 本発明のシールドパッケージにおいて、溝部は、シールド層の表面に凹部が形成できる形状であれば、どのように形成されていてもよい。

例えば、溝部は、線状であってもよく、点状であってもよい。

特に、溝部が線状である場合、レーザーマーキングにより形成しやすい。

[0039] ここで、本発明のシールドパッケージにおける溝部の形状について図面を用いて説明する。

図 3 (a) 及び (b) は、本発明のシールドパッケージの樹脂層に形成した溝部の形状の一例を模式的に示す上面図である。

[0040] 図 3 (a) に示す樹脂層 120 には、溝部 121 が、直線状に、かつ、溝部 121 同士が平行になるように形成されている。

また、隣り合う溝部 1 2 1 同士の間隔 l （図 3（a）中、符号「 l 」で示す距離）は等間隔である。

直線状、かつ、平行な溝部 1 2 1 は、単純な形状なので効率的に形成することができる。

[0041] 樹脂層 1 2 0 では、隣り合う溝部 1 2 1 同士の間隔 l は、 $10 \sim 100 \mu m$ であることが望ましい。

溝部 1 2 1 同士の間隔 l が上記範囲であると、シールド層の表面に線描される図形と、それ以外の部分との明度の差が明確になる。

隣り合う溝部同士の間隔が、 $10 \mu m$ 未満であると、多くの溝部を形成することになるので、溝部形成に時間がかかり効率的でない。また、導電性塗料のレベリング効果により、リーダー等の機械で図形が認識されにくくなる。

隣り合う溝部同士の間隔が、 $100 \mu m$ を超えると、シールド層の表面に形成される凹部の間隔が広がり、単位面積当たりの凹部の数が少なくなる。そのため、図形を線描する凹部の数が少なくなる。

その結果、シールド層の表面の図形と、そうでない部分との明度の差が小さくなり、図形が識別されにくくなる。

[0042] 図 3（a）では、隣り合う溝部 1 2 1 同士の間隔 l は等間隔であるが、本発明のシールドパッケージでは、隣り合う溝部同士の間隔は等間隔でなくてもよい。

[0043] 図 3（b）に示す樹脂層 2 2 0 には、溝部 2 2 1 が格子状に形成されている。

また、溝部 2 2 1 により形成される格子は、それぞれが互いに同じ形状である。

格子状の溝部 2 2 1 は、十字にレーザーマーキングすることにより容易に形成することができる。

[0044] 樹脂層 2 2 0 では、溝部 2 2 1 により形成される格子 2 2 5 の幅 S （図 3（b）中、符号「 S 」で示す距離）は、 $10 \sim 100 \mu m$ であることが望ましい。

格子 225 の幅 S が、上記範囲であると、シールド層の表面に線描される図形と、それ以外の部分との明度の差が明確になる。

溝部により形成される格子の幅が、 $10\mu\text{m}$ 未満であると、多くの溝部を形成することになるので、溝部形成に時間がかかり効率的でない。また、導電性塗料のレベリング効果により、リーダー等の機械で図形が認識されにくくなる。

溝部により形成される格子の幅が、 $100\mu\text{m}$ を超えると、シールド層の表面に形成される凹部の間隔が広がり、単位面積当たりの凹部の数が少なくなる。そのため、図形を線描する凹部の数が少なくなる。

その結果、シールド層の表面の図形と、そうでない部分との明度の差が小さくなり、図形が識別されにくくなる。

[0045] 図 3 (b) では、溝部 221 により形成される格子は同じ形状の正方形であるが、本発明のシールドパッケージでは、溝部により形成される格子は同じ形状でなくてもよく、長方形であってもよい。

[0046] 本発明のシールドパッケージにおいて、電子部品は、特に限定されず、例えば、従来の無線通信用の電子部品であってもよい。

[0047] 本発明のシールドパッケージにおいて、電子部品を封止する樹脂層の材料は、特に限定されず、通常使用される樹脂材料であってもよい。

このような樹脂材料としては、エポキシ樹脂、フェノール樹脂、シリコーン樹脂、不飽和ポリエステル樹脂、メラミン樹脂、ユリア樹脂、ジアリルフタレート樹脂、ポリイミド樹脂、ポリフェニレンサルフィド樹脂等が挙げられる。

[0048] 本発明のシールドパッケージでは、シールド層は限定されず、通常使用される導電性塗料により形成されていてもよい。

シールド層は、バインダ成分である樹脂と、導電性粒子からなってもよい。

[0049] シールド層を構成するバインダ成分としては、例えば、エポキシ樹脂、アルキド樹脂、メラミン樹脂、キシレン樹脂、(メタ)アクリレート化合物等が

挙げられる。

[0050] エポキシ樹脂としては、ビスフェノール A 型エポキシ樹脂、ビスフェノール F 型エポキシ樹脂、ビスフェノール S 型エポキシ樹脂などのビスフェノール型エポキシ樹脂、スピロ環型エポキシ樹脂、ナフタレン型エポキシ樹脂、ビスフェニル型エポキシ樹脂、テルペン型エポキシ樹脂、トリス（グリシジルオキシフェニル）メタン、テトラキス（グリシジルオキシフェニル）エタンなどのグリシジルエーテル型エポキシ樹脂、テトラグリシジルジアミノジフェニルメタンなどのグリシジルアミン型エポキシ樹脂、テトラブロムビスフェノール A 型エポキシ樹脂、クレゾールノボラック型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、 α -ナフトールノボラック型エポキシ樹脂、臭素化フェノールノボラック型エポキシ樹脂等のノボラック型エポキシ樹脂、ゴム変性エポキシ樹脂等が挙げられる。

[0051] （メタ）アクリレート化合物とは、アクリレート化合物又はメタクリレート化合物であり、アクリロイル基又はメタクリロイル基を有する化合物であれば特に限定されない。（メタ）アクリレート化合物の例としては、イソアミルアクリレート、ネオペンチルグリコールジアクリレート、トリメチロールプロパントリアクリレート、ジトリメチロールプロパンテトラアクリレート、2-ヒドロキシー-3-アクリロイロキシプロピルメタクリレート、フェニルグリシジルエーテルアクリレートヘキサメチレンジイソシアネートウレタンプレポリマー、ビスフェノール A ジグリシジルエーテルアクリル酸付加物、エチレングリコールジメタクリレート、及びジエチレングリコールジメタクリレート等が挙げられる。

[0052] シールド層を構成する導電性粒子としては、例えば、銅粒子、銀粒子、ニッケル粒子、銀コート銅粒子、金コート銅粒子、銀コートニッケル粒子、金コートニッケル粒子等の金属粒子が挙げられる。

[0053] 金属粒子の形状は、特に限定されず、球状、フレーク状（鱗片状）、樹枝状、繊維状等であってもよい。

なお、球状には、略真球のもの（アトマイズ粉）だけでなく、略多面体状の

球体（還元粉）や、不定形状（電解粉）等の略球状のものを含む。

[0054] なお、シールド層は、硬化剤を含む導電性塗料が硬化して形成されることになるので、シールド層には硬化剤由来の成分が含まれていてもよい。

[0055] また、シールド層には、必要に応じ、消泡剤、増粘剤、粘着剤、充填剤、難燃剤、着色剤等、公知の添加剤が含まれていてもよい。

[0056] 本発明のシールドパッケージでは、上記シールド層の厚さは、 $3 \sim 15 \mu\text{m}$ であることが望ましい。

シールド層の厚さが $3 \mu\text{m}$ 未満であると、十分なシールド性能を得られにくくなる。

シールド層の厚さが $15 \mu\text{m}$ を超えると、溝部からシールド層の表面までの距離が長くなるので、レベリング効果により凹部が形成されにくくなる。

その結果、シールド層の表面の図形と、そうでない部分との明度の差が小さくなり、図形が識別されにくくなる。

[0057] 本発明のシールドパッケージにおいて、シールド層の表面の図形は、単純図形や、文字や、標識等の識別力を有する情報を示すものであってもよい。

[0058] 図形が文字である場合、製品の型番、ロット番号、製造日時等であってもよい。なお、図形が文字である場合、視認できることが望ましい。

[0059] 識別力を有する情報を示すものとしては、例えば、二次元コードが挙げられる。

図形が二次元コードである場合、リーダー（例えば、HoneywellバーコードスキャナーXenon 1902シリーズ等）で読み取り可能であることが望ましい。

[0060] 次に、本発明のシールドパッケージの製造方法の一例について説明する。

本発明のシールドパッケージの製造方法は、（１）パッケージ準備工程と、（２）描写予定領域決定工程と、（３）描写領域形成工程と、（４）シールド層形成工程とを含む。

以下に、各工程について図面を用いて説明する。

図４は、本発明のシールドパッケージの製造方法におけるパッケージ準備工

程の一例を模式的に示す工程図である。

図 5 は、本発明のシールドパッケージの製造方法における描写予定領域決定工程の一例を模式的に示す工程図である。

図 6 は、図 5 中、破線で囲った部分の拡大図であり、かつ、本発明のシールドパッケージの製造方法における描写領域形成工程の一例を模式的に示す工程図である。

図 7 は、本発明のシールドパッケージの製造方法におけるシールド層形成工程の一例を模式的に示す工程図である。

[0061] (1) パッケージ準備工程

まず、図 4 に示すように、電子部品 10 が樹脂層 20 に封止されたパッケージ 30 を準備する。

電子部品の種類や樹脂層の材料は既に説明しているので、ここでの説明は省略する。

[0062] (2) 描写予定領域決定工程

次に、図 5 に示すように、樹脂層 20 の表面に、描写予定領域 22 a と、描写予定領域 22 a 以外の非描写領域 23 とを決定する。

[0063] (3) 描写領域形成工程

次に、図 6 に示すように、描写予定領域 22 a にレーザー L を照射することにより複数の線状の溝部 21 を形成し、線状の溝部 21 を集合させることにより描写領域 22 を線描する。

なお、図 6 では、描写領域 22 を線状の溝部 21 により線描しているが、本発明のシールドパッケージの製造方法では、点状の溝部を形成し、描写領域を点描してもよい。

[0064] 描写予定領域に形成する溝部の幅及び深さは、レーザーの出力及び移動速度を調整することにより制御することができる。

なお、溝部の望ましい幅、深さ、及び、形状等は、既に説明しているのでここでの説明は省略する。

[0065] (4) シールド層形成工程

次に、図 7 に示すように、樹脂層 20 の表面に導電性塗料 40 a を塗布し、シールド層 40 を形成する。

この工程では、線状の溝部 21 に起因する線状の凹部 41 を形成し、凹部 41 を集合させることにより図形 50 を線描する。

なお、図 7 では、線状の溝部 21 に起因して線状の凹部 41 が形成されている。上記の通り、本発明のシールドパッケージの製造方法では、描写領域形成工程において、点状の溝部を形成してもよい。この場合、点状の凹部が形成されることになり、図形は点状の凹部により点描されることになる。

[0066] 本工程において、導電性塗料を塗布する方法としては、特に限定されないが、例えば、スプレー法、スクリーン印刷法、ディッピング法等が挙げられる。これらの中では、均一な厚さのシールド層を得やすいスプレー法で塗布することが望ましい。

また、スプレー時間等を制御し、導電性塗料の塗布量を調整することにより、シールド層の厚さを調整することができる。

[0067] 本工程において使用する導電性塗料について説明する。

導電性塗料は、バインダ成分、導電性粒子及び硬化剤を含む。

[0068] バインダ成分及び導電性粒子の望ましい種類は、上記シールド層を構成するバインダ成分及び導電性粒子の望ましい種類と同じであるので、ここでの記載は省略する。

[0069] 導電性粒子の配合量は、バインダ成分 100 重量部に対して 500～1800 重量部であることが望ましく、550～1800 重量部であることがより望ましい。

[0070] 硬化剤としては、例えばフェノール系硬化剤、イミダゾール系硬化剤、アミン系硬化剤、カチオン系硬化剤、ラジカル系硬化剤等が挙げられる。

[0071] フェノール系硬化剤としては、例えばノボラックフェノール、ナフトール系化合物等が挙げられる。

[0072] イミダゾール系硬化剤としては、例えばイミダゾール、2-ウンデシルイミダゾール、2-ヘプタデシルイミダゾール、2-メチルイミダゾール、2-

エチルイミダゾール、2-フェニルイミダゾール、2-エチル-4-メチルイミダゾール、1-シアノエチル-2-ウンデシルイミダゾール、2-フェニルイミダゾールが挙げられる。

[0073] カチオン系硬化剤の例としては、三フッ化ホウ素のアミン塩、P-メトキシベンゼンジアゾニウムヘキサフルオロホスフェート、ジフェニルイオドニウムヘキサフルオロホスフェート、トリフェニルスルホニウム、テトラ-n-ブチルホスホニウムテトラフェニルボレート、テトラ-n-ブチルホスホニウム- α , α -ジエチルホスホロジチオエート等に代表されるオニウム系化合物が挙げられる。

[0074] ラジカル系硬化剤（重合開始剤）の例としては、ジークミルパーオキサイド、t-ブチルクミルパーオキサイド、t-ブチルヒドロパーオキサイド、クメンヒドロパーオキサイド等が挙げられる。

[0075] 硬化剤の配合量は、硬化剤の種類によっても異なるが、通常は、バインダ成分の合計量100重量部に対して0.3~40重量部であることが望ましく、0.5~35重量部であることがより望ましい。

[0076] また、導電性塗料は必要に応じてメチルエチルケトン等の溶剤を含んでもよい。

実施例

[0077] 以下、本発明の内容を実施例に基づいて詳細に説明するが、本発明は以下に限定されるものではない。

[0078] （実施例1）

（1）パッケージ準備工程

モデルICを熱硬化性エポキシ樹脂からなる樹脂層により封止した縦1cm×横1cmの大きさのモデルパッケージを準備した。

[0079] （2）描写予定領域決定工程

モデルパッケージの樹脂層の表面に、二次元コードとなる描写予定領域と、それ以外の非描写領域とを決定した。

[0080] （3）描写領域形成工程

次に、レーザーマーカ（esi社製「LodeStone」）により、レーザー出力0.3W、レーザー堀幅4.0 μ m、レーザー移動速度400mm/sの条件で、描写予定領域に複数の溝部を形成し、描写領域を形成した。

溝部は、直線状となり、かつ、隣り合う溝部同士が等間隔で平行となるように形成された。

また、溝部の幅は10 μ mであり、深さは、40 μ mであり、隣り合う溝部同士の間隔は、30 μ mであった。

[0081] (4) シールド層形成工程

まず、下記組成の導電性塗料を準備した。

<導電性塗料の組成>

・バインダ成分（エポキシ樹脂）

三菱化学（株）製、商品名「JER157S70」を20重量部

（株）ADEKA製、商品名「EP-3905S」を30重量部

（株）ADEKA製、商品名「EP-4400」を50質量部

・導電性粒子

銀被覆銅合金粒子（平均粒径5 μ m、フレーク状、アスペクト比2～10）を1000重量部

・硬化剤

フェノールノボラック（荒川化学工業（株）製、商品名「タマノル758」）を15重量部

2-メチルイミダゾール（四国化成工業（株）製、商品名「2MZ-H」）を5重量部

・溶剤

3-methoxy-3-methyl-1-butyl acetate
24Wt%

次に、下記条件でスプレー塗布し、モデルパッケージの樹脂層の表面に厚さ7 μ mのシールド層を形成した。

＜スプレー条件＞Nordson Asymtek製 SL-940E

ペースト押し出し圧力：2.8 Psi

アシストエアー（噴霧化エアー）：5 Psi

パッケージ表面の温度：22℃

パッケージ表面からノズルまでの距離：約15cm

スプレーヘッド移動ピッチ：5mm

スプレーヘッド移動スピード：500mm/秒

スプレー回数：4回

硬化条件：160℃の乾燥機内に20分放置

[0082] この工程において、シールド層に、溝部に起因する複数の凹部が形成され、凹部が集合することにより二次元コードが線描された実施例1に係るモデルシールドパッケージを製造した。

[0083] （実施例2）

樹脂層に形成される隣り合う溝部同士の幅を15μmとした以外は、実施例1と同様に実施例2に係るモデルシールドパッケージを製造した。

[0084] （比較例1）

上記「（3）描写領域形成工程」において、描写予定領域に、深さが40μmである1つの溝部により、二次元コードを構成する線及び図形を形成した以外は、実施例1と同様に比較例1に係るモデルシールドパッケージを製造した。

[0085] （二次元コード読み取り試験）

「Honeywell バーコードスキャナーXenon1902シリーズ」を用い、実施例1、実施例2及び比較例1に係るモデルシールドパッケージに形成された二次元コードの読み取り試験を行った。

その結果、実施例1及び実施例2に係るモデルシールドパッケージでは二次元コードが読み取れたのに対し、比較例1に係るモデルシールドパッケージでは二次元コードが読み取れなかった。

符号の説明

- [0086] 1、1 0 1、2 0 1、5 0 1 シールドパッケージ
- 1 0、1 1 0、2 1 0、5 1 0 電子部品
- 2 0、1 2 0、2 2 0、5 2 0 樹脂層
- 2 1、1 2 1、2 2 1、5 2 1 溝部
- 2 2、5 2 2 描写領域
- 2 2 a 描写予定領域
- 2 3 非描写領域
- 3 0、5 3 0 パッケージ
- 4 0、5 4 0 シールド層
- 4 0 a 導電性塗料
- 4 1、5 4 1 凹部
- 5 0、5 5 0 図形
- 2 2 5 格子
- 5 2 5 微細な凹凸

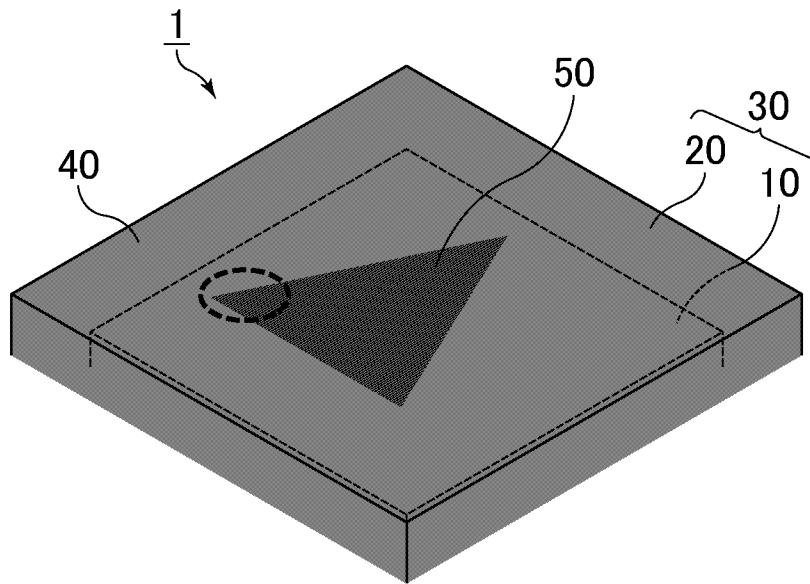
請求の範囲

- [請求項1] 電子部品が樹脂層により封止されたパッケージと、前記パッケージを覆うシールド層とからなるシールドパッケージであって、
前記樹脂層の表面は、複数の溝部が集合することにより線描及び／又は点描された描写領域と、前記描写領域以外の非描写領域とからなり、
前記描写領域の上に位置する前記シールド層の表面には、前記溝部に起因する複数の凹部が形成されており、
前記凹部は、集合して図形を線描及び／又は点描していることを特徴とするシールドパッケージ。
- [請求項2] 複数の前記溝部の内、少なくとも一部は、線状に形成されている請求項1に記載のシールドパッケージ。
- [請求項3] 複数の前記溝部の内、少なくとも一部は、直線状に、かつ、前記溝部同士が平行になるように形成されている請求項2に記載のシールドパッケージ。
- [請求項4] 隣り合う前記溝部同士の間隔は、 $10 \sim 100 \mu\text{m}$ である請求項3に記載のシールドパッケージ。
- [請求項5] 複数の前記溝部の内、少なくとも一部は、格子状に形成されている請求項1に記載のシールドパッケージ。
- [請求項6] 前記溝部により形成される格子の幅は、 $10 \sim 100 \mu\text{m}$ である請求項5に記載のシールドパッケージ。
- [請求項7] 前記溝部の幅は、 $5 \sim 100 \mu\text{m}$ である請求項1～6のいずれかに記載のシールドパッケージ。
- [請求項8] 前記溝部の深さは、 $5 \mu\text{m}$ 以上である請求項1～7のいずれかに記載のシールドパッケージ。
- [請求項9] 前記図形は、二次元コードである請求項1～8のいずれかに記載のシールドパッケージ。
- [請求項10] 電子部品が樹脂層により封止されたパッケージと、前記パッケージを

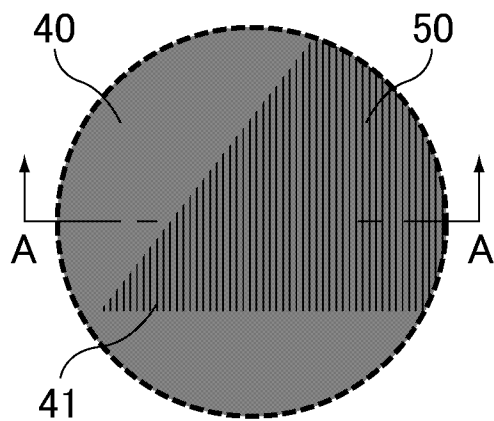
覆うシールド層とからなるシールドパッケージの製造方法であって、
電子部品が樹脂層に封止されたパッケージを準備するパッケージ準備
工程と、
前記樹脂層の表面にレーザーを照射することにより複数の溝部を形成
し、前記溝部を集合させることにより描写領域を線描及び／又は点描
する描写領域形成工程と、
前記樹脂層の表面に導電性塗料を塗布し、シールド層を形成するシー
ルド層形成工程とを含み、
前記シールド層形成工程では、前記溝部に起因する凹部を形成し、前
記凹部を集合させることにより図形を線描及び／又は点描することを
特徴とするシールドパッケージの製造方法。

[図1]

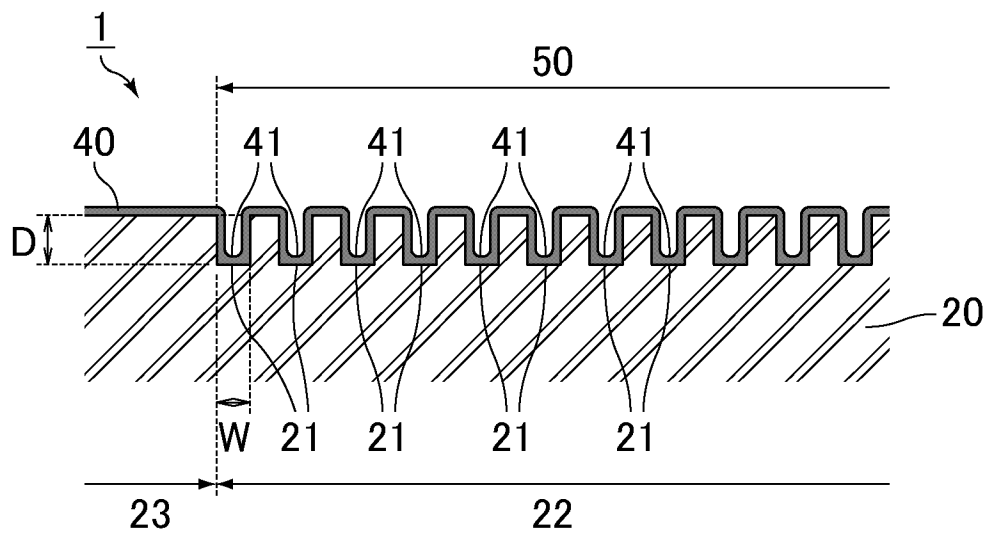
(a)



(b)

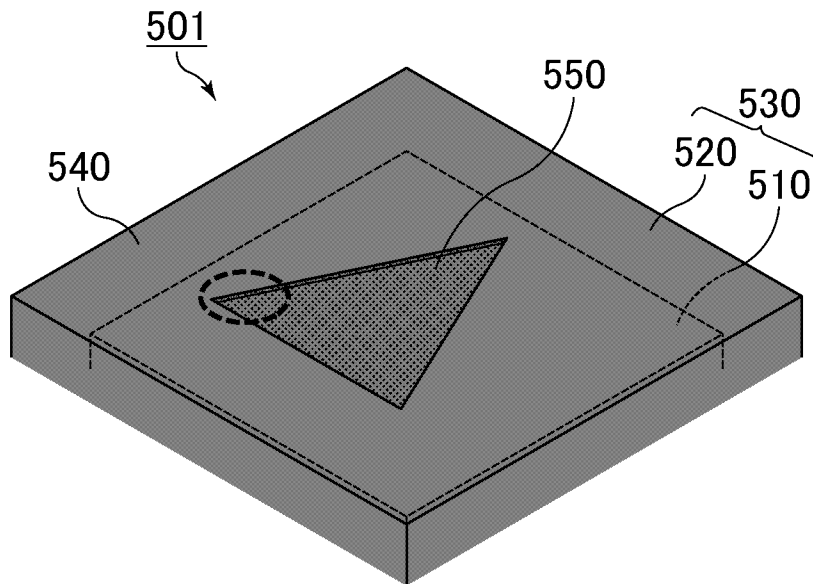


(c)

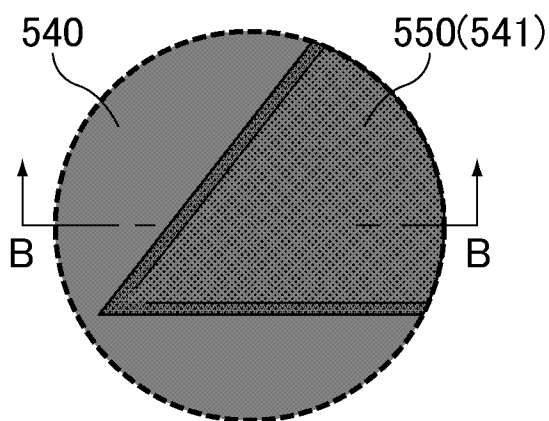


[図2]

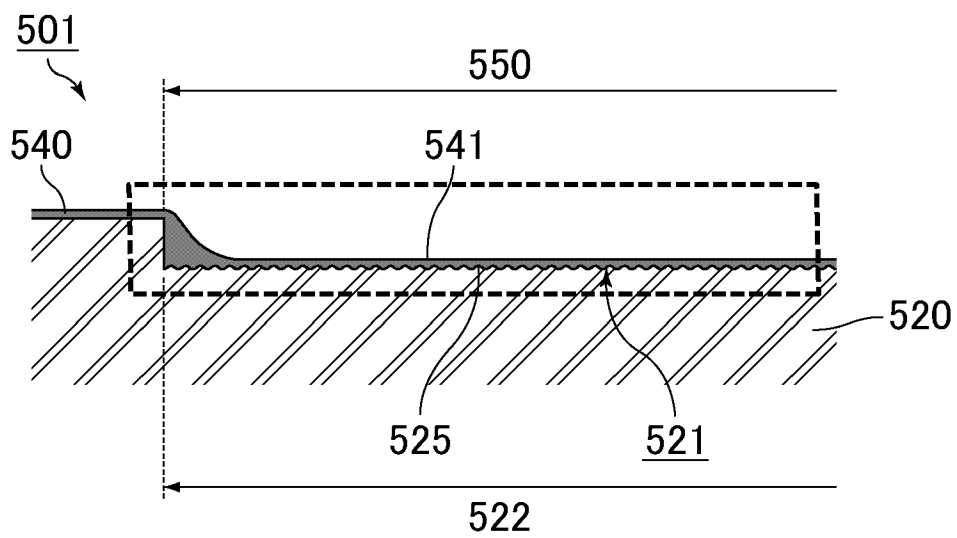
(a)



(b)

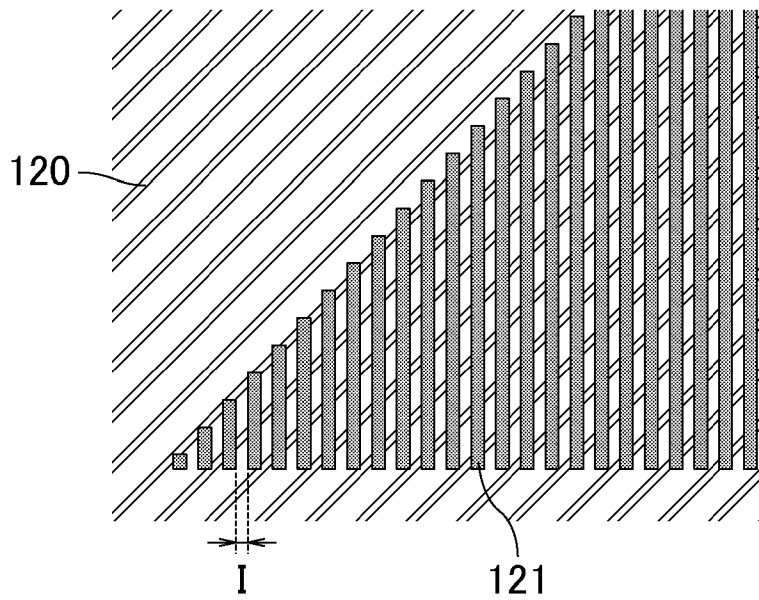


(c)

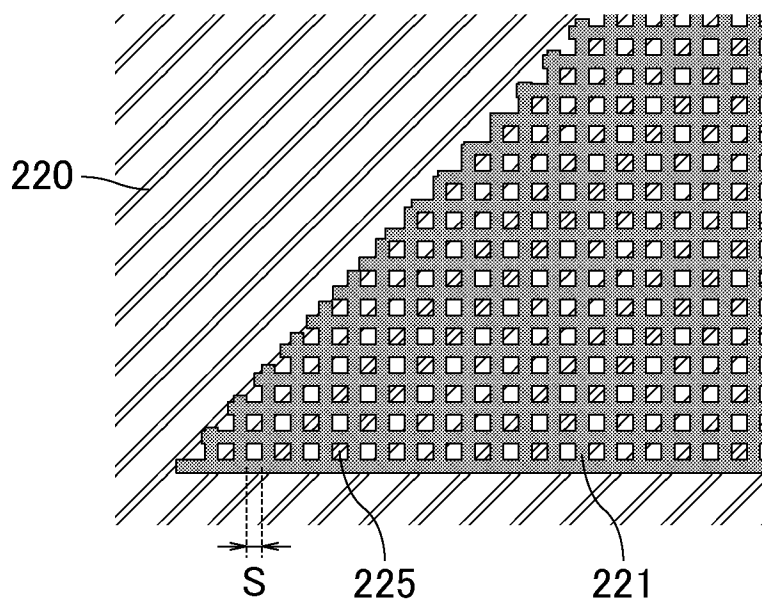


[図3]

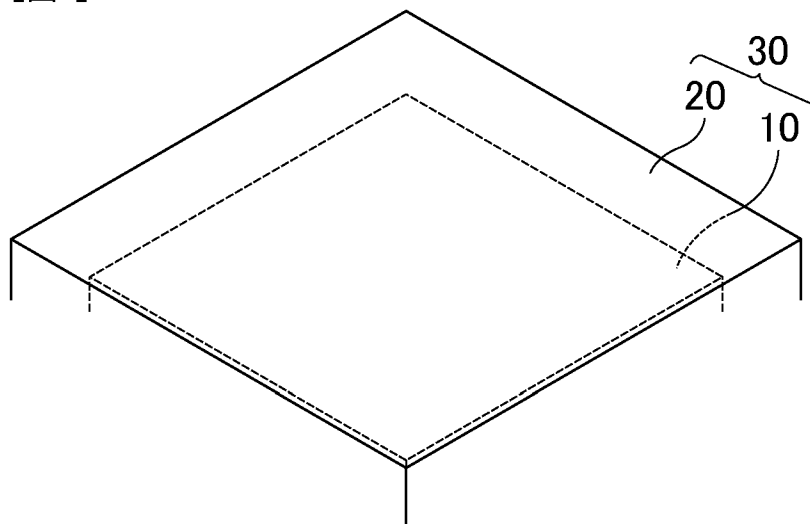
(a)



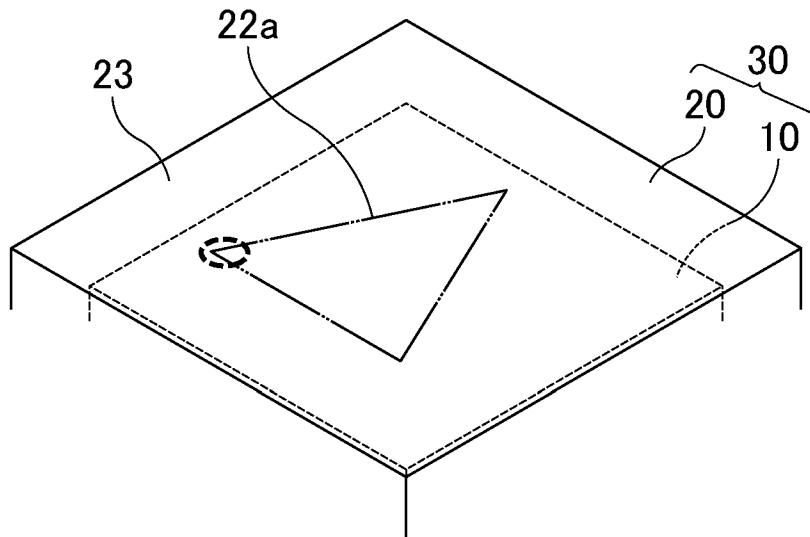
(b)



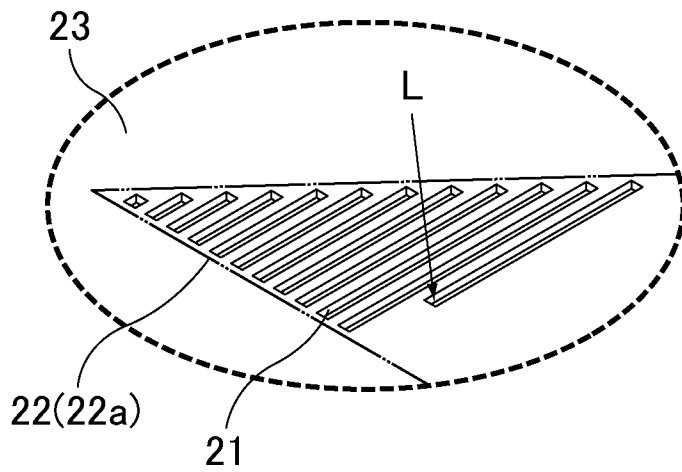
[図4]



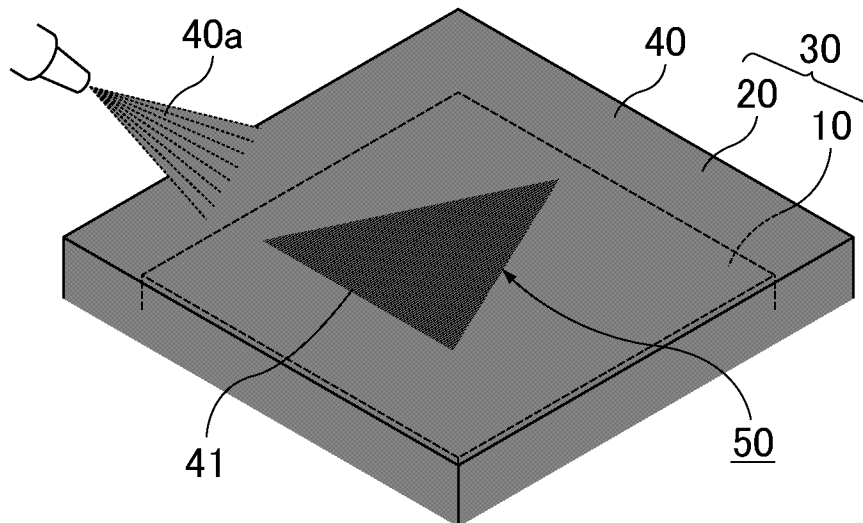
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/026128

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L23/00(2006.01)i, H01L23/28(2006.01)i, H05K9/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L23/00, H01L23/28, H05K9/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2015-15498 A (TOSHIBA CORPORATION) 22 January 2015, entire text, all drawings & US 2014/0284775 A1, entire text, all drawings & CN 104064528 A & TW 201438181 A	1-10
A	JP 2012-243895 A (RENESAS ELECTRONICS CORP.) 10 December 2012, entire text, all drawings & US 2012/0295668 A1, entire text, all drawings & CN 102790019 A	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

06.09.2019

Date of mailing of the international search report

17.09.2019

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/026128

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-235883 A (ALPS ELECTRIC CO., LTD.) 21 November 2013, entire text, all drawings & CN 103390610 A	1-10
A	WO 2016/181706 A1 (MURATA MANUFACTURING CO., LTD.) 17 November 2016, entire text, all drawings & US 2018/0077802 A1, entire text, all drawings & CN 107535080 A & TW 201644342 A	1-10

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L23/00(2006.01)i, H01L23/28(2006.01)i, H05K9/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L23/00, H01L23/28, H05K9/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で利用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2015-15498 A（株式会社東芝）2015.01.22, 全文, 全図 & US 2014/0284775 A1, 全文, 全図 & CN 104064528 A & TW 201438181 A	1-10
A	JP 2012-243895 A（ルネサスエレクトロニクス株式会社） 2012.12.10, 全文, 全図 & US 2012/0295668 A1, 全文, 全図 & CN 102790019 A	1-10

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

06.09.2019

国際調査報告の発送日

17.09.2019

国際調査機関の名称及びあて先

日本国特許庁（I S A/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

川原 光司

電話番号 03-3581-1101 内線 3516

5 F

5382

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-235883 A (アルプス電気株式会社) 2013. 11. 21, 全文, 全図 & CN 103390610 A	1-10
A	WO 2016/181706 A1 (株式会社村田製作所) 2016. 11. 17, 全文, 全図 & US 2018/0077802 A1, 全文, 全図 & CN 107535080 A & TW 201644342 A	1-10