

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G11C 7/10 (2006.01)

G06F 12/02 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200810109968.2

[43] 公开日 2009年6月17日

[11] 公开号 CN 101458956A

[22] 申请日 2008.6.6

[21] 申请号 200810109968.2

[30] 优先权

[32] 2007.12.14 [33] US [31] 11/956,485

[71] 申请人 慧荣科技股份有限公司

地址 台湾省新竹县竹北市台元街36号8楼之1

[72] 发明人 林建成 张文忠

[74] 专利代理机构 上海专利商标事务所有限公司
代理人 任永武

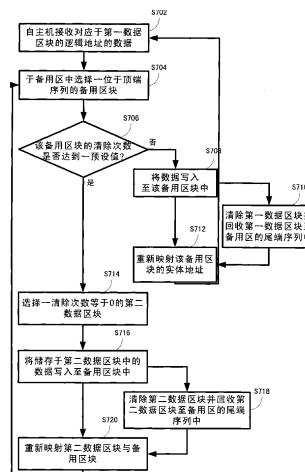
权利要求书3页 说明书7页 附图14页

[54] 发明名称

存取一快闪存储器的装置、方法及平均地使用该快闪存储器的区块的方法

[57] 摘要

本发明提供一种存取一快闪存储器的装置及方法、及平均地使用该快闪存储器的区块的方法。该存储器装置包含一快闪存储器及一控制器。该快闪存储器包含一具有多个数据区块的数据区以及一具有多个备用区块的备用区。该控制器接收对应于一第一数据区块的一数据并选择一备用区块，当对应于该被选择的备用区块的一清除次数少于一默认值时，该控制器写入该数据至该被选择的备用区块；当对应于该被选择的备用区块的清除次数达到该默认值时，该控制器选择一第二数据区块并将储存于该第二数据区块的一数据写入至该被选择的备用区块。据此，平均地使用该快闪存储器的区块。



1. 一种用以存取一快闪存储器的方法，该快闪存储器划分为一数据区以及一备用区，该数据区包含多个数据区块，该备用区包含多个备用区块，该方法包含下列步骤：

接收对应于一第一逻辑地址的一数据；

于该备用区中选择一备用区块；

将该数据写入至该被选择的备用区块；以及

将该被选择的备用区块的一实体地址链接至该第一逻辑地址。

2. 根据权利要求1所述的方法，其特征在于该被选择的备用区块是位于该备用区的一顶端序列。

3. 根据权利要求1所述的方法，其特征在于该被选择的备用区块是于对应于该被选择的备用区块的一清除次数少于一默认值时被选择。

4. 根据权利要求3所述的方法，其特征在于该默认值是一固定值以及一范围值其中之一，且该默认值是预先被设定于一设置于该快闪存储器的固件以及一控制器其中之一当中。

5. 根据权利要求3所述的方法，其特征在于还包含下列步骤：

清除一第一数据区块的内容；以及

回收该第一数据区块至该备用区的一尾端序列，其中该第一数据区块是原本对应于该第一逻辑地址。

6. 一种用以平均地使用一快闪存储器的区块的方法，该快闪存储器包含一数据区以及一备用区，该数据区包含多个数据区块，该备用区包含多个备用区块，该方法包含下列步骤：

接收对应于一第一数据区块的一数据；

于该备用区中选择位于该备用区的一顶端序列的一备用区块；

当对应于该被选择的备用区块的一清除次数达到一默认值时，选择一第二数据区块；

将储存于该第二数据区块的一数据写入至该被选择的备用区块；以及

重新映像该第二数据区块以及该被选择的备用区块。

7. 根据权利要求 6 所述的方法，其特征在于对应于该第二数据区块的一清除次数是等于零。

8. 根据权利要求 6 所述的方法，其特征在于选择该第二数据区块的步骤还包含以下步骤：

于这些数据区块当中搜寻清除次数为零的一数据区块。

9. 根据权利要求 8 所述的方法，其特征在于还包含以下步骤：

当这些数据区块当中没有清除次数为零的数据区块时，将每一区块的清除次数减一。

10. 根据权利要求 6 所述的方法，其特征在于该第二数据区块是通过搜寻清除次数最小的一数据区块而被选择。

11. 根据权利要求 6 所述的方法，其特征在于还包含下列步骤：

清除该第二数据区块；以及

回收该第二数据区块至该备用区的一尾端序列。

12. 根据权利要求 6 所述的方法，其特征在于该重新映像的步骤还包含以下步骤：

将该被选择的备用区块的一实体地址链接至该第二数据区块的一逻辑地址。

13. 根据权利要求 6 所述的方法，其特征在于该默认值是一固定值以及一范围值其中之一，且该默认值是预先被设定于一设置于该快闪存储器的固件以及一控制器其中之一当中。

14. 一种存储器装置，包含：

一快闪存储器，其包含一具有多个数据区块的数据区以及一具有多个备用区块的备用区；以及

一控制器，用以接收对应于一第一数据区块的一数据并选择一备用区块；

其中，当对应于该被选择的备用区块的一清除次数少于一默认值时，该控制器写入该数据至该被选择的备用区块，当对应于该被选择的备用区块的清除次数达到该默认值时，该控制器选择一第二数据区块并将储存于该第二数据区块的一数据写入至该被选择的备用区块，借以平均地使用该快闪存储器的区块。

15. 根据权利要求 14 所述的存储器装置，其特征在于该控制器还包

含一缓冲存储器，用以暂时储存该快闪存储器的这些区块的链接信息，该链接信息是相关于这些区块的逻辑地址以及实体地址。

16. 根据权利要求 15 所述的存储器装置，其特征在于该链接信息还相关于这些区块的实体地址的多个清除次数，且该具有这些清除次数的链接信息是于一存取操作之后被储存于该快闪存储器的其中之一区块。

17. 根据权利要求 16 所述的存储器装置，其特征在于这些清除次数是相对值。

18. 根据权利要求 14 所述的存储器装置，其特征在于该第二数据区块是通过搜寻清除次数为零的一数据区块而被选择。

19. 根据权利要求 18 所述的存储器装置，其特征在于当这些数据区块当中没有清除次数为零的数据区块时，该控制器用以将每一区块的清除次数减一。

20. 根据权利要求 14 所述的存储器装置，其特征在于该默认值是一固定值以及一范围值其中之一，且该默认值是预先被设定于一设置于该快闪存储器的固件以及该控制器其中之一当中。

存取一快闪存储器的装置、方法及平均地使用该快闪存储器的区块的方法

技术领域

本发明是关于一种存取一快闪存储器 (flash memory) 及方法、及平均地使用该快闪存储器的区块的方法。

背景技术

近年来, 诸如 SD/MMC、CF、MS、XD 卡等可携式存储器装置被广泛地用于诸多应用中。图 1 是绘示现有存储器装置的方块图。存储器装置 10 包含一存储器控制器 11 与一非挥发性快闪存储器 12。存储器控制器 11 包含一界面逻辑 110、一挥发性缓冲存储器 112、一控制逻辑 114 以及一微处理器 116, 其中界面逻辑 110 用以与一主机 (图未绘示) 传输数据, 挥发性缓冲存储器 112 则用以暂时储存正写入或正读取自非挥发性快闪存储器 12 的数据。这些电路单元 110、112、114 及 116 相互连接并受控于微处理器 116。非挥发性快闪存储器 12 包含多个单元 (标记为区块) 以及只有于清除之后方能直接覆写的数据区块 (标记为被写入区块)。换言之, 只有空区块可被写入。

然而, 快闪存储器 12 的各该区块只能被清除一定次数, 此称为耐久次数 (endurance times)。举例而言, 一个区块只能被清除几万次, 此后便无法再被进一步清除, 使该区块不再可用。当快闪存储器 12 具有无法被清除的区块时, 无论其是否存在任何其它可被清除的区块, 都仅能被读取或者无法使用。一般而言, 单级单元 (single-level-cell) 快闪存储器的区块可被清除十万次, 而多级单元 (multi-level-cell) 快闪存储器的区块只能被清除一万次。

图 2 是绘示一用以将逻辑地址链接至实体地址的链接表 20。链接表 20 可被储存于缓冲存储器 112 或控制逻辑 114 中。链接表 20 表示由主机所传送逻辑地址与快闪存储器 12 的各区块的实体地址之间的关系。链接表 20 包含对应于快闪存储器 12 中各该区块的清除次数。清除次数是表示区块已被清除或重新写入的次数。而对应于各该区块的清除次数是预设为 0。

图 3A~图 3D 是绘示现有平均抹写 (wear-leveling) 方法的示意图。于图 3A 中, 假定快闪存储器 12 于区块 0、区块 1、区块 2、区块 3 及区块 4 中具有数据, 且一新数据有待写入或写入至快闪存储器 12 内以取代区块 1 的陈旧数据。首先清除区块 1。使对应于区块 1 的清除次数递增 1, 并随后将新数据写入区块 1 中。而如图 3B 所示, 储存于快闪存储器 12 的区块 1 中的数据发生变化, 且区块 1 的清除次数变为“1”。如图 3C 中所示, 应了解, 当快闪存储器被长时间重新写入/存取之后, 对应于频繁使用的区块的清除次数会比较大。例如, 区块 0 的清除次数是 500, 区块 1 的清除次数是 1000, 区块 2 的清除次数是 360, 区块 3 的清除次数是 410, 区块 4 的清除次数是 230 等等。区块 1 的清除次数较大, 是肇因于储存在区块 1 中的数据经常得到更新。清除次数较大亦意味着区块 1 中的数据是较热门数据。一旦新数据再次被写入于区块 1 中的逻辑地址 (LA1) 且区块 1 的清除次数已达到一默认值 (例如 1000), 便可通过搜最小清除次数而选择含有冷门数据的不常使用的区块 4, 以与区块 1 进行交换。首先, 自区块 4 中读取不常使用的区块 4 中的冷门数据, 并将其暂时储存于缓冲存储器 112 中, 随后于区块 1 被清除后重新写入于区块 4 中。接着, 于区块 4 亦被清除后, 将新数据重新写入至区块 4 中。再接着, 如图 3D 中所示, 于查找表 20 中重新链接 LA1、LA4、区块 0 及区块 4 间的关系。应注意, 于交换之后, 对应于区块 1 及区块 4 的清除次数亦递增 1。借此, 将对应于 LA1 的热门数据引导并写入至清除次数较小的区块 4 中, 以防止区块 1 故障或失效。

然而, 前段所述现有的平均抹写方法具有数种缺点。首先, 所有区块的清除次数皆为绝对值, 当运作平均抹写方法时将其记录于缓冲存储器 12 中需要使用许多位, 且于将“空位 (blank)”记录回存至快闪存储器 12 时, 亦需要占用快闪存储器 12 的容量。第二, 比较及搜寻清除次数较小的区块会极大地影响效能。第三, 其代价是使清除次数最小的区块 (即区块 4) 会被清除一次或多次。最重要的是, 现有的平均抹写方法是一种粗糙的方法, 无法充分利用每一区块。

因此, 于存储器行业中需要一种用以管控快闪存储器的区块, 使其的使用并更平均、充分、有效且低成本地利用区块的方式。

发明内容

本发明提供一种用以存取一快闪存储器 (flash memory) 的方法。该快闪存储器划分为一数据区以及一备用区。该数据区包含多个数据区块, 该备用区包含多个

备用区块。该方法包含下列步骤：接收对应于一第一逻辑地址的数据；于该备用区中选择一备用区块；将该数据写入至该被选择的备用区块；以及将该被选择的备用区块的一实体地址链接至该第一逻辑地址。

本发明亦提供一种用以平均地使用一快闪存储器的区块的方法。该快闪存储器包含一数据区以及一备用区。该数据区包含多个数据区块，该备用区包含多个备用区块。该方法包含下列步骤：接收对应于一第一数据区块的数据；于该备用区中选择位于该备用区的一顶端序列的一备用区块；当对应于该被选择的备用区块的一清除次数达到一默认值时，选择一第二数据区块；将储存于该第二数据区块的一数据写入至该被选择的备用区块；以及重新映像该第二数据区块以及该被选择的备用区块。

本发明还提供一种存储器装置，其包含一快闪存储器及一控制器。该快闪存储器包含一具有多个数据区块的数据区以及一具有多个备用区块的备用区。该控制器用以接收对应于一第一数据区块的数据并选择一备用区块，其中当对应于该被选择的备用区块的一清除次数少于一默认值时，该控制器写入该数据至该被选择的备用区块；当对应于该被选择的备用区块的清除次数达到该默认值时，则该控制器选择一第二数据区块并将储存于该第二数据区块的一数据写入至该被选择的备用区块，借以平均地使用该快闪存储器的区块。

通过利用此种配置，本发明能够平均地使用一快闪存储器的区块，例如数据区块及备用区块。借此，可提高快闪存储器的寿命，以较低的成本管控快闪存储器的数据区块及备用区块，并增强快闪存储器的存取效能。

附图说明

在参阅附图及随后描述的实施方式后，此技术领域具有通常知识者便可清楚了解本发明的目的、特点和优点，以及本发明的技术手段及实施态样，其中：

图 1 是现有存储器装置的方块图；

图 2 是用以将逻辑地址链接至实体地址的查找表；

图 3A~图 3D 是现有的平均抹写方法的示意图；

图 4 是本发明的存储器装置；

图 5 是本发明的数据区块及备用区块的映像表；

图 6A~图 6D 是本发明的非挥发性快闪存储器的存取示意图；

图 7 是本发明的快闪存储器存取方法的流程图；以及

图 8 是图 7 的步骤 S714 中选择第二数据区块的方法的流程图。

具体实施方式

以下将更详细地说明本发明的一种用以存取快闪存储器的方法、一种用以平均使用一快闪存储器的区块的方法以及一种存储器装置。

图 4 是绘示本发明的一存储器装置的方块图。存储器装置 40 包含一存储器控制器 41 及一非挥发性快闪存储器 42。存储器控制器 41 包含一界面逻辑 410、一挥发性缓冲存储器 412、一微处理器 416 及一控制逻辑 414，其中界面逻辑 410 用以与一主机（图未绘示）传输数据，挥发性缓冲存储器 412 则用以暂时储存正写入至或正读取自非挥发性快闪存储器 42 的数据。这些电路单元 410、412、414 及 416 相互连接且受控于微处理器 416。非挥发性快闪存储器 42 被划分成数据区 422 及备用区 424。数据区 422 包含多个数据区块，备用区 424 则包含多个备用区块。举例而言，数据区包含“k”个数据区块，备用区包含“(N-k)”个备用区块。

图 5 则绘示本发明的数据区块及备用区块的映像表。该数据区块映像表包含逻辑地址列 502、实体地址列 504 及清除次数列 506。该备用区块映像表则包含实体地址列 524 及清除次数列 526。于初始情形中，逻辑地址 LA 0 是链接至实体地址区块 0，逻辑地址 LA 1 是链接至实体地址区块 1，逻辑地址 LA 2 是连接至实体地址区块 2，依此类推。对应于备用区块的许多实体地址则不链接至逻辑地址。此外，对应于各该区块的清除次数为 0。

图 6A~图 6D 绘示本发明的非挥发性快闪存储器的存取示意图。于图 6A 中，数据区 422 的各该数据区块皆填充有数据，而各该备用区块则为空的（即没有填充数据）。一方面，逻辑地址 LA 0 链接至清除次数为 50 的实体区块 0，LA 1 链接至清除次数为 70 的区块 1，LA 2 链接至清除次数为 100 的区块 2，依此类推。另一方面，备用区块映像表 52 显示实体区块“k”的清除次数为 100，实体区块(k+1)的清除次数为 200，实体区块(k+2)的清除次数为 400，亦依此类推。

当由一主机（图未绘示）传送逻辑地址为 LA 1 的数据时，存储器控制器 41 暂时储存该数据于缓冲存储器 412 中，并随后于备用区 424 中选择一用以写入/储存数据的备用区块。于一实施态样中，当备用区块的清除次数少于一默认值（例如 400）时，该备用区块是排位于备用区 424 的顶端序列中。换言之，因该备用区块的清除次数 100 小于 400，故该备用区块的实体地址是区块“k”。接着，控制器 41 相应地重新映像实体地址区块 1 的数据区块与实体地址区块“k”的备用区块之

间的关系。亦即，控制器 41 将逻辑地址 LA 1 链接至实体地址区块“k”。于另一实施态样中，则可清除对应于实体地址区块 1 的数据区块，并回收该数据区块至备用区 424 的一尾端序列。如图 6B 中所绘示的数据区 422 包含一对应于实体地址区块“k”的区块，备用区 424 包含一对应于实体地址区块“1”的区块。亦应注意的是，LA 1 于映像表 50 中是与区块“k”相链接，且清除次数为 71 的实体地址区块“1”被记录至映像表 52 中。

接着，由一主机（图未绘示）传送逻辑地址为 LA 2 的新数据，存储器控制器 41 暂时储存该新数据于缓冲存储器 412 中，并接着于备用区 424 中选择一备用区块，以于其中写入/储存数据。于一实施态样中，该备用区块是位于备用区 424 的顶端序列中。换言之，当该备用区块的清除次数少于默认值（例如 400）时，该备用区块的实体地址是区块（k+1）。接着，存储器控制器 41 相应地重新映像实体地址区块 2 的数据区块与实体地址区块“k+1”的备用区块之间的关系。亦即，控制器 41 将逻辑地址 LA 2 链接至实体地址区块（k+1）。于另一实施态样中，则可清除对应于实体地址区块 2 的数据区块，并回收该数据区块至备用区 424 的尾端序列中。如图 6C 中所绘示的数据区 422 包含一对应于实体地址区块（k+1）的区块，备用区 424 包含一对应于实体地址区块 2 的区块。亦应注意的是，LA 2 于映像表 50 中是与区块（k+1）相链接，且清除次数为 101 的实体地址区块 2 被记录至映像表 52 中。

接着，由一主机（图未绘示）传送逻辑地址为 LA 3 的新数据，存储器控制器 41 暂时储存该新数据于缓冲存储器 412 中，并接着于备用区 424 中选择一备用区块，以于其中写入/储存数据。然而，备用区 424 的顶端序列中备用区块的清除次数达到一默认值（例如 400）。存储器控制器 41 于数据区 422 中搜寻一清除次数等于 0 的数据区块。若不存在清除次数为 0 的数据区块，则存储器控制器 41 将对应于所有区块的所有清除次数减去 1 并重新搜寻。于一实施态样中，是选择对应于区块（k-1）的数据区块，是因其清除次数为 0。接着，存储器控制器 41 将对应于实体地址区块（k-1）的数据区块重新映像至对应于实体地址区块“k+2”的备用区块。亦即，控制器读取储存于区块（k-1）中的数据并将数据写入/写入至对应于实体地址区块（k+1）的备用区块中。同时，存储器控制器 41 将逻辑地址 LA（k-2）链接至实体地址区块（k+2）。于另一实施态样中，则可清除对应于实体地址区块（k-2）的数据区块，并回收该数据区块至备用区 424 的尾端序列中。如图 6C 中所绘示的数据区 422 包含一对应于实体地址区块（k+2）的区块，备用区 424 包含一

对应于实体地址区块 (k-2) 的区块。亦应注意的是, LA (k-2) 于映像表 50 中是与区块 (k+2) 相链接, 且清除次数为 1 的实体地址区块 (k-2) 被记录至映像表 52 中。

于将数据区块 (k-2) 重新映像至备用区块 (k+2) 之后, 存储器控制器 41 还于备用区 424 的顶端序列中选择一备用区块, 以于其中写入/储存数据。此时, 选择对应于清除次数为 80 (小于一默认值 400) 的实体地址区块 (k+3) 的备用区块。存储器控制器 41 接着将储存于缓冲存储器 412 中的数据写入至对应于实体地址区块 (k+3) 的备用区块中, 并相应地重新映像实体地址区块 3 的数据区块与实体地址区块 (k+3) 的备用区块之间的关系。亦即, 控制器 41 将逻辑地址 LA 3 链接至实体地址区块 (k+3)。于另一实施态样中, 可清除对应于实体地址区块 3 的数据区块, 并回收该数据区块至备用区 424 的尾端序列中。如图 6D 中所绘示的数据区 422 包含一对应于实体地址区块 (k+3) 的区块, 备用区 424 包含一对应于实体地址区块 3 的区块。亦应注意的是, LA 3 于映像表 50 中是与区块 (k+3) 相链接, 且清除次数为 91 的实体地址区块 3 被记录至映像表 52 中。

图 7 是本发明的快闪存储器存取方法的流程图。其归纳如下说明。于步骤 S702 中, 存储器控制器 41 首先自主机接收对应于第一数据区块的第一逻辑地址的数据。于步骤 S704 中, 存储器控制器 41 于备用区 424 中选择一位于顶端序列的备用区块。于步骤 S706 中, 存储器控制器 41 判断该备用区块的清除次数是否达到一默认值(例如 400)。若已达到, 则执行步骤 S714, 反之, 则执行步骤 S708。于步骤 S708 中, 当对应于该备用区块的清除次数少于 400 时, 存储器控制器 41 将数据写入至该备用区块中。于步骤 S710 中, 存储器控制器 41 清除第一数据区块并回收该第一数据区块至备用区 424 的尾端序列中, 其中该第一数据区块是原本对应于该第一逻辑地址。该步骤是可选择的, 亦即本发明并不限制所有步骤皆需要被执行, 其可以仅仅执行某些步骤以达成本发明的目的。

于步骤 S712 中, 存储器控制器 41 重新映像该备用区块的实体地址。亦即, 存储器控制器 41 将该备用区块的实体地址链接至第一逻辑地址。于步骤 S712 执行之后, 再回到步骤 S702。于步骤 S714 中, 当对应于该备用区块的清除次数达到默认值(例如 400) 时, 存储器控制器 41 选择一清除次数等于 0 的第二数据区块。于步骤 S716 中, 存储器控制器 41 将储存于第二数据区块中的数据写入至备用区块中。于步骤 S718 中, 存储器控制器 41 清除第二数据区块, 并回收第二数据区块至备用区 424 的尾端序列中。该步骤是可选择的, 亦即本发明并不限制所有步骤皆需要被

执行，其可以仅仅执行某些步骤以达成本发明的目的。

于步骤 S720 中，存储器控制器 41 重新映像第二数据区块与备用区块。亦即，存储器控制器 41 将第二数据区块的逻辑地址链接至备用区块的实体地址。于步骤 S720 执行之后，再回到步骤 S704，以进一步处理对应于第一数据区块的一逻辑地址的数据。若对应于下一备用区块的清除次数少于 400，则执行步骤 S708。该默认值可预先被设定于一储存于该存储器控制器 41 中的固件中或者快闪存储器 42 其中的一区块中。该默认值亦可是一固定值（例如 400）或者一范围值（例如 $400 \pm 5\%$ ）。

图 8 是绘示图 7 的步骤 S714 中选择第二数据区块的方法。于步骤 S7142 中，存储器控制器 41 于对应于各该数据区块的清除次数中搜寻一为 0 的清除次数。若不存在为 0 的清除次数，则执行步骤 S7144，存储器控制器 41 将对应于所有区块的清除次数减去 1。直到这些数据区块其中之一的清除次数等于 0 时，由存储器控制器 41 选择该数据区块。

借此，本发明具有数种优点。首先，清除次数是相对值，且所耗用的位数较现有技术为少。此意味着不仅快闪存储器本身所需的记录容量减小，而且缓冲存储器 412 于运作期间所需的容量亦得以减小。第二，存储器控制器 41 无需比较所有清除次数便能如于背景技术部分中所述发现数据区块具有该次数。因此整个系统的效能亦得到增强。

据此，本发明能够平均地使用一快闪存储器的区块，例如数据区块及备用区块。可进一步提高快闪存储器的寿命，以较低的成本管控快闪存储器的数据区块及备用区块，并增强快闪存储器的存取效能。

上述的实施例仅用来例举本发明的实施态样，以及阐释本发明的技术特征，并非用来限制本发明的范畴。任何熟悉此技术者可轻易完成的改变或均等性的安排均属于本发明所主张的范围，本发明的权利范围应以申请专利范围为准。

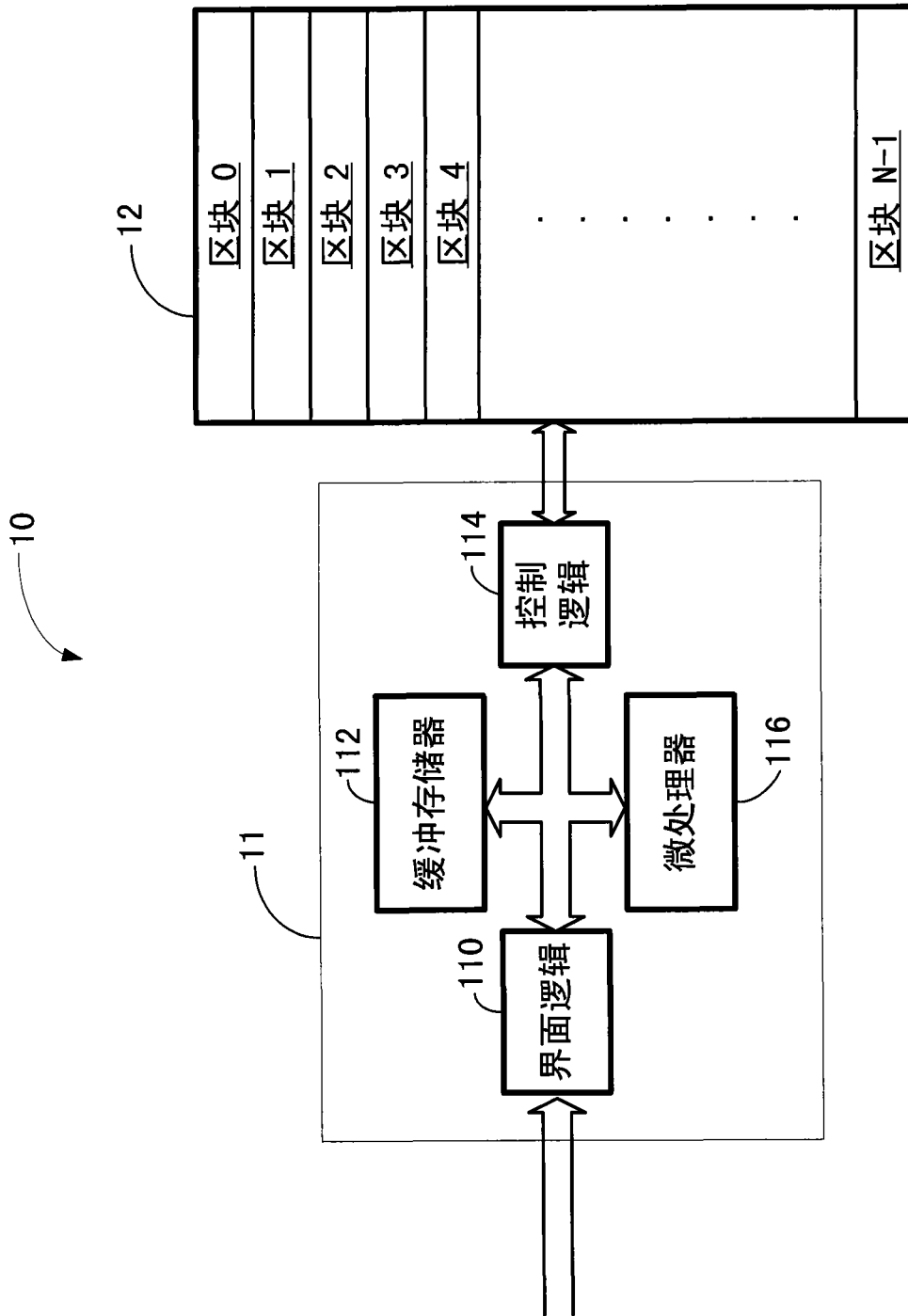


图 1

20

逻辑地址	实体地址	清除次数
<u>LA 0</u>	<u>区块 0</u>	0
<u>LA 1</u>	<u>区块 1</u>	0
<u>LA 2</u>	<u>区块 2</u>	0
<u>LA 3</u>	<u>区块 3</u>	0
<u>LA 4</u>	<u>区块 4</u>	0
.	.	.
.	.	.
.	.	.
.	.	.
.	.	.
<u>LA (N-1)</u>	<u>区块 (N-1)</u>	0

图 2

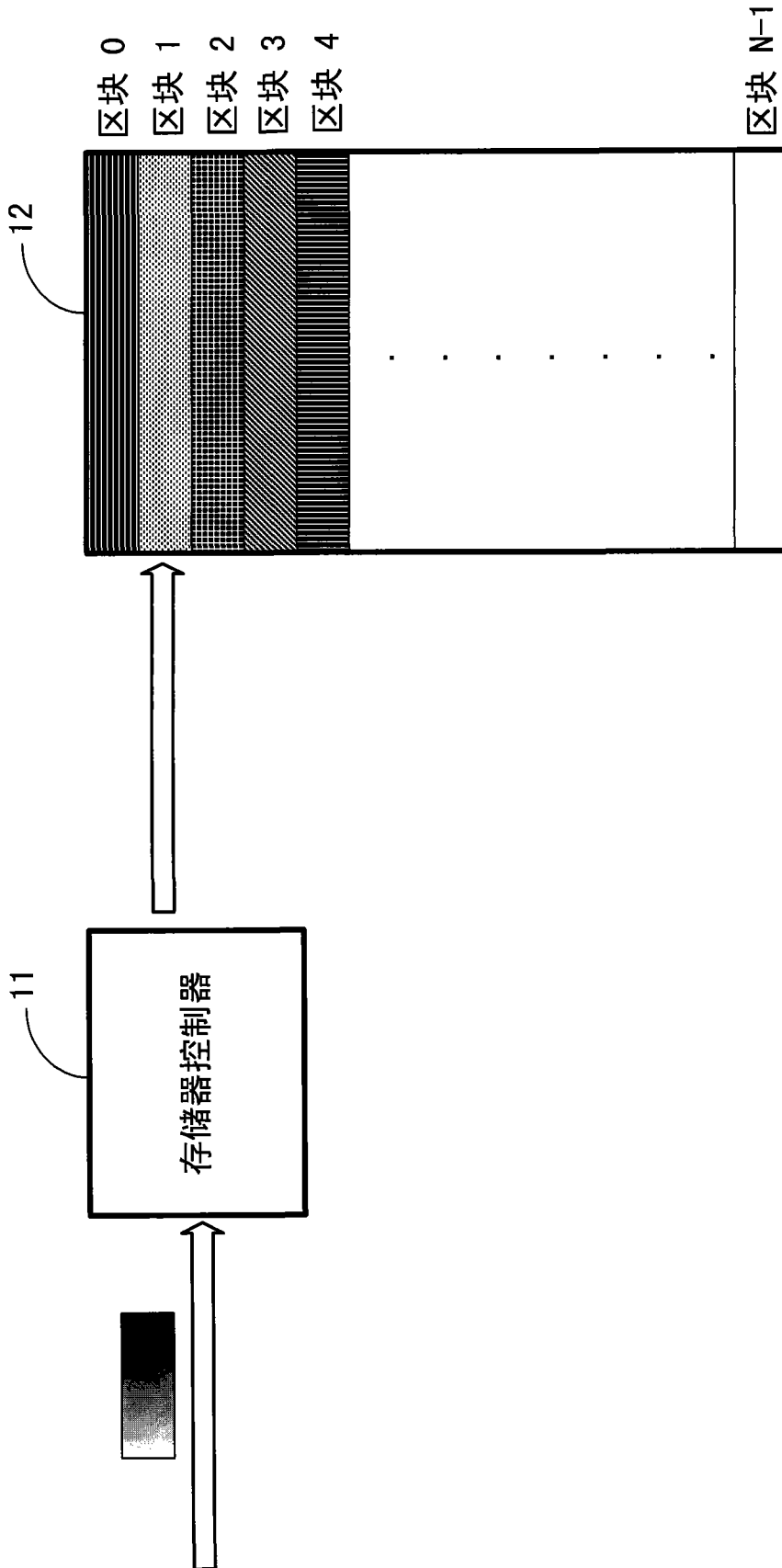
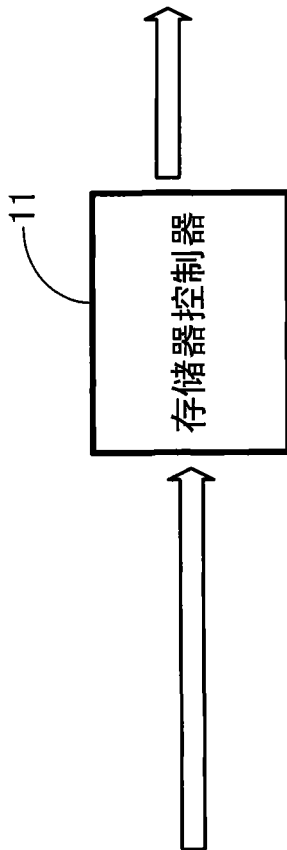
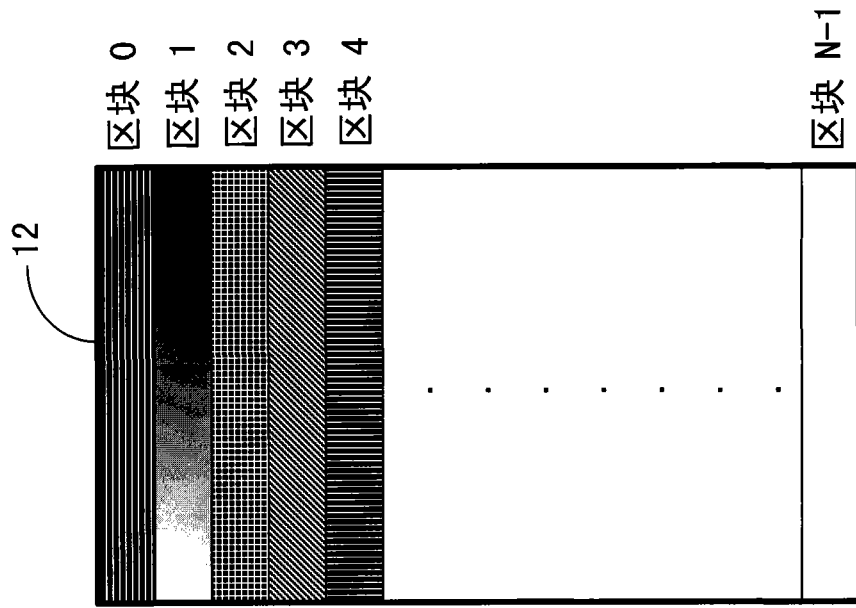
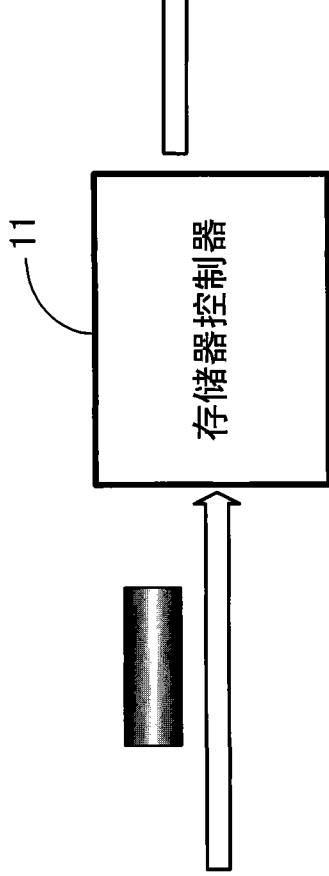
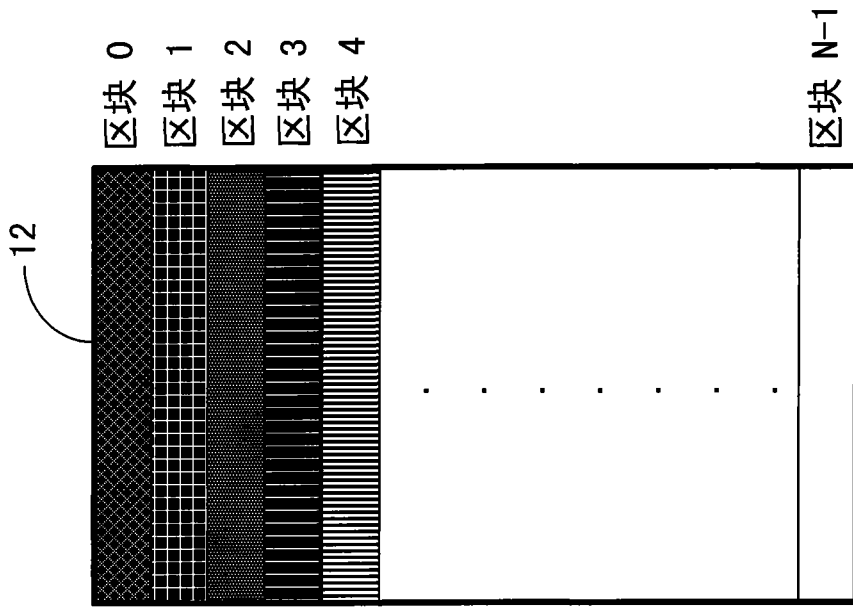


图 3A



逻辑地址	实体地址	清除次数
<u>LA 0</u>	<u>区块 0</u>	0
<u>LA 1</u>	<u>区块 1</u>	1
<u>LA 2</u>	<u>区块 2</u>	0
<u>LA 3</u>	<u>区块 3</u>	0
<u>LA 4</u>	<u>区块 4</u>	0
· · · · ·	· · · · ·	· · · · ·
<u>LA (N-1)</u>	<u>区块 (N-1)</u>	0

图 3B



逻辑地址	实体地址	清除次数
<u>LA 0</u>	<u>区块 0</u>	500
<u>LA 1</u>	<u>区块 1</u>	1000
<u>LA 2</u>	<u>区块 2</u>	360
<u>LA 3</u>	<u>区块 3</u>	410
<u>LA 4</u>	<u>区块 4</u>	230
· · · · ·	· · · · ·	· · · · ·
<u>LA (N-1)</u>	<u>区块 (N-1)</u>	613

图 3C

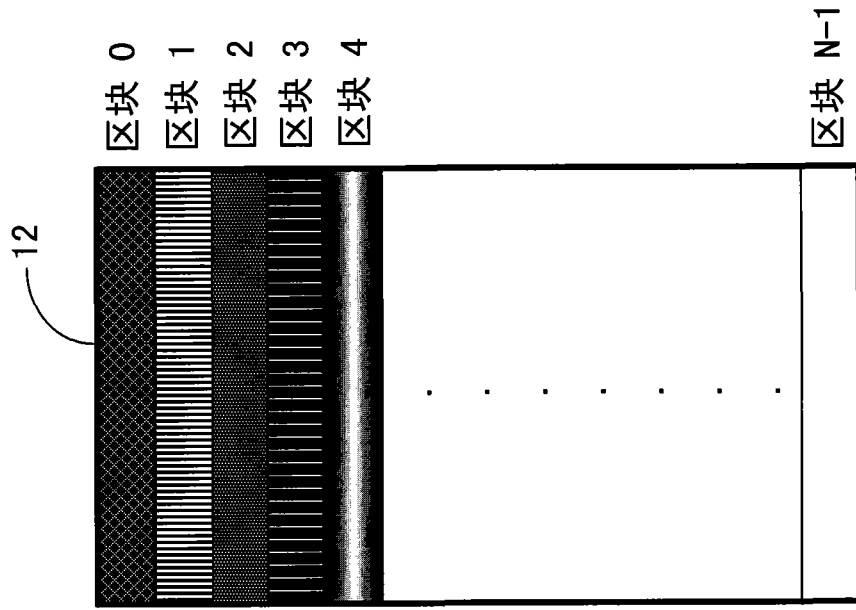
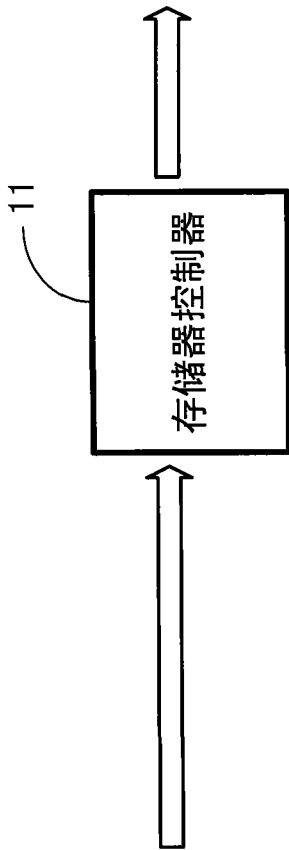


图 3D



逻辑地址	实体地址	清除次数
LA 0	区块 0	500
LA 1	区块 4	231
LA 2	区块 2	360
LA 3	区块 3	410
LA 4	区块 1	1001
·	·	·
·	·	·
·	·	·
·	·	·
·	·	·
LA (N-1)	区块 (N-1)	613

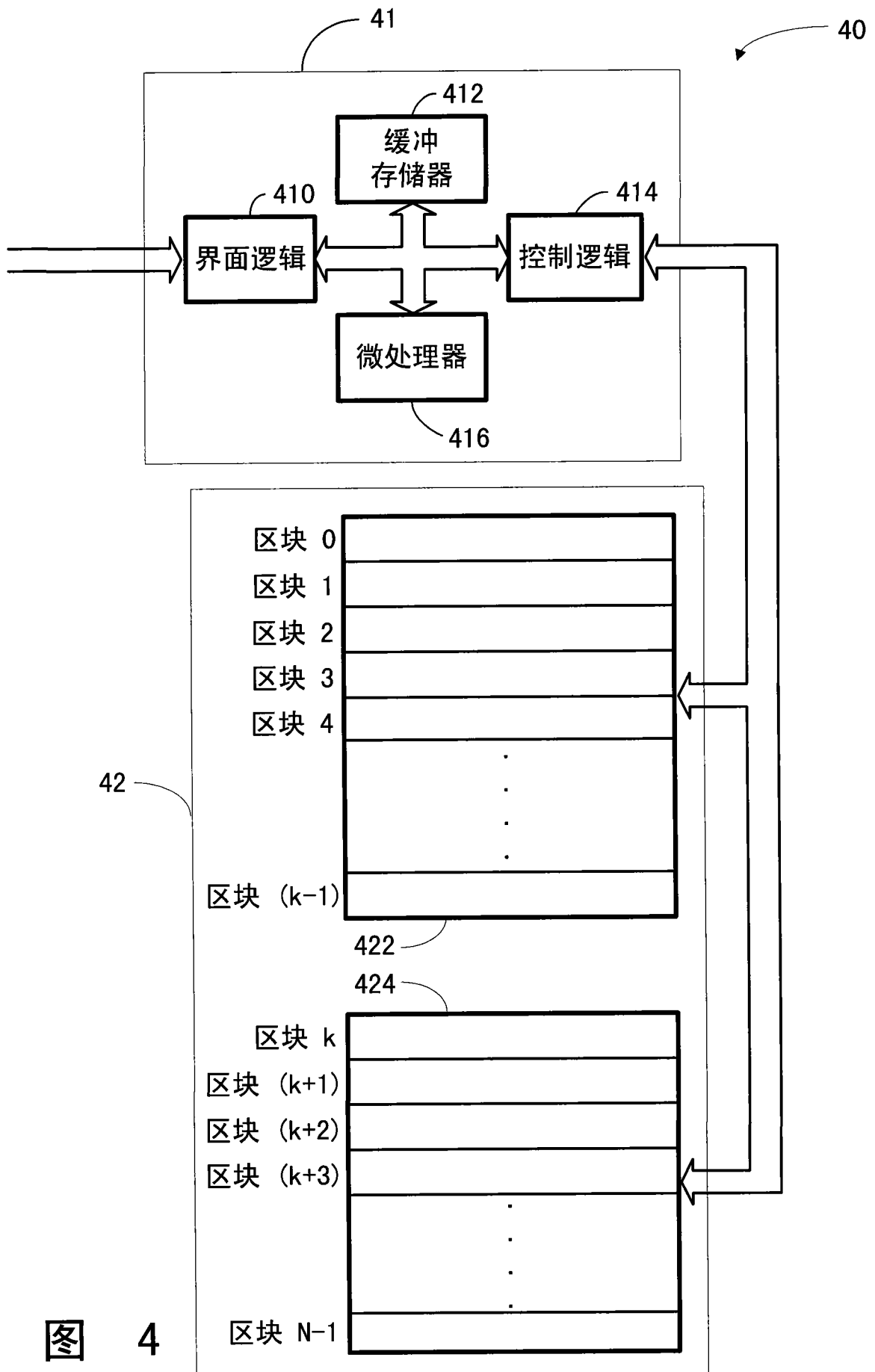


图 4

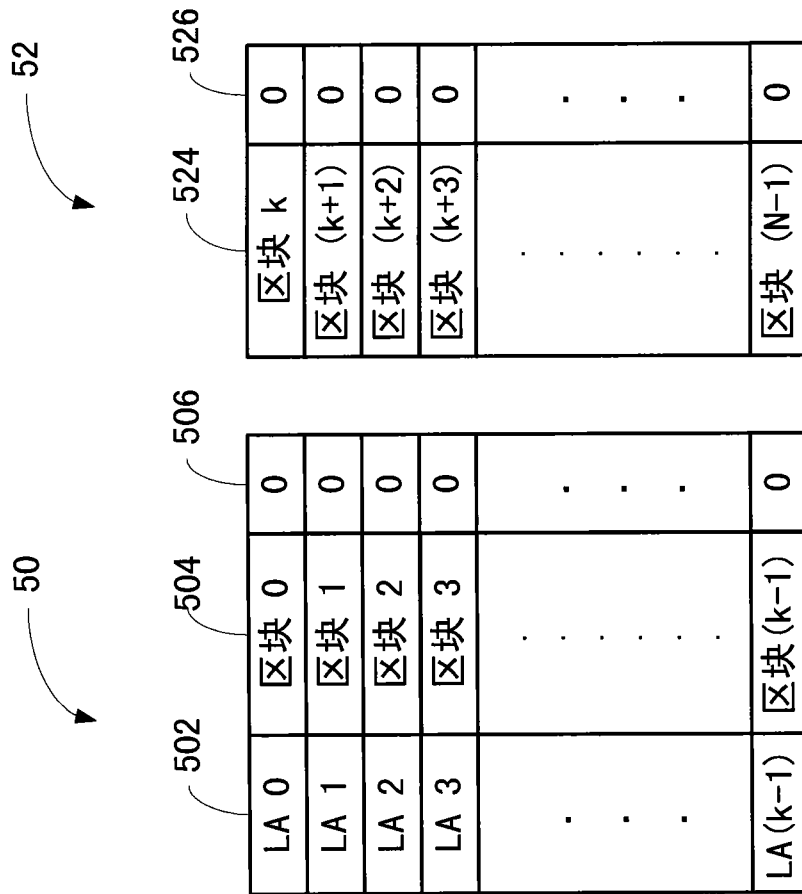


图 5

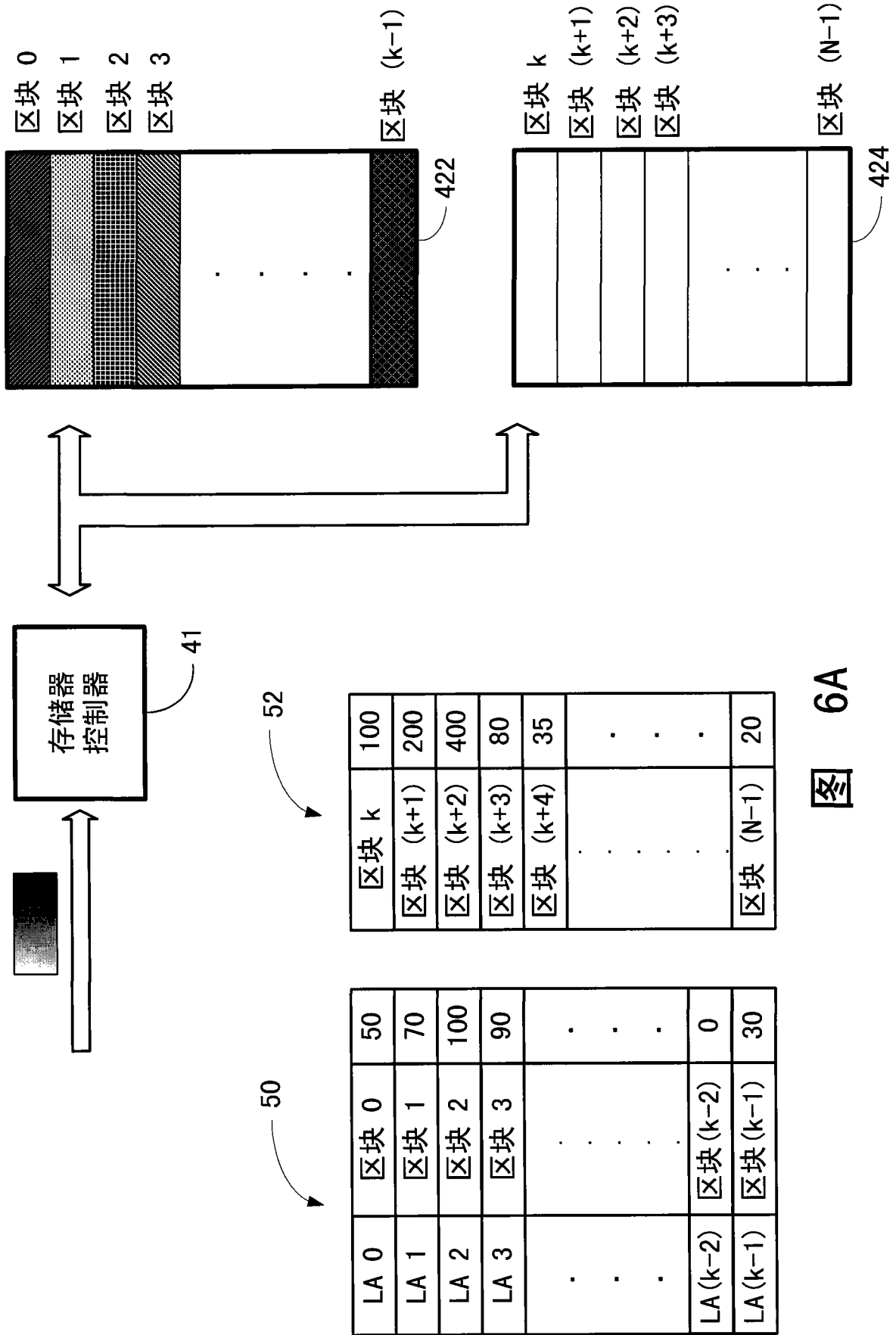


图 6A

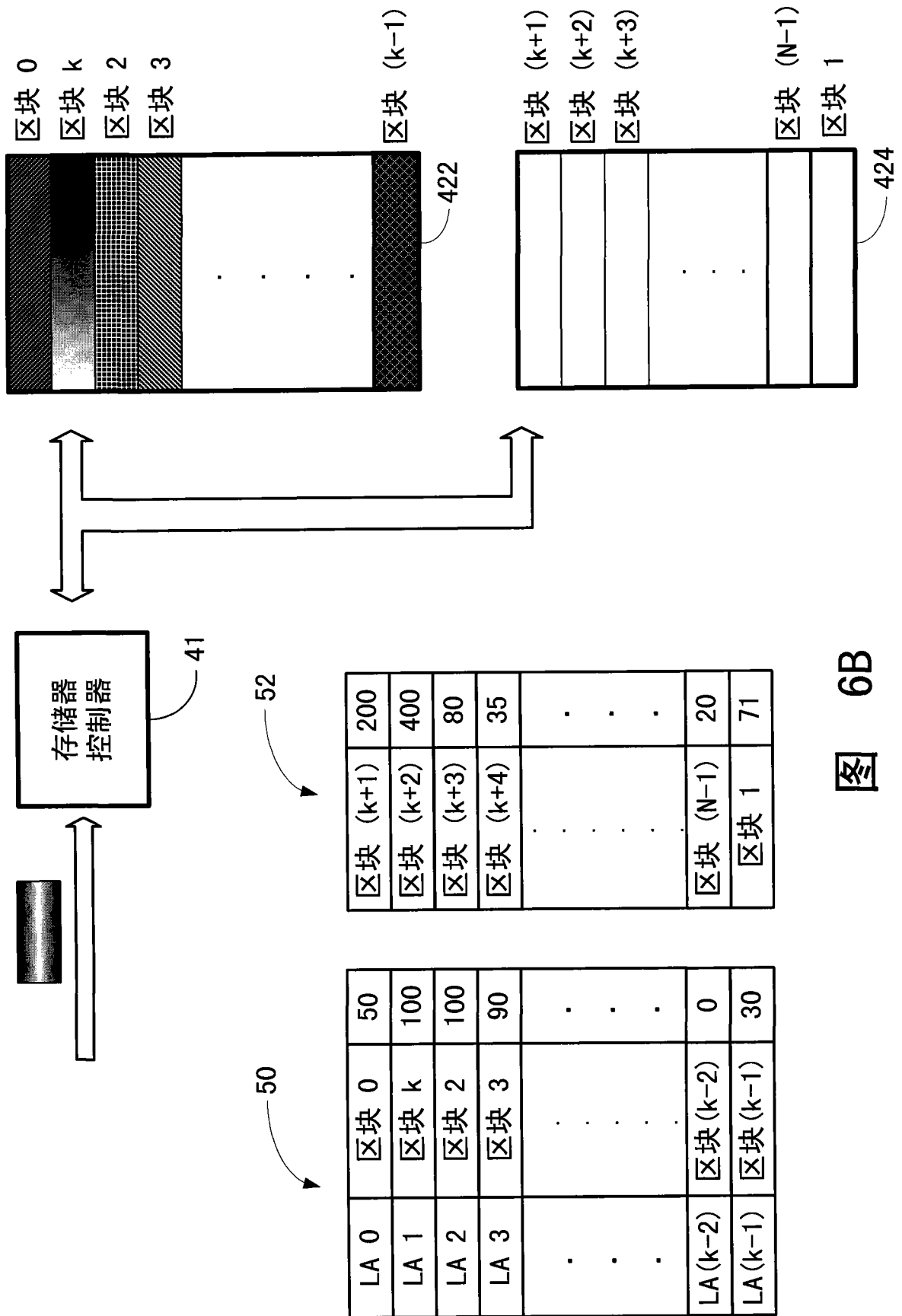


图 6B

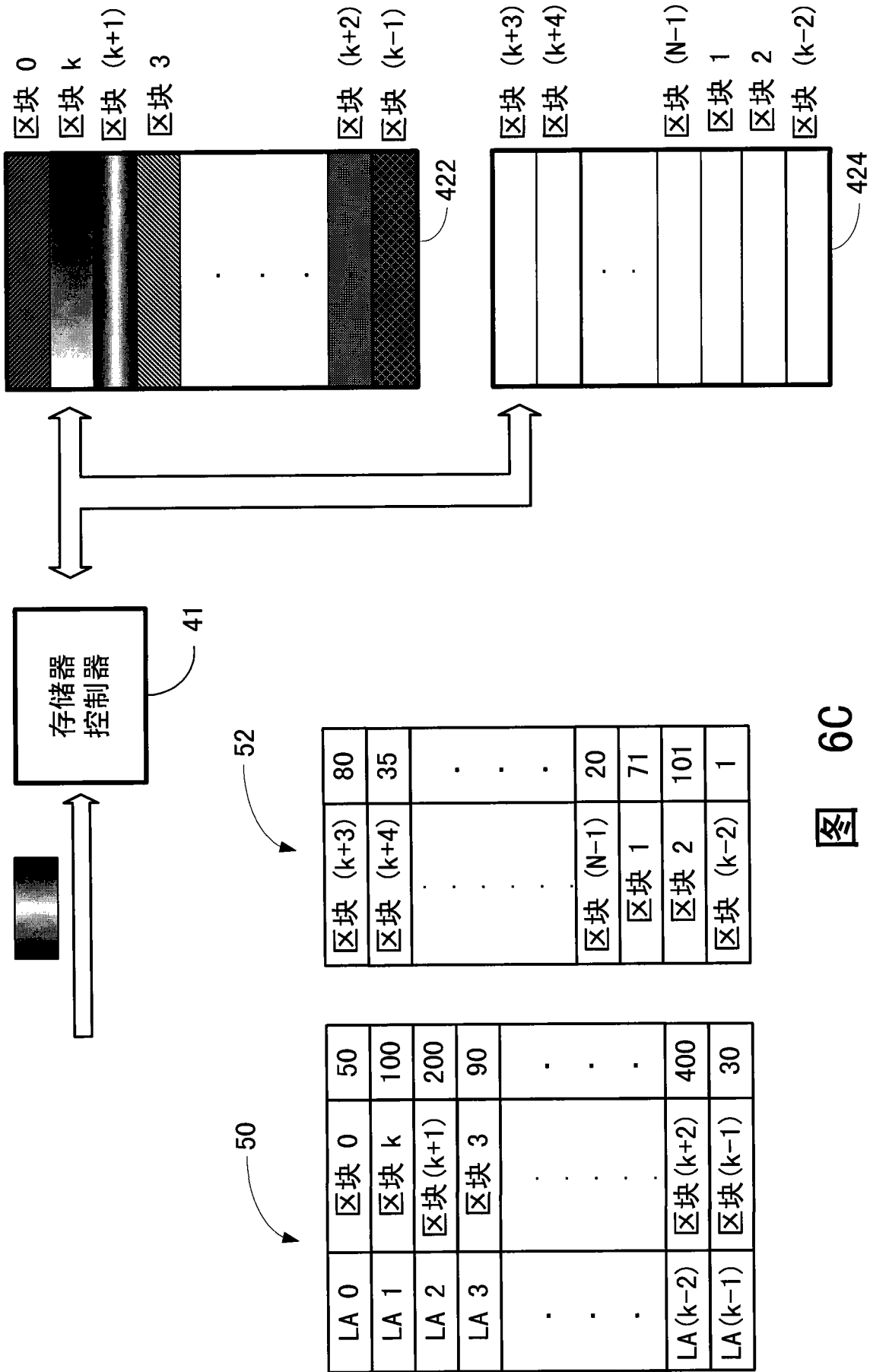


图 6C

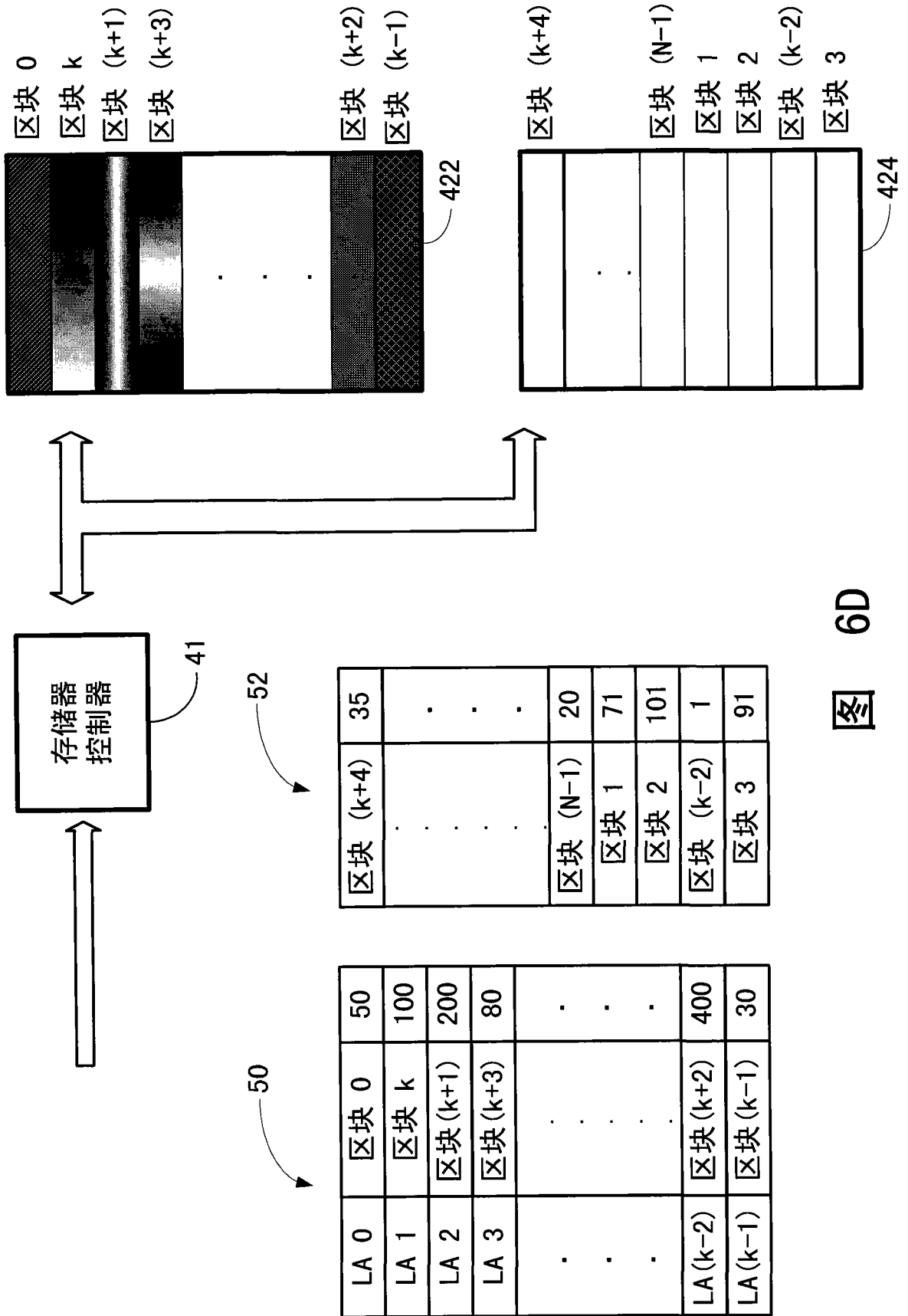


图 6D

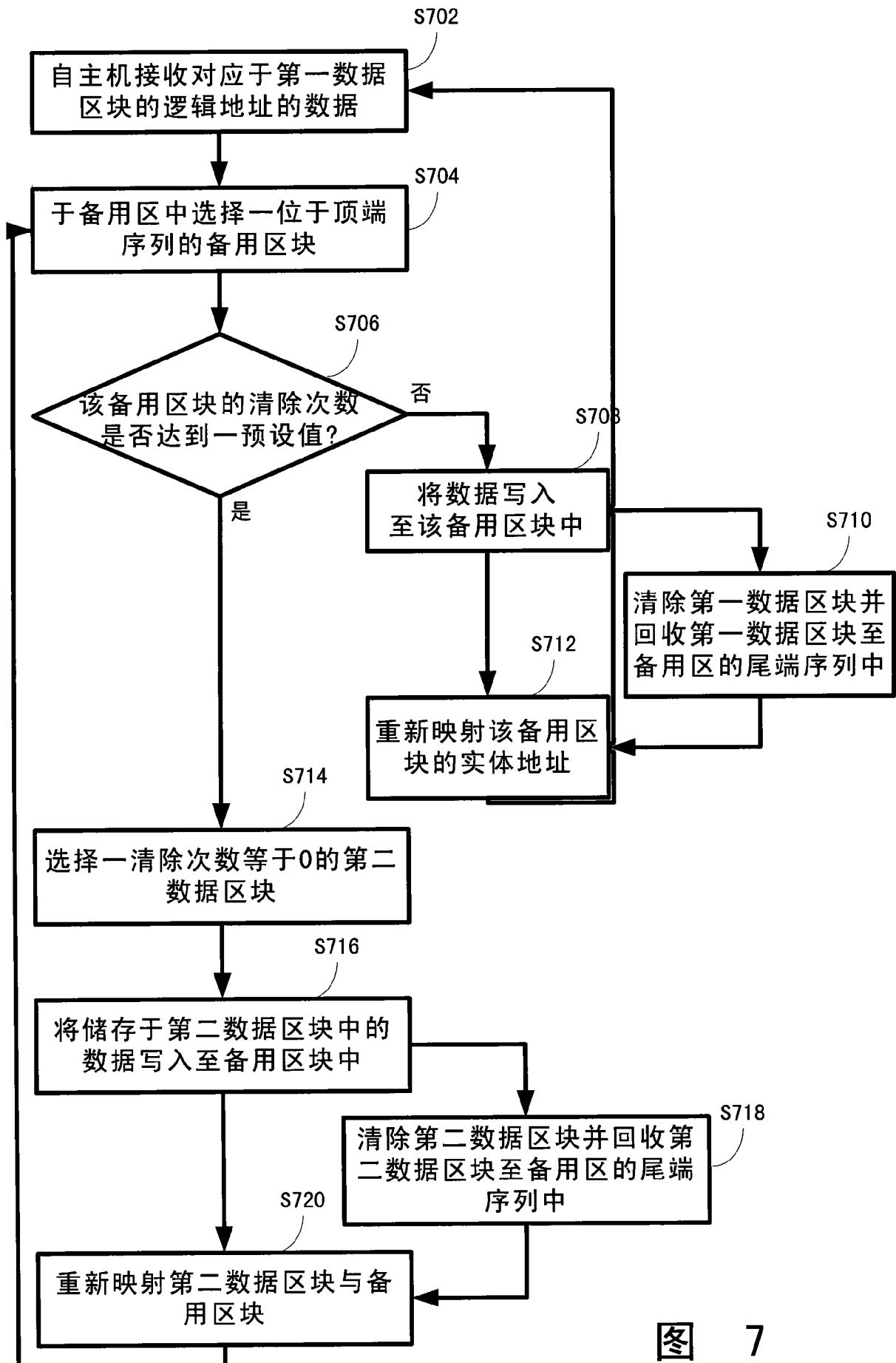


图 7

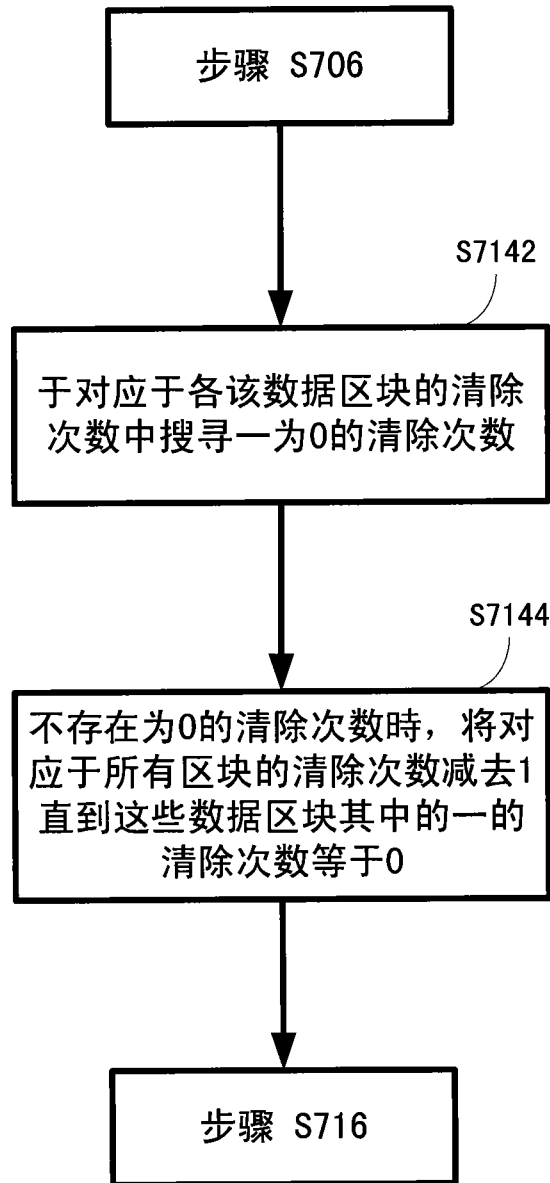


图 8