

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-15374  
(P2016-15374A)

(43) 公開日 平成28年1月28日(2016.1.28)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 33/32 (2010.01)	HO 1 L 33/00 1 8 6	4 M 1 0 4
HO 1 L 21/205 (2006.01)	HO 1 L 21/205	5 F 0 0 3
HO 1 L 29/12 (2006.01)	HO 1 L 29/78 6 5 2 T	5 F 0 4 5
HO 1 L 29/78 (2006.01)	HO 1 L 29/78 6 5 8 E	5 F 1 0 2
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 5 2 G	5 F 1 4 1

審査請求 有 請求項の数 6 O L (全 22 頁) 最終頁に続く

(21) 出願番号 特願2014-135957 (P2014-135957)  
(22) 出願日 平成26年7月1日(2014.7.1)

(71) 出願人 390005223  
株式会社タムラ製作所  
東京都練馬区東大泉1丁目19番43号  
(71) 出願人 000153236  
株式会社光波  
東京都練馬区東大泉1丁目19番43号  
(74) 代理人 100071526  
弁理士 平田 忠雄  
(74) 代理人 100119208  
弁理士 岩永 勇二  
(74) 代理人 100124246  
弁理士 遠藤 和光  
(74) 代理人 100145171  
弁理士 伊藤 浩行

最終頁に続く

(54) 【発明の名称】 半導体積層構造体及び半導体素子

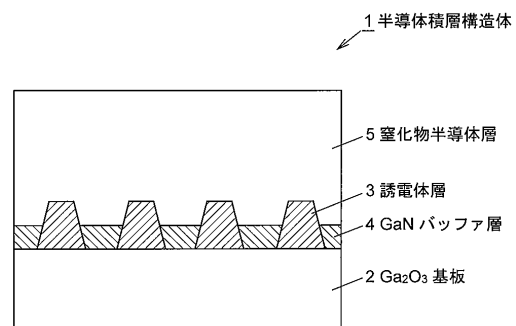
(57) 【要約】

【課題】酸化ガリウム基板上的の品質が高く、かつ面内において均一性の高い窒化物半導体層を有する半導体積層構造体、及びその半導体積層構造体を含む半導体素子を提供する。

【解決手段】半導体積層構造体1は、Ga<sub>2</sub>O<sub>3</sub>基板2と、Ga<sub>2</sub>O<sub>3</sub>基板2の上面上に部分的に接触するように形成され、Ga<sub>2</sub>O<sub>3</sub>基板2との屈折率の差が0.15以下である誘電体層3と、Ga<sub>2</sub>O<sub>3</sub>基板2の誘電体層4に覆われていない残りの上面上に接触するように形成されたGaN結晶からなるバッファ層4と、Ga<sub>2</sub>O<sub>3</sub>基板2上にバッファ層4を介して形成されたAl<sub>x</sub>Ga<sub>y</sub>In<sub>z</sub>N(0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ z ≤ 1, x + y + z = 1)結晶からなる窒化物半導体層5とを有する。

【選択図】図1

図1



## 【特許請求の範囲】

## 【請求項 1】

Ga<sub>2</sub>O<sub>3</sub>基板と、  
 前記Ga<sub>2</sub>O<sub>3</sub>基板の上面に部分的に接触するように形成され、前記Ga<sub>2</sub>O<sub>3</sub>基板との屈折率の差が0.15以下である誘電体層と、  
 前記Ga<sub>2</sub>O<sub>3</sub>基板の前記誘電体層に覆われていない残りの上面に接触するように形成されたGaN結晶からなるバッファ層と、  
 前記Ga<sub>2</sub>O<sub>3</sub>基板上に前記バッファ層を介して形成されたAl<sub>x</sub>Ga<sub>y</sub>In<sub>z</sub>N(0 < x < 1、0 < y < 1、0 < z < 1、x + y + z = 1)結晶からなる窒化物半導体層と、  
 を有する半導体積層構造体。

10

## 【請求項 2】

前記窒化物半導体層は、X線ロックアップ測定において(002)面回折の半値幅が270秒以下である請求項1に記載の半導体積層構造体。

## 【請求項 3】

前記窒化物半導体層は、X線ロックアップ測定において(101)面回折の半値幅が270秒以下である請求項1又は2に記載の半導体積層構造体。

## 【請求項 4】

前記誘電体層は、SiNを主成分とするSiN層からなる請求項1～3のいずれか1項に記載の半導体積層構造体。

20

## 【請求項 5】

前記窒化物半導体層は、GaN結晶からなる請求項1～4のいずれか1項に記載の半導体積層構造体。

## 【請求項 6】

上記請求項1～5のいずれか1項に記載の半導体積層構造体を含む半導体素子。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、半導体積層構造体及び半導体素子に関する。

## 【背景技術】

## 【0002】

従来の発光素子として、透光性基板の凹凸パターンが形成された面の上に結晶膜を成長させることにより形成されるものが知られている(例えば、特許文献1参照)。特許文献1においては、サファイア基板の凹凸パターンが形成された面上にGaN系半導体層を成長させる。

30

## 【0003】

上記特許文献1のサファイア基板の凹凸パターンは、サファイア基板とGaN系半導体層との界面における、サファイア基板とGaN系半導体層との屈折率の違いに起因するGaN系半導体層中の発光層から発せられた光の反射を抑える機能を有する。このような反射を抑えることにより、発光層による反射光の吸収や、反射光の多重反射による減衰を低減し、発光素子の光取出効率を向上させることができる。

40

## 【0004】

しかしながら、単斜晶系に属する - ガリア構造を有した Ga<sub>2</sub>O<sub>3</sub>単結晶基板では、基板加工の方向によっては、加工部側壁等からもGaN系半導体層が成長してしまうことにより、基板垂直方向にc軸を有した結晶と垂直方向以外にc軸を有した結晶が混在し、GaN系半導体層は多結晶となる恐れがある。その場合には、窒化物半導体層の品質が著しく悪くなることが、本発明者等によって明らかにされている(例えば、特許文献2参照)。

## 【先行技術文献】

## 【特許文献】

## 【0005】

50

【特許文献1】特許第3595277号公報

【特許文献2】特開2014-22446号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明は、このような事情を鑑みてなされたものであり、本発明の目的は、酸化ガリウム基板上の品質が高く、かつ面内において均一性の高い窒化物半導体層を有する半導体積層構造体、及びその半導体積層構造体を含む半導体素子を提供することにある。

【課題を解決するための手段】

【0007】

本発明の一態様は、上記目的を達成するために、[1]～[5]の半導体積層構造体を提供する。

【0008】

[1]  $Ga_2O_3$ 基板と、前記  $Ga_2O_3$ 基板の上面に部分的に接触するように形成され、前記  $Ga_2O_3$ 基板との屈折率の差が0.15以下である誘電体層と、前記  $Ga_2O_3$ 基板の前記誘電体層に覆われていない残りの上面に接触するように形成された  $GaN$ 結晶からなるバッファ層と、前記  $Ga_2O_3$ 基板上に前記バッファ層を介して形成された  $Al_xGa_yIn_zN$  ( $0 < x < 1$ 、 $0 < y < 1$ 、 $0 < z < 1$ 、 $x + y + z = 1$ )結晶からなる窒化物半導体層と、を有する半導体積層構造体。

【0009】

[2] 前記窒化物半導体層は、X線ロックアップ測定において(002)面回折の半値幅が270秒以下である[1]に記載の半導体積層構造体。

【0010】

[3] 前記窒化物半導体層は、X線ロックアップ測定において(101)面回折の半値幅が270秒以下である[1]又は[2]に記載の半導体積層構造体。

【0011】

[4] 前記誘電体層は、 $SiN$ を主成分とする  $SiN$ 層からなる[1]～[3]のいずれか1項に記載の半導体積層構造体。

【0012】

[5] 前記窒化物半導体層は、 $GaN$ 結晶からなる[1]～[4]のいずれか1項に記載の半導体積層構造体。

【0013】

また、本発明の他の態様は、上記目的を達成するために、[6]の半導体素子を提供する。

【0014】

[6] 上記[1]～[5]のいずれか1項に記載の半導体積層構造体を含む半導体素子。

【発明の効果】

【0015】

本発明によれば、信頼性、リーク電流、温度特性、発光効率等で定まる素子特性を総合的に向上させることが可能な、品質が高く、かつ面内において均一性の高い窒化物半導体層を有する半導体積層構造体、及びその半導体積層構造体を含む半導体素子を提供することができる。

【図面の簡単な説明】

【0016】

【図1】図1は、半導体積層構造体の垂直断面図である(第1の実施の形態)。

【図2】図2は、 $Ga_2O_3$ 結晶の単位格子と、 $Ga_2O_3$ 基板の主面との方位関係を示す概念図である(第1の実施の形態)。

【図3】図3(a)～(c)は、 $Ga_2O_3$ 基板の主面のオフセット角度  $\theta$  と窒化物半導体層の主面の傾斜角度  $\phi$  との関係を表す模式図である(第1の実施の形態)。

【図4】図4(a)～(e)は、半導体積層構造体の製造工程を表す垂直断面図である(

10

20

30

40

50

第 1 の実施の形態)。

【図 5】図 5 ( a ) 及び ( b ) は、窒化物半導体層の結晶品質の半導体積層構造体ごとのばらつきを示すグラフである ( 第 1 の実施の形態 ) 。

【図 6】図 6 は、半導体積層構造体ごとの転位密度のばらつきを示すグラフである ( 第 1 の実施の形態 ) 。

【図 7】図 7 は、電流 - 電圧特性の測定のための電極を接続した半導体積層構造体の垂直断面図である ( 第 1 の実施の形態 ) 。

【図 8】図 8 は、半導体積層構造体の縦方向の電流密度 - 電圧特性を示すグラフである ( 第 1 の実施の形態 ) 。

【図 9】図 9 は、光学シミュレーションにより求めた誘電体層の材料と発光素子の光取り出し効率の関係の一例を表すグラフである ( 第 1 の実施の形態 ) 。

10

【図 10】図 10 ( a ) 及び ( b ) は、窒化物半導体層の結晶品質の半導体積層構造体ごとのばらつきを示すグラフである ( 第 1 の実施の形態 ) 。

【図 11】図 11 は、半導体積層構造体ごとの のばらつきを示すグラフである ( 第 1 の実施の形態 ) 。

【図 12】図 12 ( a ) ~ ( d ) は、窒化物半導体層の主面の傾斜角度 が  $0.14^\circ$ 、 $0.25^\circ$ 、 $0.45^\circ$ 、 $0.63^\circ$  であるときの窒化物半導体層の主面の状態を写した写真である ( 第 1 の実施の形態 ) 。

【図 13】図 13 ( a ) は、Ga N バッファ層を用いた場合の窒化物半導体層の主面の状態を写した写真であり、図 13 ( b ) は、Al N バッファ層を用いた場合の窒化物半導体層の主面の状態を写した写真である ( 第 1 の実施の形態 ) 。

20

【図 14】図 14 は、縦型 LED の垂直断面図である ( 第 2 の実施の形態 ) 。

【図 15】図 15 は、縦型 FET の垂直断面図である ( 第 3 の実施の形態 ) 。

【図 16】図 16 は、縦型 FET の垂直断面図である ( 第 4 の実施の形態 ) 。

【図 17】図 17 は、縦型 FET の垂直断面図である ( 第 5 の実施の形態 ) 。

【図 18】図 18 は、縦型 FET の垂直断面図である ( 第 6 の実施の形態 ) 。

【図 19】図 19 は、HBT の垂直断面図である ( 第 7 の実施の形態 ) 。

【図 20】図 20 は、SBD の垂直断面図である ( 第 8 の実施の形態 ) 。

【発明を実施するための形態】

【0017】

30

以下、本発明の好適な実施の形態を添付図面に基づいて具体的に説明する。

【0018】

[ 第 1 の実施の形態 ]

( 半導体積層構造体の構造 )

図 1 において、半導体積層構造体 1 は、Ga<sub>2</sub>O<sub>3</sub> 基板 2 と、Ga<sub>2</sub>O<sub>3</sub> 基板 2 の上面に部分的に接触するように形成された誘電体層 3 と、Ga<sub>2</sub>O<sub>3</sub> 基板 2 の誘電体層 3 に覆われていない残りの上面に接触するように形成された Ga N バッファ層 4 と、Ga N バッファ層 4 を介して Ga<sub>2</sub>O<sub>3</sub> 基板 2 上に形成された窒化物半導体層 5 とを有する。

【0019】

Ga<sub>2</sub>O<sub>3</sub> 基板 2 は、 - Ga<sub>2</sub>O<sub>3</sub> 単結晶からなる。Ga<sub>2</sub>O<sub>3</sub> 基板 2 の上面は、凹凸のない平坦な面であり、品質の高い窒化物半導体結晶の成長の下地となることのできる ( 1 0 1 )、( - 2 0 1 )、( 3 1 0 )、( 3 - 1 0 )、( 1 0 0 ) 等の面方位を有する面である。Ga<sub>2</sub>O<sub>3</sub> 基板 2 の屈折率は、およそ 1.9 である。

40

【0020】

図 2 は、 - Ga<sub>2</sub>O<sub>3</sub> 結晶の単位格子と、 - Ga<sub>2</sub>O<sub>3</sub> 基板 2 の主面 2 a との方位関係を示す概念図である。図 2 の s は、( - 2 0 1 ) 面からの [ 1 0 2 ] 方向へのオフセット角度を表す。なお、図 2 においては、( - 2 0 1 ) 面からの [ 0 1 0 ] 方向へのオフセット角度は 0° であるとする。

【0021】

図 2 中の単位格子 2 b が - Ga<sub>2</sub>O<sub>3</sub> 結晶の単位格子である。 - Ga<sub>2</sub>O<sub>3</sub> 結晶は

50

単斜晶系に属する - ガリア構造を有し、不純物を含まない -  $Ga_2O_3$  結晶の典型的な格子定数は  $a_0 = 12.23$ 、 $b_0 = 3.04$ 、 $c_0 = 5.80$ 、 $\beta = 90^\circ$ 、 $\alpha = 103.7^\circ$  である。ここで、 $a_0$ 、 $b_0$ 、 $c_0$  は、それぞれ  $[100]$  方向、 $[010]$  方向、 $[001]$  方向の軸の長さを表す。

【0022】

$Ga_2O_3$  基板 2 の主面 2 a は、 $(-201)$  面を基準として  $[102]$  方向にオフセット角度  $\theta$  で傾斜した面、すなわち法線ベクトルが  $(-201)$  面の法線ベクトルを基準として  $[102]$  方向にオフセット角度  $\theta$  で傾斜した面である。

【0023】

オフセット角度  $\theta$  は、 $-0.4^\circ$  以上  $0.2^\circ$  以下であることが好ましく、 $-0.2^\circ$  以上  $0.0^\circ$  以下であることがより好ましい。

10

【0024】

誘電体層 3 は、例えば  $SiN$  を主成分とする  $SiN$  層などからなり、 $Ga_2O_3$  基板 2 との屈折率の差が  $0.15$  以下である。 $Ga_2O_3$  基板 2 の屈折率が、例えば  $1.9$  である場合は、誘電体層 3 の屈折率は  $1.75$  以上かつ  $2.05$  以下である。誘電体層 3 のパターン形状は、例えばメサパターン、リセスパターン、ラインアンドスペースパターン等である。

【0025】

誘電体層 3 の屈折率は  $Ga_2O_3$  基板 2 の屈折率に近い方が、 $Ga_2O_3$  基板 2 と誘電体層 3 の界面での全反射を抑制し、発光層からの光を効率的に取り出すことができる。誘電体層 3 が  $SiN$  層である場合は、屈折率の調整のために  $O$  等の  $Si$ 、 $N$  以外の元素を含んでもよい。

20

【0026】

誘電体層 3 の成膜温度等の形成条件を制御することにより、誘電体層 3 の屈折率を調整して、誘電体層 3 の屈折率と  $Ga_2O_3$  基板 2 の屈折率との差をより小さくすることができる。

【0027】

$GaN$  バッファ層 4 は、 $GaN$  結晶からなり、 $Si$  等の導電型不純物を含んでもよい。

【0028】

窒化物半導体層 5 は、窒化物半導体結晶、すなわち  $Al_xGa_yIn_zN$  ( $0 < x < 1$ 、 $0 < y < 1$ 、 $0 < z < 1$ 、 $x + y + z = 1$ ) 結晶からなる。特に、窒化物半導体層 5 が  $GaN$  結晶 ( $y = 1$ 、 $x = z = 0$ ) からなる  $GaN$  層である場合は、本実施の形態の半導体積層構造体 1 の構成において、窒化物半導体層 5 の結晶品質を高くすることができる。

30

【0029】

窒化物半導体層 5 は、異なる窒化物半導体結晶からなる複数の層を積層した多層構造を有してもよい。半導体積層構造体 1 を用いて発光素子を形成する場合は、発光層及びそれを挟むクラッド層等を窒化物半導体層 5 により構成することができる。なお、 $Ga_2O_3$  基板 2 及び窒化物半導体層 5 は、 $Si$  や  $Sn$  等の導電型不純物を含んでもよい。

【0030】

図 3 (a) ~ (c) は、 $Ga_2O_3$  基板 2 の主面 2 a のオフセット角度  $\theta$  と窒化物半導体層 5 の主面 5 a の傾斜角度  $\phi$  の関係を表す模式図である。図 3 (a) ~ (c) の断面は、 $Ga_2O_3$  基板 2 の  $(-201)$  面に直交する、 $[102]$  方向に平行な面である。

40

【0031】

図 3 (a) に示されるように、 $Ga_2O_3$  基板 2 の主面 2 a がオフセット角度  $\theta$  を有さない ( $\theta = 0^\circ$ ) のときには、窒化物半導体層 5 の主面 5 a が所定の傾斜角度  $\phi$  で  $(001)$  面から傾斜する。

【0032】

図 3 (b) に示されるように、 $Ga_2O_3$  基板 2 の主面 2 a がオフセット角度  $\theta$  を有し、窒化物半導体層 5 の主面 5 a の傾斜角度  $\phi$  が小さくなると、窒化物半導体層 5 の主面

50

5 aに現れるステップバンチングが抑制され、主面5 aの表面粗さが低減できる。

【0033】

図3(c)に示されるように、 $Ga_2O_3$ 基板2の主面2 aに適切なオフセット角度  $s$ の傾きを設けることにより、窒化物半導体層5の主面5 aの傾斜角度を $0^\circ$ に近づけることができる。これにより、窒化物半導体層5の主面5 aの表面粗さを効果的に低減することができる。

【0034】

具体的には、 $Ga_2O_3$ 基板2の主面2 aのオフセット角度  $s$ が $-0.4^\circ$ 以上 $0.2^\circ$ 以下であるときに窒化物半導体層5の主面5 aの傾斜角度を $0^\circ$ に近い $-0.4^\circ$ 以上 $0.4^\circ$ 以下という数値範囲に収めることができ、 $Ga_2O_3$ 基板2の主面2 aのオフセット角度  $s$ が $-0.2^\circ$ 以上 $0.0^\circ$ 以下であるときに窒化物半導体層5の主面5 aの傾斜角度をより $0^\circ$ に近い $-0.2^\circ$ 以上 $0.2^\circ$ 以下という数値範囲に収めることができる。

【0035】

(半導体積層構造体の製造方法)

以下に、第1の実施の形態の半導体積層構造体の製造工程の一例として、誘電体層3がSiN層である場合の製造工程の例について説明する。

【0036】

図4(a)~(e)は、第1の実施の形態に係る半導体積層構造体の製造工程を表す垂直断面図である。

【0037】

まず、CMP (Chemical Mechanical Polishing) 処理された $Ga_2O_3$ 基板2に有機洗浄、SPM (Sulfuric acid/ hydrogen peroxide mixture) 洗浄を施す。

【0038】

次に、プラズマCVD装置のチャンパー内に $Ga_2O_3$ 基板2を搬送する。

【0039】

次に、図4(a)に示すように、 $Ga_2O_3$ 基板2上に膜状の誘電体層3を形成する。この膜状の誘電体層3は、チャンパー内の温度を $300 \sim 350$ に保持した状態で、Siの原料としての $SiH_4$ 、Nの原料としての $NH_3$ ガス、及び雰囲気ガスとしての $N_2$ ガスをチャンパー内に供給して、SiNを $Ga_2O_3$ 基板2上に堆積させることにより形成される。この段階では、誘電体層3はほぼ均一の $1 \mu m$ 程度の厚さを有する膜である。なお、それぞれの元素の原料は上記のものに限られない。

【0040】

次に、図4(b)に示すように、誘電体層3上にレジストパターン6を形成する。レジストパターン6のパターン形状は、例えばドットの直径が $2 \mu m$ 、ピッチが $4 \mu m$ の三角格子パターンである。レジストパターン6は、例えばフォトリソグラフィにより形成される。

【0041】

次に、図4(c)に示すように、レジストパターン6をマスクとして誘電体層3にBHF (パフアードフッ酸) によりエッチングを施し、レジストパターン6のパターンを誘電体層3に転写する。

【0042】

次に、図4(d)に示すように、残ったレジストパターン6を除去する。次に、有機洗浄及びSPM洗浄により $Ga_2O_3$ 基板2及び誘電体層3からなる構造体の表面を清浄化し、MOCVD装置に搬送する。

【0043】

次に、図4(e)に示すように、Nの原料として $NH_3$ 、Gaの原料としてトリメチルガリウム (TMG)、基板表面の温度を $500$ 付近に保持して、 $GaN$ バッファ層4を形成する。

【0044】

10

20

30

40

50

その後、Nの原料としての $\text{NH}_3$ ガス、Gaの原料としてのトリメチルガリウム(TMG)ガス、Alの原料としてのトリメチルアルミニウム(TMA)ガス、及びInの原料としてのトリメチルインジウム(TMI)ガスをチャンパー内に供給して、窒化物半導体結晶である $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$ 結晶を $\text{Ga}_2\text{O}_3$ 基板2上に選択成長させ、窒化物半導体層5を形成する。これにより、半導体積層構造体1が得られる。

#### 【0045】

窒化物半導体層5を構成する窒化物半導体結晶は、 $\text{Ga}_2\text{O}_3$ 基板2の上面の誘電体層3に覆われていない領域から成長し、誘電体層3からは成長しない。このように、窒化物半導体結晶は選択的に成長し、その後、横方向への成長を行うことで、誘電体層3を覆いこむ。この際に、窒化物半導体層5中の転位密度が低減され、結晶品質が向上する。なお、このような選択成長を用いた結晶成長方法はELO(Epitaxial Lateral Overgrowth)などと呼ばれる。

10

#### 【0046】

(半導体積層構造体の評価)

以下に、半導体積層構造体1の評価結果を示す。この評価においては、GaN結晶からなる窒化物半導体層5を用いた。

#### 【0047】

(結晶品質)

図5(a)及び(b)は、窒化物半導体層5の結晶品質の半導体積層構造体1ごとのばらつきを示すグラフである。図5(a)は窒化物半導体層5の(002)面回折におけるX線ロックアップカーブの半値幅の累積相対度数分布を表し、図5(b)は窒化物半導体層5の(101)面回折におけるX線ロックアップカーブの半値幅の累積相対度数分布を表す。

20

#### 【0048】

図5(a)及び(b)にプロットされたマークは、GaNバッファ層4を用いた半導体積層構造体1におけるX線ロックアップカーブの半値幅の累積相対度数分布を表し、マークは、AlNバッファ層を用いた半導体積層構造体におけるX線ロックアップカーブの半値幅の累積相対度数分布を表す。

#### 【0049】

図5(a)及び(b)は、GaNバッファ層4を用いた場合は、AlNバッファ層を用いた場合よりも、窒化物半導体層5の結晶品質の半導体積層構造体1ごとのばらつきはあまり変化しないものの、窒化物半導体層5の結晶品質が向上することを示している。GaNバッファ層4を用いた場合の半値幅は、(002)面回折において $223 \sim 269 \text{ arcsec}$ であり、(101)面回折において $225 \sim 264 \text{ arcsec}$ であった。

30

#### 【0050】

図6は、半導体積層構造体ごとの転位密度のばらつきを示すグラフである。

図6にプロットされたマークは、GaNバッファ層4を用いた半導体積層構造体1におけるX線ロックアップカーブの転位密度の累積相対度数分布を表し、マークは、AlNバッファ層を用いた半導体積層構造体の転位密度の累積相対度数分布を表す。尚、転位密度の評価はカソードルミネッセンスを用い、暗点の密度を数えることで行った。また、転位密度の評価結果はTEMによる観察や、KOHやNaOH等を用いたケミカルエッチングによって得られるエッチピットの密度を数えることでも、同様の結果が得られる。

40

#### 【0051】

図6は、GaNバッファ層4及びAlNバッファ層のいずれについての測定結果においても、窒化物半導体層5の結晶品質の半導体積層構造体1ごとのばらつき、転位密度ともにほぼ変わらないものの、転位密度はサファイア基板上的のものと遜色がない程度の値であり、窒化物半導体層5の結晶品質が高いことを示している。GaNバッファ層4を用いた場合の転位密度は、 $1.52 \times 10^8 \sim 2.14 \times 10^8 / \text{cm}^2$ であった。

#### 【0052】

(電気伝導特性)

50

図7は、半導体積層構造体1のGa<sub>2</sub>O<sub>3</sub>基板2と窒化物半導体層5に電極を接続した様子を示す。窒化物半導体層5とGa<sub>2</sub>O<sub>3</sub>基板2とに、それぞれオーミック電極である電極6a(Ti/Al)、及び電極6b(Ti/Au)を接続した。

【0053】

図8(a)及び(b)は、半導体積層構造体1の縦方向の電流密度 - 電圧特性を示すグラフである。図8(a)及び(b)において、横軸は電圧(V)、縦軸は電流密度(A/cm<sup>2</sup>)を示す。図8(a)はGaNバッファ層4を用いた場合の電流密度 - 電圧特性を表し、図8(b)はAlNバッファ層を用いた場合の電流密度 - 電圧特性を表す。

【0054】

図8(a)及び(b)において、プロットされたマークは、誘電体層3を有しない半導体積層構造体1の縦方向の電流密度 - 電圧特性を表し、マークは、誘電体層を有する半導体積層構造体の縦方向の電流密度 - 電圧特性を表す。

10

【0055】

誘電体層3がSiN層である場合には、半導体積層構造体1の縦方向(垂直方向)の電流密度 - 電圧特性が特に優れたものとして得られることが確認されている。

【0056】

図8(a)及び(b)に示すように、SiN層である誘電体層3を有する半導体積層構造体の方が、SiN層である誘電体層を有しない半導体積層構造体よりも特定の電流を流すために必要な電圧が小さい。この結果は、SiN層である誘電体層3を設けることにより、駆動電圧を低減できることを表している。

20

【0057】

図8(a)及び(b)は、SiN層である誘電体層を有さない比較例に係る半導体積層構造体においては、Ga<sub>2</sub>O<sub>3</sub>基板と窒化物半導体層との界面に電位障壁が存在し、SiN層である誘電体層3を有する第1の実施の形態に係る半導体積層構造体1においては、Ga<sub>2</sub>O<sub>3</sub>基板2と窒化物半導体層5との界面に電位障壁が存在せず、Ga<sub>2</sub>O<sub>3</sub>基板2と窒化物半導体層5とがオーミック接合していることを示している。この結果は、SiN層である誘電体層3を設けることにより、半導体積層構造体1の縦方向の電気抵抗が低減することを示している。

【0058】

(光取り出し効率)

30

図9は、光学シミュレーションにより求めた誘電体層3の材料と発光素子の光取り出し効率の関係の一例を表すグラフである。

【0059】

この光学シミュレーションにおいては、Ga<sub>2</sub>O<sub>3</sub>基板2の屈折率が1.9であり、誘電体層3が直径3μm、ピッチ6μm、高さ1μmのメサパターンから構成され、発光層から発せられた光をGa<sub>2</sub>O<sub>3</sub>基板2側から取り出すものとした。ここで、誘電体層3として、SiO<sub>2</sub>層(n=1.46)、SiN層(n=1.9)、及びZnO層(n=2.2)を用いた。このうち、SiN層のみが本実施の形態の誘電体層3の屈折率の条件を満たしている。

【0060】

40

図9の光取り出し効率は、発光素子において、誘電体層の代わりに同じ形状の凹凸をGa<sub>2</sub>O<sub>3</sub>基板2の表面に形成した場合の光取り出し効率を基準として規格化したものである。ただし、この基準となる光取り出し効率は、表面に凹凸が形成されたGa<sub>2</sub>O<sub>3</sub>基板2上に結晶品質のよいn型クラッド層、発光層、p型クラッド層、及びコンタクト層が形成されたと仮定した場合の理論値である。実際には、表面に凹凸が形成されたGa<sub>2</sub>O<sub>3</sub>基板2上に結晶品質のよい窒化物半導体層5を形成することは困難であるため、結晶品質のよいn型クラッド層、発光層、p型クラッド層、及びコンタクト層を得ることは困難になる。

【0061】

図9は、誘電体層の屈折率の条件を満たすSiN層を誘電体層3として用いた場合に、

50

最も光取り出し効率が高くなることを示している。

【0062】

また、光学シミュレーションによれば、誘電体層3の屈折率が1.75以上2.05以下であるとき、すなわちGa<sub>2</sub>O<sub>3</sub>基板2との屈折率差が0.15以下であるときに、光取り出し効率が基準値のおよそ98.5%以上になることが求まる。

【0063】

(面内のオフセットバラつき)

図10(a)及び(b)は、Ga<sub>2</sub>O<sub>3</sub>基板2の主面のオフセット角度  $\theta$  と窒化物半導体層5の主面の傾斜角度  $\alpha$  との差  $\theta - \alpha$  の半導体積層構造体1の面内の分布を表すグラフである。図10(a)は、GaNバッファ層4を用いた場合の  $\theta - \alpha$  の分布を表し、図10(b)は、AlNバッファ層を用いた場合の  $\theta - \alpha$  の分布を表す。

10

【0064】

ここで、Ga<sub>2</sub>O<sub>3</sub>基板2の(-201)面と窒化物半導体層5の(001)面とがなす角を  $\phi$  とすると、 $\phi$ 、 $\theta$ 、 $\alpha$  の関係は、 $\phi = \theta - \alpha$  で表される。

【0065】

図10(a)及び(b)の横軸は、半導体積層構造体1の面内のX方向又はY方向の位置を表す。ここで、図10(a)及び(b)にプロットされたマーク  $\Delta$  は、半導体積層構造体1の面内の中心を通り、Ga<sub>2</sub>O<sub>3</sub>基板2の[010]方向に平行な線上における測定値を表す。マーク  $\square$  は、半導体積層構造体1の面内の中心を通り、Ga<sub>2</sub>O<sub>3</sub>基板2の[102]方向に平行な線上における測定値を表す。これらの測定値は、半導体積層構造体1の面内の中心を測定位置の原点とする。

20

【0066】

図10(a)及び(b)は、GaNバッファ層4を用いた場合は、AlNバッファ層を用いた場合よりも、半導体積層構造体1の面内の  $\theta - \alpha$  のばらつきが[010]方向、[102]方向とも小さく、面内で均一なオフセット角度を有する窒化物半導体層5が形成されていることを示している。GaNバッファ層4を用いた場合の  $\theta - \alpha$  の面内の最大値と最小値の差は、[010]方向で0.15°、[102]方向で0.07°であった。

【0067】

(ウェハ間のオフセットバラつき)

図11は、半導体積層構造体1ごとのGa<sub>2</sub>O<sub>3</sub>基板2の[102]方向における  $\theta - \alpha$  のばらつきを示すグラフである。縦軸は  $\theta - \alpha$  の累積相対度数分布を表す。図11にプロットされたマーク  $\Delta$  は、GaNバッファ層4を用いた半導体積層構造体1における  $\theta - \alpha$  の累積相対度数分布を表し、マーク  $\square$  は、AlNバッファ層を用いた半導体積層構造体における  $\theta - \alpha$  の累積相対度数分布を表す。なお、これらの  $\theta - \alpha$  の値は、面内の中心位置で測定されたものである。

30

【0068】

図11は、GaNバッファ層4を用いた場合は、AlNバッファ層を用いた場合よりも、半導体積層構造体1ごとの  $\theta - \alpha$  のばらつきが小さくなることを示している。GaNバッファ層4を用いた場合の半導体積層構造体間における  $\theta - \alpha$  の最大値と最小値の差は0.12°であった。

40

【0069】

図12(a)~(d)は、Ga<sub>2</sub>O<sub>3</sub>基板2の[102]方向における窒化物半導体層5の主面の傾斜角度  $\alpha$  が0.14°、0.25°、0.45°、0.63°であるときの窒化物半導体層5の主面の状態を写した写真である。

【0070】

図12(a)~(d)は、傾斜角度  $\alpha$  の増加に伴って窒化物半導体層5の主面に現れるステップバンチングが大きくなることを示している。図12(a)及び(b)に示される窒化物半導体層5の主面には、ステップバンチングがほとんど確認できないが、図12(c)及び(d)に示される窒化物半導体層5の主面には、ステップバンチングが明確に確認できる。

50

## 【 0 0 7 1 】

図 1 2 ( a ) ~ ( d ) から、傾斜角度  $\theta$  がおよそ  $0.4^\circ$  よりも大きい ( $-0.4^\circ$  よりも小さい) ときにステップバンチングが明確に確認できる大きさになると推測される。さらに、傾斜角度  $\theta$  がおよそ  $-0.2^\circ$  以上  $0.2^\circ$  以下であるときに、光学顕微鏡による観察が困難になるほどステップバンチングが小さくなり、平滑な表面が得られると推測される。

## 【 0 0 7 2 】

( 窒化物半導体層の表面状態 )

図 1 3 ( a ) は、GaN バッファ層 4 を用いた場合の窒化物半導体層 5 の主面の状態を写した写真であり、図 1 3 ( b ) は、AlN バッファ層を用いた場合の窒化物半導体層の主面の状態を写した写真である。

## 【 0 0 7 3 】

図 1 3 ( a ) 及び ( b ) は、GaN バッファ層 4 を用いた場合は、AlN バッファ層を用いた場合よりも、窒化物半導体層 5 の主面上に観察されるヒロック状の凸部が大きく低減されることを示している。

## 【 0 0 7 4 】

具体的には、窒化物半導体層 5 の主面のヒロック密度は、GaN バッファ層 4 を用いた場合は  $1 \text{ cm}^2$  当たり 1 個未満、AlN バッファ層を用いた場合は  $1 \text{ cm}^2$  当たり  $10^2 \sim 10^3$  個であった。

## 【 0 0 7 5 】

なお、ヒロックの発生は窒化物半導体層 5 の主面の傾斜角度  $\theta$  の影響はほとんど受けないが、GaN バッファ層 4 を用いてヒロック密度を低減することにより、表面平坦性をより効果的に向上することができる。

## 【 0 0 7 6 】

( 評価結果 )

以上より、誘電体層及び AlN バッファ層を有する半導体積層構造体と、誘電体層 3 及び GaN バッファ層 4 を有する半導体積層構造体 1 との評価結果を次の表 1 にまとめて示す。

## 【 0 0 7 7 】

## 【 表 1 】

	AlN バッファ層	GaN バッファ層
結晶品質 (X線)	○	◎
結晶品質 (転位密度)	◎	◎
電気伝導特性	◎	◎
光取り出し効率	◎	◎
面内のオフセットバラつき	×	◎
ウェハ間のオフセットバラつき	×	◎
窒化物半導体層の表面状態	×	◎

◎…優良、○…良好、×…不良

## 【 0 0 7 8 】

上記表 1 から明らかなように、誘電体層 3 及び GaN バッファ層 4 を有した構造を用いることで、結晶品質、電気伝導性、光取り出し効率等に優れた窒化物半導体結晶を成長可能であることが分かる。このことは、窒化物半導体層上に形成された半導体素子の信頼性、リーク電流、温度特性、発光効率等で定まる素子特性を総合的に向上させるために非常に重要である。また、面内におけるオフセットのバラつきや表面粗さ等の低減も可能であり、半導体素子を歩留まり高く生産するために非常に効果的であると言える。

## 【 0 0 7 9 】

[ 第 2 の実施の形態 ]

上記第 1 の実施の形態に係る半導体積層構造体 1 は、様々な半導体素子の製造に用いることができる。以下に、その半導体素子の一例として、縦型 LED について説明する。

【 0 0 8 0 】

図 1 4 は、第 2 の実施の形態に係る縦型 LED 1 0 の垂直断面図である。縦型 LED 1 0 は、 $Ga_2O_3$  基板 2 と、 $Ga_2O_3$  基板 2 上の誘電体層 3 及び GaN バッファ層 4 と、GaN バッファ層 4 上の n 型クラッド層 1 4 と、n 型クラッド層 1 4 上の発光層 1 5 と、発光層 1 5 上の p 型クラッド層 1 6 と、p 型クラッド層 1 6 上のコンタクト層 1 7 と、コンタクト層 1 7 上の p 型電極 1 8 と、 $Ga_2O_3$  基板 2 の GaN バッファ層 4 と反対側の面上の n 型電極 1 9 とを有する。

10

【 0 0 8 1 】

また、誘電体層 3、GaN バッファ層 4、n 型クラッド層 1 4、発光層 1 5、p 型クラッド層 1 6、及びコンタクト層 1 7 から構成される積層体の側面は、絶縁膜 2 0 に覆われる。

【 0 0 8 2 】

ここで、n 型クラッド層 1 4 は、第 1 の実施の形態の半導体積層構造体 1 を構成する窒化物半導体層 5 に相当する。 $Ga_2O_3$  基板 2、誘電体層 3、GaN バッファ層 4、及び n 型クラッド層 1 4 のそれぞれの厚さは、例えば 4 0 0  $\mu m$ 、1  $\mu m$ 、4 8 nm、5  $\mu m$  である。

【 0 0 8 3 】

発光層 1 5 は、例えば 3 層の多重量子井戸構造と、その上の厚さ 1 0 nm の GaN 結晶膜からなる。各多重量子井戸構造は、厚さ 6 nm の GaN 結晶膜と厚さ 2 nm の InGa N 結晶膜からなる。発光層 1 5 は、例えば成長温度 7 0 0 ~ 8 0 0 で各結晶膜を n 型クラッド層 1 4 上にエピタキシャル成長させることにより形成される。

20

【 0 0 8 4 】

p 型クラッド層 1 6 は、例えば厚さ 1 0 0 nm の、濃度  $5.0 \times 10^{19} / cm^3$  の Mg を含む GaN 結晶膜である。p 型クラッド層 1 6 は、例えば成長温度 9 0 0 ~ 1 0 5 0 で Mg を含む GaN 結晶を発光層 1 5 上にエピタキシャル成長させることにより形成される。

【 0 0 8 5 】

コンタクト層 1 7 は、例えば厚さ 1 0 nm の、濃度  $1.5 \times 10^{20} / cm^3$  の Mg を含む GaN 結晶膜である。コンタクト層 1 7 は、例えば成長温度 9 0 0 ~ 1 0 5 0 で Mg を含む GaN 結晶を p 型クラッド層 1 6 上にエピタキシャル成長させることにより形成される。

30

【 0 0 8 6 】

GaN バッファ層 4、n 型クラッド層 1 4、発光層 1 5、p 型クラッド層 1 6、及びコンタクト層 1 7 の形成においては、Ga 原料として TMG (トリメチルガリウム) ガス、In 原料として TMI (トリメチルインジウム) ガス、Si 原料として  $MtSiH_3$  (モノメチルシラン) ガス、Mg 原料として  $Cp_2Mg$  (ビスシクロペンタジエニルマグネシウム) ガス、N 原料として  $NH_3$  (アンモニア) ガスを用いることができる。

40

【 0 0 8 7 】

絶縁膜 2 0 は、 $SiO_2$  等からなる絶縁材料からなり、例えば、スパッタリングにより形成される。

【 0 0 8 8 】

p 型電極 1 8 及び n 型電極 1 9 は、それぞれコンタクト層 1 7 及び  $Ga_2O_3$  基板 2 にオーミック接合する電極であり、例えば蒸着装置により形成される。

【 0 0 8 9 】

縦型 LED 1 0 は、ウェハ状態の  $Ga_2O_3$  基板 2 上に、誘電体層 3、GaN バッファ層 4、n 型クラッド層 1 4、発光層 1 5、p 型クラッド層 1 6、コンタクト層 1 7、p 型電極 1 8、及び n 型電極 1 9 を形成した後、これらをダイシングによって、例えば 3 0 0

50

$\mu\text{m}$ 角のチップサイズに分離することにより得られる。

【0090】

縦型LED10は、例えば $\text{Ga}_2\text{O}_3$ 基板2側から光を取り出すLEDチップであり、キャンタイプのSTEMにAgペーストを用いて実装される。

【0091】

縦型LED10のn型クラッド層14は、特別なオフセット角度で傾斜した面を主面とする $\text{Ga}_2\text{O}_3$ 基板2上に形成されるため、表面粗さが小さく、かつ優れた結晶品質を有する。また、優れた結晶品質を有するn型クラッド層14上にエピタキシャル結晶成長により形成される発光層15、p型クラッド層16、及びコンタクト層17も優れた結晶品質を有する。このため、LED素子10は、リーク特性及び信頼性に優れる。

10

【0092】

(第2の実施の形態の効果)

第2の実施の形態によれば、 $(-201)$ 面から傾斜した面を主面とする $\text{Ga}_2\text{O}_3$ 基板上にSiN等による誘電体層構造を備え、 $\text{GaN}$ 結晶からなるバッファ層を用い、 $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$  ( $0 < x < 1$ ,  $0 < y < 1$ ,  $0 < z < 1$ ,  $x + y + z = 1$ )結晶をエピタキシャル成長させることにより、品質の高い窒化物半導体層を得ることができる。具体的には、X線ロックアップ測定による半値幅が狭く、転位密度が低く、電気伝導特性に優れ、光取り出し効率に優れ、面内におけるオフ角のバラつきが小さく、表面のモフォロジー不良であるヒロックの密度が低減できる。また、ウェハ間のオフ角バラつきも小さく、品質の安定した窒化物半導体層を得ることができる。

20

【0093】

また、このような窒化物半導体層を用いることにより、リーク電流、信頼性、温度特性、発光効率等で定まる総合的な素子特性に優れた半導体素子を歩留まり高く生産することができる。

【0094】

[第3の実施の形態]

第3の実施の形態として、第1の実施の形態の半導体積層構造体1を含む縦型FET(Field effect transistor)について述べる。

【0095】

図15は、第3の実施の形態に係る半導体素子である縦型FETの垂直断面図である。縦型FET30は、 $\text{Ga}_2\text{O}_3$ 基板2、誘電体層3、 $\text{GaN}$ バッファ層4、及び窒化物半導体層( $n^+$ - $\text{GaN}$ 層)5を含む半導体積層構造体1と、窒化物半導体層5の表面(図15における上側の面)上に形成された $\text{GaN}$ 系縦型FET31と、 $\text{GaN}$ 系縦型FET31上に形成されたゲート電極32及びソース電極33と、 $\text{Ga}_2\text{O}_3$ 基板2の表面(図15における下側の面)上に形成されたドレイン電極34とを含む。

30

【0096】

なお、縦型FET30は、半導体積層構造体1を用いて形成することのできる縦型FETの一例である。

【0097】

[第4の実施の形態]

第4の実施の形態として、第1の実施の形態の半導体積層構造体1を含むMIS(Metal Insulator Semiconductor)ゲート構造の縦型FETについて述べる。

40

【0098】

図16は、第4の実施の形態に係る半導体素子である縦型FETの垂直断面図である。縦型FET40は、 $\text{Ga}_2\text{O}_3$ 基板2、誘電体層3、 $\text{GaN}$ バッファ層4、及び窒化物半導体層( $n^+$ - $\text{GaN}$ 層)5を含む半導体積層構造体1と、窒化物半導体層5中にp型不純物を導入することにより形成された $p^+$ - $\text{GaN}$ 層41と、窒化物半導体層5の表面(図16における上側の面)上に形成された $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 層42と、 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 層42中にSi等のn型不純物を導入することにより形成されたSiイオン注入領域43と、 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 層42上にゲート絶縁膜44を介して形成され

50

たゲート電極 45 と、Si イオン注入領域 43 及び  $p^+$ -GaN 層 41 に接続されたソース電極 46 と、 $Ga_2O_3$  基板 2 の表面（図 16 における下側の面）上に形成されたドレイン電極 47 とを含む。

【0099】

ここで、窒化物半導体層 5 の厚さは、例えば  $5\ \mu\text{m}$  であり、Si 濃度は  $1 \times 10^{18} / \text{cm}^3$  である。 $p^+$ -GaN 層 41 の厚さは、例えば  $1\ \mu\text{m}$  であり、 $p$  型不純物の濃度は  $1 \times 10^{18} / \text{cm}^3$  である。 $Al_{0.2}Ga_{0.8}N$  層 42 は不純物を含まず、厚さは、例えば  $30\ \text{nm}$  である。ソース電極 46 は、例えば Ti 膜と Al 膜の積層体からなる。ドレイン電極 47 は、例えば Ti 膜と Au 膜の積層体からなる。ゲート電極 45 は、例えば Al からなり、ゲート絶縁膜 44 は、例えば  $SiO_2$  からなる。

10

【0100】

なお、縦型 FET 40 は、半導体積層構造体 1 を用いて形成することのできる MIS ゲート構造の縦型 FET の一例である。

【0101】

[ 第 5 の実施の形態 ]

第 5 の実施の形態として、第 1 の実施の形態の半導体積層構造体 1 を含むショットキーゲート構造の縦型 FET について述べる。

【0102】

図 17 は、第 5 の実施の形態に係る半導体素子である縦型 FET の垂直断面図である。縦型 FET 50 は、 $Ga_2O_3$  基板 2、誘電体層 3、GaN バッファ層 4、及び窒化物半導体層 ( $n^-$ -GaN 層) 5 を含む半導体積層構造体 1 と、窒化物半導体層 5 の表面（図 17 における上側の面）上に積層された  $p^+$ -GaN 層 51、 $n^+$ -GaN 層 52、GaN 層 53、及び  $Al_{0.2}Ga_{0.8}N$  層 54 と、 $Al_{0.2}Ga_{0.8}N$  層 54 上に形成されたゲート電極 55 と、 $p^+$ -GaN 層 51、 $n^+$ -GaN 層 52、GaN 層 53、及び  $Al_{0.2}Ga_{0.8}N$  層 54 に接続されたソース電極 56 と、 $Ga_2O_3$  基板 2 の表面（図 17 における下側の面）上に形成されたドレイン電極 57 とを含む。

20

【0103】

ここで、窒化物半導体層 5 の厚さは、例えば  $5\ \mu\text{m}$  であり、Si 濃度は  $1 \times 10^{16} / \text{cm}^3$  である。また、 $p^+$ -GaN 層 51 の厚さは、例えば  $1\ \mu\text{m}$  であり、 $p$  型不純物の濃度は  $1 \times 10^{18} / \text{cm}^3$  である。また、 $n^+$ -GaN 層 52 の厚さは、例えば  $200\ \text{nm}$  であり、 $n$  型不純物の濃度は  $1 \times 10^{18} / \text{cm}^3$  である。GaN 層 53 は不純物を含まず、厚さは、例えば  $100\ \text{nm}$  である。 $Al_{0.2}Ga_{0.8}N$  層 54 は不純物を含まず、厚さは、例えば  $30\ \text{nm}$  である。ソース電極 56 は、例えば Ti 膜と Al 膜の積層体からなる。ドレイン電極 57 は、例えば Ti 膜と Au 膜の積層体からなる。ゲート電極 55 は、例えば Ni 膜と Au 膜の積層体からなる。

30

【0104】

なお、縦型 FET 50 は、半導体積層構造体 1 を用いて形成することのできるショットキーゲート構造の縦型 FET の一例である。

【0105】

[ 第 6 の実施の形態 ]

第 6 の実施の形態として、第 1 の実施の形態の半導体積層構造体 1 を含む他のショットキーゲート構造の縦型 FET について述べる。

40

【0106】

図 18 は、第 6 の実施の形態に係る半導体素子である縦型 FET の垂直断面図である。縦型 FET 60 は、 $Ga_2O_3$  基板 2、誘電体層 3、GaN バッファ層 4、及び窒化物半導体層 ( $n^-$ -GaN 層) 5 を含む半導体積層構造体 1 と、窒化物半導体層 5 の表面（図 18 における上側の面）上に形成された  $n^-$ -GaN 層 61 と、 $n^-$ -GaN 層 61 の平坦部上に形成されたゲート電極 62 と、 $n^-$ -GaN 層 61 の凸部上に  $n^+$ -InAlGaN コンタクト層 63 を介して形成されたソース電極 64 と、 $Ga_2O_3$  基板 2 の表面（図 18 における下側の面）上に形成されたドレイン電極 65 とを含む。

50

## 【0107】

ここで、窒化物半導体層5の厚さは、例えば5 $\mu\text{m}$ であり、Si濃度は $1 \times 10^{18} / \text{cm}^3$ である。また、 $n^-$ -Ga $\text{N}$ 層61の平坦部の厚さは、例えば3 $\mu\text{m}$ であり、 $n$ 型不純物の濃度は $1 \times 10^{16} / \text{cm}^3$ である。ソース電極64は、例えばWSiからなる。ドレイン電極65は、例えばTi膜とAl膜の積層体からなる。ゲート電極62は、例えばPdSiからなる。

## 【0108】

なお、縦型FET60は、半導体積層構造体1を用いて形成することのできるショットキーゲート構造の縦型FETの一例である。

## 【0109】

[第7の実施の形態]

第7の実施の形態として、第1の実施の形態の半導体積層構造体1を含むヘテロ接合バイポーラトランジスタ(HBT)について述べる。

## 【0110】

図19は、第7の実施の形態に係る半導体素子であるHBTの垂直断面図である。HBT70は、Ga $_2$ O $_3$ 基板2、誘電体層3、Ga $\text{N}$ パuffア層4、及び窒化物半導体層( $n^+$ -Ga $\text{N}$ 層)5を含む半導体積層構造体1と、窒化物半導体層5の表面(図19における上側の面)上に積層された $n^-$ -Ga $\text{N}$ 層71及び $p^+$ -Ga $\text{N}$ 層72と、 $p^+$ -Ga $\text{N}$ 層72上に積層された $n^+$ -Al $_{0.1}$ Ga $_{0.9}$ N層73及び $n^+$ -Ga $\text{N}$ 層74と、 $p^+$ -Ga $\text{N}$ 層72上に形成されたベース電極75と、 $n^+$ -Ga $\text{N}$ 層74上に形成されたエミッタ電極75と、Ga $_2$ O $_3$ 基板2の表面(図19における下側の面)上に形成されたコレクタ電極76とを含む。

## 【0111】

ここで、窒化物半導体層5の厚さは、例えば4 $\mu\text{m}$ であり、Si濃度は $1 \times 10^{18} / \text{cm}^3$ である。また、 $n^-$ -Ga $\text{N}$ 層71の厚さは、例えば2 $\mu\text{m}$ であり、 $n$ 型不純物の濃度は $1 \times 10^{16} / \text{cm}^3$ である。また、 $p^+$ -Ga $\text{N}$ 層72の厚さは、例えば100nmであり、 $p$ 型不純物の濃度は $1 \times 10^{18} / \text{cm}^3$ である。また、 $n^+$ -Al $_{0.1}$ Ga $_{0.9}$ N層73の厚さは、例えば500nmであり、 $n$ 型不純物の濃度は $1 \times 10^{18} / \text{cm}^3$ である。また、 $n^+$ -Ga $\text{N}$ 層74の厚さは、例えば1 $\mu\text{m}$ であり、 $n$ 型不純物の濃度は $1 \times 10^{18} / \text{cm}^3$ である。エミッタ電極75は、例えばTi膜とAl膜の積層体からなる。コレクタ電極76は、例えばTi膜とAu膜の積層体からなる。ベース電極75は、例えばNi膜とAu膜の積層体からなる。

## 【0112】

なお、HBT70は、半導体積層構造体1を用いて形成することのできるヘテロ接合バイポーラトランジスタの一例である。

## 【0113】

[第8の実施の形態]

第8の実施の形態として、第1の実施の形態の半導体積層構造体1を含むショットキーバリアダイオード(SBD)について述べる。

## 【0114】

図20は、第8の実施の形態に係る半導体素子であるSBDの断面図である。SBD80は、Ga $_2$ O $_3$ 基板2、誘電体層3、Ga $\text{N}$ パuffア層4、及び窒化物半導体層( $n^+$ -Ga $\text{N}$ 層)5を含む半導体積層構造体1と、窒化物半導体層5の表面(図20における上側の面)上に形成された $n^-$ -Ga $\text{N}$ 層81と、 $n^-$ -Ga $\text{N}$ 層81上に形成されたアノード電極82と、Ga $_2$ O $_3$ 基板2の表面(図20における下側の面)上に形成されたカソード電極83とを含む。

## 【0115】

ここで、窒化物半導体層5の厚さは、例えば5 $\mu\text{m}$ であり、Si濃度は $1 \times 10^{18} / \text{cm}^3$ である。また、 $n^-$ -Ga $\text{N}$ 層81の厚さは、例えば7 $\mu\text{m}$ であり、 $n$ 型不純物の濃度は $1 \times 10^{16} / \text{cm}^3$ である。アノード電極82は、例えばAuからなる。カソー

10

20

30

40

50

ド電極 83 は、例えば Ti 膜と Au 膜の積層体からなる。

【0116】

なお、SBD80 は、半導体積層構造体 1 を用いて形成することのできるショットキーバリアダイオードの一例である。

【0117】

(第3～第8の実施の形態の効果)

(-201) 面から傾斜した面を主面とする  $\text{-Ga}_2\text{O}_3$  基板上に SiN 等による誘電体層構造を備え、GaN 結晶からなるバッファ層を用い、 $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$  ( $0 < x < 1$ ,  $0 < y < 1$ ,  $0 < z < 1$ ,  $x + y + z = 1$ ) 結晶をエピタキシャル成長させることにより、品質の高い窒化物半導体層を得ることができる。具体的には、X線ロックアップカーブ測定による半値幅が狭く、転位密度が低く、電気伝導特性に優れ、面内におけるオフ角のバラつきが小さく、表面のモフォロジー不良であるヒロックの密度が低減できる。また、ウェハ間のオフ角バラつきも小さく、品質の安定した窒化物半導体層を得ることができる。また、このような半導体積層構造体を用いることにより、信頼性、リーク電流、温度特性等の素子特性を総合的に向上させることができる。

10

【0118】

以上の説明からも明らかなように、本発明に係る代表的な各実施の形態及び図示例を例示したが、上記各実施の形態及び図示例は特許請求の範囲に係る発明を限定するものではない。従って、上記各実施の形態及び図示例の中で説明した特徴の組合せの全てが発明の課題を解決するための手段に必須であるとは限らない点に留意すべきである。

20

【符号の説明】

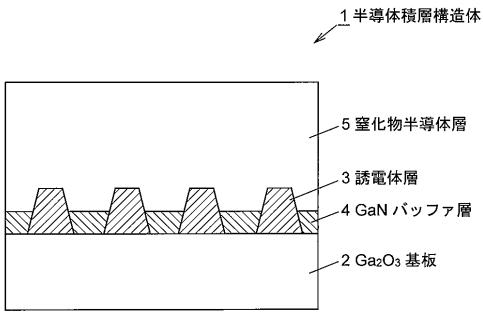
【0119】

1 ... 半導体積層構造体、2 ...  $\text{Ga}_2\text{O}_3$  基板、3 ... 誘電体層、4 ... GaN バッファ層、5 ... 窒化物半導体層、6 ... レジストパターン、10 ... 縦型 LED、14 ... n 型クラッド層、15 ... 発光層、16 ... p 型クラッド層、17 ... コンタクト層、18 ... p 型電極、19 ... n 型電極、20 ... 絶縁膜、30, 40, 50, 60 ... 縦型 FET、31 ... GaN 系縦型 FET、32 ... ゲート電極、33 ... ソース電極、34 ... ドレイン電極、41, 51 ...  $\text{p}^+$ -GaN 層、42 ...  $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$  層、43 ... Si イオン注入領域、44 ... ゲート絶縁膜、45, 55, 62 ... ゲート電極、46, 56, 64 ... ソース電極、47, 57, 65 ... ドレイン電極、52, 74 ...  $\text{n}^+$ -GaN 層、53 ... GaN 層、54 ...  $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$  層、61, 71, 81 ...  $\text{n}^-$ -GaN 層、63 ...  $\text{n}^+$ -InAlGaIn コンタクト層、70 ... HBT、72 ...  $\text{p}^+$ -GaN 層、73 ...  $\text{n}^+$ - $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$  層、75 ... ベース電極、75 ... エミッタ電極、76 ... コレクタ電極、80 ... ショットキーバリアダイオード、82 ... アノード電極、83 ... カソード電極

30

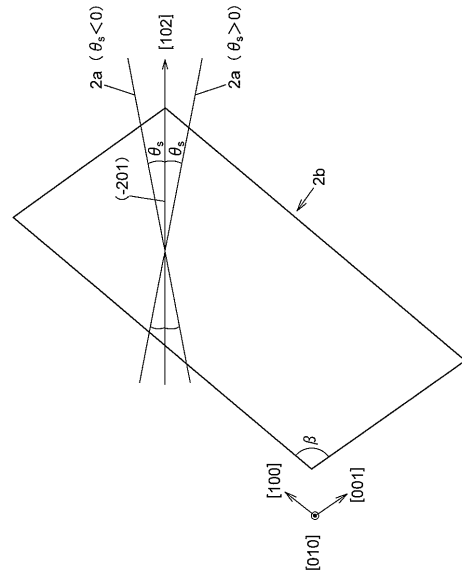
【 図 1 】

図 1



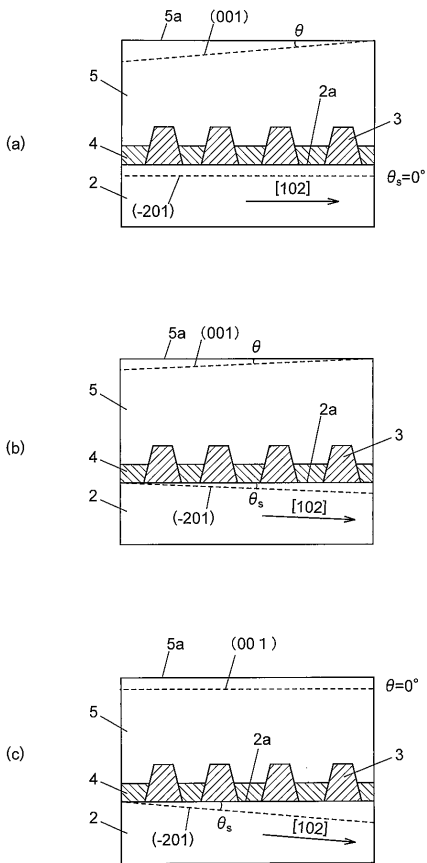
【 図 2 】

図 2



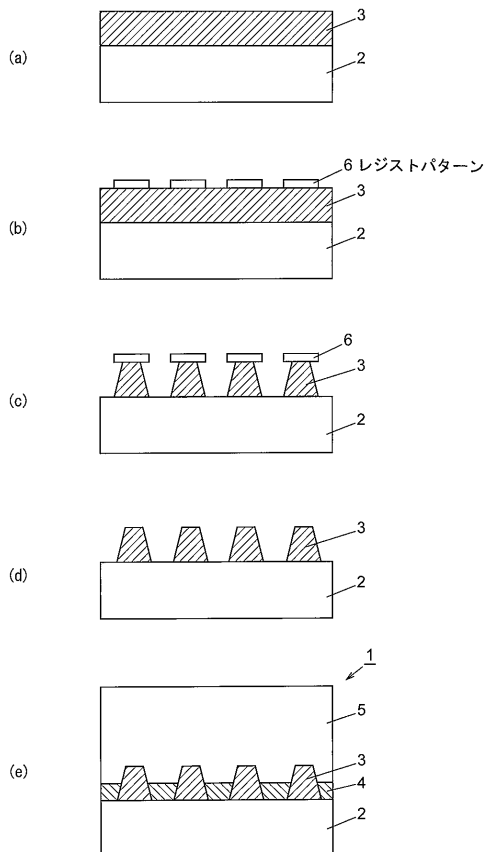
【 図 3 】

図 3



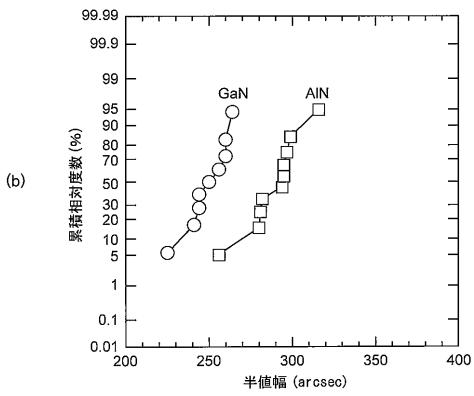
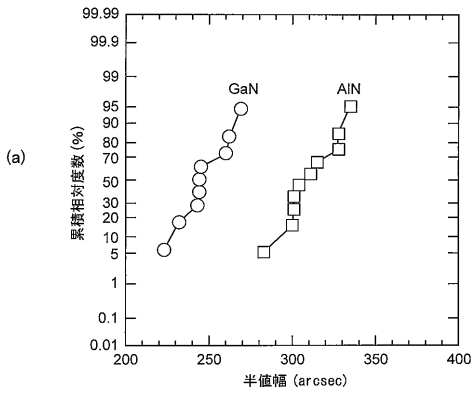
【 図 4 】

図 4



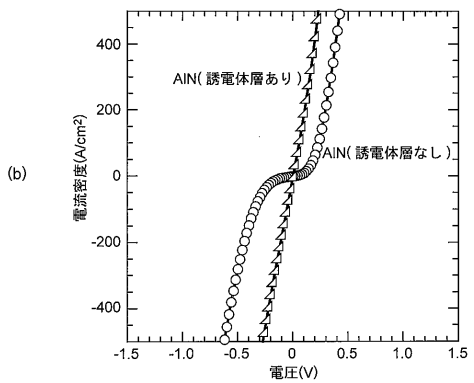
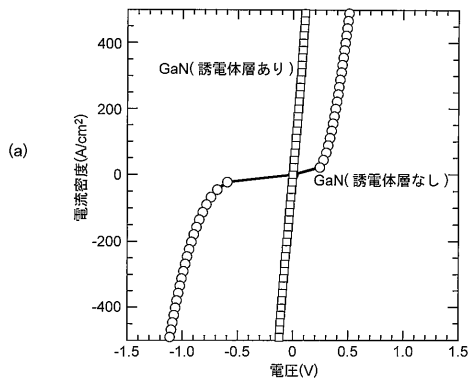
【 図 5 】

図 5



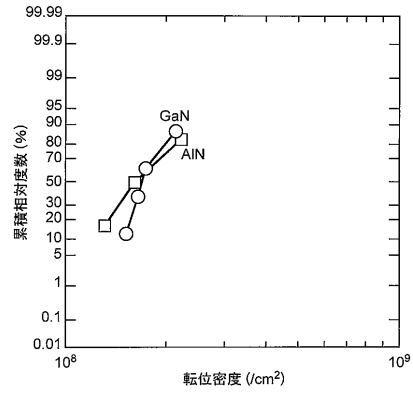
【 図 8 】

図 8



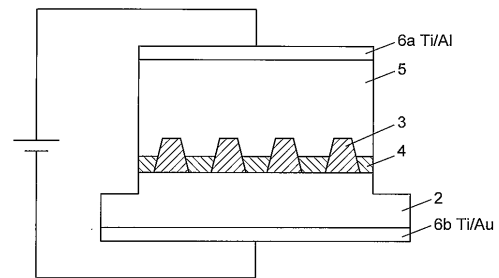
【 図 6 】

図 6



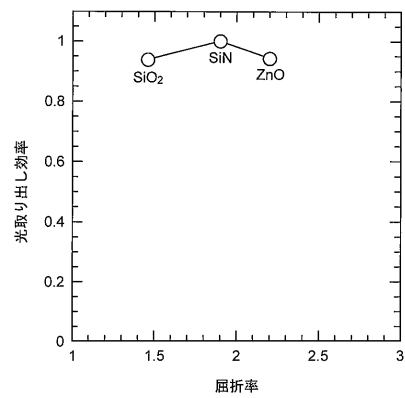
【 図 7 】

図 7



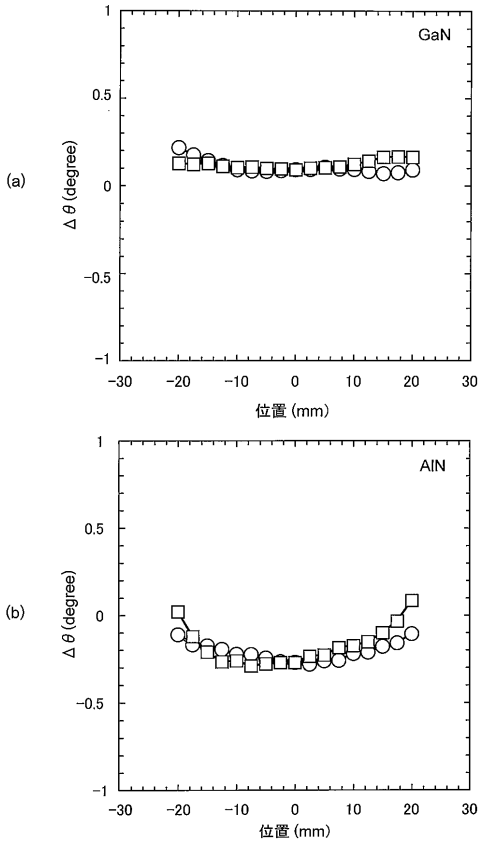
【 図 9 】

図 9



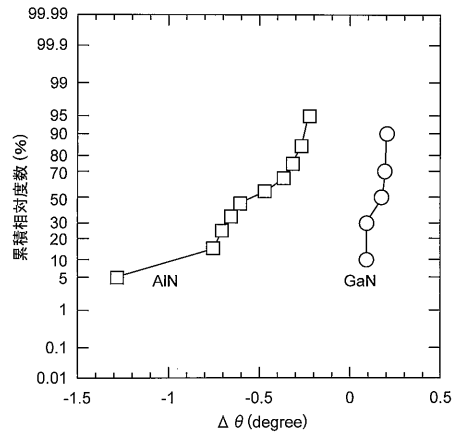
【 図 1 0 】

図 1 0



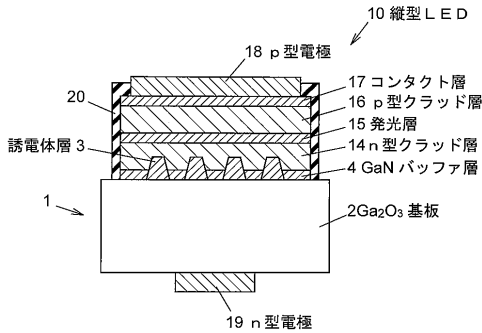
【 図 1 1 】

図 1 1



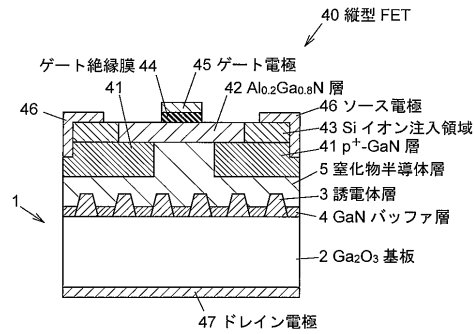
【 図 1 4 】

図 1 4



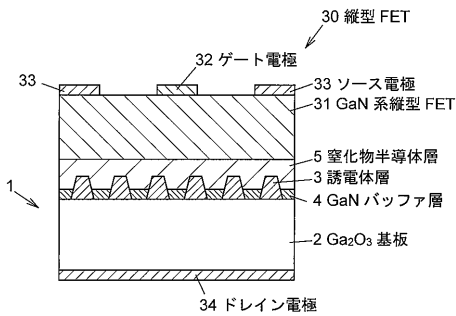
【 図 1 6 】

図 1 6



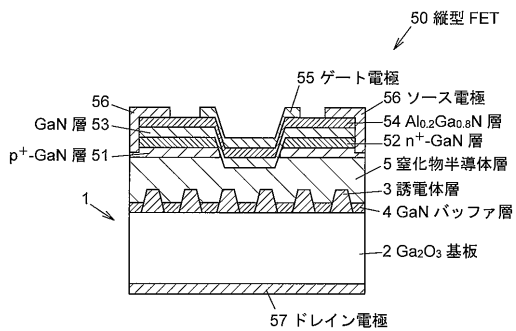
【 図 1 5 】

図 1 5



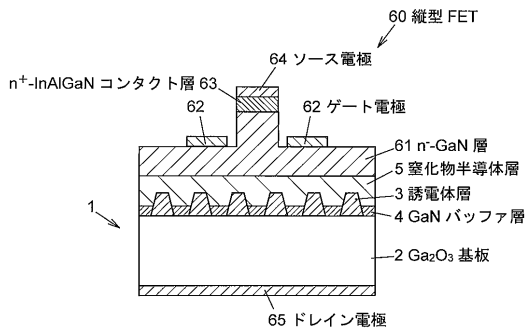
【 図 1 7 】

図 1 7



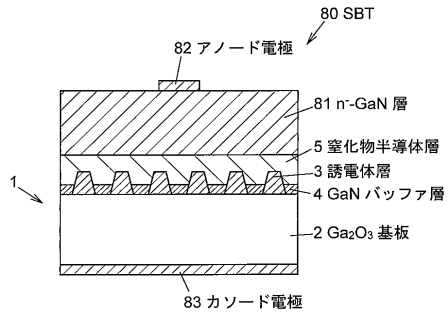
【 図 1 8 】

図 1 8



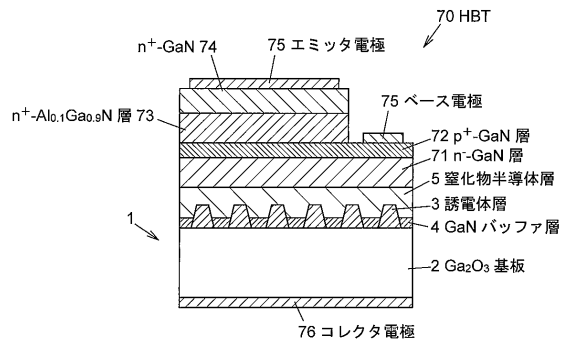
【 図 2 0 】

図 2 0



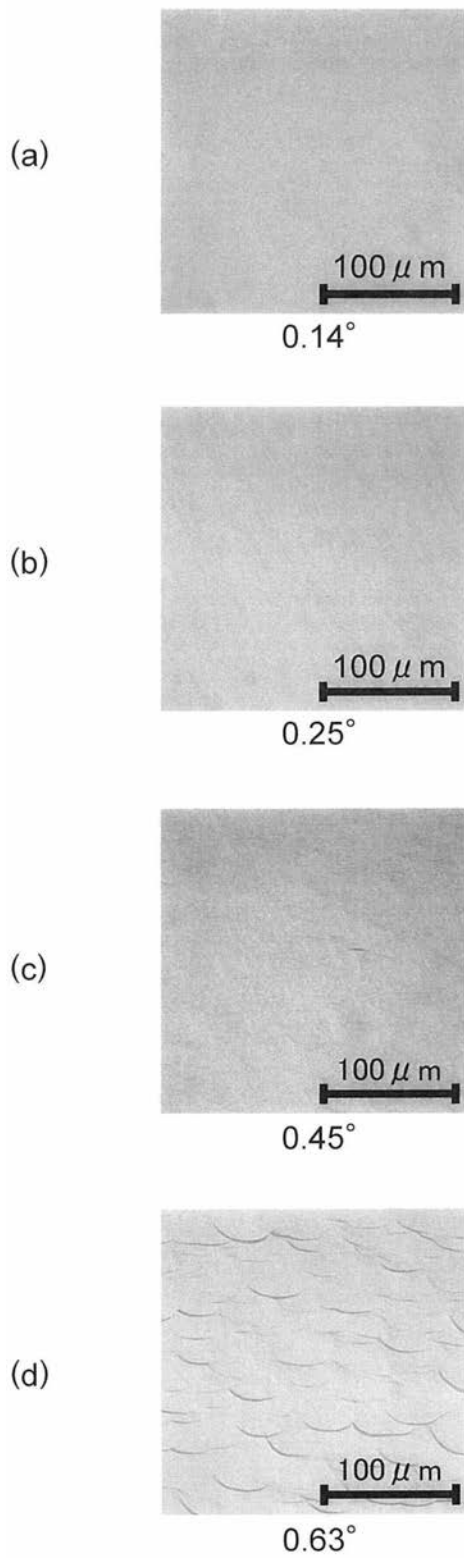
【 図 1 9 】

図 1 9



【 図 1 2 】

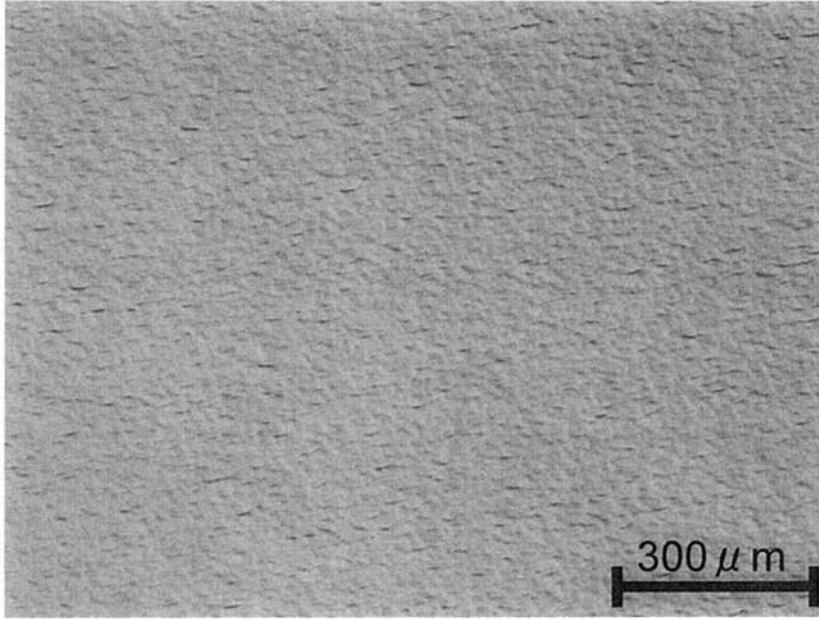
図 1 2



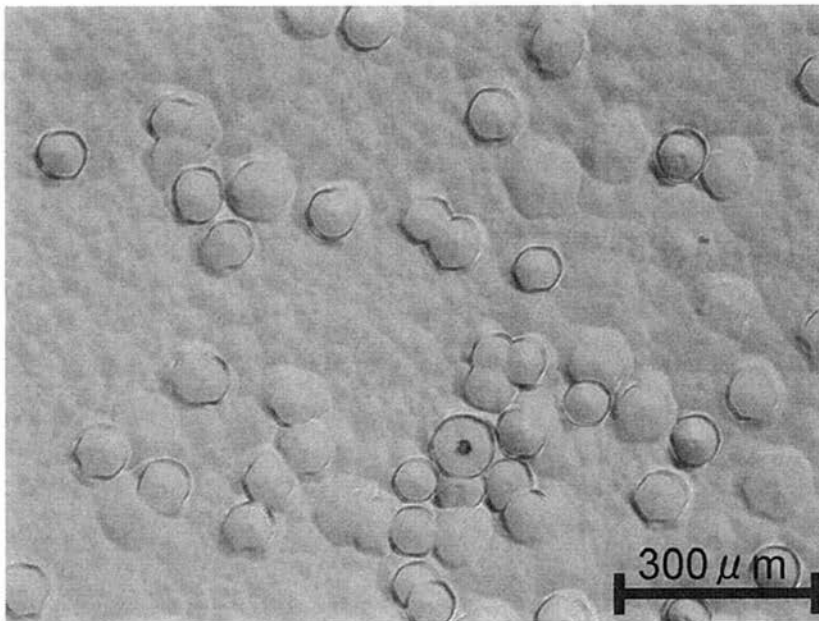
【 図 1 3 】

図 1 3

(a)



(b)



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 0 1 L 21/331 (2006.01)	H 0 1 L 29/72	H 5 F 2 4 1
H 0 1 L 29/737 (2006.01)	H 0 1 L 29/86	3 0 1 D
H 0 1 L 29/872 (2006.01)	H 0 1 L 29/86	3 0 1 F
H 0 1 L 21/329 (2006.01)	H 0 1 L 29/86	3 0 1 P
H 0 1 L 21/337 (2006.01)	H 0 1 L 29/80	V
H 0 1 L 21/338 (2006.01)	H 0 1 L 29/50	M
H 0 1 L 29/808 (2006.01)	H 0 1 L 29/58	G
H 0 1 L 29/812 (2006.01)	H 0 1 L 29/48	F
H 0 1 L 29/417 (2006.01)	H 0 1 L 29/48	D
H 0 1 L 29/423 (2006.01)	H 0 1 L 21/28	3 0 1 B
H 0 1 L 29/49 (2006.01)	H 0 1 L 29/50	B
H 0 1 L 29/47 (2006.01)	H 0 1 L 33/00	1 4 0
H 0 1 L 21/28 (2006.01)	H 0 1 L 29/78	6 5 2 H
H 0 1 L 33/12 (2010.01)		

(72)発明者 佐藤 慎九郎  
東京都練馬区東大泉1丁目19番43号 株式会社タムラ製作所内

(72)発明者 森島 嘉克  
東京都練馬区東大泉1丁目19番43号 株式会社タムラ製作所内

(72)発明者 山下 佳弘  
東京都練馬区東大泉1丁目19番43号 株式会社タムラ製作所内

Fターム(参考) 4M104 AA03 AA04 AA07 AA09 BB02 BB05 BB09 BB14 CC01 CC03  
CC05 DD34 FF02 FF03 FF09 FF17 FF26 FF27 FF31 GG03  
GG04 GG06 GG09 HH12  
5F003 AP04 AP08 BC04 BE04 BF06 BM00 BM02 BP31 BZ01 BZ02  
BZ03  
5F045 AA04 AB09 AB14 AB17 AB18 AC07 AC08 AC12 AC19 AD09  
AD11 AD12 AD13 AD14 AF01 AF13 AF20 BB02 BB16 CA02  
CA05 CA10 CA11 DA52 DA53 DA55 DB05  
5F102 GB04 GC09 GD01 GJ01 GK04 GL04 GM04 GM08 GR04 GR09  
GS01 GT01 GT04 HC01  
5F141 AA40 CA04 CA05 CA12 CA22 CA40 CA65 CA74  
5F241 AA40 CA04 CA05 CA12 CA22 CA40 CA65 CA74