



(12) **DEMANDE DE BREVET EUROPEEN**

(43) Date de publication:  
**22.11.2006 Bulletin 2006/47**

(51) Int Cl.:  
**G05F 1/575 (2006.01)**

(21) Numéro de dépôt: **05111836.2**

(22) Date de dépôt: **08.12.2005**

(84) Etats contractants désignés:  
**AT BE BG CH CY CZ DE DK EE ES FI FR GB GR  
HU IE IS IT LI LT LU LV MC NL PL PT RO SE SI  
SK TR**  
Etats d'extension désignés:  
**AL BA HR MK YU**

(72) Inventeur: **Messenger, Philippe**  
**44470 Mauves sur Loire (FR)**

(74) Mandataire: **Guéné, Patrick Lucien Juan Joseph**  
**Cabinet Vidon**  
**Technopole Atalante**  
**16B, rue de Jouanet**  
**BP 90333**  
**F-35703 Rennes Cedex 7 (FR)**

(30) Priorité: **16.12.2004 FR 0413445**

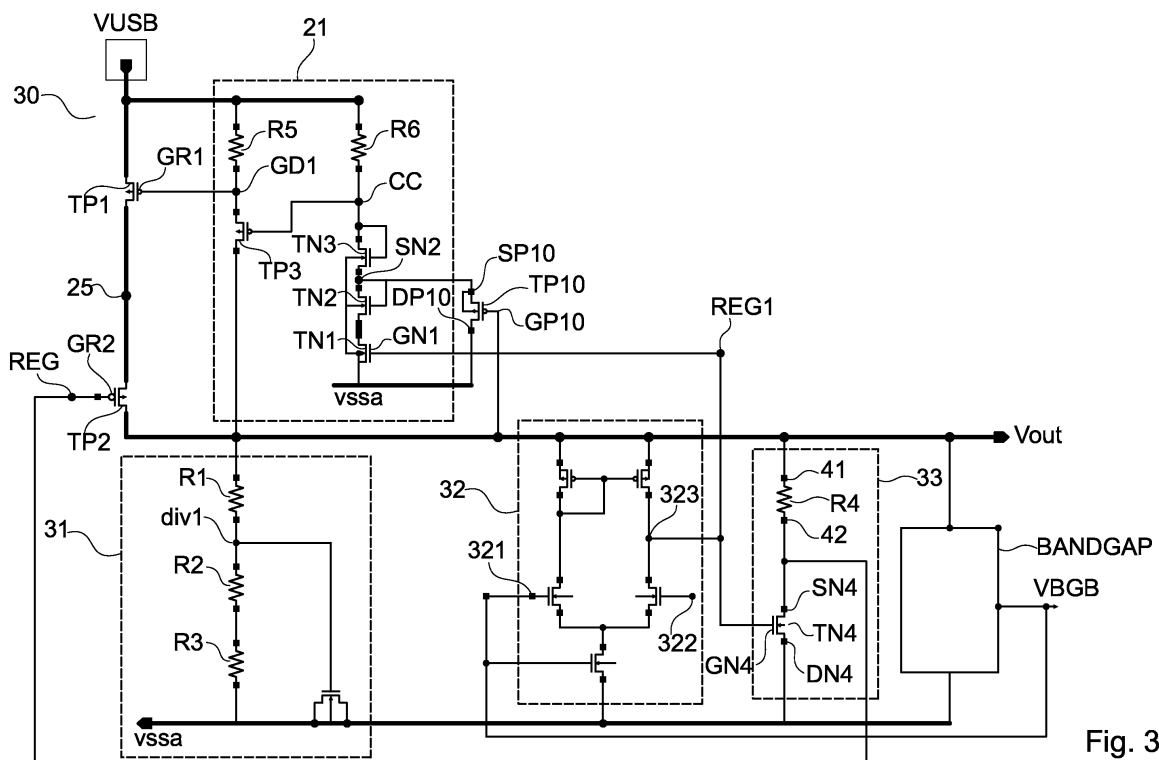
(71) Demandeur: **ATMEL NANTES SA**  
**44306 Nantes Cédex 3 (FR)**

(54) **Dispositif de régulation haute tension compatible avec les technologies basses tensions et circuit électronique correspondant**

(57) L'invention concerne un dispositif de régulation recevant une première tension (VUSB) et sortant une tension régulée (Vout).

Selon l'invention, un tel dispositif ne comprend aucun transistor supportant la première tension mais des transistors supportant au maximum une seconde tension

inférieure à la première tension (VUSB) et comprend des moyens de division, comprenant eux-mêmes un premier transistor (TP1) monté en série avec au moins un second transistor (TP2), les moyens de division recevant la première tension (VUSB) et générant la tension régulée (Vout).



**Fig. 3**

## Description

### 1. Domaine de l'invention

[0001] Le domaine de l'invention est celui des circuits électroniques intégrés et plus particulièrement celui des circuits de type MOS.

[0002] Plus précisément, l'invention concerne les techniques de régulation de tension dans de tels circuits mixtes comprenant des transistors fonctionnant avec différents niveaux de tension.

### 2. Solutions de l'art antérieur

[0003] Les circuits intégrés fonctionnaient historiquement avec une alimentation standard d'environ 5V. Cependant la nécessité croissante de réduire les dimensions des systèmes électroniques à base de circuits intégrés a conduit les concepteurs de tels circuits à réduire les standards en lithographie et donc en tension d'alimentation des transistors. Ainsi, on utilise par exemple aujourd'hui des transistors alimentés en 3V ou 1,8V

[0004] Cependant, l'uniformisation des tensions d'alimentation prend du temps et la réduction de la tension d'alimentation ne connaît pas la même priorité dans toutes les applications de l'industrie électronique. Ainsi, actuellement, dans un circuit intégré de type MOS, on trouve généralement deux tensions et deux types de transistors associés. Les entrées/sorties de ces circuits sont alimentées avec une tension plus importante que celle, alimentant leur coeur. On appelle ainsi « transistors haute tension », les transistors des entrées/sortie et « transistors basse tension », les transistors du coeur. Les transistors basse tension sont plus petits et peuvent donc être plus densément intégrés.

[0005] On distingue actuellement deux catégories de circuits électroniques :

- dans la première catégorie, le circuit comprend pour ses entrées/sorties, des transistors alimentés en 5V (appelés transistors 5V) et pour son coeur, des transistors alimentés en 3V (appelés transistors 3V) ;
- dans la seconde catégorie, le circuit comprend pour ses entrées/sorties, des transistors alimentés en 3V et pour son coeur, des transistors alimentés en 1,8V (appelés transistors 1,8V).

[0006] Les transistors 3V ou 1,8V de ces circuits ne peuvent pas supporter, de façon fiable, la tension d'alimentation de 5V. En effet, un transistor 3V peut supporter au maximum une tension de 3,6V appliquée entre ses différentes broches : drain, source, grille et caisson. De même, un transistor 1,8V peut supporter au maximum une tension de 2V appliquée entre ses différentes broches.

[0007] Les circuits de la seconde catégorie sont réalisés selon une technologie plus récente et plus fine (avec des motifs de l'ordre de 0,18µm) et sont donc plus per-

formants que les circuits de la première catégorie.

[0008] L'alimentation de l'ensemble des circuits (première et seconde catégorie) étant généralement de 5V, il convient d'utiliser des régulateurs de tension (aussi appelés dispositifs de régulation) délivrant les autres tensions d'alimentation (3V et 1,8V).

[0009] Ainsi, pour un circuit de la première catégorie, on utilise un régulateur de tension 5V-3V, réalisé à partir de transistors 5V intégrés au circuit, et permettant de fournir une tension de 3V à partir de l'alimentation de 5V. Ce régulateur est aisé à fabriquer du fait qu'un circuit de la première catégorie comprend des transistors 5V au niveau de ses entrées/sorties. En effet, on peut utiliser la même technologie et les mêmes étapes de process pour réaliser à la fois les transistors 5V du régulateur et ceux des entrées/sorties.

[0010] Pour un circuit de la seconde catégorie, on a en revanche besoin de deux régulateurs en tension, un premier régulateur 3V-1,8V qui est aisée à réaliser de façon intégrée au circuit (du fait de la présence de circuit 3V au niveau des entrées/sorties du circuit), et un second régulateur 5V-3V. La réalisation de ce second régulateur n'est pas aussi simple que celle du régulateur 3V-1,8V du fait de l'absence de transistor 5V au niveau des entrées :sorties.

[0011] Une première solution connue pour réaliser le second régulateur 5V-3V dans un circuit de la seconde catégorie consiste à intégrer, au niveau des entrées/sorties du circuit, des transistors 5V afin de réaliser un régulateur intégré tel que celui utilisé pour les circuits de la première catégorie. Cependant, pour réaliser dans les entrées/sorties d'un tel circuit, à la fois les transistors 5V (du régulateur) et les transistors 3V (du reste des entrées/sorties), il est nécessaire de mettre en oeuvre une technologie mixte qui est coûteuse et qui fait intervenir un grand nombre d'étapes de process (par rapport à une technologie unique).

[0012] Une seconde solution connue est d'utiliser un régulateur 5V-3V externe au circuit et réalisé à partir de transistors 5V. Mais cette technique est également coûteuse et encombrante du fait de l'absence d'intégration du régulateur au circuit.

### 3. Objectifs de l'invention

[0013] L'invention a notamment pour objectif de pallier ces inconvénients de l'art antérieur.

[0014] Plus précisément, un objectif de l'invention est de fournir une nouvelle technique permettant de réaliser une régulation efficace de tension depuis une première vers une seconde tension (typiquement 5V vers 3V) et ne comprenant pas de transistors supportant la première tension.

[0015] Un autre objectif de l'invention est de mettre en oeuvre une telle technique qui permette d'intégrer le régulateur à un circuit alimenté avec la première tension.

[0016] L'invention a aussi pour objectif de fournir une telle technique qui n'occupe qu'une faible surface de si-

licium et qui ne nécessite pas d'étape supplémentaire de process.

[0017] L'invention a encore pour objectif de fournir une telle technique qui soit simple à mettre en oeuvre et peu coûteuse.

#### 4. Caractéristiques essentielles de l'invention

[0018] Ces objectifs, ainsi que d'autres qui apparaîtront par la suite, sont atteints à l'aide d'un dispositif de régulation recevant une première tension et sortant une tension régulée.

[0019] Selon l'invention, un tel dispositif ne comprend aucun transistor supportant la première tension mais des transistors supportant au maximum une seconde tension inférieure à la première tension et comprend des moyens de division, comprenant eux-mêmes un premier transistor monté en série avec au moins un second transistor, les moyens de division recevant la première tension et générant la tension régulée.

[0020] Ainsi, l'invention repose sur une approche tout à fait nouvelle et inventive de régulateur qui peut être intégré aisément et à moindre coût à un circuit électronique comprenant des transistors supportant la seconde tension (par exemple des transistors 3V) mais pas la première tension (par exemple 5V) puisque construit avec des transistors du même type que ceux précités (transistors 3V).

[0021] Pour ce faire, on effectue une division de la première tension avec des transistors en série, de sorte que chaque transistor compris dans les moyens de division ne se voit pas appliquer une tension trop importante.

[0022] Si le régulateur selon l'invention peut être mis en oeuvre de façon externe au circuit, il est préférentiellement intégré au circuit. En effet, dans ce cas, il est simple à mettre en oeuvre et pour un faible coût.

[0023] Par ailleurs, les régulateurs selon l'invention ne nécessitent pas la mise en oeuvre de technologies mixtes qui sont coûteuses.

[0024] Avantageusement, le dispositif de régulation selon l'invention comprend en outre des moyens de contrôle rétroactifs permettant de commander l'état des transistors compris dans les moyens de division en fonction d'une valeur courante de la tension régulée.

[0025] Préférentiellement, les moyens de contrôle comprennent :

- des moyens de mesure d'une tension, dite tension mesurée, dépendant de la tension régulée ;
- des moyens de comparaison de la tension mesurée avec une tension de référence prédéterminée, les moyens de comparaison délivrant un signal de sortie ;
- des premiers et seconds moyens de commande agissant respectivement sur les premiers et seconds transistors en fonction du signal de sortie des moyens de comparaison.

[0026] Selon une caractéristique préférentielle de l'invention, les moyens de contrôle comprennent en outre des moyens de génération de la tension de référence, les moyens de génération étant alimentés par la tension régulée.

[0027] Avantageusement, les moyens de comparaison comprennent un amplificateur différentiel, l'amplificateur étant alimenté par la tension régulée.

[0028] Selon un mode de mise en oeuvre avantageux de l'invention, les premiers moyens de commande agissent sur une grille du premier transistor et les seconds moyens de commande agissent sur une grille du second transistor, de façon qu'ils soient tous deux dans un état passant si la tension mesurée est inférieure à la tension de référence, ou dans un état bloqué sinon.

[0029] Préférentiellement, les premiers moyens de commande comprennent des moyens d'amplification de la tension de sortie, de façon à obtenir une première tension de commande agissant sur une grille du premier transistor.

[0030] Avantageusement, le dispositif de régulation selon l'invention comprend, en outre, des moyens de démarrage du dispositif de régulation, les moyens de démarrage permettant de rendre passant le premier transistor lorsque la première tension est appliquée au dispositif

[0031] Selon une caractéristique préférentielle de l'invention, les moyens de démarrage comprennent un transistor commandé par la tension régulée.

[0032] Selon un mode de réalisation préférentiel de l'invention, la première tension est égale à 5V et la seconde tension est égale à 3,3V.

[0033] L'invention concerne également un circuit électronique comprenant un dispositif de régulation décrit précédemment.

#### 5. Liste des figures

[0034] D'autres caractéristiques et avantages de l'invention apparaîtront plus clairement à la lecture de la description suivante d'un mode de réalisation préférentiel, donné à titre de simple exemple illustratif et non limitatif, et des dessins annexés, parmi lesquels :

- la figure 1 illustre le principe général de l'invention mettant en oeuvre un montage à base de deux transistors de puissance ;
- la figure 2 illustre une technique selon un mode de réalisation préférentiel de l'invention permettant de contrôler le premier transistor de la figure 1, alimenté en 5V à partir d'un amplificateur différentiel alimenté en 3,3V ;
- la figure 3 présente un dispositif de régulation selon un mode de réalisation préférentiel de l'invention ;
- la figure 4 est un ensemble de graphiques montrant l'évolution temporelle d'une pluralité de tensions caractéristiques du dispositif de la figure 3 au démar-

rage de la régulation ainsi que lorsqu'une charge, placée en sortie du régulateur, effectue un appel de courant linéaire de 0 mA à 150 mA en sortie du régulateur ;

- la figure 5 présente l'évolution temporelle de la tension régulée  $V_{out}$  (dans les conditions de la figure 4) isolément des autres tensions caractéristiques présentées sur la figure 4 ;
- la figure 6 illustre l'appel de courant précité.

## 6. Description d'un mode de réalisation de l'invention

**[0035]** Le principe général de l'invention repose sur l'utilisation de deux transistors montés en série qui permettent de diviser la tension d'une alimentation et de sortir une tension régulée. Les transistors sont commandés par un amplificateur différentiel, associé à une référence de tension. Ce dernier permet d'ouvrir ou de fermer le canal des deux transistors afin d'ajuster la tension régulée.

**[0036]** On illustre, en relation avec la *figure 1*, le principe général précité mettant en oeuvre un montage à base de deux transistors de puissance.

**[0037]** Ce montage de base comprend un premier et un second transistors MOS de puissance, de type P référencés 11, 12 et montés en série, le drain D11 du premier transistor 11 étant relié à la source S12 du second transistor 12. Une alimentation 13 de 5V est reliée à la source SO11 du premier transistor 11. On impose à une tension de sortie 14 reliée au drain D12 du second transistor 12 un potentiel de 0V, dans le contexte de cette figure 1. Les deux transistors 11, 12 sont des transistors 3V.

**[0038]** Les deux transistors 11, 12 étant montés en diode (leur grille est connectée à leur drain), la tension du point milieu 15 de ce montage (drain D11 du premier transistor 11 ou source S12 du second transistor 12) se trouve polarisée à environ 2,5V. Aucun des transistors 11, 12 ne voit une tension entre deux de ses bornes dépassant 3,6V. Ainsi, aucun d'entre eux n'est stressé ou n'encourt le risque d'être endommagé par le potentiel de 5V de l'alimentation 13.

**[0039]** En conséquence, l'association en série des deux transistors 11, 12 permet de diviser la tension d'alimentation 5V de façon que chacun d'entre eux ne voit jamais une différence de potentiel supérieure à 3,6V.

**[0040]** C'est à partir d'une telle association de deux transistors en série que l'on peut réaliser un dispositif de régulation selon un mode de réalisation de l'invention.

**[0041]** Dans la suite, on se place à titre d'exemple dans le cadre d'un circuit USB réalisé notamment au moyen de transistors 3V et pour lequel on dispose d'une alimentation VUSB de 5V, ou plus précisément pouvant varier entre 4,4V et 5,5V. Ainsi, on a besoin dans ce circuit d'un dispositif de régulation de tension 5V-3,3V.

**[0042]** Afin de réaliser un dispositif de régulation 5V-3,3V à partir de l'association série des transistors 11, 12

de la figure 1, il s'agit de fournir une tension précise et invariante de 3,3V en sortie 14 du régulateur quel que soit le niveau de l'alimentation 13 (entre 4,4V et 5,5V), que l'on note dans ce cadre VUSB, et quel que soit le courant à fournir en sortie (pouvant varier entre 0 et 100mA).

**[0043]** Ainsi, afin de réguler précisément la tension de sortie 14, appelée ci-après tension régulée, d'un tel régulateur, l'invention propose, dans un mode de réalisation préférentiel, d'adjoindre au montage de la figure 1, des moyens de contrôle rétroactifs (non illustrés sur la figure 1), qui génèrent des tensions de commande (non illustrées sur la figure 1) appliquées sur les grilles G11, G12 des transistors 11, 12 (contrairement au cas de la figure 1, les transistors ne sont alors plus montés en diode) afin de les contrôler.

**[0044]** Selon un mode de réalisation préférentiel de l'invention, ces moyens de contrôle rétroactifs peuvent être réalisés à base d'un amplificateur différentiel associé à une référence de tension.

**[0045]** En contrôlant l'état (passant ou bloqué) des transistors 11 et 12, ainsi que le courant les traversant dans l'état passant, l'amplificateur différentiel permet ainsi d'ajuster la tension régulée en faisant varier les tensions aux bornes des transistors 11, 12.

**[0046]** Cependant, une difficulté est que pour bloquer le premier transistor 11 recevant l'alimentation 5V sur sa source S11, il est nécessaire que l'amplificateur différentiel fournisse un potentiel d'au moins 4,3V (qui correspond à  $5V - V_T$ , où  $V_T$  est la tension de seuil de la diode équivalente au premier transistor 11) sur la grille G11 du premier transistor 11.

**[0047]** Or, (de même que les transistors 3V 11, 12) un tel amplificateur différentiel ne peut pas supporter une tension d'alimentation supérieure à 3,6V et il est impossible pour un amplificateur différentiel de générer une tension ( $> 4,3V$ ) supérieure à la tension avec laquelle il est alimenté ( $< 3,6V$ ).

**[0048]** Une variante de ce mode de réalisation préférentiel (non illustrée), permettant de résoudre cette difficulté (ne pas avoir à bloquer le transistor 11), serait d'utiliser l'amplificateur différentiel afin de ne commander que la grille G12 du second transistor 12 (qui ne serait alors plus monté en diode), le premier transistor restant lui, monté en diode.

**[0049]** Cependant, on ne pourrait toujours pas assurer une tension régulée de 3,3V quels que soient la valeur de la tension d'alimentation 13 et le courant à fournir en sortie du régulateur.

**[0050]** En effet, selon cette variante et même si l'on utilise un premier transistor 11 à la limite de l'intégrabilité avec une largeur de canal importante (par exemple 10000  $\mu\text{m}$ ) et un second transistor 12 possédant une largeur de canal de 4000  $\mu\text{m}$ , on ne peut, par exemple, pas fournir une tension régulée de 3,3V lorsque l'alimentation VUSB est égale à 4,4V et le courant à fournir à 100mA. En effet, dans ce cas, le point milieu 15 est égal à 3,2V (il serait égal à 3,6V pour un courant faible) ce

qui, lorsque l'on retranche une tension de 200mV aux bornes du second transistor 12 (dont le canal est ouvert au maximum du fait que l'amplificateur différentiel impose 0V sur sa grille G12), implique une tension régulée de 3V.

**[0051]** On décrit dans la suite comment est résolue la difficulté précitée dans le cadre de la mise en oeuvre précitée de moyens de contrôle rétroactifs à base d'un amplificateur différentiel.

**[0052]** Pour ce faire, la *figure 2* illustre une technique selon un mode de réalisation préférentiel de l'invention permettant, à partir d'une première tension de commande intermédiaire REG1 délivrée par un amplificateur différentiel (non représenté) alimenté par une tension régulée Vout inférieure à 3,6V, de contrôler un premier transistor TP1 alimenté par une tension d'alimentation VUSB de 5V.

**[0053]** Cette technique est illustrée au moyen d'un dispositif 20 comprenant le premier transistor de puissance TP1 et un second transistor de puissance TP2 montés en série, tels que ceux de la figure 1. Le second transistor TP2 est contrôlé au moyen d'une seconde tension de commande REG.

**[0054]** Comme on le verra en relation avec la figure 3, le dispositif 20 peut servir de base pour la réalisation d'un régulateur selon un mode de réalisation préférentiel de l'invention. Dans ce cas, des moyens à base d'un amplificateur différentiel (non représenté sur cette figure 2) permettent de générer la première tension de commande intermédiaire REG1 et la seconde tension de commande REG.

**[0055]** Les premier et un second transistors TP1, TP2 sont des transistors MOS de puissance de type P, le drain DR1 du premier transistor TP1 étant relié à la source SO2 du second transistor TP2, que l'on appelle potentiel milieu 25. Une alimentation VUSB de 5V est reliée à la source SO1 du premier transistor TP1. Le drain DR2 du second transistor TP2 est relié à une tension régulée Vout.

**[0056]** Les deux transistors TP1, TP2 sont des transistors MOS 3V de type P et sont commandés au niveau de leur grille GR1, GR2 respectivement par l'application d'une première tension de commande GD1 et de la seconde tension de commande REG. Ces tensions GD1, REG permettent ainsi de contrôler l'état, soit bloqué soit passant, des deux transistors TP1, TP2 ainsi que chacun des courants les traversant dans l'état passant.

**[0057]** La première tension de commande GD1 est obtenue en sortie d'un montage amplificateur 21 formant moyens d'amplification de la première tension de commande intermédiaire REG1.

**[0058]** Le montage amplificateur 21 comprend un premier et un second étage d'amplification 211, 212. Le premier étage 211 comprend un premier transistor d'amplification TN1 dont la grille GN1 est connectée à la première tension de commande REG1 et dont le drain DN1 est relié à une référence de potentiel vssa, égale à 0V. Sa source SN1 est reliée au drain DN2 d'un second tran-

sistor d'amplification TN2, monté en diode et associé en série avec un troisième transistor d'amplification TN3, lui aussi monté en diode. Le drain DN3 du troisième transistor d'amplification est relié à un potentiel CC, lui-même relié à une première résistance d'amplification R6 de 50 K $\Omega$ . La première résistance R6 est d'autre part connectée à l'alimentation VUSB.

**[0059]** Le potentiel CC est aussi relié à la grille GP3 d'un quatrième transistor d'amplification TP3 compris dans le second étage d'amplification 212. Le drain DP3 du quatrième transistor d'amplification TP3 est relié à la première tension de commande GD1, elle-même reliée à une seconde résistance d'amplification R5 de 50 K $\Omega$ . La seconde résistance R5 est d'autre part connectée à l'alimentation VUSB.

**[0060]** Les premier, second et troisième transistors d'amplification TN1, TN2, TN3 sont des transistors MOS de type N présentant respectivement des largeurs de canal de 4  $\mu$ m, 4  $\mu$ m et 6  $\mu$ m. Le quatrième transistor d'amplification est un transistor MOS de type P présentant une largeur de canal de 20  $\mu$ m.

**[0061]** Les second et troisième transistors d'amplification TN2, TN3, montés en diode, permettent d'éviter qu'une tension de 0V puisse être appliquée (lorsqu'un fort courant circule dans le premier transistor d'amplification TN1) sur la grille GP3 du quatrième transistor TP3. En effet, ceci claquerait ce dernier.

**[0062]** Si le premier transistor d'amplification TN1 est rendu passant par la première tension de commande intermédiaire REG1 (égale pour ce faire à 1,8V), alors le potentiel CC est environ égal à deux fois la tension de seuil d'une des deux diodes équivalentes au second et troisième transistors d'amplification TN2, TN3, il est donc environ égal à 2V. Ainsi, le quatrième transistor d'amplification TP3 est rendu passant ce qui permet de rendre passant le premier transistor TP1.

**[0063]** Si le premier transistor d'amplification TN1 est bloqué par la première tension de commande intermédiaire REG1 (égale pour ce faire à 0V), alors le potentiel CC est environ égal à la tension d'alimentation VUSB soit environ égal à 5V. Ainsi, le quatrième transistor d'amplification TP3 est bloqué ce qui permet de bloquer le premier transistor TP1.

**[0064]** Ainsi, le montage amplificateur 21 permet d'amplifier la première tension de commande intermédiaire REG1 et ainsi d'obtenir une première tension de commande GD1 assez grande (>4,3V) pour pouvoir bloquer le premier transistor TP1 dans le dispositif 20.

**[0065]** Le montage amplificateur 21 permet donc d'obtenir un contrôle du premier transistor TP1 alimenté par une tension d'alimentation VUSB élevée au moyen d'une première tension de commande intermédiaire REG1 plus faible tout en évitant le claquage de ce transistor par application d'une tension trop faible sur sa grille.

**[0066]** On va décrire en relation avec la *figure 3* un dispositif de régulation 30 selon un mode de réalisation préférentiel de l'invention dans lequel des moyens de contrôle rétroactifs à base d'un amplificateur différentiel

sont mis en oeuvre.

**[0067]** Tel qu'indiqué précédemment (en relation avec la figure 2), le dispositif de régulation 30 comprend le dispositif 20 si ce n'est qu'il comprend en outre un transistor de démarrage TP10, formant moyen de démarrage du dispositif de régulation 30. Ce dernier est commandé au niveau de sa grille GP10 par la tension régulée Vout, son drain DP10 est relié au potentiel de référence vssa et sa source SP10 est reliée à la source SN2 du second transistor d'amplification TN2.

**[0068]** Les moyens de contrôle rétroactifs comprennent des premiers et seconds moyens de commande.

**[0069]** Les premiers moyens de commande comprennent les moyens d'amplification 21. Ces derniers recevant, sur la grille GN1 du premier transistor d'amplification TN1, la première tension de commande intermédiaire REG1 et délivrant sur la grille GR1 du premier transistor TP1, la première tension de commande GD 1.

**[0070]** Les moyens de contrôle rétroactifs comprennent également des moyens de mesure 31 d'une tension mesurée div1 qui est proportionnelle à la tension régulée Vout. Ces moyens de mesure 31 comprennent eux-mêmes, une première, une seconde et une troisième résistances de mesure R1, R2, R3 respectivement de 51 K $\Omega$ , 500  $\Omega$  et 29,5 K $\Omega$  qui sont associées en série. La première résistance de mesure R1 est reliée à la tension régulée Vout. La troisième résistance de mesure R3 est reliée, quant à elle, au potentiel de référence vssa. La tension mesurée div1 est la tension aux bornes des seconde et troisième résistances de mesure R2, R3. Elle est donc proportionnelle à la tension régulée Vout selon un rapport de proportionnalité égal au rapport de la somme des seconde et troisième résistances de mesure R2, R3 sur le rapport de la somme des première, seconde et troisième résistances de mesure R1, R2, R3.

**[0071]** Les moyens de contrôle rétroactifs comprennent en outre des moyens (référéncés BANDGAP) de génération d'une tension de référence VBGP égale à 1,2V. Ces moyens sont alimentés par la tension régulée Vout et reliés au potentiel de référence vssa.

**[0072]** Les valeurs des résistances de mesure R1, R2, R3 sont choisies de sorte que la tension mesurée div1 soit égale à la tension de référence VBGP lorsque la tension régulée Vout est égale à la tension que l'on souhaite obtenir en sortie du régulateur, soit 3,3V, appelée ci-après valeur attendue.

**[0073]** Les moyens de contrôle rétroactifs comprennent, en outre, des moyens de comparaison de la tension mesurée div1 avec la tension de référence VBGP.

**[0074]** Ces moyens de comparaison comprennent eux-mêmes un amplificateur différentiel 32, alimenté par la tension régulée Vout, dont une première entrée 321 reçoit la tension mesurée div1 et une seconde entrée 322 reçoit la tension de référence VBGP. La sortie 323 (coté seconde entrée) de l'amplificateur 32 délivre la première tension de commande intermédiaire REG1 sur la grille GN1 du premier transistor d'amplification TN1.

**[0075]** Les seconds moyens de commande 33 com-

prennent une résistance de commande R4 reliée, en une première extrémité 41, à la tension régulée Vout et en une seconde extrémité 42 à la source SN4 d'un transistor de commande TN4 dont le drain DN4 est relié au potentiel de référence vssa et la grille GN4 à la sortie 323 de l'amplificateur 32.

**[0076]** La source SN4 du transistor de commande TN4 délivre la seconde tension de commande REG sur la grille GR2 du second transistor TP2.

**[0077]** On détaille maintenant le fonctionnement du dispositif de régulation 30 en relation avec les figures 4, 5 et 6.

**[0078]** La **figure 4** présente l'évolution temporelle des tensions caractéristiques comprenant :

- la tension d'alimentation VUSB ;
- la tension de référence VBGP ;
- la première tension de commande intermédiaire REG1 ;
- la première tension de commande GD1 ;
- la seconde tension de commande REG ;
- le potentiel CC ;
- le potentiel milieu 25 ; et
- la tension régulée Vout,

en fonction du temps 43.

**[0079]** A titre illustratif, on distingue sur cette figure 4 :

- un premier intervalle de temps 401 (s'étendant de 0 s à  $0,5 \cdot 10^{-3}$  s) qui correspond au démarrage du dispositif de régulation 30, lorsque l'alimentation VUSB passe de 0V à 5V ; et
- un second intervalle de temps 402 (s'étendant de  $0,5 \cdot 10^{-3}$  s à  $1,2 \cdot 10^{-3}$  s) pendant lequel une charge placée en sortie du régulateur effectue un appel de courant 60 linéaire de 0 à 150 mA en sortie du régulateur.

**[0080]** On va tout d'abord décrire l'évolution des tensions caractéristiques précitées, dans le premier intervalle de temps 401 (démarrage du dispositif de régulation 30).

**[0081]** Le transistor de démarrage TP10 permet de rendre passant le premier transistor TP1 lorsque le dispositif de régulation 30 vient juste d'être alimenté au moyen de la tension d'alimentation VUSB. En effet, dans ce cas, la tension régulée Vout est égale à 0V et ne peut pas alimenter l'amplificateur différentiel 32 ni même la référence de tension. Ainsi, les premiers moyens de commande ne peuvent pas commander le premier transistor d'amplification TN1 et a fortiori ne peuvent pas rendre passant le premier transistor TP1.

**[0082]** Pour remédier à ce problème au démarrage, le transistor de démarrage TP10, commandé par la tension régulée Vout, fait circuler un courant dans la première résistance d'amplification R6, ce qui fait diminuer le potentiel CC et ainsi permet de rendre passant le quatrième transistor d'amplification TP3 et ainsi de rendre passant

le premier transistor TP1.

**[0083]** Le fait que le premier transistor TP1 soit passant provoque l'augmentation de la tension régulée Vout. Les moyens de génération BANDGAP commence à délivrer la tension de référence VBGP à 1,2V dès que la tension régulée Vout atteint 1,4V. L'amplificateur différentiel 32 ne commence à fonctionner que dès que la tension régulée Vout atteint 1,8V.

**[0084]** Donc dès que la tension régulée Vout atteint 1,8V, les moyens de contrôle rétroactifs prennent le contrôle des premier et second transistors TP1, TP2 de manière à continuer à faire augmenter la tension régulée Vout jusqu'à ce qu'elle atteigne la valeur attendue de 3,3V, à partir de quoi, ils bloquent les premier et second transistors TP1, TP2 afin de stabiliser la tension régulée.

**[0085]** Dès que la tension régulée Vout atteint 2,5V, le transistor de démarrage TP10 devient bloqué.

**[0086]** On explique maintenant comment la tension régulée Vout est réajustée à sa valeur attendue de 3,3V lorsqu'une charge placée en sortie du régulateur, par exemple, a tendance à faire varier la tension régulée.

**[0087]** On parle, dans la suite, de transistors ouverts lorsqu'ils sont passants et de transistors fermés lorsqu'ils sont bloqués.

**[0088]** Lorsque la tension régulée Vout devient plus faible que sa valeur attendue de 3,3V, alors la tension mesurée div1, qui est proportionnelle à cette dernière, devient inférieure à la valeur de la tension de référence VBGP de 1,2V, et ainsi, la première tension de commande intermédiaire REG1 (en sortie de l'amplificateur différentiel 32 du montage comparateur) augmente. Ceci a pour effet d'ouvrir le premier transistor d'amplification TN1 dès que cette dernière atteint 1,8V, ce qui entraîne l'ouverture du quatrième transistor d'amplification TP3, entraînant elle-même l'ouverture du premier transistor TP1. Ceci a aussi pour effet de faire diminuer la seconde tension de commande REG qui ouvre ainsi le second transistor TP2.

**[0089]** Les ouvertures des premier et second transistors TP1, TP2 ont pour conséquence une augmentation de la tension régulée jusqu'à ce qu'elle atteigne sa valeur attendue de 3,3V.

**[0090]** Au contraire, lorsque la tension régulée Vout devient plus forte que sa valeur attendue de 3,3V, alors la tension mesurée div1 devient supérieure à la valeur de la tension de référence VBGP, et ainsi, la première tension de commande intermédiaire REG1 (en sortie de l'amplificateur différentiel 32 du montage comparateur) diminue. Ceci a pour effet de fermer le premier transistor d'amplification TN1 dès que cette dernière devient proche de 0V, ce qui entraîne la fermeture du quatrième transistor d'amplification TP3, entraînant elle-même la fermeture du premier transistor TP1. Ceci a aussi pour effet de faire augmenter la seconde tension de commande REG jusqu'à sensiblement 3,3V ce qui fait que le second transistor TP2 est utilisé en diode.

**[0091]** La fermeture du premier transistor TP1 a pour conséquence une diminution de la tension régulée jus-

qu'à ce qu'elle atteigne sa valeur attendue de 3,3V.

**[0092]** On a ainsi réalisé un régulateur 5V-3,3V intégré avec une technologie de transistors 3V.

**[0093]** Dans le second intervalle de temps 402 précité et illustré sur la figure 4, on peut observer, au vu de l'évolution de la tension régulée Vout (voir la figure 5 spécifique à cette dernière), une bonne régulation à 3,3V du dispositif de régulation 30 lorsque l'appel de courant 60 linéaire (de 0 mA à 150 mA) est effectué par la charge placée en sortie du régulateur à partir de 0,5 ms.

**[0094]** En effet, au bout d'un peu moins de 0,3 ms, la tension régulée Vout est constante et égale à 3,3 V malgré l'appel de courant effectué par la charge placée en sortie du régulateur à partir de 0,5 ms.

**[0095]** L'appel de courant 60 précité est illustré par la figure 6 représentant l'évolution linéaire de ce courant en fonction du temps 43.

**[0096]** On peut observer, à partir des graphes des figures 4 et 5, que les signaux ne sont pas parfaitement stables, on peut en effet observer quelques oscillations sur ces courbes. Selon des variantes de ce mode de réalisation préférentiel du dispositif de régulation selon l'invention, on peut ajouter des éléments de circuit afin de stabiliser ces signaux.

**[0097]** Bien entendu, l'invention n'est pas limitée aux exemples de réalisation mentionnés ci-dessus.

**[0098]** En particulier, l'Homme du Métier pourra apporter toute variante dans les moyens de comparaison en mettant notamment en oeuvre un comparateur à base d'un amplificateur opérationnel.

**[0099]** De même, les moyens d'amplifications peuvent être réalisés de toute autre manière, à partir notamment d'un amplificateur opérationnel.

**[0100]** Ensuite les transistors des exemples de réalisation mentionnés ci-dessus peuvent être remplacés par tout type de transistor et notamment des transistors à effet de champ. Le type des transistors mentionnés peut être inversé, on peut ainsi utiliser des transistors de type P à la place des transistors de type N et vice-versa en fonction des applications visées.

## Revendications

1. Dispositif de régulation recevant une première tension (VUSB) et sortant une tension régulée (Vout), **caractérisé en ce qu'il** ne comprend aucun transistor supportant ladite première tension mais des transistors supportant au maximum une seconde tension inférieure à ladite première tension (VUSB) et **en ce qu'il** comprend des moyens de division, comprenant eux-mêmes un premier transistor (TP1) monté en série avec au moins un second transistor (TP2), lesdits moyens de division recevant ladite première tension (VUSB) et générant ladite tension régulée (Vout).
2. Dispositif de régulation selon la revendication 1, **ca-**

- ractérisé en ce qu'il** comprend en outre des moyens de contrôle rétroactifs permettant de commander l'état des transistors (TP1, TP2) compris dans les moyens de division en fonction d'une valeur courante de la tension régulée (Vout).
3. Dispositif de régulation selon la revendication 2, **caractérisé en ce que** lesdits moyens de contrôle comprennent :
- des moyens de mesure (31) d'une tension, dite tension mesurée (div1), dépendant de ladite tension régulée (Vout) ;
  - des moyens de comparaison de ladite tension mesurée (div1) avec une tension de référence prédéterminée (VBGP), lesdits moyens de comparaison délivrant un signal de sortie (REG1) ;
  - des premiers (21) et seconds moyens de commande (33) agissant respectivement sur lesdits premiers (TP1) et seconds transistors (TP2) en fonction du signal de sortie (REG1) des moyens de comparaison.
4. Dispositif de régulation selon la revendication 3, **caractérisé en ce que** lesdits moyens de contrôle comprennent en outre des moyens de génération (BANDGAP) de ladite tension de référence (VBGP), lesdits moyens de génération étant alimentés par ladite tension régulée (Vout).
5. Dispositif de régulation selon l'une quelconque des revendications 3 et 4, **caractérisé en ce que** lesdits moyens de comparaison comprennent un amplificateur différentiel, ledit amplificateur étant alimenté par ladite tension régulée (Vout).
6. Dispositif de régulation selon l'une quelconque des revendications 3 à 5, **caractérisé en ce que** les premiers moyens de commande agissent sur une grille du premier transistor (TP1) et les seconds moyens de commande (33) agissent sur une grille du second transistor (TP2), de façon qu'ils soient tous deux dans un état passant si ladite tension mesurée (div1) est inférieure à la tension de référence, ou dans un état bloqué sinon.
7. Dispositif de régulation selon l'une quelconque des revendications 3 à 6 **caractérisé en ce que** lesdits premiers moyens de commande comprennent des moyens d'amplification (21) de ladite tension de sortie (REG1), de façon à obtenir une première tension de commande (GD1) agissant sur une grille du premier transistor (TP1).
8. Dispositif de régulation selon l'une quelconque des revendications 1 à 7, **caractérisé en ce qu'il** comprend, en outre, des moyens de démarrage (TP10) dudit dispositif de régulation, lesdits moyens de démarrage permettant de rendre passant ledit premier transistor (TP1) lorsque la première tension (VUSB) est appliquée audit dispositif
- 5 9. Dispositif de régulation selon la revendication 8, **caractérisé en ce que** lesdits moyens de démarrage comprennent un transistor commandé par ladite tension régulée (Vout).
- 10 10. Dispositif de régulation selon l'une quelconque des revendications 1 à 9 **caractérisé en ce que** ladite première tension est égale à 5V et ladite seconde tension est égale à 3,3V.
- 15 11. Circuit électronique **caractérisé en ce qu'il** comprend un dispositif de régulation selon l'une quelconque des revendications 1 à 10.
- 20
- 25
- 30
- 35
- 40
- 45
- 50
- 55

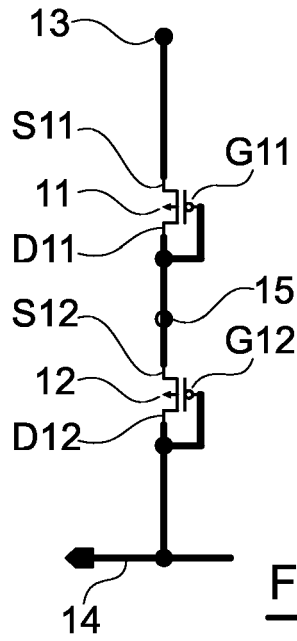


Fig. 1

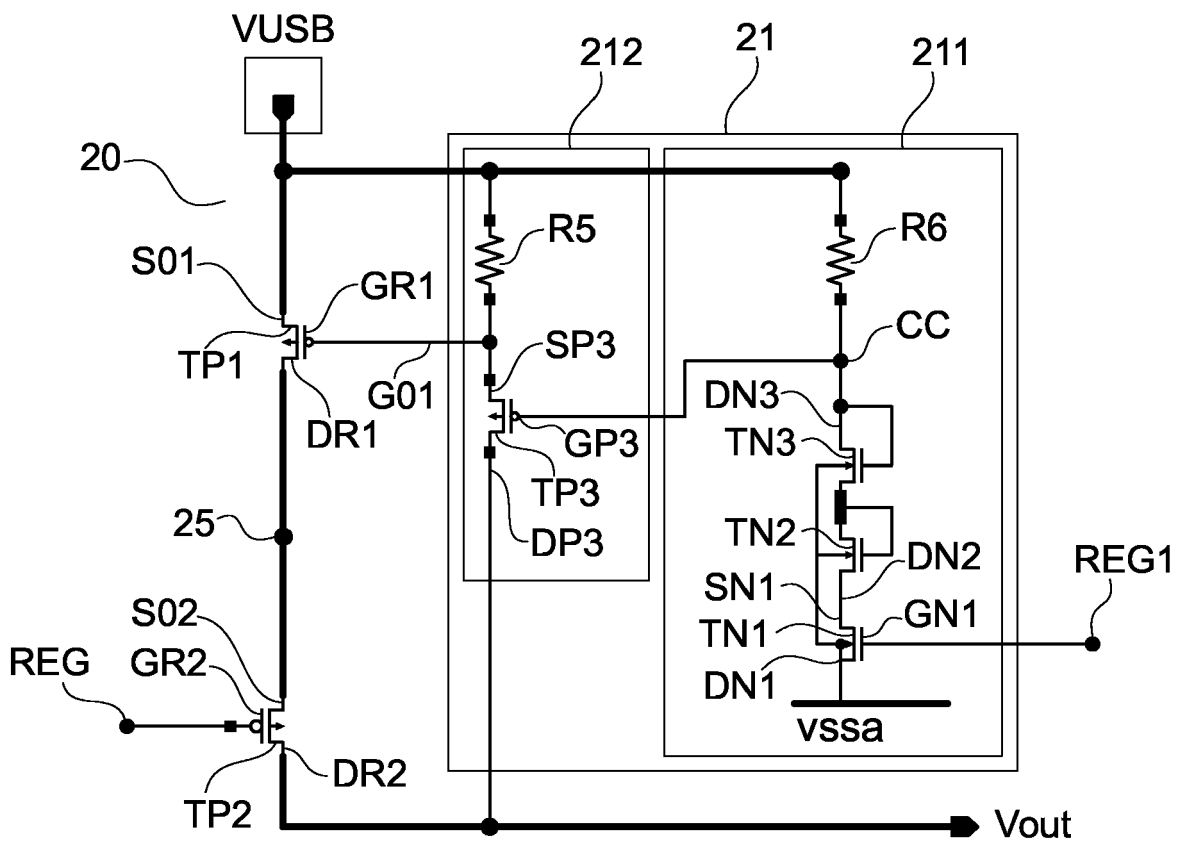


Fig. 2



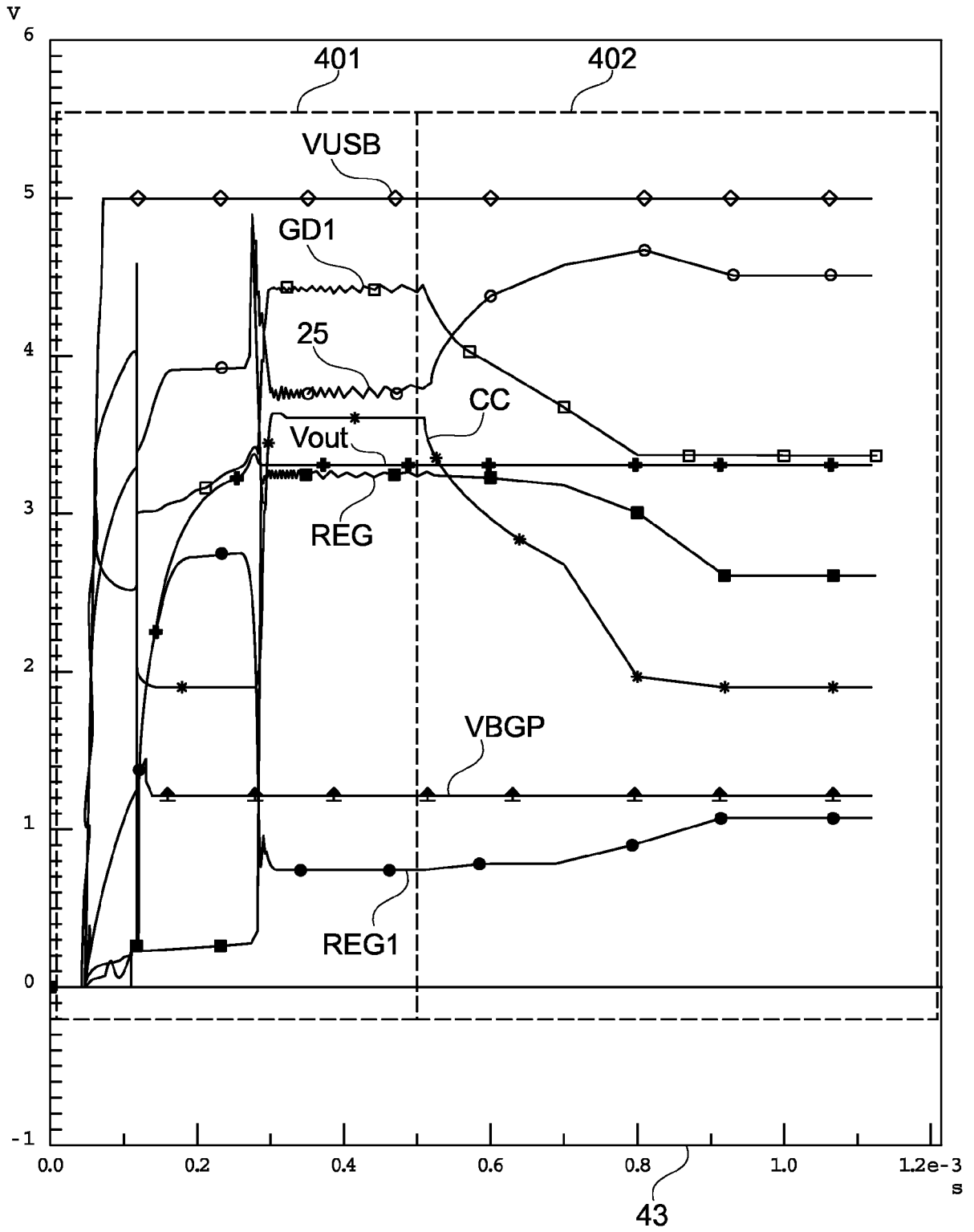


Fig. 4

