

①9 RÉPUBLIQUE FRANÇAISE  
INSTITUT NATIONAL  
DE LA PROPRIÉTÉ INDUSTRIELLE  
COURBEVOIE

①1 N° de publication :  
(à n'utiliser que pour les  
commandes de reproduction)

**3 144 412**

②1 N° d'enregistrement national : **22 14156**

⑤1 Int Cl<sup>8</sup> : **H 01 L 33/14 (2023.01), H 01 L 33/18, 33/06, 33/30**

⑫

## DEMANDE DE BREVET D'INVENTION

**A1**

②2 Date de dépôt : 21.12.22.

③0 Priorité :

④3 Date de mise à la disposition du public de la demande : 28.06.24 Bulletin 24/26.

⑤6 Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

⑥0 Références à d'autres documents nationaux apparentés :

Demande(s) d'extension :

⑦1 Demandeur(s) : *Commissariat à l'énergie atomique et aux énergies alternatives Etablissement Public — FR.*

⑦2 Inventeur(s) : ALTAZIN Stéphane, DE MARTINO Paolo, MICHIT Nicolas, PERNEL Carole, SIMON Julia, LEVY François et AVENTURIER Bernard.

⑦3 Titulaire(s) : Commissariat à l'énergie atomique et aux énergies alternatives Etablissement Public.

⑦4 Mandataire(s) : BREVALEX.

⑤4 **PROCEDE DE FABRICATION DE MICRO-LEDs.**

⑤7 Procédé de fabrication de micro-LED comprenant les étapes suivantes:

i) fournir un empilement comprenant au moins une couche de GaN fortement dopée n (104), une couche de GaN dopée n (105), des puits quantiques (106) et une couche de GaN dopée p (107),

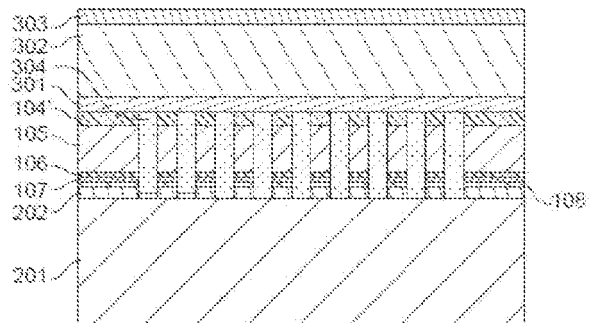
ii) porosifier la couche de GaN (104), pour obtenir une couche de GaN porosifiée (104'),

iii) former des mésas dans l'empilement,

iv) recouvrir la couche de GaN porosifiée (104') par une deuxième électrode (301) ou par une couche d'encapsulation (302), la deuxième électrode (301) ou la couche d'encapsulation (302) étant en contact direct avec la couche de GaN porosifiée (104').

l'étape ii) étant réalisée de manière à ce que l'indice optique de la couche de GaN porosifiée (104') ne varie pas de plus de 10% par rapport à l'indice optique de la deuxième électrode (301) et/ou par rapport à l'indice optique de la couche d'encapsulation (302).

Figure pour l'abrégé : 1F.



FR 3 144 412 - A1



## Description

### **Titre de l'invention : PROCÉDE DE FABRICATION DE MICRO-LEDs**

#### **Domaine technique**

- [0001] La présente invention se rapporte au domaine général des micro-écrans couleur.
- [0002] L'invention concerne un procédé pour fabriquer des micro-LEDs.
- [0003] L'invention concerne également une structure ainsi obtenue.
- [0004] L'invention est particulièrement intéressante car elle permet d'améliorer l'uniformité et la reproductibilité d'émission de micro-écran à base de micro LED, notamment des micro-LED de type GaN.
- [0005] L'invention trouve des applications dans de nombreux domaines industriels, et notamment dans le domaine des micro-écrans couleur à base de micro-LEDs.

#### **ÉTAT DE LA TECHNIQUE ANTÉRIEURE**

- [0006] Les micro-écrans couleurs comprennent des pixels formés de sous-pixels bleus, verts et rouges (pixels RGB). Dans la suite de la description, ces sous-pixels seront désignés plus simplement pixel par souci de concision.
- [0007] Les pixels bleus et verts peuvent être fabriqués à base de matériaux nitrures et les pixels rouges à base de matériaux phosphures. Des pixels rouges peuvent aussi être obtenus à base de matériaux nitrures, par exemple, par croissance sur un substrat comportant du GaN poreux.
- [0008] Un micro-écran de diodes électroluminescentes (DEL ou LED pour « light-emitting diode ») à base de GaN comporte une matrice de micro LEDs unitaire sur un substrat comprenant un circuit CMOS. Une LED correspond à un pixel. Chaque LED est connectée au circuit CMOS.
- [0009] Selon un procédé de fabrication classique, une épitaxie de GaN et une anode supérieure peuvent être pixellisées directement sur le substrat de croissance (en saphir ou en Si), une électrode (cathode) peut être déposée (avec ou sans contact avec le N-GaN), puis des plots métalliques ajoutés par les moyens de la micro-électronique pour permettre un report avec interconnexion du substrat contenant les pixels sur le circuit de commande CMOS. Le retrait du substrat de croissance et l'amincissement du GaN permet d'ajouter des fonctions électriques en face arrière (contact avec le N-GaN si non réalisés en face avant), ainsi que de limiter le cross talk entre pixels et d'ajouter des fonctions optiques du côté de l'émission lumineuse (par exemple dans les couches de passivation supérieures).
- [0010] Un autre procédé pour fabriquer des micro-LEDs consiste à coller une épitaxie de GaN et une anode non pixellisées directement sur une plaque de silicium contenant le

circuit CMOS. Le collage est un collage métallique permettant la conduction du courant électrique (collage eutectique ou direct). Puis, cet ensemble circuit CMOS et épitaxie de GaN est aminci afin de pouvoir utiliser, par la suite, les procédés de la micro-électronique traditionnels. L'épitaxie ainsi que la couche de collage sont ensuite pixellisées afin d'individualiser les micro-LEDs de la matrice de micro-écran. Chacune des micro-LEDs peut alors être adressée par le circuit CMOS.

- [0011] Une électrode supérieure (cathode) permet le contact avec le N-GaN soit par contact latéral avec le N-GaN (par exemple en aluminium) soit par contact au-dessus de la couche de N-GaN avec une couche transparente conductrice, par exemple, en oxyde d'indium-étain (ou ITO pour « indium tin oxide »). L'indice optique de cette couche d'ITO est compris entre 1,9 et 2,1. Une couche d'encapsulation est ensuite déposée au-dessus du GaN. La couche d'encapsulation est, classiquement, réalisée à base de SiN dont l'indice optique est aussi compris entre 1.9 et 2.1. L'indice optique du GaN est, quant à lui, d'environ 2,4.
- [0012] Cependant, dans ces deux procédés de fabrication des matrices de micro LED, décrits précédemment, on introduit une variation de l'épaisseur (TTV : « total thickness variation ») du GaN, non seulement à l'échelle de la tranche (« wafer ») mais aussi de tranche à tranche. Ces variations d'épaisseurs proviennent à la fois des variations d'épaisseur de l'épitaxie mais surtout des procédés d'amincissement ou des procédés de planarisation utilisés afin d'enlever les couches tampons (« buffer ») de l'épitaxie épaisses de plusieurs microns, du fait des non uniformités des procédés utilisés. Or, ces variations d'épaisseur peuvent conduire à une variation des performances optiques de la LED (luminance, émission angulaire, spectre etc), en particulier lorsque l'anode est un miroir, et que la LED ainsi formée est de type cavité résonante (source émissive dans un résonateur Fabry-Pérot). Une modification de l'épaisseur du GaN modifiera la cavité optique formée entre l'anode, le GaN et l'interface optique supérieure (ITO/SiN dans l'exemple précédent), ce qui modifie l'extraction (dans le SiN dans l'exemple) et par conséquent l'extraction dans l'air.
- [0013] Dans le cas où des dispositifs de type micro-lentille ou méta-surface sont structurés dans la couche d'encapsulation supérieure afin de maximiser l'extraction lumineuse et/ou afin de rediriger le flux optique dans une direction précise, l'uniformité de l'émission dans cette couche de passivation est d'autant plus importante. En effet, l'efficacité de ces dispositifs dépend de l'émission angulaire dans la couche de passivation.
- [0014] Dans le cas où la couche d'encapsulation n'est pas structurée, l'uniformité de l'émission dans l'air (ou le contrôle de l'extraction dans l'air) peut être améliorée en introduisant une couche d'anti-reflet à l'interface couche de passivation/air ou en déposant une couche de passivation de forte épaisseur (typiquement environ  $\sim 1\mu\text{m}$ ).

- [0015] L'ajout de l'anti-reflet sur la couche d'encapsulation évite un retour de la lumière dans l'empilement.
- [0016] Cependant, même avec une couche d'anti-reflet, l'uniformité de l'émission dans l'air ne sera bonne que si l'émission dans la couche d'encapsulation est uniforme.
- [0017] L'uniformité de l'émission dans le SiN peut être obtenue en élargissant le spectre d'émission de la LED (mais ce n'est pas ce qui est recherché pour ce type de dispositif) ou en épaississant le n-GaN mais cela a aussi tendance à diminuer l'EQE.
- [0018] Cependant, ceci rajoute des étapes au procédé ou ne peut pas être compatible avec tous les dispositifs qui sont de plus en plus miniaturisés.
- [0019] En effet, l'ajout de couches épaisses introduira des phénomènes d'interférence (« cross talk ») optique (aussi appelés diaphonie optique) entre pixels dans des dispositifs miniaturisés, par guidage latéral de la lumière dans les diélectriques.
- [0020] En parallèle, des études de porosification du n-GaN sont menées. Il a, par exemple, été montré dans l'article de Lin et al. (*'InGaN resonant microcavity with n<sup>+</sup> - porous-GaN/p<sup>+</sup>- GaN tunneling junction'* (IEEE Elec.Dev. Lett, vol. 42, NO. 11, 2021) ou dans l'article de Mishkat-Ul-Masabih et al. (*'Electrically injected nonpolar GaN-based VCSELs with lattice-matched nanoporous distributed Bragg Reflector mirrors'*, Appl. Phys. Express 12, 036504, 2019) qu'il est possible de fabriquer une LED à cavité résonante en positionnant des miroirs de Bragg à base de GaN poreux conducteurs en haut et en bas de la structure. La porosification permet de modifier l'indice optique du GaN et d'améliorer les propriétés électroluminescentes de la LED à cavité résonante, en particulier en obtenant des miroirs de Bragg à haute réflectivité de part et d'autre de la cavité optique, mais aussi un parfait contrôle de l'épaisseur de cavité optique ( $1\lambda$  cavité par exemple).
- [0021] Cependant, ce procédé est difficilement utilisable dans le cas de matrices de LEDs miniaturisées. L'épaisseur des miroirs de Bragg atteint plusieurs  $\mu\text{m}$ , ce qui pose un problème de facteur de forme pour les procédés d'intégration de la microélectronique. Ainsi les dispositifs décrits font plusieurs dizaines de micromètres de côté. De plus, l'empilement épitaxié est particulièrement complexe (car il contient une alternance de couches fortement dopées et moins dopées), et induit une augmentation de la résistivité des  $\mu\text{LEDs}$  (le N-GaN poreux étant en général moins conducteur que le non poreux).

### **Exposé de l'invention**

- [0022] Un but de la présente invention est de proposer un procédé remédiant aux inconvénients de l'art antérieur, et permettant, notamment de fabriquer une micro-LED ayant une émission uniforme et répétable malgré les variations de procédé.
- [0023] Pour cela, la présente invention propose un procédé de fabrication de micro-LED

comprenant au moins les étapes suivantes :

- [0024] i) fournir un empilement comprenant au moins une couche de GaN fortement dopée n, une couche de GaN dopée n, des puits quantiques et une couche de GaN dopée p et une première électrode,
- [0025] ii) porosifier la couche de GaN fortement dopée n, moyennant quoi une couche de GaN porosifiée est obtenue,
- [0026] iii) former des mésas dans l'empilement,
- [0027] iv) recouvrir la couche de GaN porosifiée par une deuxième électrode formée d'une couche d'oxyde transparent conducteur, la deuxième électrode étant en contact direct avec la couche de GaN porosifiée, puis, de préférence, recouvrir la deuxième électrode par une couche d'encapsulation,
- [0028] ou
- [0029] déposer une deuxième électrode sur une face latérale de la couche de GaN porosifiée ou sur une face latérale de la couche de GaN dopée n et recouvrir la couche de GaN porosifiée par une couche d'encapsulation, la couche d'encapsulation étant en contact direct avec la couche de GaN porosifiée.
- [0030] Les étapes ii) et iii) pouvant être réalisées dans l'ordre ii) et iii) ou dans l'ordre iii) et ii).
- [0031] L'étape ii) est réalisée de manière à ce que l'indice optique de la couche de GaN porosifiée ne varie pas de plus de 10% par rapport à l'indice optique de la deuxième électrode et/ou par rapport à l'indice optique de la couche d'encapsulation. De préférence, il ne varie pas de plus de 5% et encore plus préférentiellement il ne varie pas de plus de 2% par rapport à l'indice optique de la deuxième électrode et/ou de la couche d'encapsulation.
- [0032] L'indice optique dépend de la concentration volumique des pores dans la couche. Elle sera choisie en fonction des matériaux de la couche d'oxyde transparent conducteur et/ou de la couche d'encapsulation. La concentration volumique de pores peut être déterminée à partir de la formule approchée suivante :
- [0033] 
$$n_{eff} = \sqrt{(1-p)n_{GaN}^2 + pn_{air}^2}$$
- [0034] avec p la concentration volumique de pores,  $n_{GaN}$  l'indice optique du GaN et  $n_{air}$  l'indice optique de l'air.
- [0035] Par exemple, afin d'obtenir un indice effectif  $n_{eff}$  de 1.9, une concentration de pores de l'ordre de 45% sera choisie.
- [0036] Avantageusement, la couche d'oxyde transparent conducteur est une couche d'oxyde d'indium étain et/ou la couche d'encapsulation est en SiN, SiO<sub>2</sub> ou SiON. Avantageusement, la couche d'encapsulation a un indice optique proche de celui de l'ITO. De préférence, la couche d'encapsulation est en SiN.

- [0037] L'invention se distingue fondamentalement de l'art antérieur par la présence d'une couche de GaN porosifiée sous et en contact avec la couche d'oxyde transparent conducteur ou par la présence d'une couche de GaN porosifiée sous et en contact avec la couche d'encapsulation.
- [0038] L'indice optique du GaN est modifié par la porosification. La porosification est menée de telle sorte que l'indice optique de la couche de GaN porosifiée soit proche de :
- [0039] - l'indice optique des oxydes transparents conducteur (TCO), notamment de l'ITO,  
[0040] et/ou
- [0041] - l'indice optique des couches d'encapsulation, par exemple en SiN, en particulier, dans le cas où l'électrode supérieure (par exemple en aluminium) recouvre les flancs de la couche porosifiée et où la couche porosifiée est en contact direct avec la couche d'encapsulation.
- [0042] Comme les indices de la couche porosifiée, de la couche de TCO et de la couche d'encapsulation sont proches, les réflexions à ces interfaces sont minimisées, rendant l'émission dans le SiN indépendante des variations d'épaisseur du GaN poreux.
- [0043] Avantageusement, la couche de GaN poreux présente une porosité entre 40% et 70% volumique pour avoir un indice optique effectif proche de 1.9 (i.e. proche de l'indice optique des couches supérieures) et ainsi minimiser les réflexions entre le GaN poreux et ces couches supérieures.
- [0044] La couche de GaN poreux étant disposé entre l'anode (électrode inférieure) et la cathode (électrode supérieure, ici la couche d'oxyde transparent conducteur), la porosité ne sera pas trop élevée pour que cette couche porosifiée puisse transporter les électrons. Pour conserver une couche poreuse conductrice, il est possible de mettre en œuvre un dopage différentiel localisé de la couche N-GaN afin de conserver, à l'échelle du pixel, une zone non porosifiée.
- [0045] La localisation fine de l'interface GaN/GaN poreux permet de contrôler l'épaisseur de la cavité de la LED et ainsi de positionner l'interface de réflexion entre le GaN et le GaN poreux à une position d'interférence constructive afin de maximiser l'extraction lumineuse. Il est possible de réduire ainsi les épaisseurs des micro-LEDs par le motif (« design ») de l'épitaxie, en compactant au maximum le stack P-GaN, puits quantiques et N-GaN à son minimum, avantageusement entre 250 et 500nm, afin de maximiser le couplage de la puissance optique dans le mode vertical plutôt que dans les modes guidés dans le plan. Les gains en extraction ainsi qu'en uniformité d'émission seront d'autant plus importants que l'épaisseur de GaN est faible.
- [0046] Les couches de GaN sont, de préférence, formées par épitaxie.
- [0047] La porosification est réalisée par anodisation électrochimique. La porosification électrochimique présente une sélectivité en fonction du niveau de dopage. Elle a lieu

uniquement dans les zones les plus dopées N ( $10^{19}\text{at.cm}^{-3}$  par exemple), définies notamment au cours de l'épitanie. La position des zones poreuses est alors finement contrôlée. Ainsi, l'épaisseur de GaN non porosifiée sera constante quelles que soient les variations d'épaisseur résultant du procédé. Les variations, introduites par le procédé de fabrication de la microLED, sont reportées dans la couche poreuse qui permet d'absorber les variations de process. La couche poreuse est une couche d'extraction optique tolérante aux variations d'épaisseur.

- [0048] La pixellisation peut être faite avant ou après report, le substrat de croissance doit être retiré, du moins s'il est opaque (cas Si).
- [0049] Avantagement, l'épaisseur de la couche de GaN fortement dopée est comprise entre 100nm et 500nm, de préférence entre 200 et 500 nm. Ainsi, l'épaisseur de GaN est supérieure au TTV introduit par l'épitanie et par les procédés d'amincissement (de l'ordre de 200nm).
- [0050] Une couche anti-reflet peut être déposée sur la couche d'encapsulation.
- [0051] Selon un premier mode de réalisation avantageux, le procédé est un procédé de réalisation micro-LED par collage monolithique de l'épitanie.
- [0052] Selon une variante de ce premier mode de réalisation, l'étape i) est, avantagement, réalisée selon les étapes a) à c) suivantes :
- [0053] a) fournir un empilement initial comprenant une couche support, éventuellement une couche tampon en (Al,Ga)N, une couche de GaN non intentionnellement dopée, une couche de GaN fortement dopée n, une couche de GaN dopée n, des puits quantiques, une couche de GaN dopée p et une première électrode,
- [0054] b) reporter le premier empilement sur un substrat support recouvert par une couche métallique,
- [0055] c) retirer la couche support, le cas échéant la couche tampon en (Al,Ga)N, la couche de GaN non intentionnellement dopée, par exemple par amincissement, moyennant quoi on obtient un substrat d'intérêt comprenant le substrat support, la première électrode, la couche de GaN dopée p, les puits quantiques GaN/InGaN, la couche de GaN dopée n et la couche de GaN fortement dopée n.
- [0056] Selon une autre variante de ce premier mode de réalisation avantageux, le procédé peut comprendre, avant l'étape ii), une étape au cours de laquelle le taux de dopage de la couche de GaN fortement dopée n est localement diminué, par exemple par implantation d'ions hélium ou hydrogène, de manière à avoir une première partie de la couche de GaN fortement dopée n ayant une première conductivité et une deuxième partie de la couche de GaN fortement dopée n ayant une deuxième conductivité, la première conductivité électrique étant supérieure d'au moins un facteur dix à la deuxième conductivité électrique, moyennant quoi :
- [0057] - la deuxième partie n'est pas porosifiée lors de l'étape ii),

- [0058] - la couche de GaN porosifiée des mésas obtenues à l'étape iii) comprend une partie non porosifiée et une partie porosifiée, la partie non porosifiée étant de préférence au centre de la partie non porosifiée.
- [0059] Ainsi, la couche de GaN dopée comprend des zones dopées et des zones faiblement dopées, les zones faiblement dopées n'étant pas porosifiées lors de l'étape ii). La couche de GaN dopée des mésas obtenues à l'étape iii) comprend une partie centrale non porosifiée et un pourtour porosifié.
- [0060] Toujours selon ce premier mode de réalisation avantageux, il est possible que le procédé comprenne les étapes suivantes :
- [0061] - le procédé comprend une étape additionnelle entre l'étape i) et l'étape ii) au cours de laquelle la couche de GaN fortement dopée n et une partie de la couche de GaN dopée n sont gravées pour former une pré-structure de mésas,
- [0062] - lors de l'étape ii), la partie centrale de la couche de GaN fortement dopée n n'est pas porosifiée, par exemple en arrêtant l'étape de porosification avant la porosification totale de la couche de GaN fortement dopée, moyennant quoi la couche de GaN des mésas obtenues à l'étape iii) comprend une partie centrale non porosifiée et un pourtour porosifié,
- [0063] - l'étape iii) est réalisée en gravant l'autre partie de la couche de GaN dopée n, les puits quantiques, la couche de GaN dopée p, la première électrode et une partie du substrat support.
- [0064] Dans ces deux variantes de réalisation, l'injection est améliorée car seule la périphérie de la couche de GaN est porosifiée. La zone non porosifiée au centre du pixel peut servir à reprendre le contact.
- [0065] Selon un second mode de réalisation avantageux, le procédé est un procédé de réalisation micro-LED par retournement de puces (« flip chip ») ou collage hybride.
- [0066] Selon ce second mode de réalisation, le procédé peut comprendre les étapes successives suivantes :
- [0067] i) fournir un empilement comprenant une couche support, une couche de GaN non intentionnellement dopée, une couche de GaN fortement dopée n, une couche de GaN dopée n, des puits quantiques, une couche de GaN dopée p et une première électrode,
- [0068] iii) former des mésas dans l'empilement, en gravant la première électrode, la couche de GaN dopée p, les puits quantiques, la couche de GaN dopée n, la couche de GaN fortement dopée n et une partie de la couche de GaN non intentionnellement dopée,
- [0069] - mettre en œuvre l'étape ii) pour porosifier la couche de GaN fortement dopée n, moyennant quoi une couche de GaN porosifiée est obtenue,
- [0070] - reporter l'empilement obtenu sur un substrat support recouvert par une couche métallique,
- [0071] - retirer la couche support, la couche de GaN non intentionnellement dopée, par

exemple par amincissement, moyennant quoi on obtient un substrat d'intérêt comprenant le substrat support, la première électrode, la couche de GaN dopée p, les puits quantiques GaN/InGaN, la couche de GaN dopée n et la couche de GaN fortement dopée n,

[0072] - mettre en œuvre l'étape iv).

[0073] Avantageusement, le procédé comprend en outre au moins l'une des étapes suivantes :

[0074] - déposer une couche anti-reflet est déposée sur la couche d'encapsulation,

[0075] - structurer la couche d'encapsulation par des micro-lentilles ou des méta-surfaces pour maximiser l'extraction lumineuse et/ou rediriger le flux optique dans une direction précise.

[0076] Le procédé peut, en outre, comprendre une étape de dépôt de diélectrique sur le flanc des mésas agissant comme couche de passivation des défauts créés lors de la gravure des mésas ainsi que le dépôt d'un élément électriquement et thermiquement conducteur, par exemple à base de cuivre, dans l'espace entre les mésas, créant ainsi la seconde électrode métallique (cathode) qui sera en contact avec le dépôt de contact N en ITO ou en utilisant le contact latéral.

[0077] Il est possible de réduire les épaisseurs des micro-LEDs, car les gains en extraction ainsi qu'en stabilité d'émission seront d'autant plus importants que l'épaisseur de GaN est faible.

[0078] L'invention concerne également une structure de micro-LEDs obtenue selon le procédé décrit précédemment.

[0079] La structure de micro-LEDs comprend un empilement, l'empilement comprenant au moins une couche de GaN fortement dopée n porosifiée, une couche de GaN dopée n, des puits quantiques, une couche de GaN dopée p et une première électrode, des mésas étant formées dans l'empilement,

[0080] la couche de GaN porosifiée étant recouverte et en contact direct avec une deuxième électrode formée d'une couche d'oxyde transparent conducteur, la deuxième électrode étant de préférence recouverte par une couche d'encapsulation,

[0081] ou

[0082] une deuxième électrode étant disposée sur une face latérale de la couche de GaN porosifiée ou sur une face latérale de la couche de GaN dopée n, la couche de GaN porosifiée étant recouverte et en contact direct avec une couche d'encapsulation,

[0083] l'indice optique de la couche de GaN porosifiée ne variant pas de plus de 10% par rapport à l'indice optique de la deuxième électrode et/ou par rapport à l'indice optique de la couche d'encapsulation .

[0084] Par exemple, la structure comprend un substrat d'intérêt, le substrat d'intérêt comprenant un substrat support, une première électrode, une couche de GaN dopée p,

des puits quantiques GaN/InGaN, une couche de GaN dopée n, une couche de GaN fortement dopée, des mésas étant formées dans le substrat d'intérêt. Les mésas comprenant la couche de GaN fortement dopée porosifiée, la couche de GaN dopée, les puits quantiques, la couche de GaN dopée p, l'électrode inférieure et une partie du substrat support. Les mésas sont recouvertes par une deuxième électrode formée d'une couche d'oxyde transparent conducteur, de préférence une couche d'oxyde d'indium étain, et/ou par une couche d'encapsulation.

- [0085] Avantageusement, la couche de GaN fortement dopée des mésas comprend une partie centrale non porosifiée et un pourtour porosifié.
- [0086] Selon une première variante de réalisation avantageuse, la partie centrale est faiblement dopée.
- [0087] Selon une deuxième variante de réalisation avantageuse, la partie centrale est fortement dopée.
- [0088] Avantageusement, la couche de GaN porosifiée a une épaisseur comprise entre 100 et 500 nm, de préférence entre 300 et 500 nm.
- [0089] D'autres caractéristiques et avantages de l'invention ressortiront du complément de description qui suit.
- [0090] Il va de soi que ce complément de description n'est donné qu'à titre d'illustration de l'objet de l'invention et ne doit en aucun cas être interprété comme une limitation de cet objet.

### **Brève description des dessins**

- [0091] La présente invention sera mieux comprise à la lecture de la description d'exemples de réalisation donnés à titre purement indicatif et nullement limitatif en faisant référence aux dessins annexés sur lesquels :
- [0092] La [Fig.1A]
- [0093] La [Fig.1B]
- [0094] La [Fig.1C]
- [0095] La [Fig.1D]
- [0096] La [Fig.1E]
- [0097] La [Fig.1F] représentent, de manière schématique différentes étapes d'un procédé de fabrication de micro-LEDs selon un mode de réalisation particulier de l'invention.
- [0098] La [Fig.2A]
- [0099] La [Fig.2B]
- [0100] La [Fig.2C]
- [0101] La [Fig.2D]
- [0102] La [Fig.2E]
- [0103] La [Fig.2F]

- [0104] La [Fig.2G] représentent, de manière schématique différentes étapes d'un procédé de fabrication de micro-LEDs selon un autre mode de réalisation particulier de l'invention.
- [0105] La [Fig.3A]
- [0106] La [Fig.3B]
- [0107] La [Fig.3C]
- [0108] La [Fig.3D]
- [0109] La [Fig.3E]
- [0110] La [Fig.3F]
- [0111] La [Fig.3G] représentent, de manière schématique différentes étapes d'un procédé de fabrication de micro-LEDs selon un autre mode de réalisation particulier de l'invention.
- [0112] La [Fig.4A]
- [0113] La [Fig.4B]
- [0114] La [Fig.4C]
- [0115] La [Fig.4D]
- [0116] La [Fig.4E]
- [0117] La [Fig.4F]
- [0118] La [Fig.4G]
- [0119] La [Fig.4H]
- [0120] La [Fig.4I]
- [0121] La [Fig.4J] représentent, de manière schématique différentes étapes d'un procédé de fabrication de micro-LEDs selon un autre mode de réalisation particulier de l'invention.
- [0122] La [Fig.5A] représente de manière schématique et en coupe une structure de micro-LED, selon un exemple comparatif.
- [0123] La [Fig.5B] est un graphique représentant la luminance de la structure de la [Fig.4A] en fonction de l'épaisseur de la couche de GaN.
- [0124] La [Fig.6A] représente de manière schématique et en coupe une structure de micro-LED, selon un mode de réalisation particulier de l'invention.
- [0125] La [Fig.6B] est un graphique représentant la luminance de la structure de la [Fig.5A] en fonction de l'épaisseur de la couche de GaN.
- [0126] La [Fig.7A] représente de manière schématique et en coupe une structure de micro-LED, selon un autre exemple comparatif.
- [0127] La [Fig.7B] est un graphique représentant la luminance de la structure de la [Fig.6A] en fonction de l'épaisseur de la couche de GaN.
- [0128] La [Fig.8A] représente de manière schématique et en coupe une structure de micro-LED, selon un autre mode de réalisation particulier de l'invention.

- [0129] La [Fig.8B] est un graphique représentant la luminance de la structure de la [Fig.7A] en fonction de l'épaisseur de la couche de GaN.
- [0130] La [Fig.9] est un graphique représentant la luminance en fonction de l'angle d'émission, selon un mode de réalisation particulier de l'invention.
- [0131] La [Fig.10] est un graphique représentant l'EQE en fonction de l'épaisseur totale de GaN.
- [0132] Les différentes parties représentées sur les figures ne le sont pas nécessairement selon une échelle uniforme, pour rendre les figures plus lisibles.
- [0133] Les différentes possibilités (variantes et modes de réalisation) doivent être comprises comme n'étant pas exclusives les unes des autres et peuvent se combiner entre elles.
- [0134] En outre, dans la description ci-après, des termes qui dépendent de l'orientation, tels que « dessus », « dessous », etc. d'une structure s'appliquent en considérant que la structure est orientée de la façon illustrée sur les figures.
- [0135] **EXPOSÉ DÉTAILLÉ DE MODES DE RÉALISATION PARTICULIERS**
- [0136] Bien que cela ne soit aucunement limitatif, l'invention trouve particulièrement des applications dans le domaine des micro-écrans monochromes ou des micro-écrans couleurs, et plus particulièrement pour la fabrication de LED. Cependant, elle pourrait être utilisée dans le domaine du photovoltaïque ou encore de l'électrolyse de l'eau (« water splitting ») puisque, d'une part, l'InGaN absorbe dans tout le spectre visible et que, d'autre part, ses bandes de valence et de conduction sont autour du domaine de stabilité de l'eau, condition thermodynamique nécessaire à la réaction de décomposition de l'eau. L'invention peut également être intéressante pour la fabrication de laser émettant à grande longueur d'onde.
- [0137] L'invention est plus particulièrement décrite pour une intégration de type monolithique par report complet des couches, c'est-à-dire que l'étape de porosification est réalisée après report (figures 1A à 1F, 2A à 2G et 3A à 3G)).
- [0138] Cependant, il est également possible de réaliser l'étape de porosification sur le substrat de croissance, de fabriquer la LED puis de faire un assemblage de type puce retournée (« flip chip ») ou collage hybride sur un substrat comprenant un circuit intégré de type « ASIC » (« Application-Specific Integrated Circuit »). L'étape de porosification est réalisée avant report, ce qui permet d'avoir une relaxation pendant la croissance (figures 4A à 4J).
- [0139] Le procédé est particulièrement intéressant pour fabriquer des structures comprenant des mésas (Al,In,Ga)N/(Al,In,Ga)N porosifiées ayant, notamment, un pas inférieur à 30  $\mu\text{m}$ .
- [0140] Par (Al,In,Ga)N, on entend AlN, AlGa<sub>x</sub>In<sub>1-x</sub>N, InGa<sub>x</sub>N ou GaN. Par la suite, on fait plus particulièrement référence à du GaN poreux, mais il est possible d'avoir, par exemple, de l'InGa<sub>x</sub>N ou du AlGa<sub>x</sub>In<sub>1-x</sub>N poreux.

- [0141] Nous allons décrire plus en détail le procédé de fabrication de micro-LED en faisant référence aux figures 1A-1F, 2A-2G et 3A-3G annexées.
- [0142] Le procédé de fabrication de micro-LED comprend les étapes suivantes :
- [0143] a) fournir un premier empilement 100 comprenant (figures 1A, 2A, 3A) :
- [0144] - un substrat de base 101,
- [0145] - éventuellement une couche tampon 102, par exemple en AlGaIn,
- [0146] - une couche en GaN non intentionnellement dopée (nid GaN) 103,
- [0147] - une couche de GaN fortement dopée n ( $n^+$ -GaN) 104, ayant une première conductivité électrique,
- [0148] - une couche de GaN dopée n ( $n$ -GaN) 105,
- [0149] - des puits quantiques GaN/InGaIn 106,
- [0150] - une couche de GaN dopée p ( $p$ -GaN) 107,
- [0151] - une première électrode (ou électrode inférieure) 108, de préférence métallique,
- [0152] b) reporter le premier empilement 100 sur un substrat support 201, recouvert par une couche électriquement conductrice 202, de préférence une couche métallique (figures 1B, 2B, 3B), la couche métallique 202 s'interconnectant avec la première électrode 108 lors du report, de préférence réalisé par collage métal-métal,
- [0153] c) retirer le substrat de base 101, puis retirer la couche tampon 102 le cas échéant et la couche en nid GaN 103, par exemple par amincissement, moyennant quoi on obtient un substrat d'intérêt comprenant le substrat support 201, l'électrode inférieure 202, la couche de GaN dopée p 107, les puits quantiques GaN/InGaIn 106, la couche de GaN dopée n 105, la couche de GaN fortement dopée n 104 (figures 1C, 2C, 3C),
- [0154] d) porosifier partiellement ou totalement la couche de GaN fortement dopée n 104, moyennant quoi on obtient une couche de GaN porosifiée 104' (figures 1D, 2E, 3E),
- [0155] e) former des mésas dans le substrat d'intérêt, les mésas comprenant la couche de GaN porosifiée 104', la couche de GaN dopée 105, les puits quantiques 106, la couche de GaN dopée p 107, l'électrode inférieure 108 et une partie du substrat support 201 (figures 1E, 2F, 3F).
- [0156] Selon une première alternative, le procédé peut en outre comprendre les étapes suivantes :
- [0157] f) recouvrir les mésas (i.e. recouvrir la face supérieure de la couche porosifiée 104') par une deuxième électrode (ou électrode supérieure) 301 formée par exemple d'une couche d'oxyde transparent conducteur, de préférence une couche d'oxyde d'indium étain (figures 1F, 2G, 3G),
- [0158] g) éventuellement, déposer une couche d'encapsulation 302 sur la deuxième électrode 301,
- [0159] h) éventuellement, déposer une couche anti-reflet 303 sur la couche d'encapsulation 302.

- [0160] Selon une autre alternative, le procédé peut en outre comprendre les étapes suivantes :
- [0161] f') former une deuxième électrode (ou électrode supérieure) 301 par exemple une couche d'oxyde transparent conducteur, ou une couche d'aluminium sur une face latérale des mésas (i.e. sur une face latérale de la couche porosifiée 104' et/ou sur une face latérale de la couche 105),
- [0162] g') recouvrir les mésas (i.e. recouvrir la face supérieure de la couche porosifiée 104') par une couche d'encapsulation 302,
- [0163] h') éventuellement, déposer une couche anti-reflet 303 sur la couche d'encapsulation 302.
- [0164] Ainsi, le contact de la deuxième électrode 301 peut se faire sur la face supérieure de la couche de GaN porosifiée 104', sur la face latérale de la couche de GaN porosifiée 104' ou sur la face latérale de la couche de GaN dopée 105.
- [0165] La face supérieure de la couche de GaN porosifiée 104' est en contact direct avec l'électrode supérieure 301 en oxyde transparent conducteur ou en contact direct avec la couche d'encapsulation 302. Par en contact direct, on entend qu'il n'y a pas de couche intermédiaire entre les couches précitées.
- [0166] Le premier empilement fourni à l'étape a) comprend un substrat de base 101 ayant, par exemple, une épaisseur allant de 250 $\mu$ m à 2mm. L'épaisseur dépend de la nature du substrat de base 101 et de ses dimensions. Par exemple, pour un substrat de base en saphir de 2 pouces de diamètre, l'épaisseur peut être de 350  $\mu$ m. Pour une couche support en saphir de 6 pouces de diamètre, l'épaisseur peut être de 1,3mm. Pour une couche support en silicium de 200mm de diamètre, l'épaisseur peut être 1mm.
- [0167] Dans le cas d'un substrat de base 101 en silicium, une couche tampon ('buffer') en (Al,Ga)N est, avantageusement, interposée entre le substrat 101 et la couche nid GaN 103. Il s'agit d'une couche tampon pour la croissance.
- [0168] La couche en GaN nid 103 est une couche non intentionnellement dopée (nid) pour ne pas être porosifiée. Par GaN non intentionnellement dopée, on entend une concentration inférieure à  $5 \cdot 10^{17}$  at/cm<sup>3</sup>. La couche en GaN nid 103 a, par exemple, une épaisseur allant de 500nm à 5 $\mu$ m. Avantageusement, son épaisseur est entre 1 et 4  $\mu$ m pour absorber les contraintes liées au désaccord de maille entre le GaN et les couches sous-jacentes.
- [0169] La couche de GaN fortement dopée n 104 est déposée sur la couche de GaN nid. Par GaN fortement dopée, on entend une concentration supérieure à  $6 \cdot 10^{18}$  at/cm<sup>3</sup>, de préférence d'au-moins  $8 \cdot 10^{18}$  at/cm<sup>3</sup>, voire supérieure à  $10^{19}$  at/cm<sup>3</sup>. Elle a une épaisseur comprise entre 100nm et 500 nm, de préférence entre 200nm et 500 nm et encore plus préférentiellement entre 300nm et 500 nm. Cette couche permet d'absorber les TTV dues au procédé de fabrication des micro-LEDs. Cette couche est porosifiée

lors de l'étape d).

- [0170] La couche de GaN fortement dopée n 104 comprend deux faces principales (une face supérieure et une face inférieure) parallèles ou sensiblement parallèles entre elles et une face latérale.
- [0171] La couche de GaN dopée 105 est formée sur la couche de GaN fortement dopée 104. Par GaN dopé, on entend une concentration supérieure à  $10^{18}$  at/cm<sup>3</sup>, de préférence entre  $1 \cdot 10^{18}$  at/cm<sup>3</sup> et  $5 \cdot 10^{18}$  at/cm<sup>3</sup>. La couche en GaN a, par exemple, une épaisseur allant de 100nm à 1µm. Elle doit être suffisamment électriquement conductrice pour pouvoir réaliser une reprise de contact sur cette couche lors de l'étape d'anodisation électrochimique. Cette couche électriquement conductrice est électriquement connectée au générateur de tension ou de courant. Avantagusement, elle assure la qualité du matériau de la couche supérieure. L'épaisseur minimale varie en fonction du taux de dopage.
- [0172] La couche de GaN dopée n 105 comprend deux faces principales (une face supérieure et une face inférieure) parallèles ou sensiblement parallèles entre elles et une face latérale.
- [0173] Par la suite, on décrit un dopage de type n, mais il pourrait s'agir d'un dopage de type p. Les dopages pourraient être inversés.
- [0174] Les puits quantiques 106 sont, par exemple, des puits GaN/InGaN.
- [0175] La couche dopée p 107 a, par exemple, une épaisseur comprise entre 100nm et 200nm Elle a, par exemple, un taux de dopage de  $1 \cdot 10^{19} \cdot \text{cm}^{-3}$  voire d'au moins  $1 \cdot 10^{20} \cdot \text{cm}^{-3}$  dans le cas d'un dopage Mg.
- [0176] Les différentes couches de GaN précitées ainsi que les puits quantiques 106 sont formés par épitaxie.
- [0177] Le premier empilement 100 peut être un empilement plus complexe et peut contenir, par exemple, un ou plusieurs des éléments suivants : une couche de blocage d'électrons AlGaIn (ou EBL pour « Electron Blocking Layer »), un multicouche avec différents dopages pour réaliser des mésas poreux, etc.
- [0178] Lors de l'étape b), le premier empilement (côté p) est reporté sur un deuxième empilement comprenant un substrat support 201 et une électrode inférieure 202 (ou première électrode). La première électrode 108 est déposée sur le premier empilement puis l'ensemble est reporté sur le substrat support 201 recouvert par la couche métallique 202.
- [0179] Le substrat support 201 est, de préférence, un substrat comprenant un circuit intégré de type « ASIC », (« Application-Specific Integrated Circuit »). Le circuit ASIC peut comprendre des composants électroniques (transistor(s), condensateur(s), résistances, etc.) permettant la commande/alimentation individuelle de chaque micro-LED en fonction de la couleur attendue pour le pixel. Les composants électroniques sont

réalisés directement dans le volume (ou « bulk ») du substrat.

- [0180] Le substrat support 201 peut être également un substrat matriciel de transistors en couches minces (TFT), notamment pour obtenir des écrans plus grands à vision directe.
- [0181] Le substrat 201 est de préférence une tranche de silicium (ou « wafer »).
- [0182] L'électrode inférieure 202 (ou première électrode) recouvre le substrat support. Elle pourrait également être en ITO. L'électrode inférieure 202 est par exemple en aluminium ou en argent. Elle peut avoir par exemple une épaisseur comprise entre 40 et 200nm.
- [0183] Lors de l'étape c), le substrat de base 101, la couche tampon 102 le cas échéant, et la couche nid GaN 103 sont retirés. Par exemple, le substrat de base 101 est retiré par laser (aussi appelée technique de décollement ou « lift off »). La couche tampon 102 et la couche nid GaN 103 peuvent être retirées par amincissement. L'amincissement peut se terminer à l'interface couche nid 103/couche de GaN 104 fortement dopée. De préférence, l'amincissement se termine dans la couche de GaN fortement dopée 104.
- [0184] Lors de l'étape d), on porosifie partiellement ou totalement la couche de GaN fortement dopée 104. Plus le taux de dopage est élevé, et plus la porosification sera importante à potentiel fixe. Le choix se fait en fonction de l'indice optique visé.
- [0185] Lors de l'étape d), la structure et une contre-électrode (CE) sont électriquement reliées à un générateur de tension ou de courant. La structure joue le rôle d'électrode de travail (WE). Par la suite, on le dénommera générateur de tension, mais il pourrait s'agir d'un générateur de courant permettant d'appliquer un courant entre le dispositif et la contre-électrode.
- [0186] La prise de contact est réalisée sur une couche électriquement conductrice de la structure, de préférence, sur la couche de GaN dopée 105.
- [0187] La contre-électrode est en un matériau électriquement conducteur, comme par exemple un métal tel que le platine.
- [0188] Lors de l'étape d), les électrodes sont plongées dans un électrolyte, aussi appelé bain électrolytique ou solution électrolytique. L'électrolyte peut être acide ou basique. L'électrolyte est, par exemple, de l'acide oxalique. Il peut également s'agir de KOH, HF, HNO<sub>3</sub>, NaNO<sub>3</sub> ou H<sub>2</sub>SO<sub>4</sub> ou un de leurs mélanges.
- [0189] La tension appliquée peut être comprise entre 1 et 30V par exemple. De préférence, elle est entre 5 et 18V (par exemple entre 5 et 15V), et encore plus préférentiellement entre 6 et 12V, par exemple entre 8 et 10V. La tension est choisie en fonction des taux de dopage des différentes couches et du taux de porosité visé. Elle est appliquée, par exemple, pendant une durée allant de quelques secondes à plusieurs heures. La porosification est complète lorsqu'il n'y a plus de courant à potentiel imposé. A ce moment-là, toute la structure dopée est porosifiée et la réaction électrochimique s'arrête.
- [0190] L'étape d'anodisation électrochimique peut être réalisée sous lumière ultra-violette

(UV).

- [0191] A l'issue de l'étape de porosification, le taux de porosité de la couche de GaN porosifiée 104 est d'au moins 10 %. Il va de préférence de 10 % à 80%, et encore plus préférentiellement de 30% à 70%.
- [0192] La plus grande dimension (la hauteur) des pores peut varier de quelques nanomètres à quelques micromètres. La plus petite dimension (le diamètre) peut varier de quelques nanomètres à une centaine de nanomètres, en particulier de 30 à 70nm.
- [0193] La porosification obtenue (taux de porosité et taille des pores) dépend du dopage de la couche et des paramètres du procédé (tension appliquée, durée, nature et concentration de l'électrolyte, post-traitement chimique ou recuit).
- [0194] L'anodisation de la couche de GaN 104 peut être totale. Selon des variantes de réalisation décrites plus en détail par la suite, l'anodisation peut être partielle. Autrement, une ou plusieurs zones 110 de la couche de GaN fortement dopée ne sont pas porosifiées lors de l'étape d). Chaque zone non porosifiée va de la première face principale à la deuxième face principale pour former un chemin de conduction électrique à travers la couche de GaN. Le chemin de conduction électrique peut avoir la forme d'un canal ou d'un tube par exemple.
- [0195] Ainsi, la conduction électrique est améliorée et en choisissant la position des zones non porosifiées. Il est de plus possible de jouer sur la relaxation.
- [0196] Lors de l'étape e), les mésas sont formées. La structuration de l'empilement est, par exemple, réalisée par photolithographie.
- [0197] Les mésas, aussi appelées élévations, sont des éléments en relief. Elles sont obtenues, par exemple, par gravure d'une couche continue ou de plusieurs couches continues superposées, de manière à ne laisser subsister qu'un certain nombre de "reliefs" de cette couche ou de ces couches. La gravure est généralement une gravure plasma (ou gravure sèche). Les reliefs permettent de définir des pixels.
- [0198] De préférence, les flancs des mésas sont perpendiculaires à cet empilement de couches.
- [0199] La surface des mésas peut être par exemple circulaire, hexagonale, carrée ou rectangulaire.
- [0200] La plus grande dimension de la surface des mésas va de 500nm à 500µm, de préférence de 1 à 10µm et encore plus préférentiellement de 3 à 5 µm. Par exemple, la plus grande dimension d'une surface circulaire est le diamètre.
- [0201] L'épaisseur (ou profondeur) des mésas correspond à la dimension de la méssa perpendiculaire à l'empilement sous-jacent. La profondeur des mésas va de 0,5 à 1µm, de préférence de 0,3 à 2µm.
- [0202] L'espacement entre deux mésas consécutives va de 50nm à 20µm.
- [0203] Lors de l'étape f), une deuxième électrode 301 est déposée sur la couche porosifiée

104' (i.e. sur la face supérieure de la couche porosifiée 104'). La deuxième électrode est une couche d'oxyde transparent conducteur. Il peut s'agir d'une couche en oxyde d'indium-étain (ou ITO pour « indium tin oxide »), oxyde de zinc dopé à l'alumine (ou AZO pour « aluminium-doped zinc oxide »), en oxyde de Zinc Gallium (GZO) ou  $\text{SnO}_2$ . Cette couche recouvre les mésas. La couche d'oxyde transparent conducteur joue le rôle d'électrode supérieure ou de cathode.

- [0204] Après l'étape f), il est possible de mettre en œuvre une étape g) pour déposer une couche d'encapsulation 302 sur la couche d'oxyde transparent conducteur 301. La couche d'encapsulation 302 est, par exemple, une couche en  $\text{SiN}$ ,  $\text{SiO}_2$  ou  $\text{SiON}$ . Il pourrait également s'agir d'un multi-couche.
- [0205] Une structuration de la couche d'encapsulation 302 par des micro-lentilles peut aussi être réalisée.
- [0206] Il est également possible de déposer un anti-rélecteur 303 (i.e. une couche anti-reflet) sur la couche d'encapsulation 302 (étape h)).
- [0207] Avantageusement, le procédé comprend entre l'étape e) et l'étape f), une étape au cours de laquelle un matériau ou un empilement planarisant 304 est déposé entre les mésas. Le matériau ou l'empilement peut être conducteur ou isolant. De préférence, il inclut du cuivre. Le matériau est, par exemple, déposé par dépôt électrolytique (ou ECD pour « Electrochemical Deposition »). Avantageusement, une étape de polissage mécano-chimique (CMP) du matériau déposé 304 est réalisée.
- [0208] Nous allons maintenant décrire deux variantes de réalisation pour lesquelles le cœur de la couche de GaN fortement dopée des pixels n'est pas porosifiée. Le cœur représente, par exemple, de 5 % à 25 % du volume de la couche.
- [0209] Selon une variante de réalisation avantageuse, représentée sur les figures 2A à 2G, le procédé comprend les étapes suivantes :
- [0210] a) fournir un premier empilement 100 comprenant un substrat de base 101, éventuellement une couche tampon en AlGaIn 102, une couche nid en GaN 103, une couche de GaN fortement dopée n 104, une couche de GaN dopée n 105, des puits quantiques GaN/InGaIn 106 et une couche de GaN dopée p 107 ([Fig.2A]),
- [0211] b) reporter le premier empilement 100 sur un deuxième empilement comprenant un substrat support 201 recouvert par une couche métallique 202 ([Fig.2B]),
- [0212] c) retirer le substrat de base 101, puis retirer la couche tampon 102 le cas échéant, et la couche nid GaN 103 par exemple par amincissement, moyennant quoi on obtient un substrat d'intérêt comprenant un substrat support 201, l'électrode inférieure 202, la couche de GaN dopée p 107, des puits quantiques GaN/InGaIn 106, une couche de GaN dopée n 105, une couche de GaN fortement dopée n 104 ([Fig.2C]),
- [0213] - modifier localement le taux de dopage de la couche 104 pour former des zones 110 ayant une conductivité électrique inférieure à la première conductivité électrique, par

exemple au moyen une implantation ionique, la couche de GaN N<sup>++</sup> 104 est ainsi localement 'dé-dopée' et les zones 110 de moindre conductivité ne seront pas porosifiées lors de l'étape d) ([Fig.2D]),

- [0214] d) porosifier la couche de GaN fortement dopée n 104, moyennant quoi on obtient une couche porosifiée 104' comprenant localement des zones 110 peu ou pas porosifiées ([Fig.2E]),
- [0215] e) former des mésas dans le substrat d'intérêt, en gravant la deuxième partie de la couche de GaN dopée 105, les puits quantiques 106, la couche de GaN dopée p 107, l'électrode inférieure 202 et une partie du substrat support 201, les mésas comprenant ainsi la couche la couche de GaN porosifiée 104' ayant localement des zones non porosifiées 110, la couche de GaN dopée 105, les puits quantiques 106, la couche de GaN dopée p 107, l'électrode inférieure 202 et une partie du substrat support 201 ([Fig.2F]),
- [0216] - de préférence mettre en œuvre une étape de remplissage (avec un matériau 304 ou un empilement de matériau) / planarisation entre les mésas,
- [0217] f) recouvrir les mésas par une électrode supérieure 301 formée d'une couche d'oxyde transparent conducteur ([Fig.2G]),
- [0218] g) éventuellement, déposer une couche d'encapsulation 302 sur la couche d'oxyde transparent conducteur et, avantageusement, une couche anti-reflet 303.
- [0219] La diminution locale du taux de dopage de la couche de GaN fortement dopée 104 est par exemple réalisée en implantant de l'hélium ou de l'hydrogène. L'étape d'implantation ionique permet de réduire la conductivité, désactiver les dopants initialement présents.
- [0220] Après l'étape de porosification, il est possible de réaliser une étape de recuit thermique pour augmenter la conductivité de la zone 110.
- [0221] Selon une autre variante de réalisation avantageuse, représentée sur les figures 3A à 3G, le procédé comprend les étapes suivantes :
- [0222] a) fournir un premier empilement 100 comprenant un substrat de base 101, éventuellement une couche tampon en AlGa<sub>N</sub> 102, une couche de GaN nid 103, une couche de GaN fortement dopée n 104, une couche de GaN dopée n 105, des puits quantiques GaN/InGa<sub>N</sub> 106 et une couche de GaN dopée p 107 ([Fig.3A]),
- [0223] b) reporter le premier empilement 100 sur un deuxième empilement comprenant un substrat support 201 et une couche métallique 202 ([Fig.3B]),
- [0224] c) retirer le substrat de base 101, puis le cas échéant la couche tampon 102 et la couche de nid GaN 103, par exemple par amincissement, moyennant quoi on obtient un substrat d'intérêt comprenant un substrat support 201, l'électrode supérieure 202, la couche de GaN dopée p 107, des puits quantiques GaN/InGa<sub>N</sub> 106, une couche de GaN dopée n 105, une couche de GaN fortement dopée 104 ([Fig.3C]),
- [0225] - graver la couche de GaN n<sup>++</sup> 104 et une partie de la couche de GaN n 105 pour

former des 'pré-pixels' s'arrêtant dans une première partie de la couche de n-GaN 105, le pré-pixel comprenant la couche de GaN n++ 104 et une partie de la couche de GaN n 105 ([Fig.3D]),

- [0226] d) porosifier la périphérie de la couche de GaN fortement dopée n 104 (la porosification électro-chimique commençant par le contour des pixels, le processus de porosification est arrêté avant que le cœur ne soit porosifié), la deuxième partie de la couche de n-GaN 105 non gravée permettant de conduire le courant pour l'étape de porosification électro-chimique ([Fig.3E]), moyennant quoi on obtient une couche de GaN partiellement porosifiée 104',
- [0227] e) former des mésas dans le substrat d'intérêt à partir des pré-pixels, en gravant la deuxième partie de la couche de GaN dopée 105, les puits quantiques 106, la couche de GaN dopée p 107, l'électrode inférieure 202 et une partie du substrat support 201, les mésas comprenant ainsi la couche la couche de GaN fortement dopée partiellement porosifiée 104', la couche de GaN dopée 105, les puits quantiques 106, la couche de GaN dopée p 107, la première électrode 108 et une partie du substrat support 201 ([Fig.3F]),
- [0228] - de préférence mettre en œuvre une étape de remplissage (avec un matériau 304 ou un empilement de matériau) / planarisation entre les mésas,
- [0229] f) recouvrir les mésas par une électrode supérieure 301 formée d'une couche d'oxyde transparent conducteur,
- [0230] g) éventuellement, déposer une couche d'encapsulation 302 sur la couche d'oxyde transparent conducteur et, avantageusement, une couche anti-reflet 303.
- [0231] Nous avons décrit précédemment des variantes de réalisation mettant en œuvre une étape de porosification après report (intégration avec collage monolithique de l'épitaxie).
- [0232] Nous allons maintenant décrire plus en détail une variante de réalisation où l'étape de porosification est mise en œuvre avant l'étape de report (intégration dite de la puce retournée ou « flip chip »).
- [0233] Selon cette autre variante de réalisation avantageuse, représentée sur les figures 4A à 4J, le procédé peut comprendre les étapes suivantes :
- [0234] i) fournir un empilement comprenant une couche support 101, une couche de GaN non intentionnellement dopée 103, une couche de GaN fortement dopée n 104, une couche de GaN dopée n 105, des puits quantiques 106 et une couche de GaN dopée p 107, une première électrode 108 ([Fig.4A]),
- [0235] iii) former des mésas dans l'empilement, en gravant la première électrode 108, la couche de GaN dopée p 107, les puits quantiques 106), la couche de GaN dopée n 105, la couche de GaN fortement dopée n 104 et une partie de la couche de GaN non intentionnellement dopée 103 ([Fig.4B]),

- [0236] ii) porosifier sélectivement la couche de GaN fortement dopée n 104, moyennant quoi une couche de GaN porosifiée est obtenue 104' ([Fig.4C]),
- [0237] - de préférence déposer une couche diélectrique de passivation 401 ([Fig.4D]),
- [0238] - graver et planariser la surface supérieure de l'empilement pour mettre en forme la première électrode 108, et de préférence, remplir l'espace inter-mésas avec un élément électriquement conducteur et thermiquement conducteur ([Fig.4E]),
- [0239] - préparer des plots métalliques 402 pour le collage hybride ou le retournement de puces (« flip chip ») ([Fig.4F]),
- [0240] - reporter l'empilement obtenu sur un substrat support 201, par exemple de type ASIC, comprenant également des plots métalliques ([Fig.4G]),
- [0241] - retirer la couche support 101, la couche de GaN non intentionnellement dopée 103, par exemple par amincissement, moyennant quoi on obtient un substrat d'intérêt comprenant le substrat support 201, la première électrode 108, la couche de GaN dopée p 107, les puits quantiques GaN/InGaN 106, la couche de GaN dopée n 105 et la couche de GaN fortement dopée n porosifiée 104' ([Fig.4H]),
- [0242] iv) recouvrir la couche de GaN porosifiée 104' par une deuxième électrode 301 formée d'une couche d'oxyde transparent conducteur, de préférence une couche d'oxyde d'indium étain, la deuxième électrode 301 étant en contact direct avec la couche de GaN porosifiée 104' ([Fig.4I]),
- [0243] - déposer une couche d'encapsulation 302 sur le deuxième électrode ([Fig.4J]).
- [0244] Les caractéristiques des différentes couches, des différents éléments décrits pour cette variante de réalisation où l'étape de porosification est mise en œuvre avant l'étape de report peuvent être identiques aux caractéristiques des différentes couches, des différents éléments décrits pour la variante de réalisation où l'étape de porosification est mise en œuvre après l'étape de report.
- [0245] La structure micro-LEDs obtenues comprend :
- [0246] - un substrat d'intérêt dans lequel sont formés des mésas,
- [0247] le substrat d'intérêt comprenant un substrat support 201, une électrode inférieure 202, une couche de GaN dopée p 107, des puits quantiques GaN/InGaN 106, une couche de GaN dopée n 105, une couche de GaN complètement ou partiellement porosifiée 104',
- [0248] les mésas comprenant la couche la couche de GaN porosifiée 104', la couche de GaN dopée 105, les puits quantiques 106, la couche de GaN dopée p 107, l'électrode inférieure (ou anode) 202 et une partie du substrat support 201,
- [0249] - une électrode supérieure 301 (ou cathode) formée d'une couche d'oxyde transparent conducteur, de préférence une couche d'oxyde d'indium étain, recouvrant les mésas,
- [0250] - éventuellement, par une couche d'encapsulation 302 et une couche anti-reflet 303.
- [0251] Comme mentionnée, la couche de GaN 104' des mésas peut être complètement po-

rosifiée ou partiellement porosifiée.

- [0252] Avantageusement, la couche de GaN 104' des mésas comprend une partie centrale non porosifiée 110 et un pourtour porosifié.
- [0253] La partie centrale peut être faiblement dopée ou fortement dopée.
- [0254] L'approche est particulièrement intéressante :
- [0255] - pour des structures dont la couche de GaN est recouverte et en contact avec une électrode transparente puis par une couche d'encapsulation (le GaN ayant un indice optique proche de celui de l'électrode transparente)
- [0256] - pour des structures où le contact de l'électrode est un contact latéral et où la couche de GaN est recouverte et en contact avec la couche d'encapsulation (le GaN ayant un indice optique proche de celui de la couche d'encapsulation).
- [0257] Dans tous les cas l'uniformité de l'émission dans l'encapsulation se retrouve dans l'air grâce soit à une structuration qui casse l'effet cavité, soit par l'ajout d'une couche anti-reflet qui permet à la lumière émise dans la couche d'encapsulation, notamment en SiN, de passer directement dans l'air sans de nouveau interagir avec l'empilement de la structure.
- [0258] **Exemples comparatifs et exemples illustratifs et non limitatifs de différents modes de réalisation :**
- [0259] **Exemple 1 : exemple comparatif avec une structure LED recouverte d'ITO et de SiN**  
:
- [0260] Dans ce premier exemple illustratif, l'empilement LED étudié comprend successivement ([Fig.5A]) : une couche d'aluminium 202, une couche dopée p 107, des puits quantiques 106, une couche de GaN dopée n 105 d'indice optique 2,4, une couche d'oxyde transparent conducteur 301 en ITO d'indice optique 1,91 et une couche d'encapsulation 302 en SiN d'indice optique 1,95.
- [0261] La simulation de la luminance à 0° (dans l'axe perpendiculaire au plan du de la structure) dans le SiN en fonction de l'épaisseur de n-GaN ([Fig.5B]) montre que la luminance dépend très fortement des variations de l'épaisseur GaN.
- [0262] **Exemple 2 : exemple illustratif avec une structure LED recouverte d'ITO et de SiN :**
- [0263] Dans cet exemple, l'empilement LED étudié comprend successivement ([Fig.6A]) : une couche d'aluminium 202, une couche dopée p 107, des puits quantiques 106, une couche de GaN dopée n 105 d'indice optique 2,4, une couche de GaN poreuse 104' d'indice optique 1,9, une couche d'oxyde transparent conducteur 301 en ITO d'indice optique 1,91 et une couche d'encapsulation 302 en SiN d'indice optique 1,95. Par rapport à l'exemple précédent, une couche de GaN poreux a été ajoutée. L'épaisseur de GaN non porosifié est choisie de manière à être à un maximum d'extraction.
- [0264] La simulation de la luminance à 0° dans le SiN en fonction de l'épaisseur de GaN poreux ([Fig.6B]) confirme que la luminance est beaucoup plus robuste aux variations

d'épaisseur de GaN qu'avec la structure de l'exemple 1 comparatif (i.e. quasi indépendante de l'épaisseur de GaN poreux avec une valeur proche du maximum du cas de l'exemple 1).

[0265] Exemple 3 : exemple comparatif avec une structure LED recouverte d'ITO, de SiN et de SiO<sub>2</sub>:

[0266] Dans ce premier exemple illustratif, l'empilement LED étudié comprend successivement ([Fig.7A]) : une couche d'aluminium 202, une couche dopée p 107, des puits quantiques 106, une couche de GaN dopée n 105 d'indice optique 2,4, une couche d'oxyde transparent conducteur 301 en ITO d'indice optique 1,91, une couche d'encapsulation 302 en SiN d'indice optique 1,95, une couche anti-reflet 303 en SiO<sub>2</sub>.

[0267] La simulation de la luminance à 0° dans l'air, situé au-dessus de la couche 303, en fonction de l'épaisseur de n-GaN ([Fig.7B]) montre que la luminance dépend très fortement des variations de l'épaisseur GaN.

[0268] Exemple 4 : exemple illustratif avec une structure LED recouverte d'ITO, de SiN et de SiO<sub>2</sub>:

[0269] Dans cet exemple, l'empilement LED étudié comprend successivement ([Fig.8A]) : une couche d'aluminium 202, une couche dopée p 107, des puits quantiques 106, une couche de GaN dopée n 105 d'indice optique 2,4, une couche de GaN poreuse 104' d'indice optique 1,9, une couche d'oxyde transparent conducteur 301 en ITO d'indice optique 1,91, une couche d'encapsulation 302 en SiN d'indice optique 1,95, une couche anti-reflet 303 en SiO<sub>2</sub>.

[0270] L'épaisseur de GaN non porosifié est choisie de manière à être à un maximum d'extraction.

[0271] La simulation de la luminance à 0° dans l'air, situé au-dessus de la couche 303, en fonction de l'épaisseur de GaN poreux ([Fig.8B]) confirme que la luminance est beaucoup plus robuste aux variations d'épaisseur de GaN qu'avec la structure de l'exemple 3 comparatif, c'est-à-dire quasi-indépendante de l'épaisseur de GaN poreux.

[0272] De plus, la simulation de la luminance dans l'air en fonction de l'angle d'observation pour différentes épaisseurs de GaN poreux ([Fig.9]) montre que la luminance dans l'air est peu impactée par l'épaisseur de GaN poreux même aux angles différents de 0°.

[0273] La simulation 2D du rendement quantique externe ou EQE (dans l'air) d'une micro-LED ayant des mésas de taille d'environ 1µm en fonction de l'épaisseur de GaN a également été étudiée ([Fig.10]). La microLED n'est pas recouverte par une couche d'encapsulation. Il est à noter que cette simulation représente l'EQE globale (entre 0 et 90°).

[0274] Il est intéressant de noter que plus les épaisseurs de GaN sont faibles, plus les EQE sont élevés et plus les oscillations en fonction de l'épaisseur de GaN sont importantes. Il est probable que les effets d'oscillations seront d'autant plus forts que l'espace

angulaire sera réduit, par exemple si l'émission considérée est entre 0 et  $18.5^\circ$  dans l'axe perpendiculaire au plan de la structure.

## Revendications

- [Revendication 1] Procédé de fabrication de micro-LED comprenant au moins les étapes suivantes :
- i) fournir un empilement comprenant au moins une couche de GaN fortement dopée n (104), une couche de GaN dopée n (105), des puits quantiques (106) et une couche de GaN dopée p (107) et une première électrode (108),
  - ii) porosifier la couche de GaN fortement dopée n (104), moyennant quoi une couche de GaN porosifiée est obtenue (104'),
  - iii) former des mésas dans l'empilement,
  - iv) recouvrir la couche de GaN porosifiée (104') par une deuxième électrode (301) formée d'une couche d'oxyde transparent conducteur, la deuxième électrode (301) étant en contact direct avec la couche de GaN porosifiée (104'), puis, de préférence, recouvrir la deuxième électrode (301) par une couche d'encapsulation (302),
- ou
- déposer une deuxième électrode (301) sur une face latérale de la couche de GaN porosifiée (104') ou sur une face latérale de la couche de GaN dopée n (105) et recouvrir la couche de GaN porosifiée (104') par une couche d'encapsulation (302), la couche d'encapsulation (302) étant en contact direct avec la couche de GaN porosifiée (104'),
- les étapes ii) et iii) pouvant être réalisées dans l'ordre ii) et iii) ou dans l'ordre iii) et ii),
- l'étape ii) étant réalisée de manière à ce que l'indice optique de la couche de GaN porosifiée (104') ne varie pas de plus de 10% par rapport à l'indice optique de la deuxième électrode (301) et/ou par rapport à l'indice optique de la couche d'encapsulation (302).
- [Revendication 2] Procédé selon la revendication 1, caractérisé en ce que la couche d'oxyde transparent conducteur est une couche d'oxyde d'indium étain et/ou en ce que la couche d'encapsulation (302) est en SiN, SiO<sub>2</sub> ou SiON.
- [Revendication 3] Procédé selon l'une quelconque des revendications 1 à 2, caractérisé en ce que la concentration volumique de pores dans la couche de GaN porosifiée (104') est déterminée à partir de la formule suivante :
- $$n_{eff} = \sqrt{(1-p)n_{GaN}^2 + p n_{air}^2}$$
- avec p la concentration volumique de pores,  $n_{GaN}$  l'indice optique du GaN et  $n_{air}$  l'indice optique de l'air.

- [Revendication 4] Procédé selon l'une des revendications 1 à 3, caractérisé en ce que l'étape i) est réalisée selon les étapes a) à c) suivantes :
- a) fournir un empilement initial (100) comprenant une couche support (101), éventuellement une couche tampon en (Al,Ga)N (102), une couche de GaN non intentionnellement dopée (103), une couche de GaN fortement dopée n (104), une couche de GaN dopée n (105), des puits quantiques (106), une couche de GaN dopée p (107) et une première électrode (108),
  - b) reporter le premier empilement sur un substrat support (201) recouvert par une couche métallique (202),
  - c) retirer la couche support (101), le cas échéant la couche tampon en (Al,Ga)N (102), la couche de GaN non intentionnellement dopée (103), par exemple par amincissement, moyennant quoi on obtient un substrat d'intérêt comprenant le substrat support (201), la première électrode (108), la couche de GaN dopée p (107), les puits quantiques GaN/InGaN (106), la couche de GaN dopée n (105) et la couche de GaN fortement dopée n (104).
- [Revendication 5] Procédé selon la revendication 4, caractérisé en ce que, avant l'étape ii), le procédé comprend une étape au cours de laquelle le taux de dopage de la couche de GaN fortement dopée n (104) est diminué localement, par exemple par implantation d'ions hélium ou hydrogène, de manière à avoir une première partie de la couche de GaN fortement dopée n (104) ayant une première conductivité et une deuxième partie (110) ayant une deuxième conductivité, la première conductivité électrique étant supérieure d'au moins un facteur dix à la deuxième conductivité électrique, moyennant quoi :
- la deuxième partie (110) n'est pas porosifiée lors de l'étape ii),
  - la couche de GaN porosifiée (104') des mésas obtenues à l'étape iii) comprend une partie non porosifiée (110) et une partie porosifiée, la partie non porosifiée (110) étant de préférence au centre de la partie non porosifiée.
- [Revendication 6] Procédé selon la revendication 4, caractérisé en ce que :
- le procédé comprend une étape supplémentaire entre l'étape i) et l'étape ii) au cours de laquelle la couche de GaN fortement dopée n (104) et une partie de la couche de GaN dopée n (105) sont gravées pour former une pré-structure de mésas,
  - lors de l'étape ii), la partie centrale (111) de la couche de GaN fortement dopée n (104) n'est pas porosifiée, par exemple en arrêtant

l'étape de porosification avant la porosification totale de la couche de GaN fortement dopée (104), moyennant quoi la couche de GaN (104') des mésas obtenues à l'étape iii) comprend une partie centrale non porosifiée (111) et un pourtour porosifié,

- l'étape iii) est réalisée en gravant l'autre partie de la couche de GaN dopée n (105), les puits quantiques (106), la couche de GaN dopée p (107), la première électrode (108) et une partie du substrat support (201).

[Revendication 7]

Procédé selon l'une des revendications 1 à 3, caractérisé en ce que le procédé comprend les étapes successives suivantes :

i) fournir un empilement comprenant une couche support (101), une couche de GaN non intentionnellement dopée (103), une couche de GaN fortement dopée n (104), une couche de GaN dopée n (105), des puits quantiques (106) et une couche de GaN dopée p (107) et une première électrode (108),

iii) former des mésas dans l'empilement, en gravant la première électrode (108), la couche de GaN dopée p (107), les puits quantiques (106), la couche de GaN dopée n (105), la couche de GaN fortement dopée n (104) et une partie de la couche de GaN non intentionnellement dopée (103),

- mettre en œuvre l'étape ii), moyennant quoi une couche de GaN porosifiée (104') est obtenue,

- reporter l'empilement obtenu sur un substrat support (201) recouvert par une couche métallique (202),

- retirer la couche support (101), la couche de GaN non intentionnellement dopée (103), par exemple par amincissement, moyennant quoi on obtient un substrat d'intérêt comprenant le substrat support (201), la première électrode (108), la couche de GaN dopée p (107), les puits quantiques GaN/InGaN (106), la couche de GaN dopée n (105) et la couche de GaN fortement dopée n (104),

- mettre en œuvre l'étape iv).

[Revendication 8]

Structure de micro-LEDs comprenant un empilement, l'empilement comprenant au moins une couche de GaN fortement dopée n porosifiée (104'), une couche de GaN dopée n (105), des puits quantiques (106) et une couche de GaN dopée p (107), une première électrode (108), des mésas étant formées dans l'empilement,

la couche de GaN porosifiée (104') étant recouverte et en contact direct avec une deuxième électrode (301) formée d'une couche d'oxyde

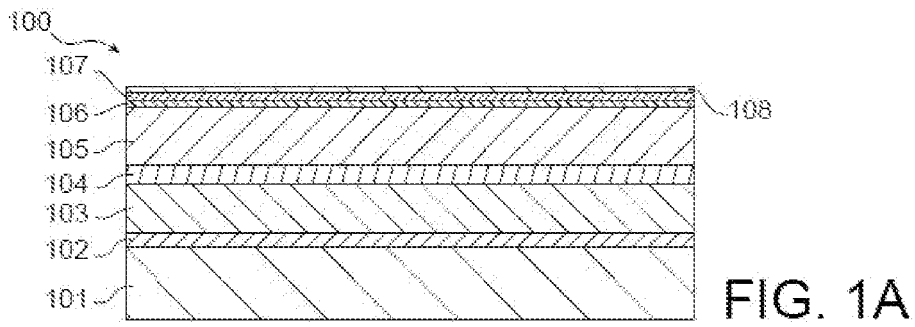
transparent conducteur, la deuxième électrode (301) étant de préférence recouverte par une couche d'encapsulation (302),

ou

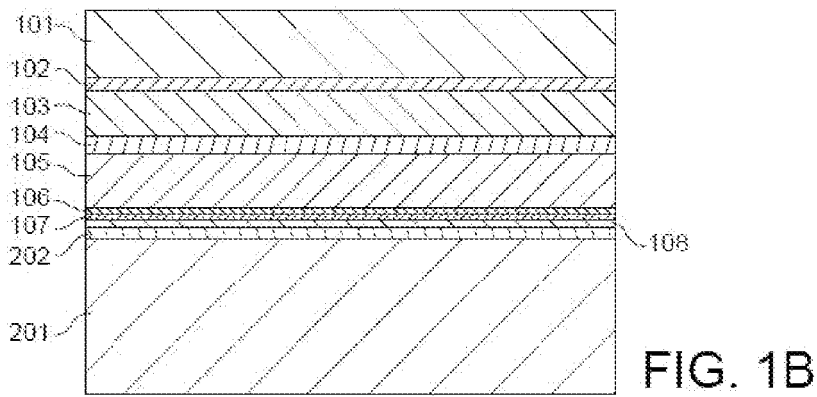
une deuxième électrode (301) étant disposée sur une face latérale de la couche de GaN porosifiée (104') ou sur une face latérale de la couche de GaN dopée n (105), la couche de GaN porosifiée (104') étant recouverte et en contact direct avec une couche d'encapsulation (302), l'indice optique de la couche de GaN porosifiée (104') ne variant pas de plus de 10% par rapport à l'indice optique de la deuxième électrode (301) et/ou par rapport à l'indice optique de la couche d'encapsulation (302).

- [Revendication 9] Structure selon la revendication 8, caractérisé en ce que la couche de GaN porosifiée (104') des mésas comprend une partie centrale non porosifiée (110, 111) et un pourtour porosifié.
- [Revendication 10] Structure selon la revendication 9, caractérisé en ce que la partie centrale (110) est faiblement dopée.
- [Revendication 11] Structure selon la revendication 9, caractérisé en ce que la partie centrale (111) est fortement dopée.
- [Revendication 12] Structure selon l'une des revendications 8 à 11, caractérisé en ce que la couche de GaN porosifiée (104') a une épaisseur comprise entre 100 et 500nm, de préférence entre 300 et 500 nm.

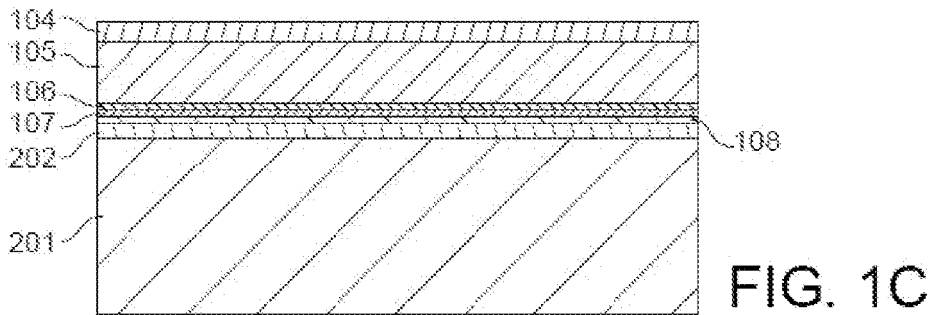
[Fig. 1A]



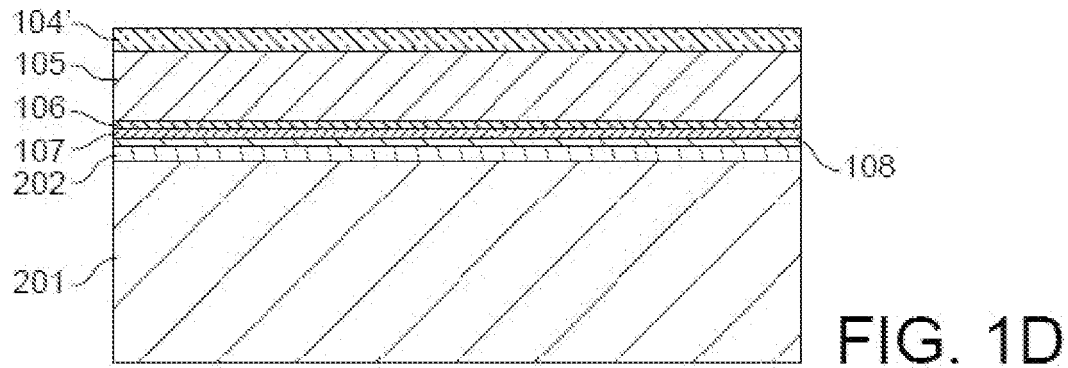
[Fig. 1B]



[Fig. 1C]



[Fig. 1D]



[Fig. 1E]

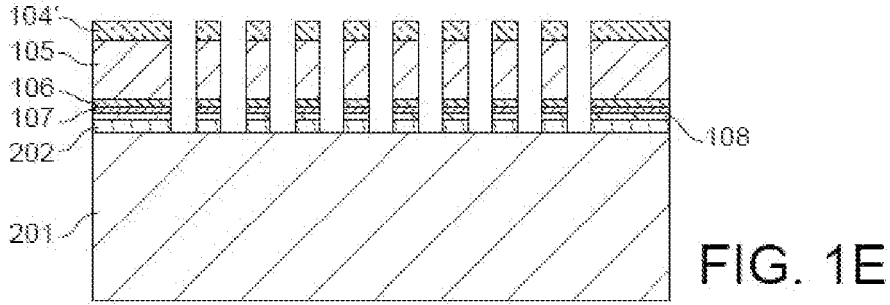


FIG. 1E

[Fig. 1F]

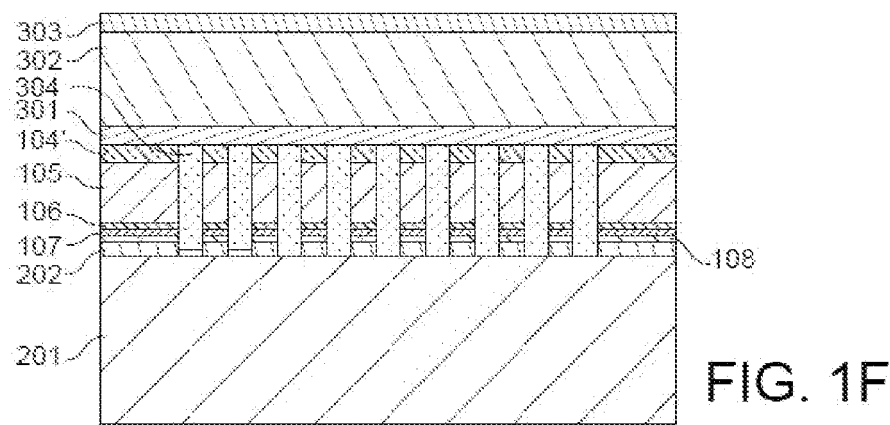


FIG. 1F

[Fig. 2A]

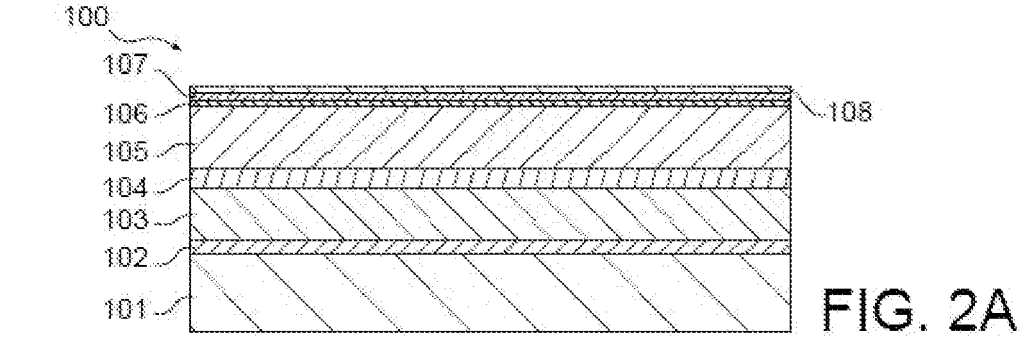


FIG. 2A

[Fig. 2B]

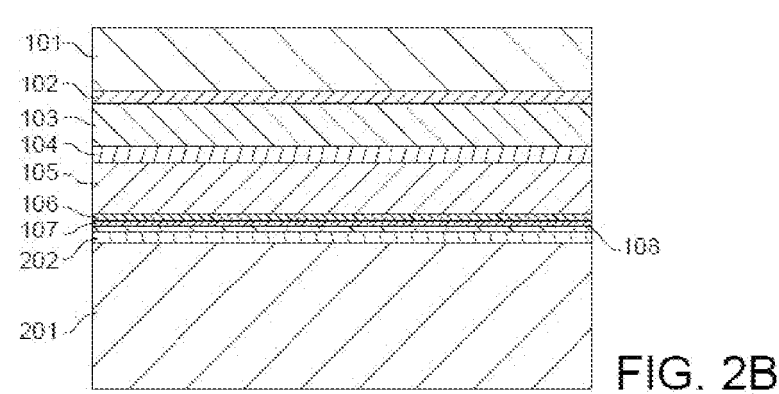


FIG. 2B

[Fig. 2C]

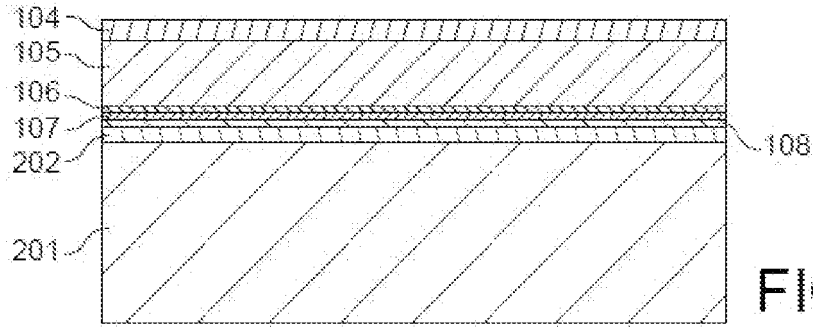


FIG. 2C

[Fig. 2D]

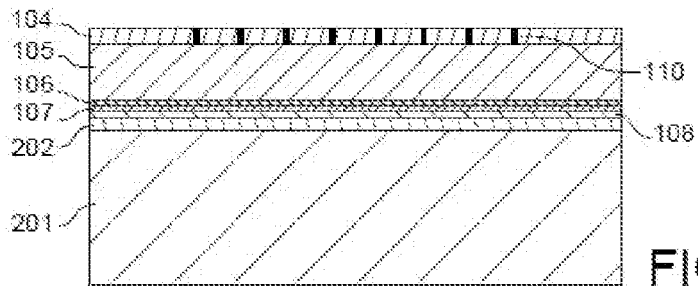


FIG. 2D

[Fig. 2E]

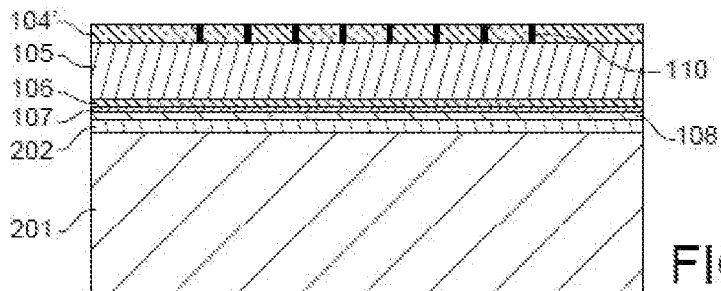


FIG. 2E

[Fig. 2F]

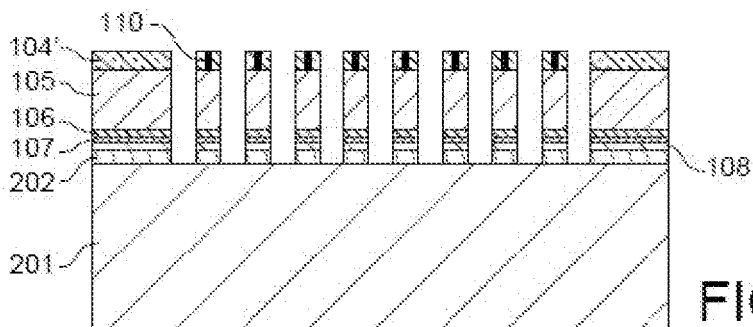
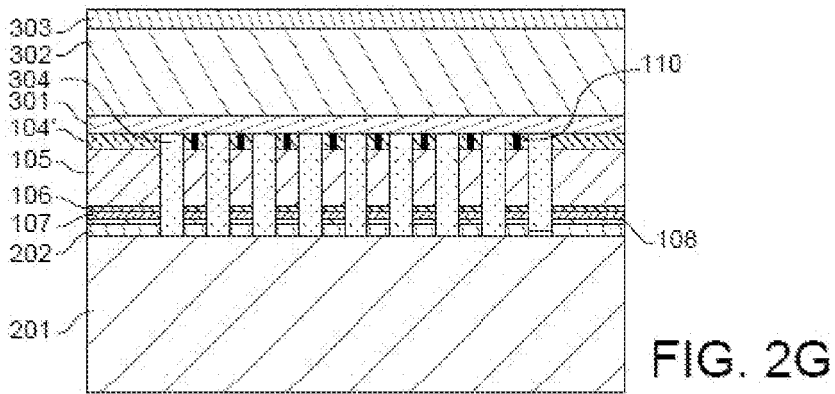
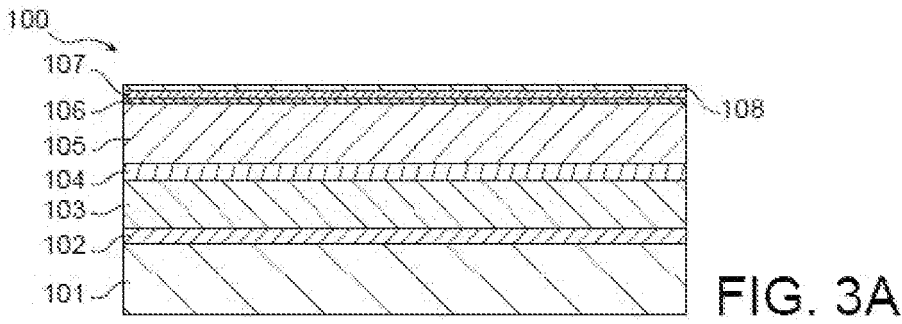


FIG. 2F

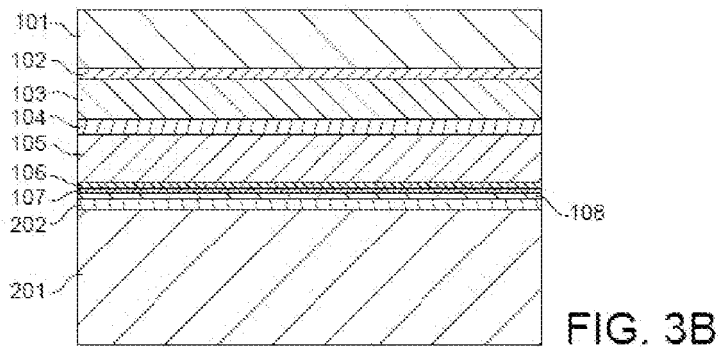
[Fig. 2G]



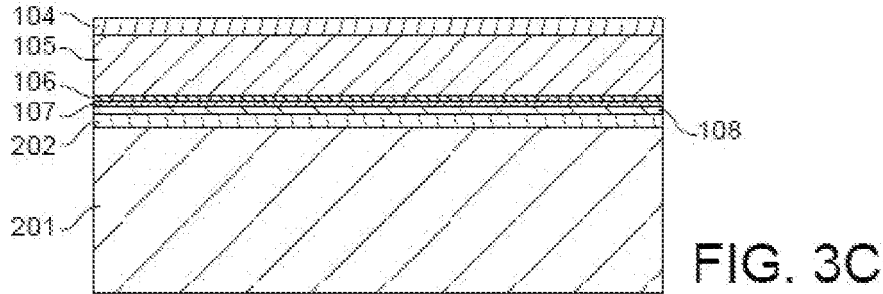
[Fig. 3A]



[Fig. 3B]



[Fig. 3C]



[Fig. 3D]

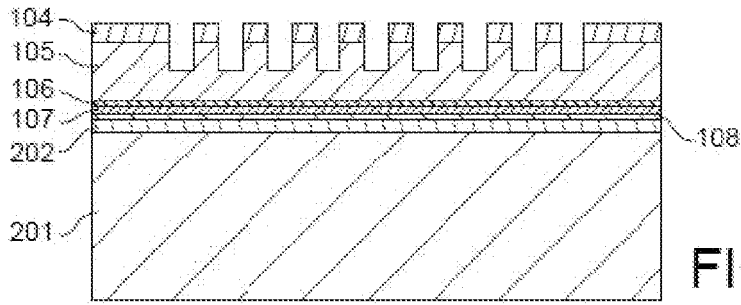


FIG. 3D

[Fig. 3E]

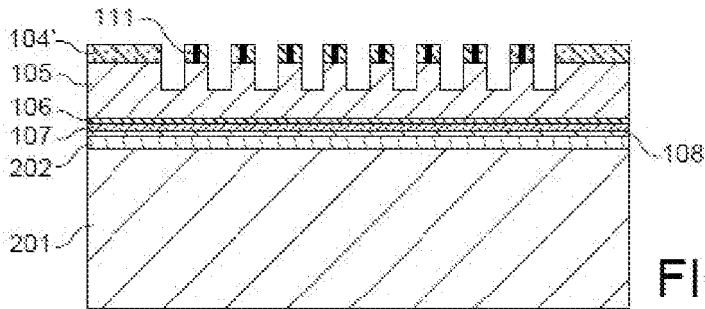


FIG. 3E

[Fig. 3F]

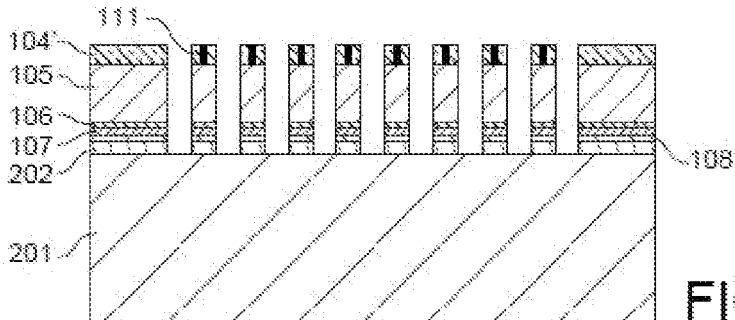


FIG. 3F

[Fig. 3G]

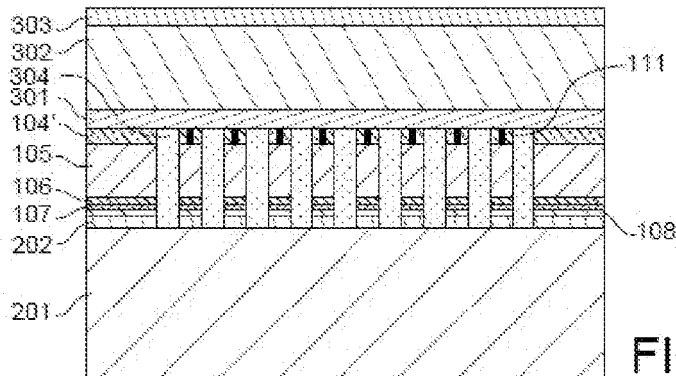
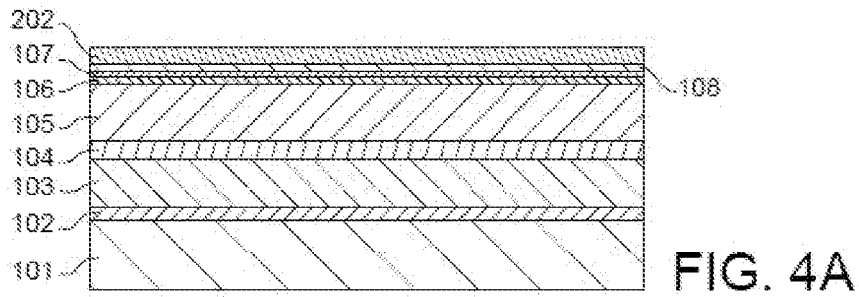
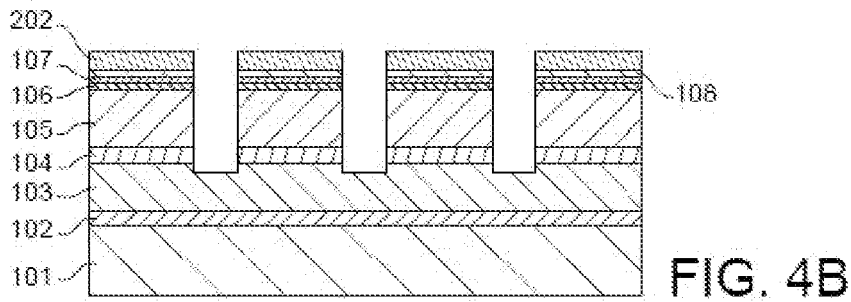


FIG. 3G

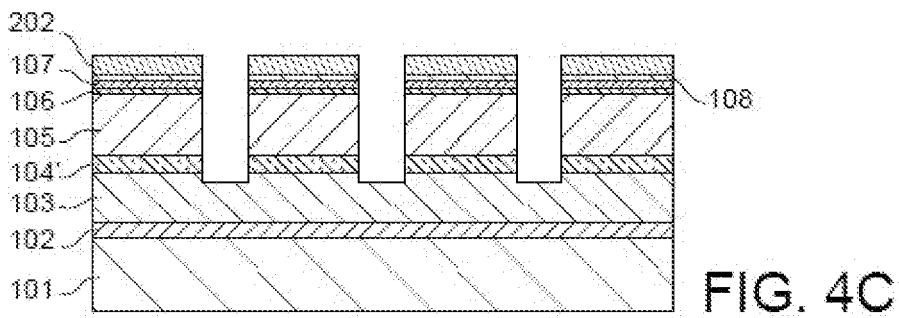
[Fig. 4A]



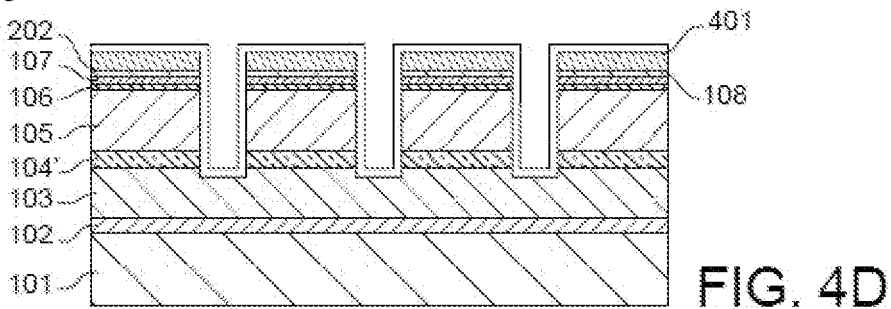
[Fig. 4B]



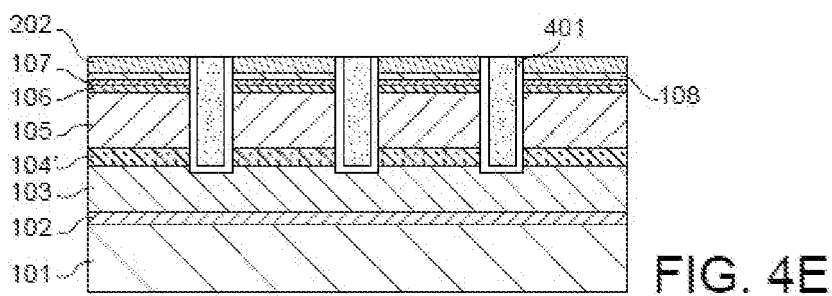
[Fig. 4C]



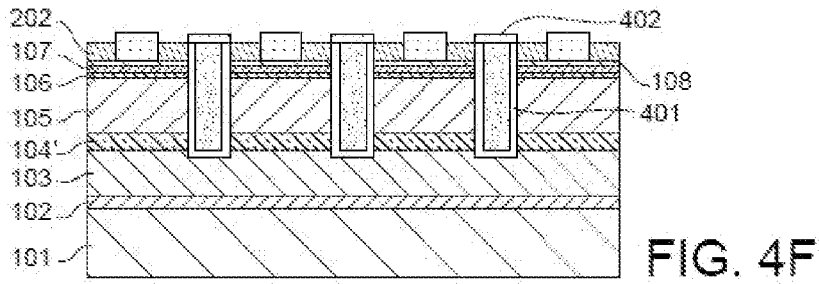
[Fig. 4D]



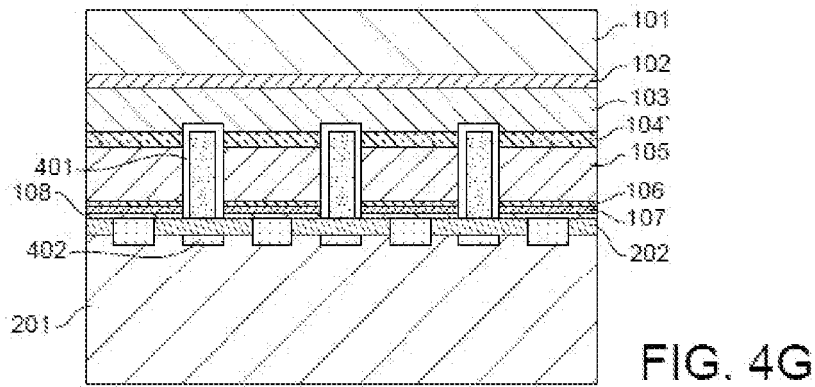
[Fig. 4E]



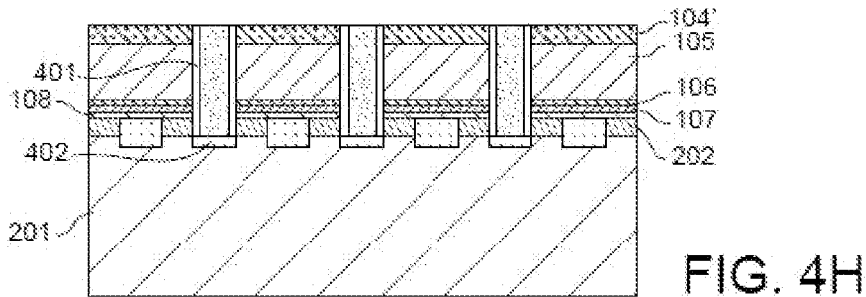
[Fig. 4F]



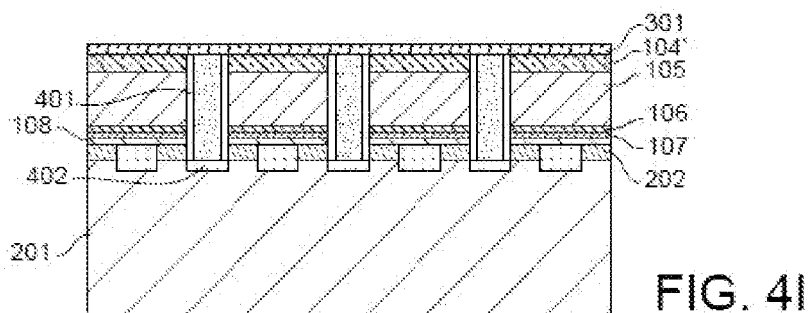
[Fig. 4G]



[Fig. 4H]



[Fig. 4I]



[Fig. 4J]

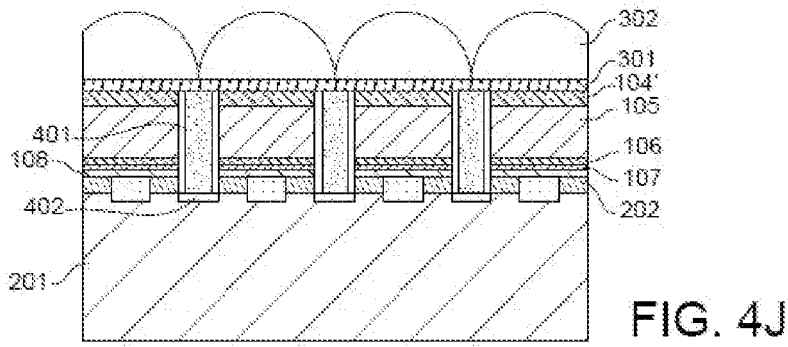


FIG. 4J

[Fig. 5A]

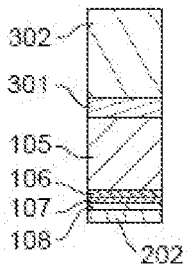


FIG. 5A

[Fig. 5B]

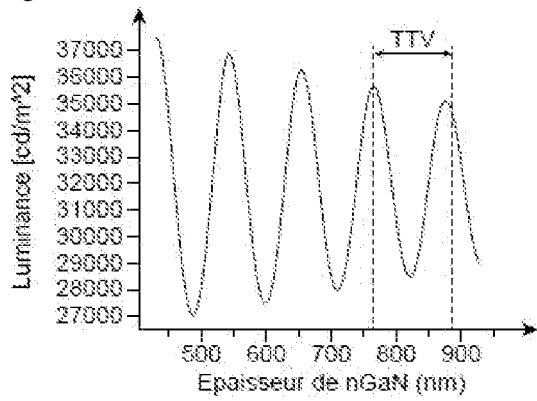


FIG. 5B

[Fig. 6A]

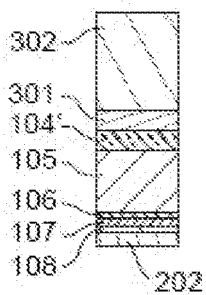


FIG. 6A

[Fig. 6B]

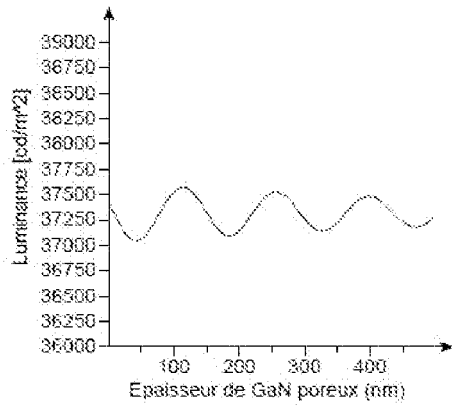


FIG. 6B

[Fig. 7A]

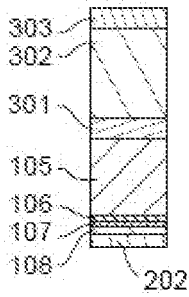


FIG. 7A

[Fig. 7B]

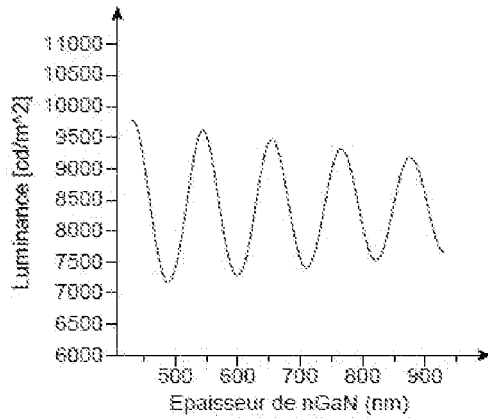
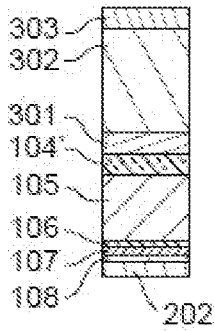


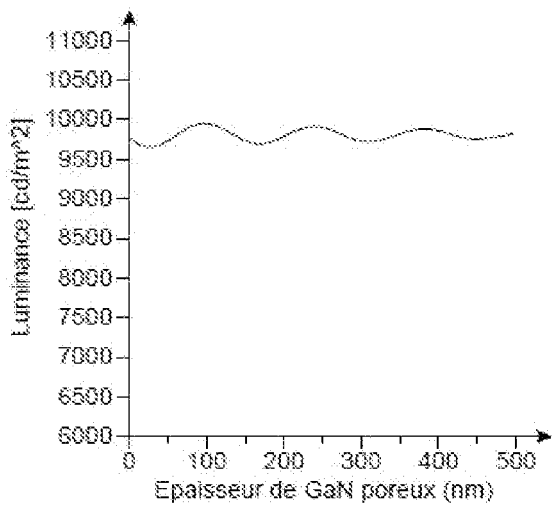
FIG. 7B

[Fig. 8A]



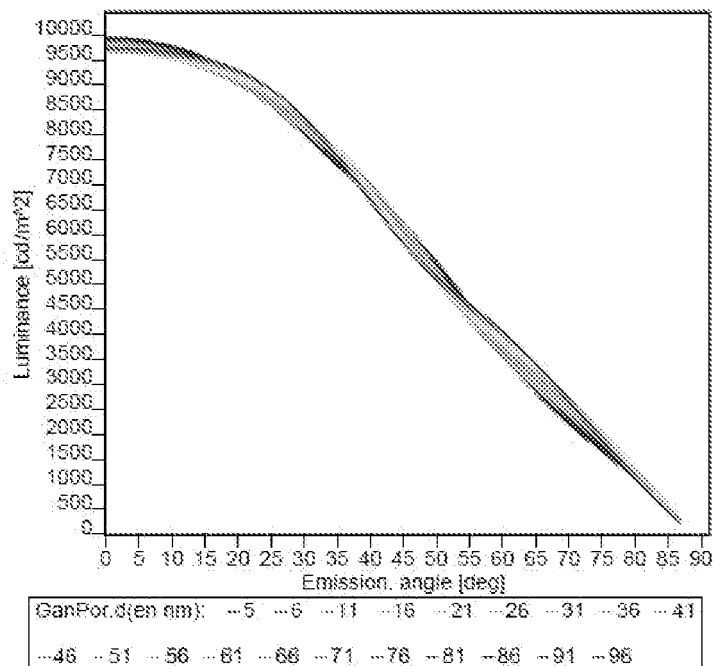
**FIG. 8A**

[Fig. 8B]



**FIG. 8B**

[Fig. 9]



**FIG. 9**

[Fig. 10]

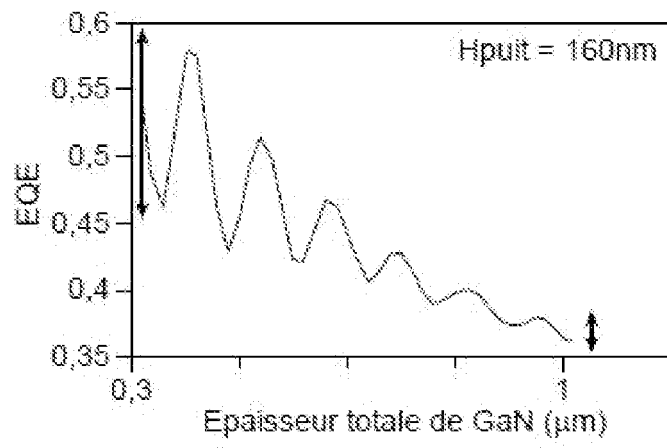


FIG. 10

**RAPPORT DE RECHERCHE  
PRÉLIMINAIRE**

N° d'enregistrement  
national

établi sur la base des dernières revendications  
déposées avant le commencement de la recherche

**FA 916223**  
**FR 2214156**

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
<b>A</b>	<p>US 2020/251460 A1 (IGUCHI KATSUJI [JP]) 6 août 2020 (2020-08-06) * alinéas [0024] - [0028], [0039] - [0121]; figures 1a-5c * * alinéas [0029], [0122] - [0130]; figures 6a-e * * alinéas [0030], [0131] - [0143]; figures 7a-e *</p> <p>-----</p>	1-12	<p>H01L 33/06 H01L 33/14 H01L 33/18 H01L 33/30</p>
<b>A</b>	<p>WO 2021/233917 A1 (PLESSEY SEMICONDUCTORS LTD [GB]) 25 novembre 2021 (2021-11-25) * page 2, lignes 6-11 * * page 7, lignes 14-17 * * page 20, ligne 15 - page 21a, ligne 8; figures 8, 9 * * page 22, lignes 2-13; figures 10, 11 * * page 22, ligne 15 - page 23, ligne 5; figures 12, 13 *</p> <p>-----</p>	1-12	
<b>A</b>	<p>GB 2 592 017 A (PLESSEY SEMICONDUCTORS LTD [GB]) 18 août 2021 (2021-08-18) * page 11, lignes 13-29 *</p> <p>-----</p>	1, 3	<p>DOMAINES TECHNIQUES RECHERCHÉS (IPC)</p> <p>H01L</p>
Date d'achèvement de la recherche		Examineur	
<b>13 septembre 2023</b>		<b>Tinjod, Frank</b>	
CATÉGORIE DES DOCUMENTS CITÉS		T : théorie ou principe à la base de l'invention	
X : particulièrement pertinent à lui seul		E : document de brevet bénéficiant d'une date antérieure	
Y : particulièrement pertinent en combinaison avec un		à la date de dépôt et qui n'a été publié qu'à cette date	
autre document de la même catégorie		de dépôt ou qu'à une date postérieure.	
A : arrière-plan technologique		D : cité dans la demande	
O : divulgation non-écrite		L : cité pour d'autres raisons	
P : document intercalaire		.....	
		& : membre de la même famille, document correspondant	

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE  
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 2214156 FA 916223**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.  
Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **13-09-2023**  
Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
<b>US 2020251460 A1</b>	<b>06-08-2020</b>	<b>CN 111052412 A</b>	<b>21-04-2020</b>
		<b>JP 6916885 B2</b>	<b>11-08-2021</b>
		<b>JP WO2019038961 A1</b>	<b>27-07-2020</b>
		<b>TW 201914061 A</b>	<b>01-04-2019</b>
		<b>US 2020251460 A1</b>	<b>06-08-2020</b>
		<b>WO 2019038961 A1</b>	<b>28-02-2019</b>
-----			
<b>WO 2021233917 A1</b>	<b>25-11-2021</b>	<b>CN 115668505 A</b>	<b>31-01-2023</b>
		<b>EP 4154316 A1</b>	<b>29-03-2023</b>
		<b>GB 2599065 A</b>	<b>30-03-2022</b>
		<b>JP 2023526534 A</b>	<b>21-06-2023</b>
		<b>KR 20230015424 A</b>	<b>31-01-2023</b>
		<b>TW 202213759 A</b>	<b>01-04-2022</b>
		<b>US 2023187421 A1</b>	<b>15-06-2023</b>
		<b>WO 2021233917 A1</b>	<b>25-11-2021</b>
-----			
<b>GB 2592017 A</b>	<b>18-08-2021</b>	<b>CN 115066751 A</b>	<b>16-09-2022</b>
		<b>EP 4088317 A1</b>	<b>16-11-2022</b>
		<b>GB 2592017 A</b>	<b>18-08-2021</b>
		<b>JP 2023512589 A</b>	<b>27-03-2023</b>
		<b>KR 20220138863 A</b>	<b>13-10-2022</b>
		<b>TW 202147563 A</b>	<b>16-12-2021</b>
		<b>US 2023085036 A1</b>	<b>16-03-2023</b>
		<b>WO 2021161005 A1</b>	<b>19-08-2021</b>
-----			