申請日期	87.5.7
案號	87106811
類別	H01L 29/78

（以上各欄由本局填註）

452980

A4
C4

中文說明書修正本(88年5月)

修正補充

發明新型專利說明書

一、發明新型名稱	中文	半導體積體電路裝置之製造方法
	英文	(日文)"半導体集積回路装置の製造方法"
二、發明創作人	姓名	1. 田邊 義和 2. 淺野 勇 3. 吉田 誠 4. 山本 直樹 5. 齊藤 政良 6. 夏秋 信義
	國籍	均日本
	住、居所	1. 日本國埼玉縣入間市下谷貫905-8 2. 日本國埼玉縣入間市下藤次1314-3-804 3. 日本國東京都青梅市新町9-4-4 4. 日本國埼玉縣川口市芝1-10-20 5. 日本國東京都八王子市台町1-12-4 6. 日本國東京都東大和市南街1-11-23
三、申請人	姓名（名稱）	日商日立製作所股份有限公司
	國籍	日本
	住、居所（事務所）	日本國東京都千代田區神田駿河台四丁目6番地
	代表人姓名	金井務

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

裝 訂 線

※請委員明示，本案修正後是否變更原實質內容 經濟部智慧財產局員工消費合作社印製

（由本局填寫）

承辦人代碼：	
大　　類：	
ＩＰＣ分類：	

A6
B6

本案已向：

國（地區）	申請專利，申請日期：	案號：	
日本	1997 年 5 月 30 日	特願平9-142315	□有 □無主張優先權
			□有 □無主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（1）

發明之背景

本發明係關於一種半導體積體電路裝置之製造方法，特別是關於一種適用於具有多金屬閘極之 MOSFET（金屬氧化物半導體場效電晶體）的閘極加工製程有效的技術。

特開平 5-152282 號（以後稱為「大見」）揭示一種氧化膜形成裝置：以用鎳等觸媒合成的水分使半導體晶圓等氧化。

此外，1992 年 12 月 1 日及 2 日所舉行的半導體積體電路技術第 45 次專題討論會講演論文集 128 頁到 133 頁（以後稱為「中村」）揭示一種氧化膜形成：含有由不銹鋼觸媒合成的水蒸氣的強還原未處理氣氛下的氧化膜形成。

再者，特開照 59-132136 號（以後稱為「小林」）揭示一種製程：在具有耐火金屬（refractory metal）閘極之矽半導體積體電路裝置方面，閘極圖案形成後，為了調整閘極下周邊部的絕緣膜，在水蒸氣和氫的混合氣氛下不使閘極金屬本身氧化，而使其他必要的部分輔助地熱氧化（以後稱為「輕微氧化」或「閘極形成後輔助氧化」）。

同樣地，特開平 3-119763 號（以後稱為「堅田」）及特開平 7-94716 號（以後稱為「村岡」）揭示一種製程：由鎢/氮化鈦/多晶矽構成的 3 層構造之閘極形成後，在氫、水蒸氣及氮構成的混合氣氛下進行氧化處理。

發明之簡要概述

256 M bit（百萬位元）以後的 DRAM（動態隨機存取記憶體）等以閘長 0.25 μm 以下的細微 MOSFET 構成電路的裝

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（2）

置，為了減低閘極的寄生電阻，認為必須採用閘極加工製程，該閘極加工製程係使用含有金屬層的低電阻導電材料。

最可能作為這種低電阻閘極材料的，是在多晶矽膜上層疊耐火金屬膜的所謂多金屬(一般指在多晶矽電極上直接或間接形成耐火金屬者)。多金屬(Poly-metal)其薄層電阻2Ω/□程度低，所以不但作為閘極材料，而且也可利用作為配線材料。根據本發明者們檢討的結果，就耐火金屬而言，在800℃以下的低溫製程也顯示良好的低電阻性，並且使用抗電移能力(Electromigration Resistance)高的W(鎢)、Mo(鉬)、Ti(鈦)等。又，在多晶矽膜上直接層疊這些耐火金屬膜，兩者的黏著力會降低或在高溫熱處理製程會在兩者的界面形成高電阻的矽化金屬(silicide)層，所以實際的多金屬閘極係以使TiN(氮化鈦)或WN(氮化鎢)等由氮化金屬膜構成的阻障(barrier)層介於多晶矽膜和耐火金屬膜之間的3層構造所構成。

根據本發明者們檢討的結果，習知閘極加工製程的概略如下。首先，使半導體基板熱氧化而在其表面形成閘極氧化膜。一般在乾燥氧氣氛中進行熱氧化膜的形成，但因形成閘極氧化膜時可減低膜中的缺陷密度此一理由，所以使用濕式氧化法。濕式氧化法利用火成(pyrogenic)方式，該火成方式係在氧氣氛中使氫燃燒而生成水，將此水和氧共同供應給半導體晶圓表面。

然而，火成方式因點燃氫而進行燃燒，該氫係由裝在石

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（3）

英製之氫氣導入管前端的噴嘴噴出，所以噴嘴會因該熱熔化而產生微粒，此微粒有成為半導體晶圓污染源之虞，所以也提出以不伴隨燃燒的觸媒方式生成水的方法。

上述大見揭示一種熱氧化裝置：以 Ni（鎳）或含有 Ni 材料形成氫氣導入管裡面，同時具備加熱氫氣導入管的機構。此熱氧化裝置係使氫接觸加熱到 300 ℃以上的氫氣導入管內的 Ni（或含有 Ni 材料）而使氫活性種產生，藉由使此氫活性種和氧（或含有氧的氣體）反應，以生成水。即，由於以不伴隨燃燒的觸媒方式生成水，所以沒有氫導入石英管前端熔化而產生微粒的情形。

其次，在以如上述的濕式氧化法形成的閘極氧化膜上沈積閘極材料後，用以光阻劑為罩幕的乾式蝕刻將此閘極材料形成圖案。其後，以灰化(ashing)處理除去光阻劑，再使用氫氟酸等蝕刻液除去留在基板表面的乾式蝕刻殘渣或灰化殘渣。

進行上述濕式蝕刻，就會切削閘極下部以外區域的閘極氧化膜，同時也等向性蝕刻閘極側壁端部之閘極氧化膜，產生底切(undercut)，所以若是就那樣則會產生閘極耐壓降低等缺陷。於是，為了改善被底切的閘極側壁端部輪廓，使基板再一次熱氧化而進行在其表面形成氧化膜的所謂輕微氧化處理。

然而，前述鎢或鉬等耐火金屬在高溫氧氣氛中是非常容易被氧化的材料，所以在多金屬構造之閘極適用上述輕微氧化處理，就會使耐火金屬膜氧化而其電阻值增加或其一

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（4）

部分從基板剝離。因此，在使用多金屬的閘極加工製程，防止輕微氧化處理時耐火金屬膜被氧化的對策成為必要。

上述小林揭示一種技術：在 Si（矽）基板上形成含有鎢膜或鉬膜的多金屬構造之閘極後，藉由在水蒸氣和氫的混合氣氛中進行輕微氧化，不使鎢(鉬)膜氧化而只使矽選擇地氧化。這是利用氧化還原反應成為平衡的水蒸氣/氫分壓比在鎢(鉬)和矽不同，藉由將此分壓比設定在如下範圍內以實現矽之選擇氧化：鎢(鉬)即使為水蒸氣所氧化也為共存之氫所迅速還原，但矽則在被氧化狀態下殘留。此外，水蒸氣和氫的混合氣氛以供應氫氣給放入容器的純水中的發泡(bubbling)方式生成，水蒸氣/氫分壓比藉由改變純水溫度而控制。

上述堅田及村岡揭示一種技術：在矽基板上透過閘極氧化膜形成含有氮化鈦等氮化金屬層和鎢等金屬層的多金屬構造之閘極後，在以氮稀釋還原性氣體(氫)和氧化性氣體(水蒸氣)的氣氛中進行輕微氧化。根據這些公報，不使金屬層氧化而可只使矽選擇地氧化，同時藉由以氮稀釋水蒸氣/氫混合氣體，以阻止來自氮化金屬層的脫氮反應，所以也可同時防止氮化金屬層的氧化。

如上所述，在形成多金屬構造之閘極的製程方面，在具有預定分壓比的水蒸氣/氫混合氣體中進行輕微氧化成為謀求閘極氧化膜耐壓改善和金屬膜氧化防止的有效方法。

然而，提作生成水蒸氣/氫混合氣體的方法的習知發泡方式，由於供應氫氣給汲放在容器內的純水中而生成水蒸

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（5）

氣/氫混合氣體，所以混入此純水中的異物和水蒸氣/氫混合氣體共同被送到氧化爐而有污染半導體晶圓之虞。

此外，發泡方式藉由改變純水溫度以控制水蒸氣/氫分壓比，所以有以下問題：(1)分壓比容易變動，難以精度良好地實現最佳分壓比。(2)水蒸氣濃度的控制範圍為幾%~十幾%程度，狹窄，難以實現ppm級的水蒸氣濃度。

如後述，使用水蒸氣/氫混合氣體的矽或金屬氧化還原反應係水蒸氣濃度越高，氧化反應越容易進行。因此，如以發泡方式生成的水蒸氣/氫混合氣體在比較高的水蒸氣濃度下使矽氧化，因氧化速度大而氧化膜在極短時間成長。然而，閘長0.25 μm以下的細微MOSFET為了維持元件的電氣特性，而要求以5 nm以下的極薄膜厚形成閘極氧化膜。因此，使用以發泡方式生成的蒸氣/氫混合氣體，難以均勻、控制性良好地形成這種極薄的閘極氧化膜。此外，為了降低氧化膜的成長速度，若在低溫(例如800 ℃以下)進行氧化，則得不到品質良好的閘極氧化膜。

本發明之目的在於提供一種技術，該技術係在使用多金屬的閘極加工製程，防止將閘極圖案形成後的輕微氧化處理時金屬膜被氧化，同時可控制在閘極側壁端部的氧化膜形成再現性及氧化膜厚均勻性。

本發明之前述及其他目的和新穎特徵，由本說明書之記述及附圖當可明白。

[解決課題之手段]

茲簡單說明在本案所揭示之發明中具代表性者之概要如

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（6）

下：

(1)本發明之半導體積體電路裝置之製造方法包含在形成於半導體基板主面的閘極氧化膜上沈積含有至少金屬膜的導電膜後，將前述導電膜形成圖案而形成 MOSFET 之閘極的製程；及，供應氫氣給加熱到預定溫度的前述半導體基板主面或其附近，該氫氧係含有因觸媒作用而由氫和氧生成的水蒸氣，藉由使前述半導體基板主面選擇地氧化，以改善前述閘極之側壁端部輪廓的製程。

(2)本發明之半導體積體電路裝置之製造方法，前述導電膜含有至少鎢膜或鈦膜。

(3)本發明之半導體積體電路裝置之製造方法，將含有前述水蒸氣的氫氣之水蒸氣/氫分壓比設定在使前述金屬膜還原、使前述半導體基板主面氧化的範圍內。

(4)本發明之半導體積體電路裝置之製造方法，前述導電膜含有至少鈦膜，使用氫氣使前述半導體基板主面選擇地氧化，該氫氣含有因前述鈦膜氧化而使前述閘極劣化成為最小之類的低濃度水蒸氣。

(5)本發明之半導體積體電路裝置之製造方法，前述導電膜含有至少鎢膜，使用氫氣使前述半導體基板主面選擇地氧化，該氫氣含有可控制氧化速度和氧化膜厚之類的低濃度水蒸氣。

(6)本發明之半導體積體電路裝置之製造方法包含在形成於半導體基板主面的膜厚 5 nm 以下的閘極氧化膜上沈積含有至少金屬膜的導電膜後，將前述導電膜形成圖案而形

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（7）

成 MOSFET 之閘極的製程；及，供應氫氣給加熱到預定溫度的前述半導體基板主面或其附近，該氫氣含有因觸媒作用而由氫和氧生成且可控制氧化膜形成再現性及氧化膜厚均勻性之類的低濃度水蒸氣，藉由使前述半導體基板主面選擇地氧化，以改善前述閘極之側壁端部輪廓的製程。

(7)本發明之半導體積體電路裝置之製造方法包含以下製程(a)~(d)：

(a)使半導體基板熱氧化而在其主面形成閘極氧化膜後，在前述閘極氧化膜上沈積含有至少金屬膜的導電膜的製程，

(b)藉由用以光阻膜為罩幕的乾式蝕刻將前述導電膜形成圖案，以形成 MOSFET 之閘極的製程，

(c)除去前述光阻膜後，濕式蝕刻前述半導體基板主面的製程，

(d)將含有因觸媒作用而由氫和氧生成的水蒸氣的氫氣之水蒸氣/氫分壓比設定在使前述金屬膜還原、使前述半導體基板主面氧化之類的範圍內，供應含有前述水蒸氣的氫氣給加熱到預定溫度的前述半導體基板主面或其附近而使前述半導體基板主面選擇地氧化，以改善為前述濕式蝕刻所損壞的前述閘極之側壁端部輪廓的製程。

(8)本發明之半導體積體電路裝置之製造方法，前述導電膜係由多晶矽膜、沈積在前述多晶矽膜上部的氮化金屬膜及沈積在前述氮化金屬膜上部的金屬膜構成。

(9)本發明之半導體積體電路裝置之製造方法，前述氮化

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 8 ）

金屬膜係由氮化鎢或氮化鈦構成，前述金屬膜係由鎢、鉬或鈦構成。

(10)本發明之半導體積體電路裝置之製造方法，前述閘極之閘長為 0.25 μm 以下。

(11)本發明之半導體積體電路裝置之製造方法，前述閘極為構成 DRAM 之記憶胞的記憶胞選擇用 MISFET 之閘極。

(12)本發明之半導體積體電路裝置之製造方法，前述半導體基板的加熱溫度為 800~900 ℃。

(13)本發明之半導體積體電路裝置之製造方法，以單片處理進行前述半導體基板主面的選擇氧化。

(14)本發明之半導體積體電路裝置之製造方法，以分批處理進行前述半導體基板主面的選擇氧化。

分項顯示本發明之其他概要如下：

1. 由以下製程構成之半導體積體電路裝置之製造方法：

(a)在形成於半導體晶圓表面之矽表面的含有氧化矽膜之閘極絕緣膜上形成多晶矽膜的製程；

(b)在上述多晶矽膜上直接或透過障壁層形成以鎢為主要成分的耐火金屬膜的製程；

(c)藉由將上述多晶矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(d)上述製程(c)之後，在含有氫氣及由氧和氫氣以觸媒所合成的水蒸氣的混合氣氛下，附加地熱氧化處理矽及多晶矽部分的製程。

2. 根據上述第 1 項之半導體積體電路裝置之製造方法，其

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（9）

中含有氮化鎢膜作為上述障壁層。

3. 根據上述第 2 項之半導體積體電路裝置之製造方法，其中在使上述耐火金屬膜及上述阻障膜實際上不氧化的條件下，進行上述製程(d)。

4. 根據上述第 3 項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜含有氮氧化矽膜。

5. 由以下製程構成之半導體積體電路裝置之製造方法：

(a) 在形成於半導體晶圓表面之矽表面的含有氧化矽膜之閘極絕緣膜上形成多晶矽膜的製程；

(b) 在上述多晶矽膜上直接或透過障壁層形成耐火金屬膜的製程；

(c) 藉由將上述多晶矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(d) 上述製程(c)之後，在含有氫氣及由氧和氫氣以觸媒所合成的水蒸氣的混合氣氛下，附加地熱氧化處理矽及多晶矽部分的製程。

6. 根據上述第 5 項之半導體積體電路裝置之製造方法，其中含有上述障壁層。

7. 根據上述第 6 項之半導體積體電路裝置之製造方法，其中在使上述耐火金屬膜及上述障壁層實際上不氧化的條件下，進行上述製程(d)。

8. 由以下製程構成之半導體積體電路裝置之製造方法：

(a) 在含有氫氣及由氧和氫氣以觸媒所合成的水蒸氣的混合氣氛下，將半導體晶圓上的第 1 區域及和此第 1

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（10）

區域材質不同的第2區域熱處理成上述第1區域被氧化，但上述第2區域實際上不被氧化的製程。

9. 根據上述第8項之半導體積體電路裝置之製造方法，其中上述第1區域為上述晶圓本身的一部分。

10. 根據上述第9項之半導體積體電路裝置之製造方法，其中上述第2區域為直接或間接形成於上述晶圓表面上的薄膜。

11. 由以下製程構成之半導體積體電路裝置之製造方法：

(a) 在形成於半導體晶圓表面之矽表面的含有氧化矽膜之閘極絕緣膜上形成以矽為主要成分的第1膜的製程；

(b) 在上述多晶矽膜上直接或透過障壁層形成耐火金屬膜的製程；

(c) 藉由將上述第1膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(d) 上述製程(c)之後，在含有氫氣及由氧和氫氣以觸媒所合成的水蒸氣的混合氣氛下，附加地熱氧化處理矽及多晶矽部分的製程。

12. 根據上述第11項之半導體積體電路裝置之製造方法，其中在使上述耐火金屬膜實際上不氧化的條件下，進行上述製程(d)。

13. 由以下製程構成之半導體積體電路裝置之製造方法：

(a) 在半導體晶圓表面之矽表面形成阻止分離之槽的製程；

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（11）

(b)將來自外部的埋入構件埋入上述隔離槽內的製程；

(c)上述製程(b)之後，使上述晶圓表面以化學機械研磨平坦化的製程；

(d)在形成於上述半導體晶圓表面之上述矽表面的含有氧化矽膜之閘極絕緣膜上形成多晶矽膜的製程；

(e)在上述多晶矽膜上直接或透過障壁層形成耐火金屬膜的製程；

(f)藉由將上述多晶矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(g)上述製程(f)之後，在含有氫氣及水蒸氣的混合氣氛下，以使上述耐火金屬膜實際上不氧化之方式，熱氧化處理矽及多晶矽部分的製程。

14. 根據上述第 13 項之半導體積體電路裝置之製造方法，其中含有上述耐火金屬之氮化物膜作為上述障壁層。

15. 根據上述第 14 項之半導體積體電路裝置之製造方法，其中上述耐火金屬為鎢。

16. 由以下製程構成之 CMOS 半導體積體電路裝置之製造方法：

(a)在形成於半導體晶圓表面之矽表面的含有氧化矽膜之閘極絕緣膜上形成多晶矽膜的製程；

(b)在上述多晶矽膜上透過含有氮化鎢膜的障壁層形成以鎢為主要成分的耐火金屬膜的製程；

(c)藉由將上述多晶矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（12）

(d)上述製程(c)之後，在含有氫氣及水蒸氣的混合氣氛下，以使上述耐火金屬膜實際上不氧化之方式，熱氧化處理矽及多晶矽部分的製程。

17. 由以下製程構成之 CMOS 半導體積體電路裝置之製造方法：

(a)在形成於半導體晶圓表面之矽表面的含有氧化矽膜之閘極絕緣膜上形成多晶矽膜的製程；

(b)在上述多晶矽膜上透過含有氮化鎢膜的障壁層形成以鎢為主要成分的耐火金屬膜的製程；

(c)藉由將上述多晶矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(d)上述製程(c)之後，在對於矽及多晶矽具有氧化性及還原性的氣體之混合氣氛下，以使上述耐火金屬膜實際上不氧化之方式，熱氧化處理矽及多晶矽部分的製程。

18. 由以下製程構成之半導體積體電路裝置之製造方法：

(a)在形成於半導體晶圓表面之矽表面的含有氧化矽膜之閘極絕緣膜上形成多晶矽膜的製程；

(b)在上述多晶矽膜上直接或透過障壁層形成以鎢為主要成分的耐火金屬膜的製程；

(c)藉由將上述多晶矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(d)上述製程(c)之後，在對於矽及多晶矽具有還原性的氣體及為具有氧化性的觸媒所合成的氧化性氣體之混

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（13）

合氣氛下，為了使上述耐火金屬膜實際上不氧化，附加地熱氧化處理矽及多晶矽部分的製程。

19. 根據上述第 18 項之半導體積體電路裝置之製造方法，其中含有氧化鎢膜作為上述障壁層。

20. 根據上述第 19 項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜含有氮氧化矽膜。

再分項顯示本發明之其他概要如下。

21. 一種半導體積體電路裝置之製造方法，其特徵在於：包含在形成於半導體基板主面的閘極氧化膜上沈積含有至少金屬膜的導電膜後，將前述導電膜形成圖案而形成 MOSFET 之閘極的製程；及，供應氫氣給加熱到預定溫度的前述半導體基板主面或其附近，該氫氣係含有因觸媒作用而由氫和氧生成的水蒸氣，藉由使前述半導體基板主面選擇地氧化，以改善前述閘極之側壁端部輪廓的製程者。

22. 根據上述第 21 項所載之半導體積體電路裝置之製造方法，其中前述導電膜含有至少鎢膜或鈦膜。

23. 根據上述第 21 項所載之半導體積體電路裝置之製造方法，其中將含有前述水蒸氣的氫氣之水蒸氣/氫分壓比設定在使前述金屬膜還原，使前述半導體基板主面氧化的範圍內。

24. 根據上述第 21 項所載之半導體積體電路裝置之製造方法，其中前述導電膜含有至少鈦膜，使用氫氣使前述半導體基板主面選擇地氧化，該氫氣含有因前述鈦膜氧化

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（14）

而使前述閘極劣化成為最小之類的低濃度水蒸氣。

25. 根據上述第 21 項所載之半導體積體電路裝置之製造方法，其中前述導電膜含有至少鎢膜，使用氫氣使前述半導體基板主面選擇地氧化，該氫氣含有可控制氧化速度和氧化膜厚之類的低濃度水蒸氣。

26. 一種半導體積體電路裝置之製造方法，其特徵在於：包含在形成於半導體基板主面的膜厚 5 nm 以下的閘極氧化膜上沈積含有至少金屬膜的導電膜後，將前述導電膜形成圖案而形成 MOSFET 之閘極的製程；及，供應氫氣給加熱到預定溫度的前述半導體基板主面或其附近，該氫氣含有因觸媒作用而由氫和氧生成且可控制氧化膜形成再現性及氧化膜厚均勻性之類的低濃度水蒸氣，藉由使前述半導體基板主面選擇地氧化，以改善前述閘極之側壁端部輪廓的製程者。

27. 一種半導體積體電路裝置之製造方法，其特徵在於：包含以下製程(a)~(d)：

(a) 使半導體基板熱氧化而在其主面形成閘極氧化膜後，在前述閘極氧化膜上沈積含有至少金屬膜的導電膜的製程，

(b) 藉由用以光阻膜為罩幕的乾式蝕刻將前述導電膜形成圖案，以形成 MOSFET 之閘極的製程，

(c) 除去前述光阻膜後，濕式蝕刻前述半導體基板主面的製程，

(d) 將含有因觸媒作用而由氫和氧生成的水蒸氣的氫氣

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（15）

之水蒸氣/氫分壓比設定在使前述金屬膜還原、使前述半導體基板主面氧化之類的範圍內，供應含有前述水蒸氣的氫氣給加熱到預定溫度的前述半導體基板主面或其附近而使前述半導體基板主面選擇地氧化，以改善為前述濕式蝕刻所損壞的前述閘極之側壁端部輪廓的製程者。

28. 根據上述第 27 項所載之半導體積體電路裝置之製造方法，其中前述導電膜係由多晶矽膜、沈積在前述多晶矽膜上部的氮化金屬膜及沈積在前述氮化金屬膜上部的金屬膜構成。

29. 根據上述第 28 項所載之半導體積體電路裝置之製造方法，其中前述氮化金屬膜係由氮化鎢或氮化鈦構成，前述金屬膜係由鎢、鉬或鈦構成。

30. 根據上述第 27 項所載之半導體積體電路裝置之製造方法，前述閘極之閘長為 0.25 μm 以下。

31. 根據上述第 27 項所載之半導體積體電路裝置之製造方法，其中前述閘極為構成 DRAM 之記憶胞的記憶胞選擇用 MISFET 之閘極。

32. 根據上述第 27 項所載之半導體積體電路裝置之製造方法，其中前述半導體基板的加熱溫度為 800~900 ℃。

33. 根據上述第 27 項所載之半導體積體電路裝置之製造方法，其中以單片處理進行前述半導體基板主面的選擇氧化。

34. 根據上述第 27 項所載之半導體積體電路裝置之製造方

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（16）

法，其中以分批處理進行前述半導體基板主面的選擇氧化。

圖式之簡單說明

圖1為本發明一實施形態之DRAM之等效電路圖。

圖2為顯示本發明一實施形態之DRAM製造方法之半導體基板要部截面圖。

圖3為顯示本發明一實施形態之DRAM製造方法之半導體基板要部截面圖。

圖4為顯示本發明一實施形態之DRAM製造方法之半導體基板要部截面圖。

圖5為顯示本發明一實施形態之DRAM製造方法之半導體基板要部截面圖。

圖6為顯示本發明一實施形態之DRAM製造方法之半導體基板要部截面圖。

圖7為顯示本發明一實施形態之DRAM製造方法之半導體基板要部截面圖。

圖8為顯示本發明一實施形態之DRAM製造方法之半導體基板要部截面圖。

圖9(a)為用於輕微氧化處理之單片式氧化爐概略平面圖，(b)為沿著(a)之B-B'線之截面圖。

圖10(a)為用於輕微氧化處理之單片式氧化爐概略平面圖，(b)為沿著(a)之B-B'線之截面圖。

圖11為觸媒方式之水蒸氣/氫混合氣體生成裝置之概略圖。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（17）

圖 12 為顯示使用水蒸氣/氫混合氣體的氧化還原反應之平衡蒸氣壓比之溫度相關性之圖。

圖 13 為顯示使用單片式氧化爐之輕微氧化製程順序之圖。

圖 14 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 15 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 16 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 17 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 18 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 19 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 20 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 21 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 22 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 23 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（18）

圖 24 為顯示本發明一實施形態之 DRAM 製造方法之半導體基板要部截面圖。

圖 25 為用於輕微氧化處理之分批式直立氧化爐之概略圖。

圖 26 為顯示使用分批式直立氧化爐之輕微氧化製程順序之圖。

發明之實施形態

以下，根據圖面詳細說明本發明之實施形態。又，在說明實施形態之全圖，具有同一功能的構件附上同一符號，其反覆說明省略。

此外，在本案提起半導體積體電路裝置時，不只是在矽晶圓上所製作者，除了特別明示不是意旨的情況之外，亦包含在 TFT（薄膜電晶體）液晶等其他基板上所製作者等。因此，提起半導體晶圓時，不但單晶矽晶圓，而且包含在單晶矽基板、絕緣體基板等上面形成矽磊晶層等者等等。

在以下實施例，除了特別必要時之外，原則上不反覆同一或同樣部分的說明。

再者，在以下實施例，為了方便起見而有其必要時，分割成多數部分或實施例說明，但除了特別明示的情況之外，這些不是互相無關的，而是一方在於他方一部分或全部的變形例、詳細、補充說明等關係。

此外，在以下實施例中，除了說到元件數等（包含個數、數值、量、範圍等）的情況、特別明示的情況及原理

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（19）

上明確限定於特定數的情況等之外，並不限於其特定數，特定數以上、以下都可以。

再者，在以下實施例中，除了特別明示的情況及原理上明確認為必須的情況等之外，當然其構成元件(包含元件步驟等)不一定是必須的。

同樣地，在以下實施例中，說到構成元件等形狀、位置關係等時，除了特別明示的情況及原理上明確認為不是的情況等之外，包含實際上近似或類似其形狀等者等等。此事對於上述數值及範圍也同樣。

圖 1 為本實施形態之 DRAM 之等效電路圖。如圖示，此 DRAM 之記憶體陣列(MARY)具備配置成矩陣狀的多數字元線 WL (WLn-1、WLn、WLn+1...)及多數位元線 BL 和配置於這些字元線位元線交點的多數記憶胞(MC)。以 1 個資訊儲存用電容元件 C 和串聯連接於此電容元件的 1 個記憶胞選擇用 MISFET（金屬絕緣體半導體場效電晶體)Qs 構成記憶 1 位元資訊的 1 個記憶胞，記憶胞選擇用 MISFETQs 之源極、汲極之一方和資訊儲存用電容元件 C 電氣連接，他方和位元線 BL 電氣連接。字元線 WL 其一端連接於字驅動器 WD，位元線 BL 其一端連接於感測放大器 SA。

以下，使用圖 2~圖 24 說明本實施形態之 DRAM 製造方法。圖 2~圖 8 及圖 14~圖 24 為顯示記憶體陣列(MARY)和周邊電路(例如感測放大器 SA)之各一部分之半導體基板截面圖，圖 9 及圖 10 為用於輕微氧化處理之單片式氧化

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（20）

爐概略圖，圖 11 為連接於單片式氧化爐之室的觸媒方式之水蒸氣/氫混合氣體生成裝置之概略圖，圖 12 為顯示使用水蒸氣/氫混合氣體的氧化還原反應之平衡蒸氣壓比之溫度相關性之圖，圖 13 為顯示使用單片式氧化爐之輕微氧化製程順序之圖。又，在以下說明所示之膜厚等數值是例示的，而不是限定本發明的。

首先，如圖 2 所示，熱處理電阻率 10Ω cm 程度之由單晶矽構成之半導體基板 1 而在其主面形成膜厚 10 nm 程度之薄氧化矽膜 2（墊氧化膜），其次在此氧化矽膜 2 上以 CVD（化學氣相沈積）法沈積膜厚 100 nm 程度之氮化矽膜 3 後，用以光阻膜為罩幕的蝕刻除去隔離區域的氮化矽膜 3。氧化矽膜 2 係因以下目的而形成：在以後製程將埋入隔離槽內部的氧化矽膜進行燒結(sintering)時等，緩和施加於基板的應力。氮化矽膜 3 具有難以被氧化的性質，所以利用作為防止其下部(活性區域)基板表面氧化的罩幕。

其次，如圖 3 所示，藉由以氮化矽膜 3 為罩幕而乾式蝕刻氧化矽膜 2 和半導體基板 1，在隔離區域之半導體基板 1 形成深度 300~400 nm 程度之槽 4a（隔離槽）。

其次，如圖 4 所示，為了除去因前述蝕刻而在槽 4a 內壁產生的損壞層，熱處理半導體基板 1 而在槽 4a 內壁形成膜厚 10 nm 程度之氧化矽膜 5 後，在半導體基板 1 上以 CVD 法(即，係來自外部的埋入構件埋入，CVD 之外，SOG 及其他絕緣膜等可能)沈積氧化矽膜 6，其次為了改善氧化矽膜 6 之膜質，熱處理半導體基板 1 而壓實(densify)

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（21）

氧化矽膜6。其後，以將氮化矽膜3用於阻擋物的化學機械研磨(Chemical Mechanical Polishing；CMP)法研磨氧化矽膜6而留在槽4a內部，以形成隔離槽4（此處，化學機械研磨不限於懸浮磨粒者，當然廣泛包含機械地使元件形成面平坦化者）。

其次，以用熱磷酸的濕式蝕刻除去留在半導體基板1上的氮化矽膜3後，如圖5所示，將B（硼）離子植入形成半導體基板1之記憶胞的區域(記憶體陣列)和形成周邊電路一部分(n通道型MISFETQn)的區域而形成p型井7，將P（磷）離子植入形成周邊電路其他一部分(p通道型MISFETQp)的區域而形成n型井8。

其次，如圖6所示，使用HF（氫氟酸）系的洗液除去p型井7及n型井8之各表面氧化矽膜2後，使半導體基板1濕式氧化而在p型井7及n型井8之各表面形成膜厚5nm程度之清潔閘極氧化膜9。

雖然不特別作限定，但也可以形成上述閘極氧化膜9後，藉由在NO（氧化氮）或N_2O（一氧化二氮）氣氛中熱處理半導體基板1，以進行使閘極氧化膜9和半導體基板1之界面偏折氮的氮氧化處理。閘極氧化膜9薄到5nm程度，起因於和半導體基板1之熱膨脹係數差而在兩者界面產生的變形就表面化，引起熱載子(hot carrier)產生。在和半導體基板1之界面偏析的氮會緩和此變形，所以上述氮氧化處理可提高極薄閘極氧化膜9的可靠性。

其次，如圖7所示，在閘極氧化膜9上部形成閘長0.25

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（22）

μm 程度之閘極 14A（字元線 WL）及閘極 14B 、 14C 。閘極 14A（字元線 WL）及閘極 14B 、 14C 藉由下述形成：例如在半導體基板 1 上以 CVD 法沈積摻入 P（磷）等 n 型雜質的膜厚 70 nm 程度之多晶矽膜 10 ，其次在其上部以濺鍍(sputtering)法沈積膜厚 30 nm 程度之氮化鎢膜 11 和膜厚 100 nm 程度之鎢膜 12 ，再在其上部以 CVD 法沈積膜厚 150 nm 程度之氮化矽膜 13 後，以光阻劑為罩幕而將這些膜形成圖案。

以低電阻金屬（鎢）構成閘極 14A（字元線 WL）一部分時，由於可減低其薄層電阻(sheet resistance)到 2Ω/□程度，所以可減低字元線延遲。此外，即使不將閘極 14（字元線 WL）以鋁配線等作背襯，也可以減低字元線延遲，所以可減少一層形成於記憶胞上部的配線層數。

其後，以灰化(ashing)處理除去光阻劑，再使用氫氟酸等蝕刻液除去留在半導體基板 1 表面的乾式蝕刻殘渣或灰化殘渣。進行此濕式蝕刻，如圖 8 所示，就會切削閘極 14A（字元線 WL）及未圖示的閘極 14B 、 14C 下部以外區域之閘極氧化膜 9 ，同時也等向性蝕刻閘極側壁下部之閘極氧化膜 9 而產生底切(undercut)，若是就那樣則會產生閘極氧化膜 9 耐壓降低等缺陷。於是，為了使削掉的閘極氧化膜 9 再生，用如下的方法進行再氧化（輕微氧化）處理。

圖 9(a)為顯示用於輕微氧化處理之單片式氧化爐具體結構一例之概略平面圖，圖 9(b)為沿著圖 9(a)之 B-B'線之截面圖。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（23）

此單片式氧化爐 100 具備以多層壁石英管構成之室 101，在其上部及下部設置加熱半導體晶圓 1A 的加熱器 102a、102b。室 101 內部收容使由此加熱器 102a、102b 供應之熱均勻分散於半導體晶圓 1A 全面的圓盤狀均熱環 103，在其上部載置水平保持半導體晶圓 1A 的支持台 (susceptor) 104。均熱環 103 以石英或 SiC（碳化矽）等耐熱材料構成，為由室 101 壁面延伸的支持臂 105 所支持。在均熱環 103 附近設置測量保持於支持台 104 的半導體晶圓 1A 溫度的熱電偶 106。半導體晶圓 1A 的加熱，除了加熱器 102a、102b 加熱方式之外，例如也可以採用如圖 10 所示的燈泡 107 加熱方式。

室 101 壁面一部分連接將水蒸氣/氫混合氣體和清除氣體導入室 101 內的氣體導入管 108 一端。此氣體導入管 108 他端連接後述觸媒方式之氣體生成裝置。在氣體導入管 108 附近設置具備多數貫通孔 109 的隔壁 110，導入室 101 內的氣體通過此隔壁 110 之貫通孔 109 而均勻遍及室 101 內。室 101 壁面另外一部分連接排出導入室 101 內的上述氣體的排氣管 111 一端。

圖 11 為顯示連接於上述單片式氧化爐 100 之室 101 的觸媒方式之水蒸氣/氫混合氣體生成裝置之概略圖。此氣體生成裝置 140 具備以耐熱耐蝕性合金(例如以商品名「哈斯特洛伊耐蝕耐熱鎳基合金(Hastelloy)」而聞名的鎳合金等)構成的反應器 141，其內部收容由 Pt（鉑）、Ni（鎳）或 Pd（鈀）等觸媒金屬構成的線圈 142 和加熱此線圈 142

（請先閱讀背面之注意事項再填寫本頁）
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（24）

的加熱器 143 。

將由氫及氧構成的製程氣體和由氮或 Ar（氬）等惰性氣體構成的清除氣體從氣體儲存槽 144a 、 144b 、 144c 通過配管 145 導入上述反應器 141 。在氣體儲存槽 144a 、 144b 、 144c 和配管 145 之間設置調節氣體量的質流控制器(mass flow controller) 146a 、 146b 、 146c 和開關氣體流路的開關閥 147a 、 147b 、 147c ，以這些構件精密控制導入反應器 141 內的氣體量及成分比。

導入反應器 141 內的製程氣體（氫及氧）接觸加熱到 350~450 ℃程度的線圈 142 而被激發(excited)，從氫分子生成氫原子團($H_2 \rightarrow 2H^*$)，從氧分子生成氧原子團($O_2 \rightarrow 2O^*$)。這些兩種原子團在化學上極為活性，所以迅速反應而生成水($2H^* + O^* \rightarrow H_2O$)。於是，藉由將製程氣體導入反應器 141 內，該製程氣體含有比生成水（水蒸氣）之摩爾比（氫：氧=2:1）過剩之氫，以生成水蒸氣/氫混合氣體。此混合氣體通過前述氣體導入管 108 而導入單片式氧化爐 100 之室 101 內。

如上述的觸媒方式之氣體生成裝置 140 可高精度控制參與水生成之氫和氧量及這些比率，所以可從 ppm 級之極低濃度到幾十%程度之高濃度，廣大範圍且高精度控制導入室 101 之水蒸氣/氫混合氣體中的水蒸氣濃度。此外，由於將製程氣體導入反應器 141 ，就瞬間生成水，所以可即時(real-time)得到所希望水蒸氣濃度之水蒸氣/氫混合氣體。此外，藉此，異物的混入也可抑制在最小限度，所以

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（25）

可將清潔的水蒸氣/氫混合氣體導入室 101 內。又，反應器 141 內的觸媒金屬若可使氫及氧原子團化，則不限於前述金屬。此外，觸媒金屬除了加工成線圈狀使用之外，例如也可以加工成中空管或細小纖維過濾器等，在其內部通過製程氣體。

圖 12 為顯示使用水蒸氣/氫混合氣體的氧化還原反應之平衡蒸氣壓比($P(H_2O)/P(H_2)$)之溫度相關性之圖，圖中的曲線(a)~(e)分別顯示鎢、鉬、鉭、矽、鈦之平衡蒸氣壓比。

如圖示，藉由將導入單片式氧化爐 100 之室 101 的水蒸氣/氫混合氣體之水蒸氣/氫分壓比設定在夾入曲線(a)和曲線(d)的區域之範圍內，可不使構成閘極 14A（字元線 WL）及閘極 14B 、 14C 一部分的鎢膜 12 及為障壁層的氮化鎢膜 11 氧化，而只使矽選擇地氧化。此外，如圖示，金屬（鎢、鉬、鉭、鈦）、矽都隨著水蒸氣/氫混合氣體中的水蒸氣濃度變低而氧化速度變慢。因此，藉由降低水蒸氣/氫混合氣體中的水蒸氣濃度，可容易控制矽之氧化速度和氧化膜厚。

同樣地，以鉬膜構成閘極一部分時，藉由將水蒸氣/氫分壓比設定在夾入曲線(b)和曲線(d)的區域之範圍內，可不使鉬膜氧化，而只使矽選擇地氧化。此外，以鉭膜構成閘極一部分時，藉由將水蒸氣/氫分壓比設定在夾入曲線(c)和曲線(d)的區域之範圍內，可不使鉭膜氧化，而只使矽選擇地氧化。

另一方面，如圖示，在水蒸氣/氫混合氣體氣氛中鈦比

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（26）

矽氧化速度大，所以以鈦膜構成閘極一部分或以氮化鈦膜構成障壁層時，不能不使鈦膜或氮化鈦膜氧化，而只使矽選擇地氧化。然而，這種情況，藉由將水蒸氣/氫混合氣體中的水蒸氣設定在極低濃度，也可容易控制鈦膜、氮化鈦膜及矽之氧化速度和氧化膜厚，所以將鈦膜或氮化鈦膜的的氧化限制在最小限度，可將閘極的特性劣化抑制在實用上不成為問題的範圍。具體而言，最好將水蒸氣濃度上限設定為 1%程度以下，並且為了改善閘極側壁端部輪廓而需要某種程度之水蒸氣，所以其下限最好設定為 10 ppm~100 ppm 程度。

其次，一面參照圖 13，一面說明使用前述單片式氧化爐 100 的輕微氧化製程順序之一例。

首先，打開單片式氧化爐 100 之室 101，一面將清除氣體（氮）導入其內部，一面將半導體晶圓 1A 裝到支持台 104 上。其後，關閉室 101，繼續導入清除氣體而充分進行室 101 內的氣體交換。支持台 104 先以加熱器 102a、102b 加熱，以便可迅速加熱半導體晶圓 1A。半導體晶圓 1A 的加熱溫度設定為 800~900 ℃的範圍，例如 850 ℃。晶圓溫度若在 800 ℃以下，則氧化矽膜品質降低。另一方面，若在 900 ℃以上，則容易發生晶圓的橘皮(orange peel)。

其次，將氫導入室 101 內而排出氮。若氮矽留在室 101 內，則會發生不希望的氮化反應，所以最好氮完全排出。

其次，將氧和過剩之氫導入氣體生成裝置 140 之反應器

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（27）

141，將以觸媒作用由氧和氫生成之水和過剩之氫共同導入室 101 內而使半導體晶圓 1A 表面僅預定時間氧化。藉此，使以前述濕式蝕刻切削而變薄的閘極氧化膜 9 再氧化，改善被底切的閘極 14A（字元線 WL）及閘極 14B、14C 之側壁端部輪廓。

若長時間進行上述輕微氧化，則閘極端部附近的氧化膜厚會過度變厚，在閘極端部產生偏移(offset)或 MOSFET 之臨界電壓(Vth)偏離設計值。此外，也發生有效通道長度比閘極加工值變短的問題。特別是閘長 0.25 μm 前後的細微 MOSFET，從元件設計面嚴格限制來自閘極加工尺寸設計值的縮小容許量。這是因為即使縮小量稍微增加，也會因短通道效應而臨界電壓急劇減少。閘長 0.25 μm 前後的閘極的情況，構成其一部分的多晶矽膜側壁端部在輕微氧化製程約 0.1 μm（兩端約 0.2 μm）被氧化的程度，認為是不引起臨界電壓急劇減少的界限。因此，以輕微氧化使其成長的氧化膜厚，最好以閘極氧化膜厚 50% 增加程度為上限。

其次，將清除氣體（氮）導入室 101 內而排出水蒸氣/氫混合氣體後，打開室 101，一面將清除氣體導入其內部，一面從支持台 104 卸下半導體晶圓 1A，輕微氣化處理結束。

以下，簡單說明輕微氧化製程後的 DRAM 製程。首先，如圖 14A 所示，將 p 型雜質，例如 B（硼）離子植入 n 型井 8 而在閘極 14C 兩側之 n 型井 8 形成 p- 型半導體區域

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（28）

16。此外，將n型雜質，例如P（磷）離子植入p型井7而在閘極14B兩側之p型井7形成n-型半導體區域17，在閘極14A兩側之p型井7形成n型半導體區域18。

其次，如圖15所示，在半導體基板1上以CVD法沈積氮化矽膜19後，如圖16所示，以光阻膜20覆蓋記憶體陣列，藉由非等向性蝕刻周邊電路之氮化矽膜19，在閘極14B、14C側壁形成側壁間隙壁(sidewall spacer) 19a。為了以埋入隔離槽4的氧化矽膜6和閘極14B、14C上的氮化矽膜19之被切削量為最少，將過度蝕刻量限制在必要最小限度，同時使用大幅採取對於氧化矽膜6的選擇比的蝕刻氣體，進行此蝕刻。

其次，如圖17所示，將n型雜質，例如As（砷）離子植入周邊電路之p型井7而形成n通道型MISFETQn之n+型半導體區域22（源極、汲極）。將p型雜質，例如B（硼）離子植入n型井2而形成p通道型MISFETQp之p+型半導體區域22（源極、汲極）。

其次，如圖18所示，在半導體基板1上以CVD法沈積氧化矽膜23，用化學機械研磨法使其表面平坦化後，用以光阻膜24為罩幕的乾式蝕刻除去記憶胞選擇MISFETQs之n型半導體區域18（源極、汲極）上部之氧化矽膜23。在氧化矽膜23對於氮化矽膜13、19的蝕刻速率大之類的條件下進行此蝕刻，以免除去n型半導體區域18上部之氮化矽膜19。

其次，如圖19所示，藉由用以上述光阻膜24為罩幕的

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（29）

乾式蝕刻除去記憶胞選擇 MISFETQs 之 n 型半導體區域 18（源極、汲極）上部之氮化矽膜 19 和閘極氧化膜 9，在源極、汲極之一方（n 型半導體區域 18）上部形成接觸 25，在他方（n 型半導體區域 18）上部形成接觸孔 26。為了以半導體基板 1 之被切削量為最少，此蝕刻將過度蝕刻量限制在必要最小限度，同時使用大幅採取對於半導體基板 1（矽）的選擇比的蝕刻氣體。此外，在非等向性蝕刻氮化矽膜 19 之類的條件下進行此蝕刻，使氮化矽膜 19 留在閘極 14A（字元線 WL）側壁。如此一來，就對於閘極 14A（字元線 WL）以自對準（self align）形成接觸孔 25、26。要對於閘極 14A（字元線 WL）以自對準形成接觸孔 25、26，也可以先非等向性蝕刻氮化矽膜 19 而在閘極 14A（字元線 WL）側壁形成側壁間隙壁。

其次，如圖 20 所示，將插塞（plug）27 埋入接觸孔 25、26 內部後，在氧化矽膜 23 上部以 CVD 法沈積氧化矽膜 28，其次用以光阻膜 29 為罩幕的乾式蝕刻除去接觸孔 25 上部之氧化矽膜 28。要將插塞 27 埋入接觸孔 25、26 內部，在氧化矽膜 23 上部以 CVD 法沈積摻入 P（磷）的多晶矽膜後，以化學機械研磨法研磨此多晶矽膜而除去氧化矽膜 23 上部之多晶矽膜。此多晶矽膜中的 P（磷）一部分在以後的高溫製程從接觸孔 25、26 底部擴散到 n 型半導體區域 18（源極、汲極），使 n 型半導體區域 18 低電阻化。

其次，如圖 21 所示，藉由用以光阻膜 30 為罩幕的乾式蝕刻除去周邊電路式的氧化矽膜 28、23 和閘極氧化膜

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（30）

9，在n通道型MISFETQn之源極、汲極(n+型半導體區域21)上部形成接觸孔31、32，在p通道型MISFETQp之源極、汲極(p+型半導體區域22)上部形成接觸孔33、34。在氧化矽膜對於氮化矽膜13及側壁間隙壁19a的蝕刻速率大之類的條件下進行此蝕刻，對於閘極14B以自對準形成接觸孔31、32，對於閘極14B以自對準形成接觸孔33、34。

其次，如圖22所示，在氧化矽膜28上部形成位元線BL和周邊電路之第1層配線35、36。位元線BL及第1層配線35、36，係例如在氧化矽膜28上部以濺鍍法沈積氮化鈦膜和鎢膜，其次在此鎢膜上部以CVD法沈積氧化矽膜37後，用以光阻膜為罩幕的蝕刻將這些膜依次形成圖案而形成。

其次，如圖23所示，在位元線BL及第1層配線35、36上部以CVD法沈積氧化矽膜38，用以光阻膜為罩幕的乾式蝕刻除去接觸孔26上部之氧化矽膜38、28而形成通孔39後，將插塞40埋入此通孔39內部。插塞40係例如在氧化矽膜38上部以濺鍍法沈積鎢膜後，以化學機械研磨法研磨此鎢膜而留在通孔39內部所形成。

其次，如圖24所示，藉由在通孔39上部形成以下部電極41、電容絕緣膜42及上部電極43之層疊構造構成的資訊儲存用電容元件C，以記憶胞選擇用MISFETQs和串聯連接於此MISFETQs的資訊儲存用電容元件C構成的DRAM之記憶胞概略完成。資訊儲存用電容元件C之下部

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（31）

電極41，係例如在氧化矽膜38上部以CVD法或濺鍍法沈積鎢膜，用以光阻膜為罩幕的乾式蝕刻將此鎢膜形成圖案而形成。電容絕緣膜42和上部電極43，係在下部電極41上部以CVD法或濺鍍法沈積氧化鉭膜，在其上部以濺鍍法沈積氮化鈦膜後，用以光阻膜為罩幕的蝕刻將這些膜依次形成圖案而形成。其後，在資訊儲存用電容元件C上部形成2層程度之鋁配線，但這些圖示省略。

上述閘極氧化膜之輕微氧化處理，也可以在如圖25所示的分批式直立氧化爐150安裝如前述的觸媒方式之水蒸氣/氫混合氣體生成裝置140而進行。圖26顯示使用此分批式直立氧化爐150之輕微氧化處理製程順序之一例。

以上，將為本發明者所完成之發明根據其實施形態加以具體說明，但本發明並不限於前述實施形態，當然在不脫離其要旨的範圍可作各種變更。

前述實施形態係就構成DRAM之記憶胞和周邊電路的MOSFET之輕微氧化處理加以說明，但本發明並不限於此，特別適用於以要求均勻、再現性良好地形成膜厚5 nm以下的極薄閘極氧化膜之細胞MOSFET構成電路的各種裝置之輕微氧化處理是理想的。

[發明之效果]

茲簡單說明在本案所揭示之發明中由代表性者所得到的效果如下：

根據本發明，在使用多金屬的閘極加工製程，可防止閘極圖案形成後的輕微氧化處理時金屬膜被氧化，同時可良

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（32）

好控制在閘極側壁端部的氧化膜形成再現性及氧化膜厚均勻性。藉此，特別是可均勻膜厚且再現性良好地形成膜厚5 nm以下且耐壓提高的高品質極薄閘極氧化膜，所以可使以閘長 0.25 μm 或此以下的細微 MOSFET 構成電路的裝置之可靠性、製造良率。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

A5
B5

四、中文發明摘要（發明之名稱：半導體積體電路裝置之製造方法）

本發明係在使用多金屬的閘極加工製程中，為了防止閘極圖案形成後的輕微氧化處理時金屬膜被氧化，及使在閘極側壁端部的氧化膜形成再現性及氧化膜厚均勻性可控制，其係將沈積於形成閘極氧化膜的半導體晶圖1A上的多金屬構造之閘極材料形成圖案而形成閘極後，供應氫氣至加熱到預定溫度的半導體晶圓1A主面或其附近，該氫氣係低濃度，含有因觸媒作用而由氫和氧生成之水，藉由使半導體晶圓1A主面選擇地氧化，以改善前述閘極之側壁端部輪廓。

英文發明摘要（發明之名稱：(日文)"半導体集積回路装置の製造方法"）

（請先閱讀背面之注意事項再填寫本頁各欄）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

修正補充
90年2月22日

六、申請專利範圍

1. 一種半導體積體電路裝置之製造方法，包含以下製程：

(a)在形成於半導體晶圓表面之矽表面的含有氧化矽膜之閘極絕緣膜上，形成矽膜的製程；

(b)在上述矽膜上直接或介以障壁層形成耐火金屬膜的製程；

(c)藉由將上述矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(d)於上述製程(c)之後，在含有氫氣及由氧和氫氣以觸媒所合成的水蒸氣的混合氣體氣氛下，進行熱處理的製程者。

2. 根據申請專利範圍第 1 項之半導體積體電路裝置之製造方法，其中含有上述障壁層。

3. 根據申請專利範圍第 2 項之半導體積體電路裝置之製造方法，其中在使上述耐火金屬膜及上述障壁層不氧化的條件下，進行上述製程(d)。

4. 根據申請專利範圍第 3 項之半導體積體電路裝置之製造方法，其中上述耐火金屬膜係包括含有以鎢為主要成分之膜者。

5. 根據申請專利範圍第 4 項之半導體積體電路裝置之製造方法，其中上述障壁層係包括含有以鎢之氮化物為主要成分之膜者。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

6. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在含有氫氣及由氧和氫氣以觸媒所合成的水蒸氣的混合氣體氣氛下，將半導體晶圓上的第 1 區域及與其材質不同的第 2 區域，以使上述第 1 區域被氧化，而上述第 2 區域不被氧化的方式，進行熱處理的製程者。

7. 根據申請專利範圍第 6 項之半導體積體電路裝置之製造方法，其中上述第 1 區域為上述晶圓本身的一部分。

8. 根據申請專利範圍第 7 項之半導體積體電路裝置之製造方法，其中上述第 2 區域為直接或間接形成於上述晶圓表面上的薄膜。

9. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在半導體晶圓的第 1 主面上形成含有第 1 元素之第 1 閘極絕緣膜的製程；

(b)在上述第 1 閘極絕緣膜上形成閘極的製程，該閘極係含有以第 2 元素為主要構成要素的膜者，該第 2 元素之於含有氫及水蒸氣的氣體氣氛中對應於氧化還原平衡狀態之平衡蒸氣壓曲線係較上述第 1 元素更位於高水分側者；

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

(c)於上述製程(b)之後，在含有氫及由氫氣和氧氣以觸媒合成的水蒸氣的混合氣體氣氛中，在使上述第2元素不氧化，而使上述第1元素氧化的條件下，對上述半導體晶圓進行熱處理的製程。

10. 根據申請專利範圍第9項之半導體積體電路裝置的製造方法，其中上述閘極絕緣膜係以氧化矽為主要的構成要素。

11. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在半導體晶圓表面之矽表面形成用以隔離元件之槽的製程；

(b)將來自外部的埋入構件埋入上述元件隔離槽內的製程；

(c)於上述製程(b)之後，將上述晶圓表面以化學機械研磨進行平坦化的製程；

(d)在形成於上述半導體晶圓表面之上述矽表面的含有氧化矽膜之閘極絕緣膜上，形成矽膜的製程；

(e)在上述矽膜上直接或介以障壁層形成耐火金屬膜的製程；

(f)藉由將上述矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(g)於上述製程(f)之後，在含有氫氣及水蒸氣的混合

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

氣體氣氛下，以使上述耐火金屬膜不氧化之方式，熱處理上述晶圓的製程者。

12. 根據申請專利範圍第 11 項之半導體積體電路裝置之製造方法，其中含有上述耐火金屬之氮化物膜作為上述障壁層。

13. 根據申請專利範圍第 12 項之半導體積體電路裝置之製造方法，其中上述耐火金屬為鎢。

14. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a) 在形成於半導體晶圓表面之矽表面的含有氧化矽膜之閘極絕緣膜上，形成矽膜的製程；

(b) 在上述矽膜上介以含有鎢之氮化膜的障壁層形成以鎢或鉬為主要成分的耐火金屬膜的製程；

(c) 藉由將上述矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(d) 於上述製程(c)之後，在實質上未含氫自由基，而係含氫氣與由氧及氫氣藉由觸媒所合成之水蒸氣，且在對於矽具有氧化性的混合氣體氣氛下，以不使上述耐火金屬膜及上述鎢之氮化膜氧化之方式，熱處理上述晶圓的製程者。

15. 根據申請專利範圍第 14 項之半導體積體電路裝置之製造方法，其中上述半導體積體電路裝置係具有互補型

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

構造者。

16. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在形成於半導體晶圓表面之含有矽表面的氧化矽膜之閘極絕緣膜上，形成金屬膜的製程；

(b)藉由將上述金屬膜形成圖案，以形成閘極的製程；

(c)於上述製程(b)之後，在含有由氣體狀的氧和氫以觸媒所合成的水蒸氣、以及分壓比前述水蒸氣高的氫的混合氣體氣氛下，以不氧化上述金屬膜之方式，熱氧化處理含有矽的部分的製程。

17. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在含有由氣體狀的氧和氫以觸媒所合成之水蒸氣、以及分壓比前述水蒸氣高的氫的混合氣體氣氛下，對半導體晶圓上的第 1 區域及與其材質不同的第 2 區域，以使上述第 1 區域氧化而使上述第 2 區域不氧化的方式，進行熱處理的製程。

18. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在半導體晶圓的第 1 主面上形成含有第 1 元素之第 1 閘極絕緣膜的製程；

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

(b)在上述第 1 閘極絕緣膜上形成閘極的製程，該閘極係含有以第 2 元素為主要構成要素的膜者，該第 2 元素之於含有氫及水蒸氣的氣體氣氛中對應於氧化還原平衡狀態之平衡蒸氣壓線係較上述第 1 元素更位於高水分側者；

(c)於上述製程(b)之後，在含有由氫氣及氧氣以觸媒所合成之水蒸氣、以及分壓比前述水蒸氣高的氫的混合氣體氣氛中，在使上述第 1 元素氧化而使上述第 2 元素不氧化的條件下，對上述半導體晶圓進行熱處理的製程。

19. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)於半導體晶圓表面的矽表面形成用以隔離元件之槽的製程；

(b)將來自外部的埋入構件埋入上述元件隔離槽內的製程；

(c)於上述製程(b)之後，將上述晶圓表面以化學機械研磨進行平坦化的製程；

(d)在形成於上述半導體晶圓表面之上述矽表面的含有氧化矽膜之閘極絕緣膜上，形成金屬膜的製程；

(e)藉由將上述金屬膜形成圖案，以形成閘極的製程；

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

(f)於上述製程(e)之後，在含有水蒸氣、以及分壓比前述水蒸氣高的氫之混合氣體氣氛下，以不使上述金屬膜氧化的方式，熱處理上述晶圓的製程。

20. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在形成於半導體晶圓表面的矽表面的閘極絕緣膜上，形成矽膜的製程；

(b)在上述矽膜上介以含有鎢之氮化膜的障壁層形成以鎢或鉬為主要成分的耐火金屬膜的製程；

(c)藉由將上述矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(d)於上述製程(c)之後，在實質上未含氫自由基，而係含由氧氣與氫氣藉由觸媒所合成之水蒸氣，且含有較之前述水蒸氣分壓為高之高濃度的氫，且對於矽具有氧化性的混合氣體氣氛下，以不使上述耐火金屬膜及上述鎢之氮化膜氧化的方式，熱處理上述晶圓的製程。

21. 根據申請專利範圍第20項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜之厚度為5nm以下，而上述閘極之閘長為0.25μm以下。

22. 根據申請專利範圍第21項之半導體積體電路裝置之製造方法，其中藉由上述(d)製程所為上述閘極絕緣膜之

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

厚度增加，係原來厚度50%以下之增加。

23. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)於形成於半導體晶圓表面之矽表面上之含有氧化矽膜之閘絕緣膜上，形成矽膜之製程；

(b)於上述矽膜上直接或介以障壁層而形成耐火金屬膜之製程；

(c)藉由將上述矽膜及耐火金屬膜圖案化而形成閘極之製程；

(d)上述製程(c)之後，於未氧化上述耐火金屬膜之條件下，於實質上未含氫自由基及氮氣，而係含氫氣與由氧及氫氣藉由觸媒所合成之水蒸氣之混合氣體氣氛中，作熱處理之製程。

24. 根據申請專利範圍第23項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜之厚度為5nm以下，而上述閘極之閘長為0.25μm以下。

25. 根據申請專利範圍第24項之半導體積體電路裝置之製造方法，其中藉由上述(d)製程所為上述閘極絕緣膜之厚度增加，係原來厚度50%以下之增加。

26. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)於形成於半導體晶圓表面之矽表面上厚度為

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

5nm以下之閘極絕緣膜上，形成矽之製程；

(b)於上述矽膜上介以含有鎢氮化膜之障壁層而形成以鎢或鉬為主要成分之耐火金屬膜之製程；

(c)藉由將上述矽膜及上述耐火金屬膜圖案化而形成閘長為0.25μm以下之閘極之製程；

(d)上述製程(c)之後，在實質上未含氫自由基，含有水蒸氣，而且含有較之較前述水蒸氣分壓為高之高濃度氫的對矽有氧化性之混合氣體氣氛下，在不使上述耐火金屬膜及上述鎢氮化膜氧化之條件下，熱處理上述晶圓之製程。

27. 根據申請專利範圍第26項之半導體積體電路裝置之製造方法，其中藉由上述(d)製程所為上述閘極絕緣膜之厚度增加，係原來厚度50%以下之增加。

28. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)於半導體晶圓表面之矽表面形成供隔離元件之槽之製程；

(b)自外部將埋入構件埋入上述元件隔離槽內之製程；

(c)於上述製程(b)之後，藉由化學機械研磨而使上述晶圓表面平坦化之製程；

(d)於形成於上述半導體晶圓表面之上述矽表面之含

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

有氧化矽膜之閘極絕緣膜上，形成金屬膜之製程；

(e)將上述金屬膜圖案化而形成閘極之製程；

(f)於上述製程(e)之後，於含有水蒸氣分壓較前述水蒸氣高之氫之混合氣體氣氛下，氧化上述閘極端部之上述矽表面，而不氧化上述金屬膜般地熱處理上述晶圓之製程。

29. 根據申請專利範圍第28項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜之厚度為5nm以下，而上述閘極之閘長為0.25μm以下。

30. 根據申請專利範圍第29項之半導體積體電路裝置之製造方法，其中藉由上述(d)製程所為上述閘極絕緣膜之厚度增加，係原來厚度50%以下之增加。

31. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)於形成於半導體晶圓表面矽表面之含有氧化矽膜之閘極絕緣膜上，形成以鎢或鉬為主要成分之耐火金屬膜之製程；

(b)藉由將上述耐火金屬膜圖案化而形成閘極之製程；

(c)上述製程(b)之後，於實質上未含氫自由基，而含有氫氣與由氧及氫氣藉由觸媒所合成之水蒸氣，且對矽有氧化性之混合氣體氣氛下，於不氧化上述耐火

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

金屬膜之條件下，熱處理上述晶圓之製程。

32. 根據申請專利範圍第31項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜之厚度為5nm以下，而上述閘極之閘長為0.25μm以下。

33. 根據申請專利範圍第22項之半導體積體電路裝置之製造方法，其中藉由上述(c)製程所為上述閘極絕緣膜之厚度增加，係原來厚度50%以下之增加。

34. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)於形成於半導體晶圓表面矽表面之含有氧化矽膜之閘極絕緣膜上，形成耐火金屬膜之製程；

(b)藉由將上述耐火金屬膜圖案化而形成閘極之製程；

(c)上述製程(b)之後，在不氧化上述耐火金屬膜之狀況下，於實質上未含氫自由基及氮氣，而含有氫氣與由氧及氫氣而藉由觸媒所合成之水蒸氣，且對矽有氧化性之混合氣體氣氛下，熱處理上述晶圓之製程。

35. 根據申請專利範圍第34項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜之厚度為5nm以下，而上述閘極之閘長為0.25μm以下。

36. 根據申請專利範圍第35項之半導體積體電路裝置之製造方法，其中藉由上述(c)製程所為上述閘極絕緣膜之

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

厚度增加，係原來厚度50%以下之增加。

37. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)於半導體晶圓表面之矽表面形成供隔離元件之槽之製程；

(b)自外部將埋入構件埋入上述元件隔離槽內之製程；

(c)於上述製程(b)之後，藉由化學機械研磨而使上述晶圓表面平坦化之製程；

(d)於形成於上述半導體晶圓表面之上述矽表面之含有氧化矽膜之閘極絕緣膜上，形成耐火金屬膜之製程；

(e)將上述耐火金屬膜圖案化而形成閘極之製程；

(f)於上述製程(e)之後，於含有水蒸氣及分壓較前述水蒸氣高之氫之混合氣體氣氛下，氧化上述閘極端部之上述矽表面，而不氧化上述耐火金屬膜般地熱處理上述晶圓之製程。

38. 根據申請專利範圍第37項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜之厚度為5nm以下，而上述閘極之閘長為0.25μm以下。

39. 根據申請專利範圍第38項之半導體積體電路裝置之製造方法，其中藉由上述(c)製程所為上述閘極絕緣膜之

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

厚度增加，係原來厚度50%以下之增加。

40. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)於形成於半導體晶圓表面之矽表面之閘極絕緣膜上，形成矽膜之製程；

(b)於上述矽膜上形成耐火金屬膜之製程；

(c)藉由將上述矽膜及上述耐火金屬膜圖案化而形成閘極之製程；

(d)於上述製程(c)之後，於含有氫氣與由氧及氫氣藉由觸媒所合成之水蒸氣之混合氣體氣氛下，於未氧化上述耐火金屬膜而氧化矽之條件下，作熱處理之製程。

41. 根據申請專利範圍第40項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜之厚度為5nm以下，而上述閘極之閘長為0.25μm以下。

42. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)於形成於半導體晶圓表面之矽表面之閘極絕緣膜上，形成以鎢或鉬為主要成分之耐火金屬膜之製程；

(b)藉由將上述耐火金屬膜圖案化而形成閘極之製程；

(c)上述製程(b)之後，於實質上未含氫自由基，而

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

含有氫氣與由氧及氫氣藉由觸媒所合成之水蒸氣，且對矽有氧化性之混合氣體氣氛下，於不氧化上述耐火金屬膜之條件下，熱處理上述晶圓之製程。

43. 根據申請專利範圍第42項之半導體積體電路裝置之製造方法，其中上述閘極絕緣膜之厚度為5nm以下，而上述閘極之閘長為0.25μm以下。

44. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a) 在含有氫氣及由氧和氫氣以觸媒所合成的水蒸氣的混合氣體氣氛下，將半導體晶圓上的第1區域及與其材質不同的第2區域，以使上述第1區域被氧化，而上述第2區域不被氧化的方式，藉由利用燈加熱之單片式處理，進行熱處理的製程者。

45. 根據申請專利範圍第44項之半導體積體電路裝置之製造方法，其中上述第1區域為上述晶圓本身的一部分。

46. 根據申請專利範圍第45項之半導體積體電路裝置之製造方法，其中上述第2區域為直接或間接形成於上述晶圓表面上的薄膜。

47. 一種半導體積體電路裝置之製造方法，上述半導體積體電路裝置包含以下構成：

(a) 矽表面區域上之閘極絕緣膜；

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

(b)閘極，具有：(i)與上述矽表面區域構成以矽為主要構成成分的矽基礎區域之下部矽膜，(ii)以鎢或鉬為主要構成成分之上部耐火金屬膜，及(iii)具備設於上述下部矽膜及耐火金屬膜間之含鎢氮化物作為主要構成成分的障壁膜之中間膜；又，

上述上部耐火金屬膜與上述中間膜構成以一種以上之耐火金屬作為主要構成成分之一之耐火金屬區域，另，上述閘極絕緣膜與上述閘極係於基板區域之主面上構成絕緣閘型場效電晶體；上述製造方法包含以下之製程：

(x)在上述閘極圖案化之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於含上述基板區域之晶圓以不氧化上述耐火金屬區域之方式，氧化上述矽基礎區域般地作熱處理之製程。

48. 如申請專利範圍第47項之半導體積體電路裝置之製造方法，其中上述水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

49. 如申請專利範圍第48項之半導體積體電路裝置之製造方法，其中該經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

50. 如申請專利範圍第49項之半導體積體電路裝置之製造

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

方法，其中該水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

51. 如申請專利範圍第50項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25μm以下者。

52. 如申請專利範圍第51項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在5nm以下者。

53. 如申請專利範圍第52項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

54. 一種半導體積體電路裝置之製造方法，上述半導體積體電路裝置包含以下構成：

(a)矽表面區域上之閘極絕緣膜；

(b)閘極，具有：(i)與上述矽表面區域構成以矽為主要構成成分的矽基礎區域之下部矽膜，及(ii)以耐火金屬為主要構成成分之上部耐火金屬膜；又，

上述上部耐火金屬膜係構成以一種以上之耐火金屬作為主要構成成分之一之耐火金屬區域，另，上述閘極絕緣膜與上述閘極係於基板區域之主面上構成絕緣閘型場效電晶體；上述製造方法包含以下之製程：

(x)在上述閘極圖案化之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於含上述

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

基板區域之晶圓以不氧化上述耐火金屬區域之方式，氧化上述矽基礎區域般地作熱處理之製程。

55. 如申請專利範圍第54項之半導體積體電路裝置之製造方法，其中上述水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

56. 如申請專利範圍第55項之半導體積體電路裝置之製造方法，其中該經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

57. 如申請專利範圍第56項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

58. 如申請專利範圍第57項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為 0.25μm 以下者。

59. 如申請專利範圍第58項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在 5nm 以下者。

60. 如申請專利範圍第59項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏 800 度之溫度下進行者。

61. 一種半導體積體電路裝置之製造方法，上述半導體積體電路裝置包含以下構成：

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

(a) 閘極絕緣膜，位於構成以矽為主要構成成分之矽基礎區域的矽表面區域上；及

(b) 閘極，具有以耐火金屬作為主要構成成分之耐火金屬膜；又

上述耐火金屬膜係構成以一種以上之耐火金屬作為主要構成成分之一之耐火金屬區域，另，上述閘極絕緣膜與上述閘極係於基板區域之主面上構成絕緣閘型場效電晶體；上述製造方法包含以下之製程：

(x) 在上述閘極圖案化之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於含上述基板區域之晶圓以不氧化上述耐火金屬區域之方式，氧化上述矽基礎區域般地作熱處理之製程。

62. 如申請專利範圍第 61 項之半導體積體電路裝置之製造方法，其中上述水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

63. 如申請專利範圍第 62 項之半導體積體電路裝置之製造方法，其中該經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

64. 如申請專利範圍第 63 項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

65. 如申請專利範圍第64項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25μm以下者。

66. 如申請專利範圍第65項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在5nm以下者。

67. 如申請專利範圍第66項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

68. 一種半導體積體電路裝置之製造方法，上述半導體積體電路裝置包含以下構成：

(a)矽表面區域上之閘極絕緣膜；

(b)閘極，具有：(i)與上述矽表面區域構成以矽為主要構成成分的矽基礎區域之下部矽膜，及(ii)以耐火金屬為主要構成成分之上部耐火金屬膜；又，

上述上部耐火金屬膜係構成以一種以上之耐火金屬作為主要構成成分之一之耐火金屬區域，另，上述閘極絕緣膜與上述閘極係於基板區域之主面上構成絕緣閘型場效電晶體；上述製造方法包含以下之製程：

(x)在上述閘極圖案化之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於收容在利用燈加熱之單片式處理爐中的含上述基板區域之晶圓，以不氧化上述耐火金屬區域之方式，氧化上述矽

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

基礎區域般地作熱處理之製程。

69. 如申請專利範圍第68項之半導體積體電路裝置之製造方法，其中該經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

70. 如申請專利範圍第69項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

71. 如申請專利範圍第70項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25μm以下者。

72. 如申請專利範圍第71項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在5nm以下者。

73. 如申請專利範圍第72項之半導體積體電路裝置之製造方法，其中上述水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

74. 如申請專利範圍第73項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

75. 一種半導體積體電路裝置之製造方法，上述半導體積體電路裝置包含以下構成：

(a) 閘極絕緣膜，位於構成以矽為主要構成成分之矽

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

基礎區域的矽表面區域上；及

(b)閘極，具有以耐火金屬作為主要構成成分之耐火金屬膜；又

上述耐火金屬膜係構成以一種以上之耐火金屬作為主要構成成分之一之耐火金屬區域，另，上述閘極絕緣膜與上述閘極係於基板區域之主面上構成絕緣閘型場效電晶體；上述製造方法包含以下之製程：

(x)在上述閘極圖案化之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於收容在利用燈加熱之單片式處理爐中的含上述基板區域之晶圓，以不氧化上述耐火金屬區域之方式，氧化上述矽基礎區域般地作熱處理之製程。

76. 如申請專利範圍第75項之半導體積體電路裝置之製造方法，其中該經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

77. 如申請專利範圍第76項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

78. 如申請專利範圍第77項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25μm以下者。

79. 如申請專利範圍第78項之半導體積體電路裝置之製造

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

方法，其中該閘極絕緣膜之膜厚係在5nm以下者。

80. 如申請專利範圍第79項之半導體積體電路裝置之製造方法，其中上述水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

81. 如申請專利範圍第80項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

82. 一種半導體積體電路裝置之製造方法，上述半導體積體電路裝置包含以下構成：

(a) 閘極絕緣膜，位於構成以矽為主要構成成分之矽基礎區域的矽表面區域上；及

(b) 閘極，具有以耐火金屬作為主要構成成分之耐火金屬膜；又

上述耐火金屬膜係構成以一種以上之耐火金屬作為主要構成成分之一之耐火金屬區域，另，上述閘極絕緣膜與上述閘極係於基板區域之主面上構成絕緣閘型場效電晶體；上述製造方法包含以下之製程：

(x) 在上述閘極圖案化之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於收容在利用燈加熱之單片式處理爐中的含上述基板區域之晶圓作熱處理之製程。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

83. 如申請專利範圍第82項之半導體積體電路裝置之製造方法，其中該經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近表。

84. 如申請專利範圍第83項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

85. 如申請專利範圍第84項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25 μm以下者。

86. 如申請專利範圍第85項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在5nm以下者。

87. 如申請專利範圍第86項之半導體積體電路裝置之製造方法，其中上述水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

88. 如申請專利範圍第87項之半導體積體電路裝置之製造方法，其中晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

89. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在晶圓上之以矽為主要構成成分之表面區域上，形成第 1 絕緣膜之製程，該第 1 絕緣膜將成為絕緣閘

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

型場效電晶體之閘極絕緣膜；

(b)在上述第 1 絕緣膜上，形成以矽為主要構成成分的第 1 含矽膜之製程；

(c)在上述第 1 含矽膜上，形成以耐火金屬為主要構成成分的第 1 耐火金屬膜之製程；

(d)將形成之上述第 1 含矽膜及第 1 耐火金屬膜圖案化，藉而形成上述絕緣閘型場效電晶體的閘極之製程；及

(e)在上述製程(d)之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於上述晶圓以不氧化上述第 1 耐火金屬膜之方式，氧化上述表面區域及第 1 含矽膜般地作熱處理之製程。

90. 如申請專利範圍第89項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

91. 如申請專利範圍第90項之半導體積體電路裝置之製造方法，其中經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

92. 如申請專利範圍第91項之半導體積體電路裝置之製造方法，其中水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

93. 如申請專利範圍第92項之半導體積體電路裝置之製造方法，其中耐火金屬為鎢或鉬者。

94. 如申請專利範圍第93項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25 μm以下者。

95. 如申請專利範圍第94項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在5 nm以下者。

96. 如申請專利範圍第95項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

97. 一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在晶圓上之以矽為主要構成成分之表面區域上，形成第 1 絕緣膜之製程，該第 1 絕緣膜將成為絕緣閘型場效電晶體之閘極絕緣膜；

(b)在上述第 1 絕緣膜上，形成以耐火金屬為主要構成成分的第 1 耐火金屬膜之製程；

(c)將形成之上述第 1 耐火金屬膜圖案化，藉而形成上述絕緣閘型場效電晶體的閘極之製程；及

(d)在上述製程(c)之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於上述晶圓以不氧化上述第 1 耐火金屬膜之方式，氧化上述表面

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

A8
B8
C8
D8

六、申請專利範圍

區域般地作熱處理之製程。

98. 如申請專利範圍第97項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

99. 如申請專利範圍第98項之半導體積體電路裝置之製造方法，其中經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

100. 如申請專利範圍第99項之半導體積體電路裝置之製造方法，其中水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

101. 如申請專利範圍第100項之半導體積體電路裝置之製造方法，其中耐火金屬為鎢或鉬者。

102. 如申請專利範圍第101項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25μm以下者。

103. 如申請專利範圍第102項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在5 nm以下者。

104. 如申請專利範圍第103項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

105. 一種半導體積體電路裝置之製造方法，包括以下製

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

程：

(a)在晶圓上之以矽為主要構成成分之表面區域上，形成第 1 絕緣膜之製程，該第 1 絕緣膜將成為絕緣閘型場效電晶體之閘極絕緣膜；

(b)在上述第 1 絕緣膜上，形成以耐火金屬為主要構成成分的第 1 耐火金屬膜之製程；

(c)在上述第 1 含矽膜上，形成以耐火金屬為主要構成成分的第 1 耐火金屬膜之製程；

(d)將形成之上述第 1 含矽膜及第 1 耐火金屬膜圖案化，藉而形成上述絕緣閘型場效電晶體的閘極之製程；及

(e)在上述製程(d)之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於收容在利用燈加熱之單片式處理爐中的上述晶圓以不氧化上述第 1 耐火金屬膜之方式，氧化上述表面區域及第 1 含矽膜般地作熱處理之製程。

106.如申請專利範圍第105項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

107.如申請專利範圍第106項之半導體積體電路裝置之製造方法，其中經合成之上述水蒸氣，係保持於氣體狀

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

態下輸送至上述晶圓附近者。

108.如申請專利範圍第107項之半導體積體電路裝置之製造方法，其中水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

109.如申請專利範圍第108項之半導體積體電路裝置之製造方法，其中耐火金屬為鎢或鉬者。

110.如申請專利範圍第109項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25μm以下者。

111.如申請專利範圍第110項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在5 nm以下者。

112.如申請專利範圍第111項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

113.一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在晶圓上之以矽為主要構成成分之表面區域上，形成第 1 絕緣膜之製程，該第 1 絕緣膜將成為絕緣閘型場效電晶體之閘極絕緣膜；

(b)在上述第 1 絕緣膜上，形成以耐火金屬為主要構成成分的第 1 耐火金屬膜之製程；

(c)將形成之上述第 1 耐火金屬膜圖案化，藉而形成

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

上述絕緣閘型場效電晶體的閘極之製程；及

(d)在上述製程(c)之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於收容在利用燈加熱之單片式處理爐中的上述晶圓，以不氧化上述第 1 耐火金屬膜之方式，氧化上述表面區域般地作熱處理之製程。

114. 如申請專利範圍第113項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

115. 如申請專利範圍第114項之半導體積體電路裝置之製造方法，其中經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

116. 如申請專利範圍第115項之半導體積體電路裝置之製造方法，其中水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

117. 如申請專利範圍第116項之半導體積體電路裝置之製造方法，其中耐火金屬為鎢或鉬者。

118. 如申請專利範圍第117項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25μm以下者。

119. 如申請專利範圍第118項之半導體積體電路裝置之製

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

造方法，其中該閘極絕緣膜之膜厚係在5 nm以下者。

120.如申請專利範圍第119項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

121.一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在晶圓上之以矽為主要構成成分之表面區域上，形成第 1 絕緣膜之製程，該第 1 絕緣膜將成為絕緣閘型場效電晶體之閘極絕緣膜；

(b)在上述第 1 絕緣膜上，形成以耐火金屬為主要構成成分的第 1 耐火金屬膜之製程；

(c)將形成之上述第 1 耐火金屬膜圖案化，藉而形成上述絕緣閘型場效電晶體的閘極之製程；及

(d)在上述製程(c)之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於收容在利用燈加熱之單片式處理爐中的上述晶圓作熱處理之製程。

122.如申請專利範圍第121項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

123.如申請專利範圍第122項之半導體積體電路裝置之製

經濟部中央標準局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

造方法，其中經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

124.如申請專利範圍第123項之半導體積體電路裝置之製造方法，其中水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

125.如申請專利範圍第124項之半導體積體電路裝置之製造方法，其中耐火金屬為鎢或鉬者。

126.如申請專利範圍第125項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25μm以下者。

127.如申請專利範圍第126項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在5 nm以下者。

128.如申請專利範圍第127項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

129.一種半導體積體電路裝置之製造方法，包括以下製程：

(a)在晶圓上之以矽為主要構成成分之表面區域上，形成第 1 絕緣膜之製程，該第 1 絕緣膜將成為絕緣閘型場效電晶體之閘極絕緣膜；

(b)在上述第 1 絕緣膜上，形成以耐火金屬為主要構成成分的第 1 耐火金屬膜之製程；

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

(c)將形成之上述第1耐火金屬膜圖案化，藉而形成上述絕緣閘型場效電晶體的閘極之製程；及

(d)在上述製程(c)之後，在含由氧氣及氫氣以觸媒合成之水蒸氣與氫的混合氣體氣氛中，對於上述晶圓作熱處理之製程。

130.如申請專利範圍第129項之半導體積體電路裝置之製造方法，其中該水蒸氣之合成，係對於上述觸媒供給以較之水分合成之化學計量莫耳比，氫為過量之氣體而進行者。

131.如申請專利範圍第130項之半導體積體電路裝置之製造方法，其中經合成之上述水蒸氣，係保持於氣體狀態下輸送至上述晶圓附近者。

132.如申請專利範圍第131項之半導體積體電路裝置之製造方法，其中水蒸氣之合成，係在較上述晶圓之熱處理溫度為低的溫度下進行者。

133.如申請專利範圍第132項之半導體積體電路裝置之製造方法，其中耐火金屬為鎢或鉬者。

134.如申請專利範圍第133項之半導體積體電路裝置之製造方法，其中該絕緣閘型場效電晶體之閘長為0.25μm以下者。

135.如申請專利範圍第134項之半導體積體電路裝置之製造方法，其中該閘極絕緣膜之膜厚係在5 nm以下者。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

A8
B8
C8
D8

六、申請專利範圍

136.如申請專利範圍第135項之半導體積體電路裝置之製造方法，其中該晶圓之上述熱處理，係在超過攝氏800度之溫度下進行者。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

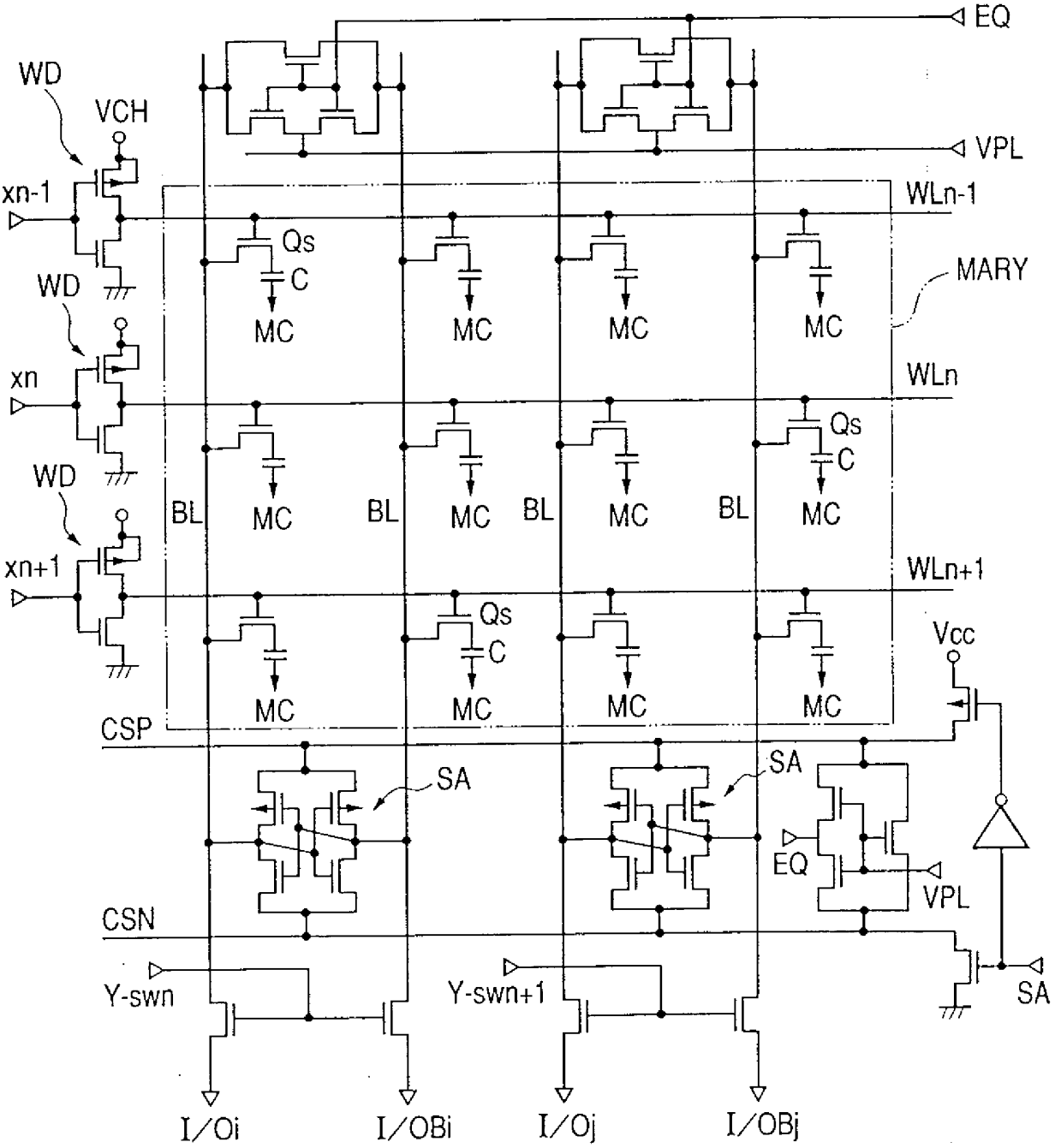

EQ
WD
VCH
VPL
xn-1
WLn-1
Qs
C
MC
MARY
WD
xn
WLn
WD
BL
xn+1
WLn+1
Vcc
CSP
SA
EQ
VPL
CSN
Y-swn
Y-swn+1
SA
I/Oi
I/OBi
I/Oj
I/OBj

圖 1

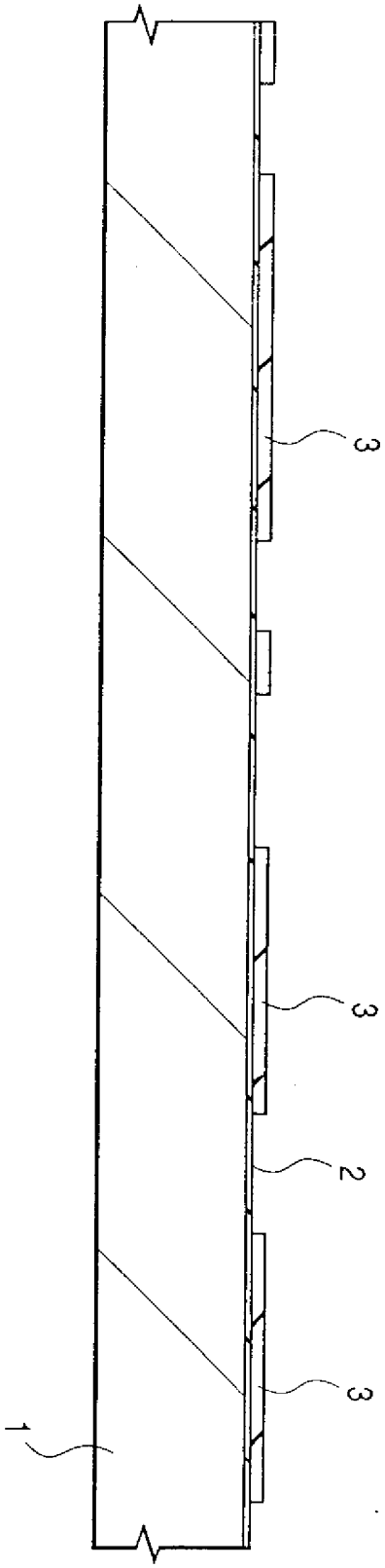


圖 2

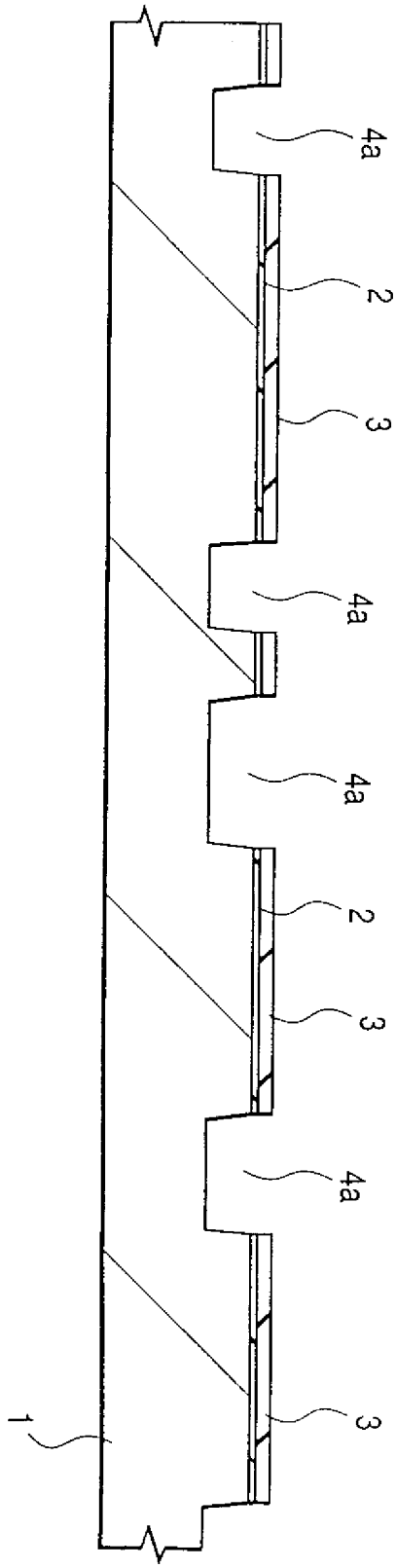


圖 3

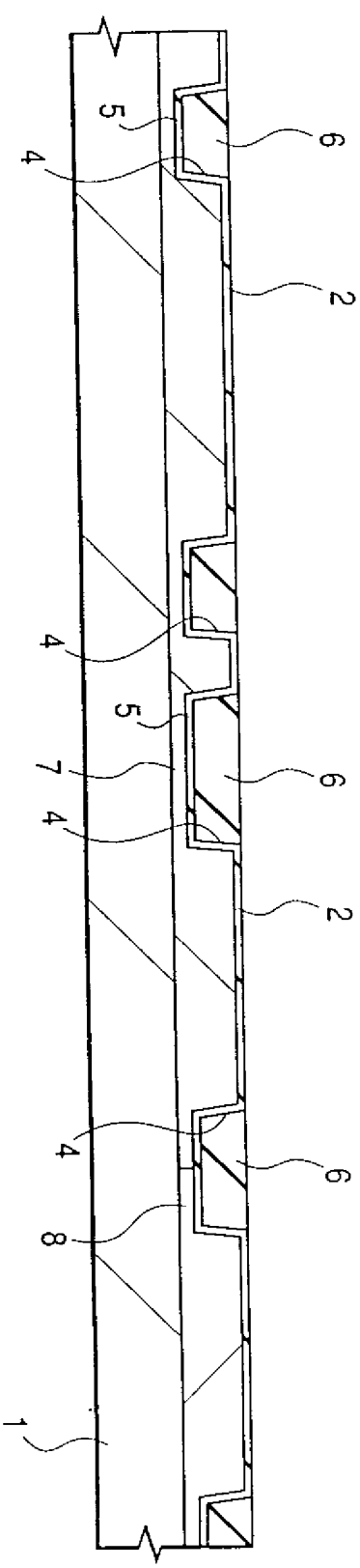


圖 5

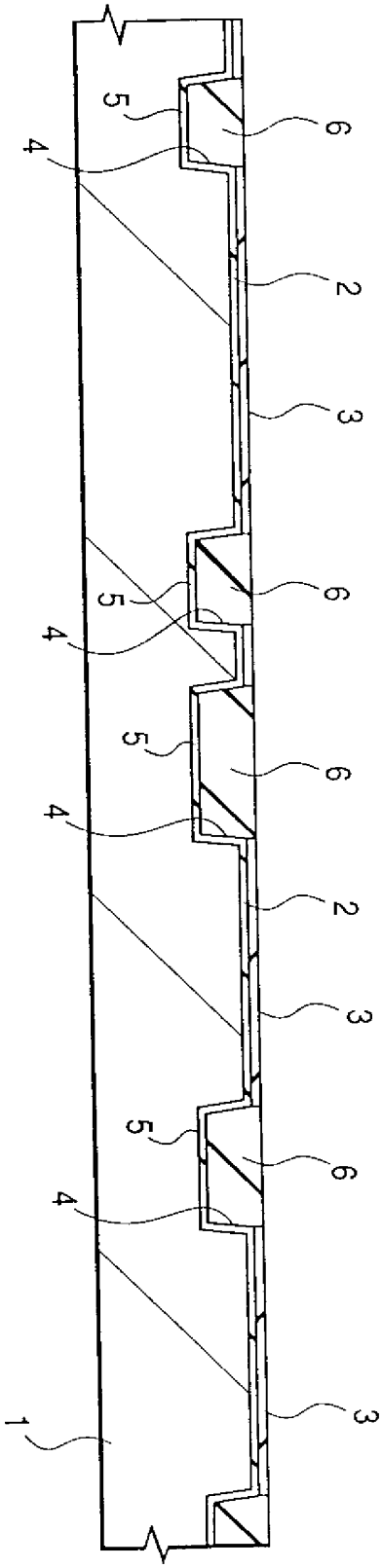


圖 4

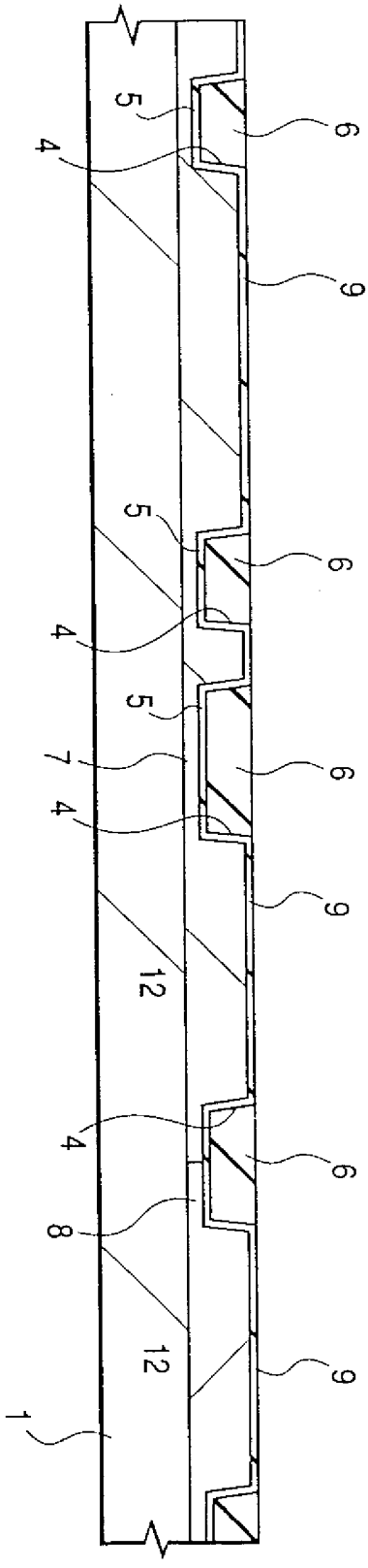


図 6

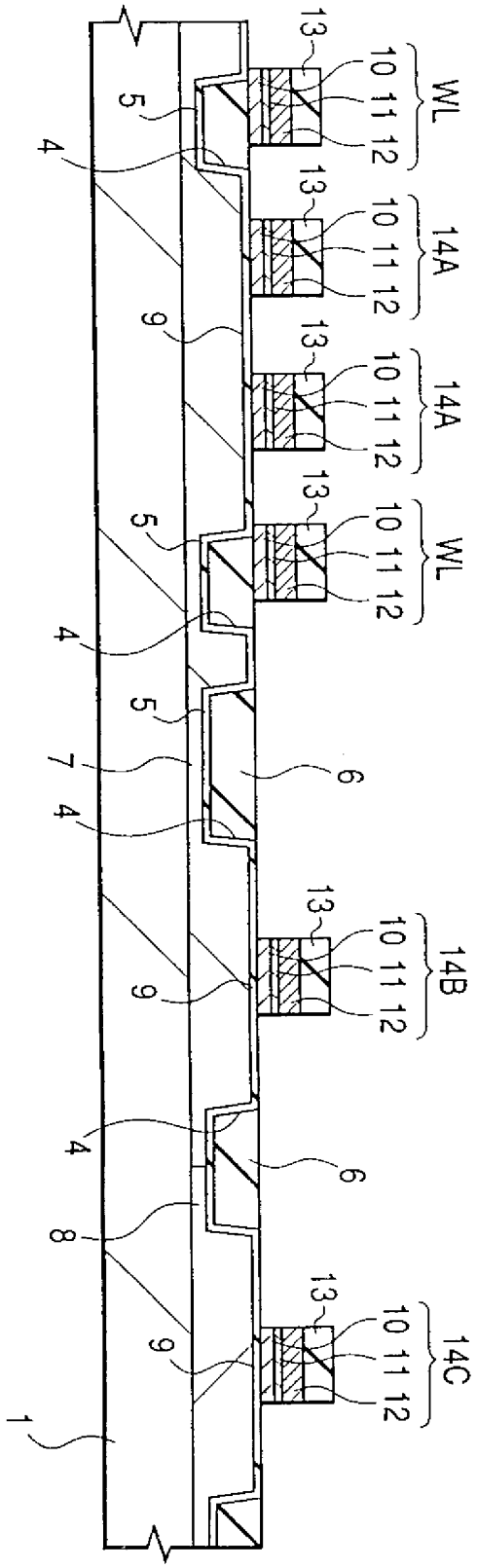


図 7

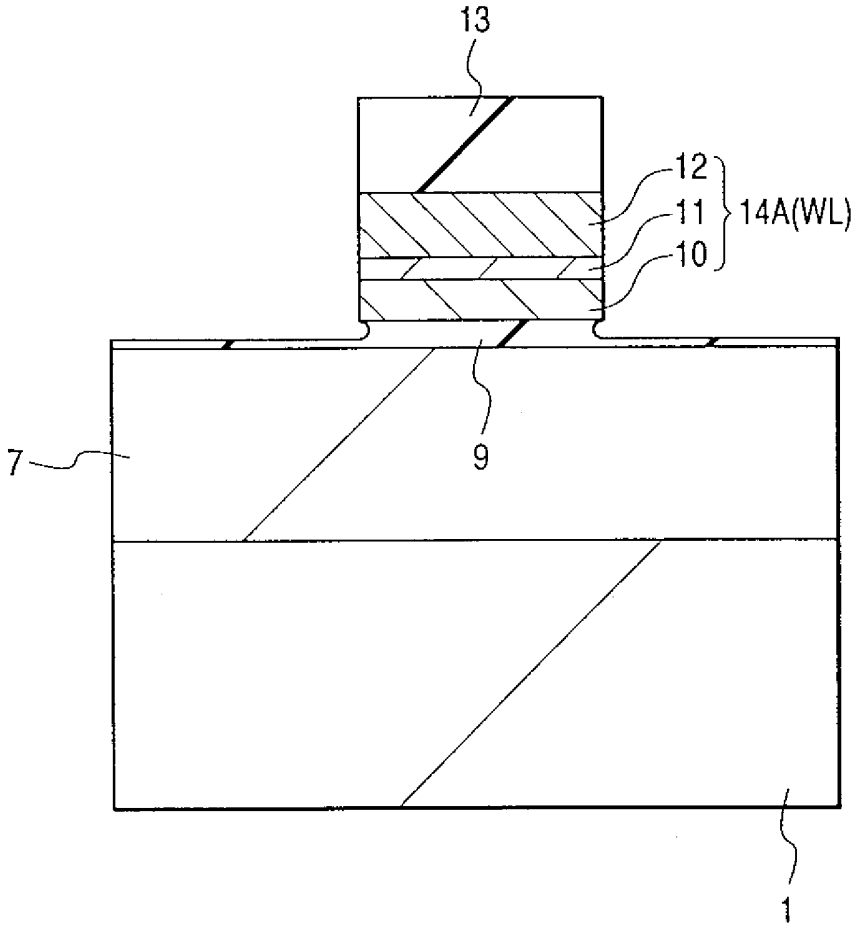


圖 8

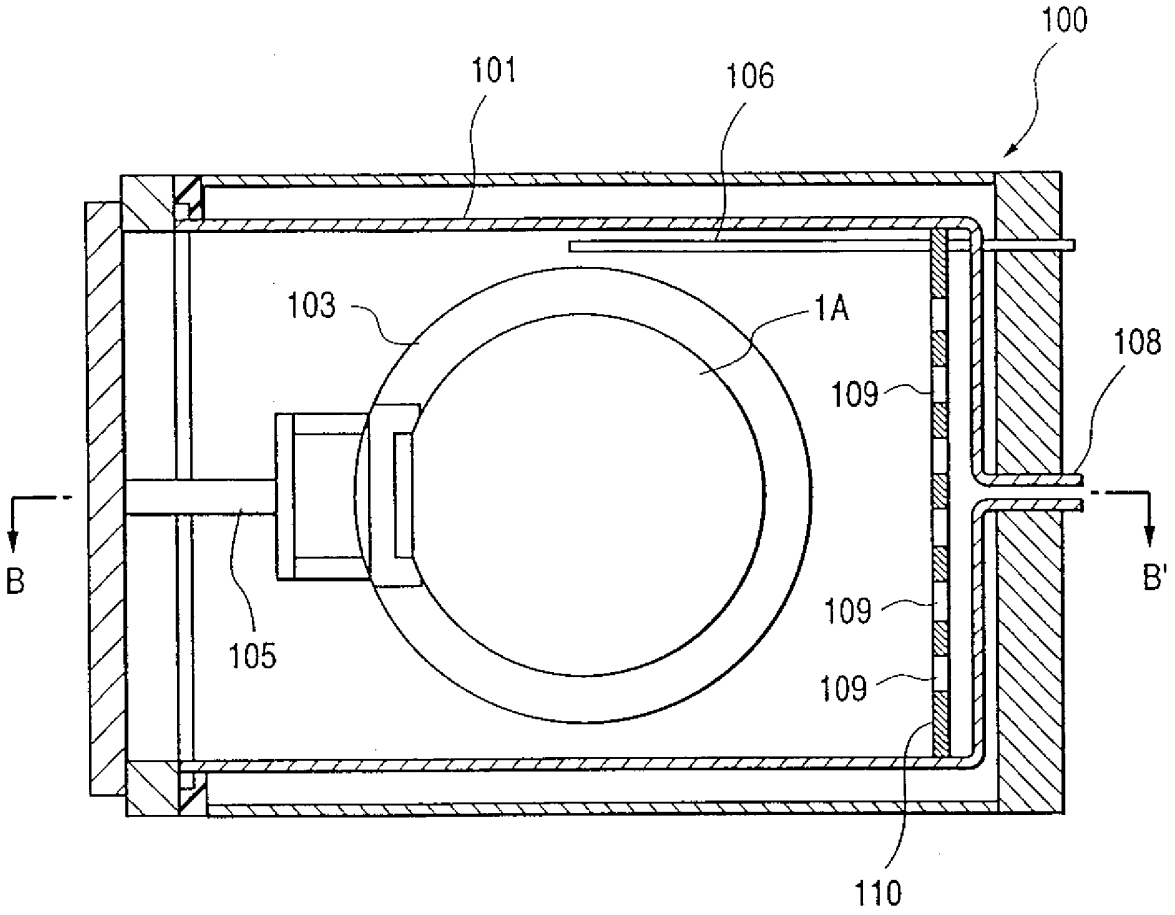

100
101
106
103
1A
108
109
B
B'
105
109
109
110

圖 9(a)

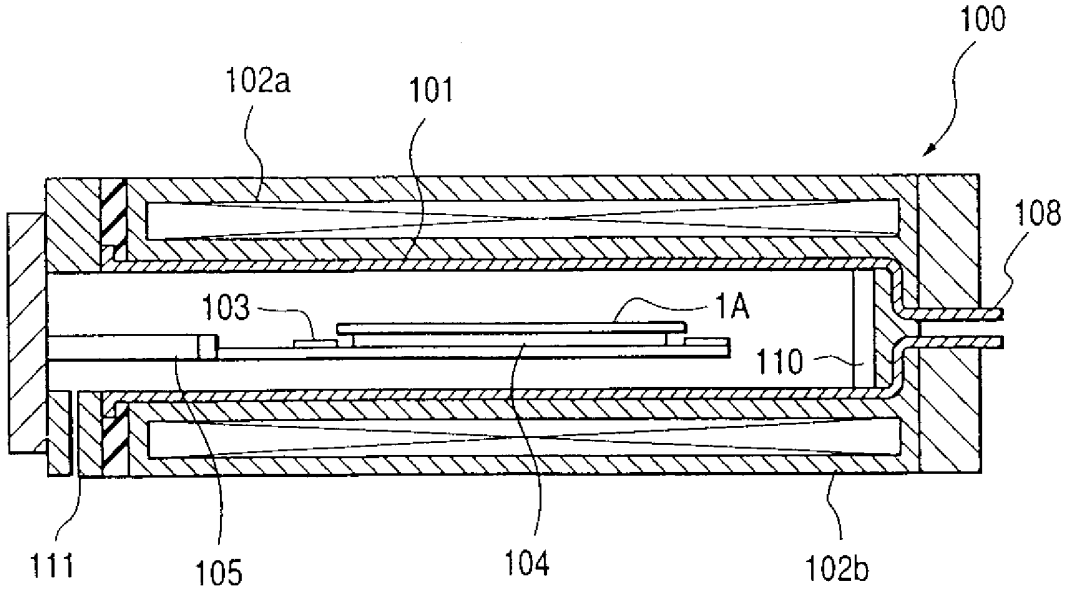

100
102a
101
108
103
1A
110
111
105
104
102b

圖 9(b)

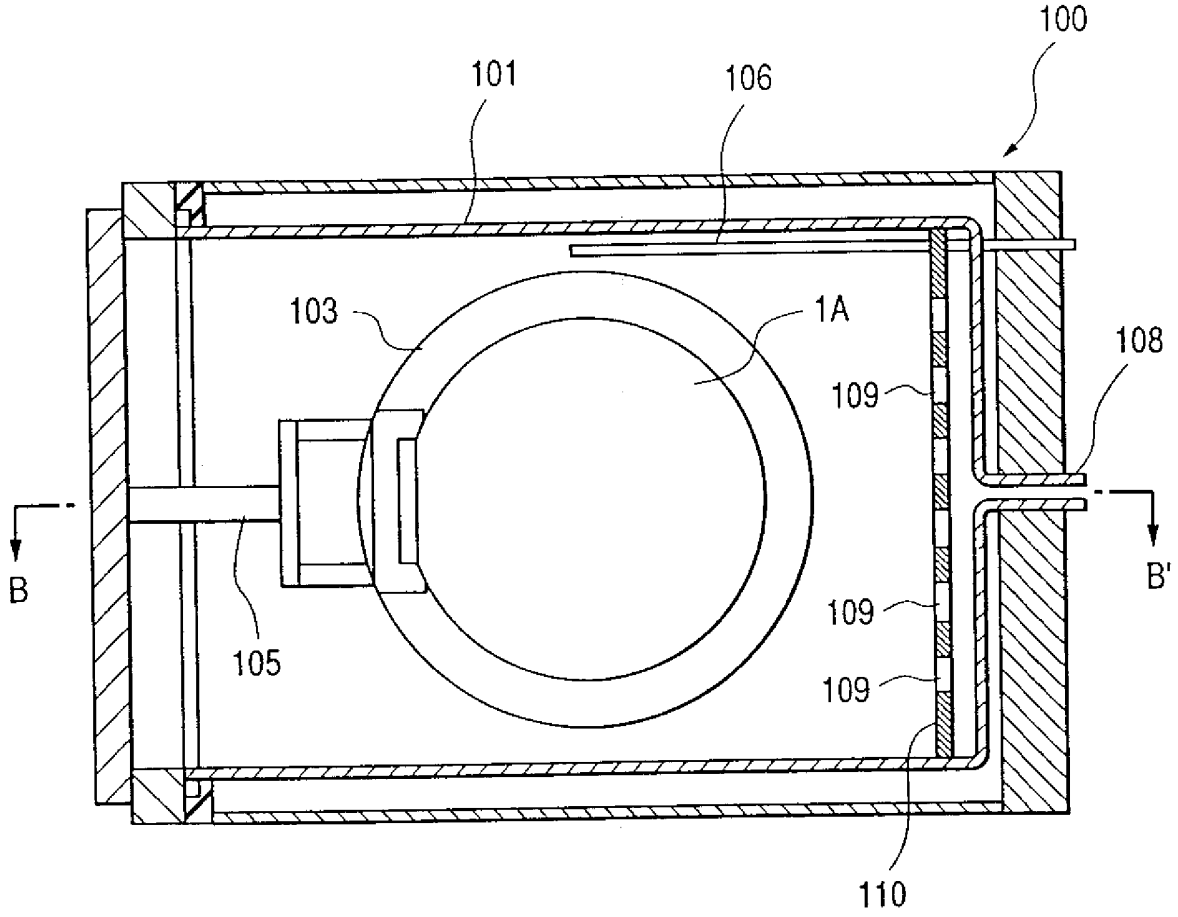

100
101
106
103
1A
108
109
B
B'
105
109
109
110

圖 10(a)

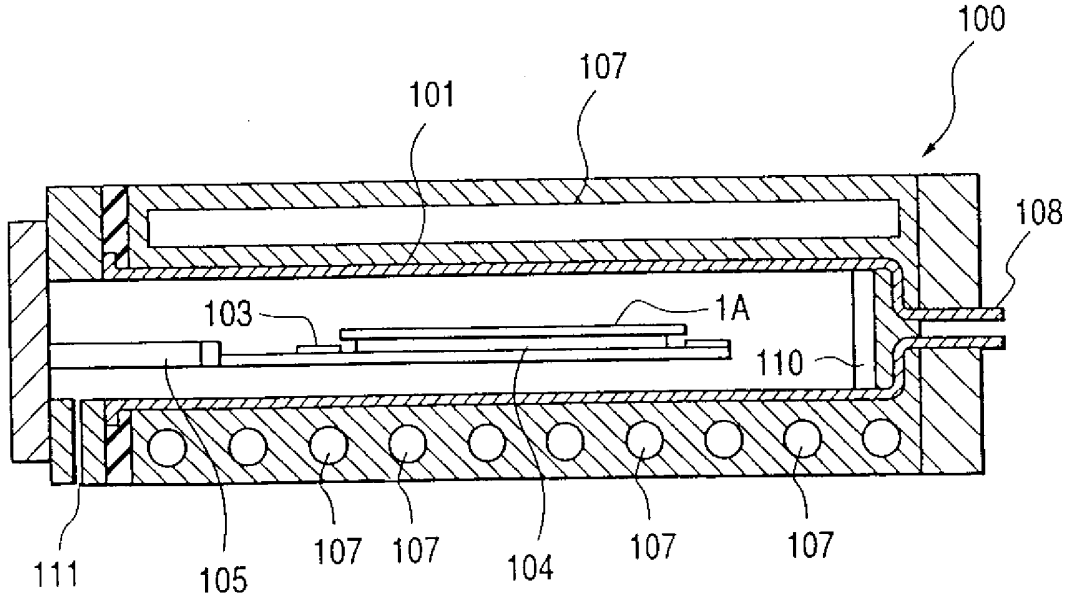
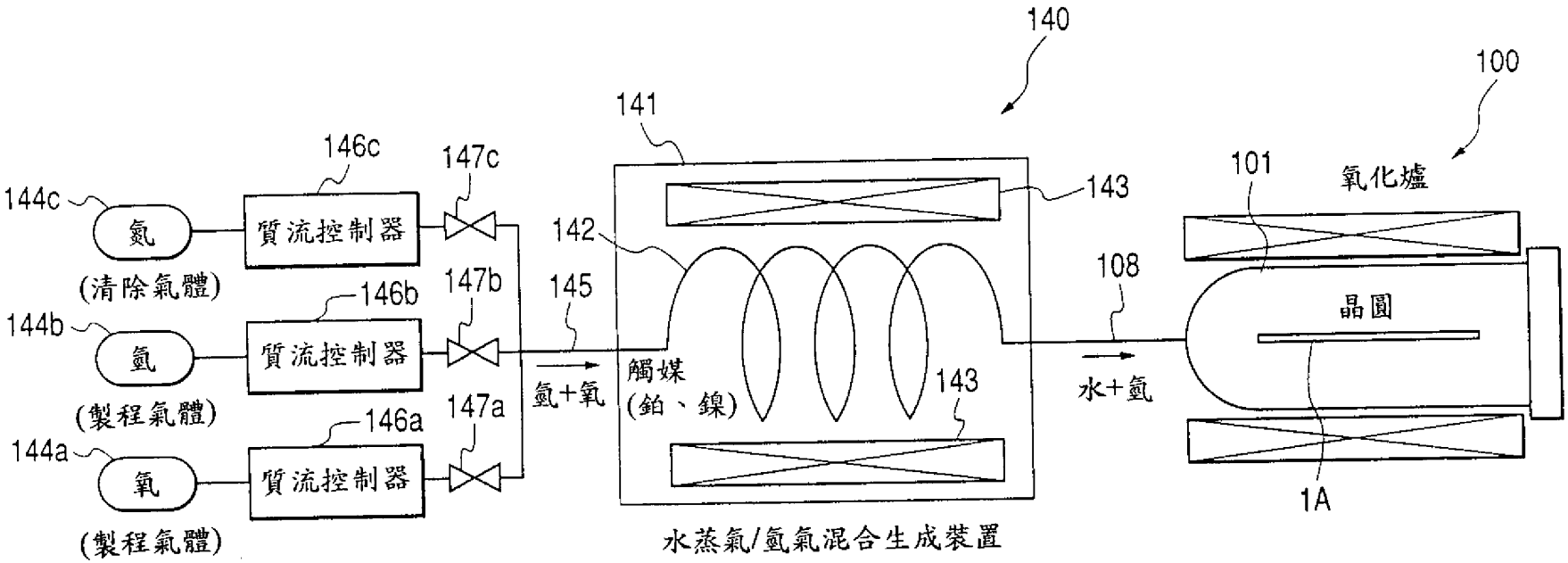

100
107
101
108
103
1A
110
111
105
107
107
104
107
107

圖 10(b)

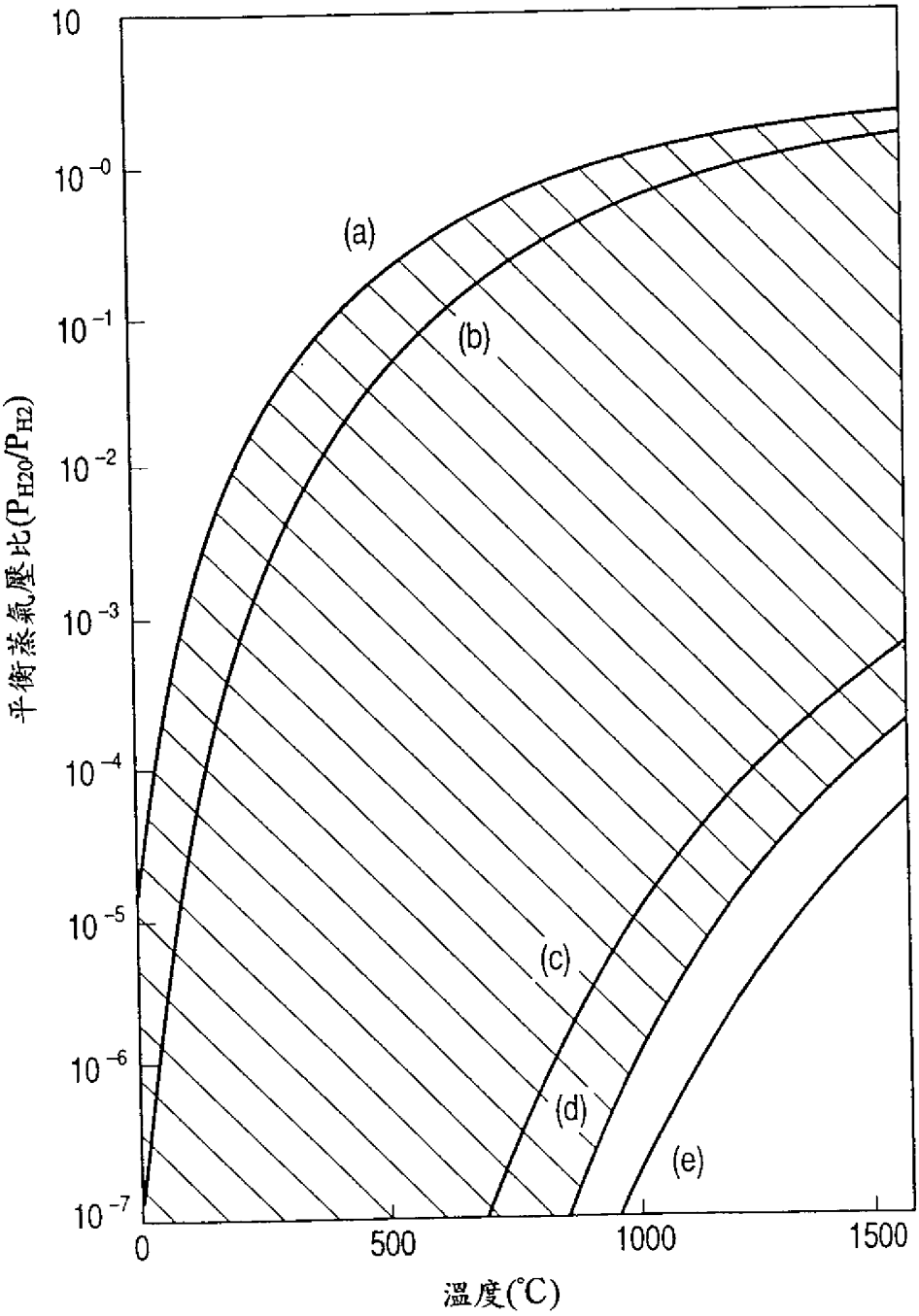


H_2 ——觸媒+加熱——→ 2H*(氫吸附)

O_2 ——觸媒+加熱——→ 2O*(氧吸附)

$2H^* + O^* \longrightarrow H_2O$

圖 11



(a) $W+3H_2O \rightleftharpoons WO_3+3H_2$

(b) $Mo+2H_2O \rightleftharpoons MoO_2+2H_2$

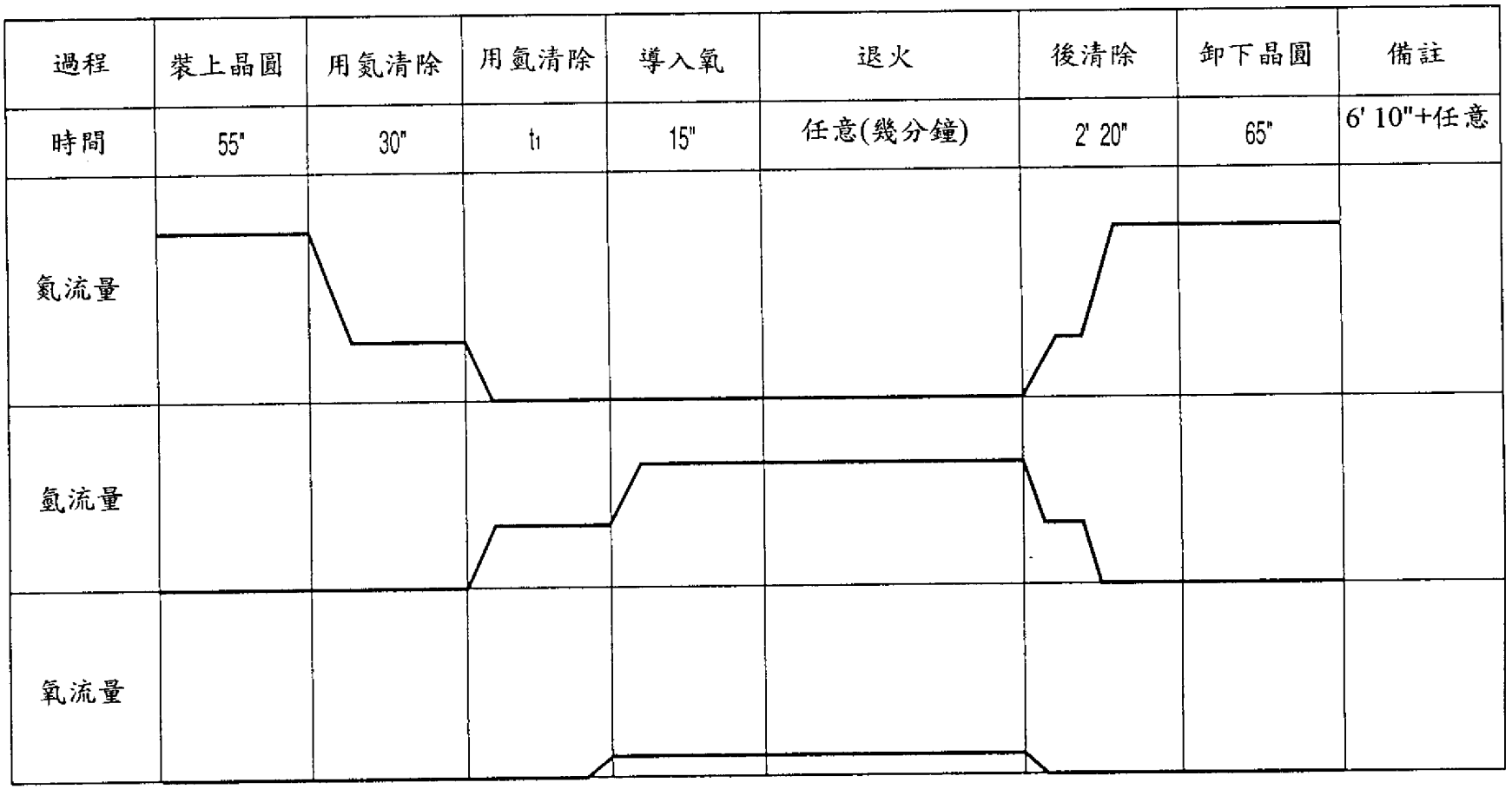
(c) $2Ta+5H_2O \rightleftharpoons Ta_2O_5+5H_2$

(d) $Si+2H_2O \rightleftharpoons SiO_2+2H_2$

(e) $Ti+2H_2O \rightleftharpoons TiO_2+2H_2$

圖 12

過程	裝上晶圓	用氮清除	用氫清除	導入氧	退火	後清除	卸下晶圓	備註
時間	55"	30"	t_1	15"	任意(幾分鐘)	2' 20"	65"	6' 10"+任意
氮流量								
氫流量								
氧流量								



t1 ：將氮完全換成氫所需時間

圖　13

452938

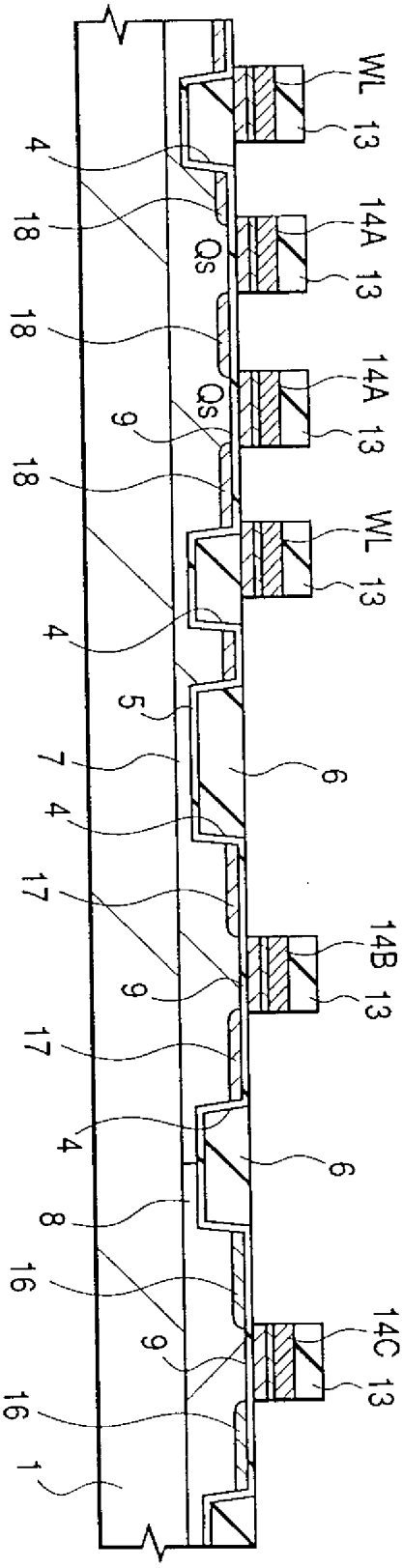

WL 13
14A 13
14A 13
WL 13
14B 13
14C 13
Qs
Qs
4
18
18
9
18
4
5
7
4
17
9
17
4
8
16
9
16
1
6
6

圖 14

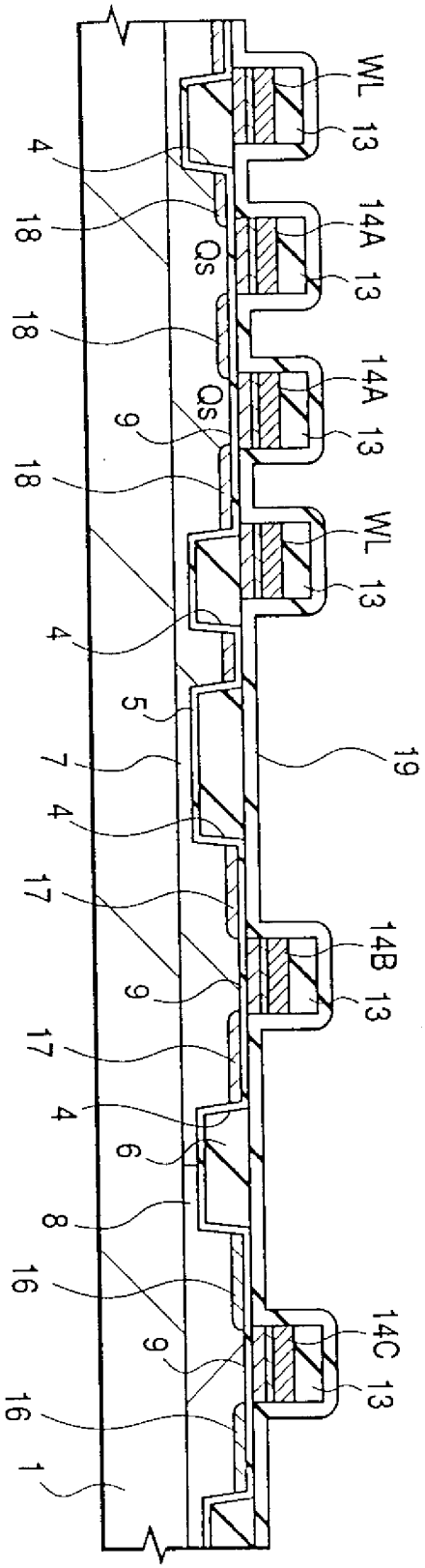

WL 13
14A 13
14A 13
WL 13
14B 13
14C 13
Qs
Qs
4
18
18
9
18
4
5
7
4
17
9
17
4
6
8
16
9
16
1
19

圖 15

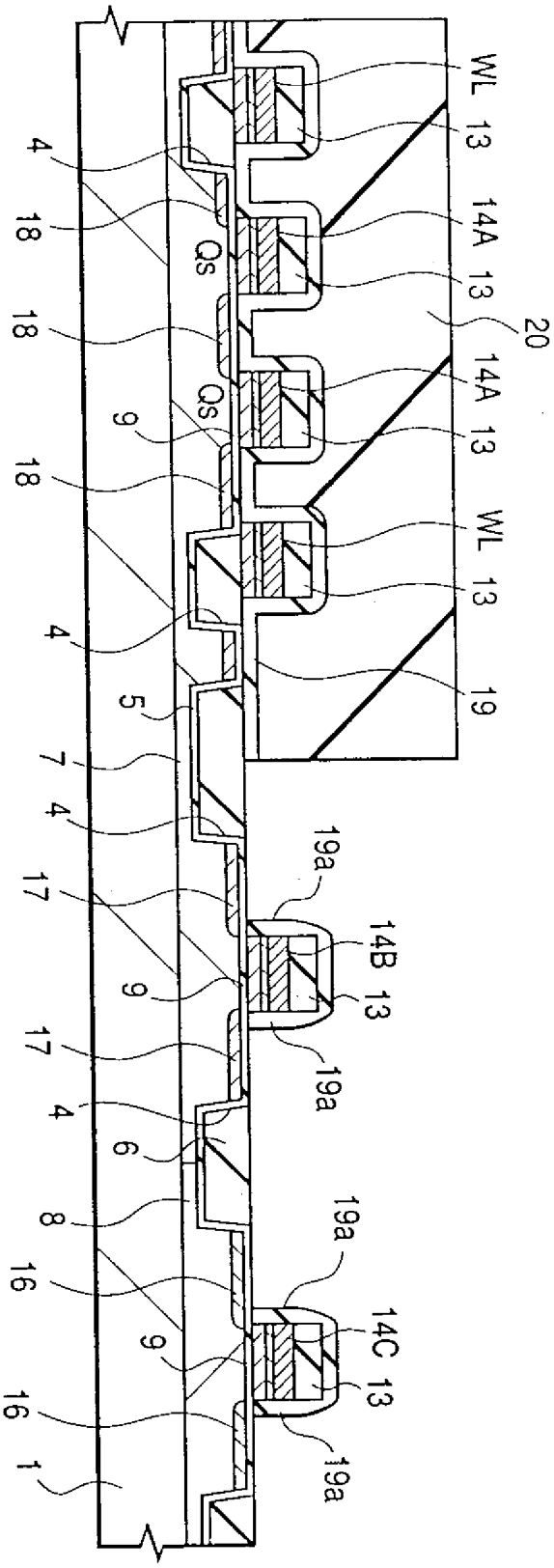

WL 13
14A 13
20
Qs
18
4
9
5
7
19
19a
14B 13
17
6
8
16
14C 13
1

圖 16

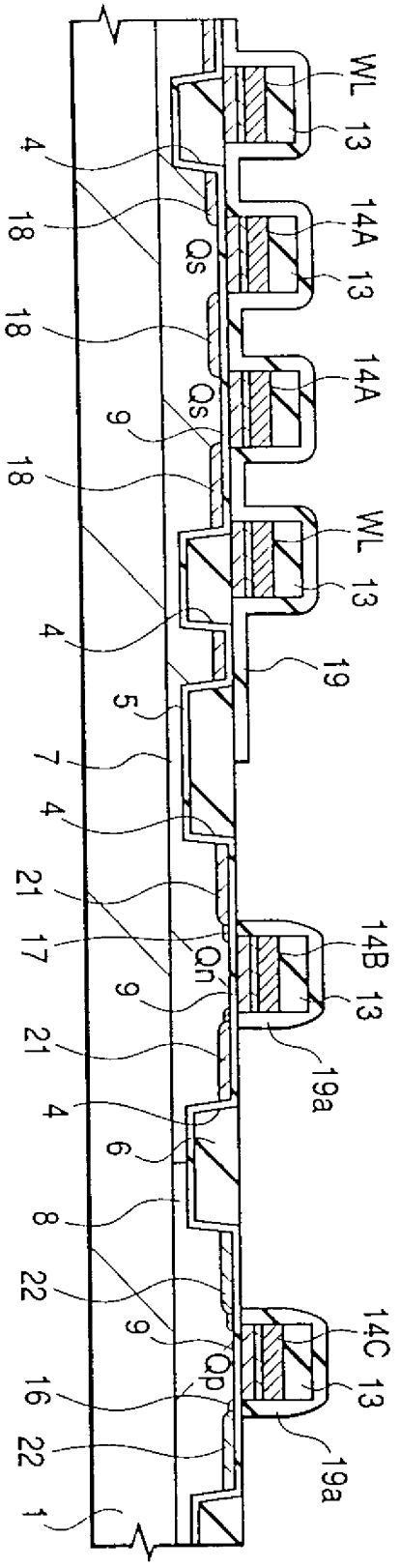

WL 13
14A 13
Qs
18
4
9
5
7
19
19a
14B 13
Qn
17
21
6
8
22
14C 13
Qp
16
1

圖 17

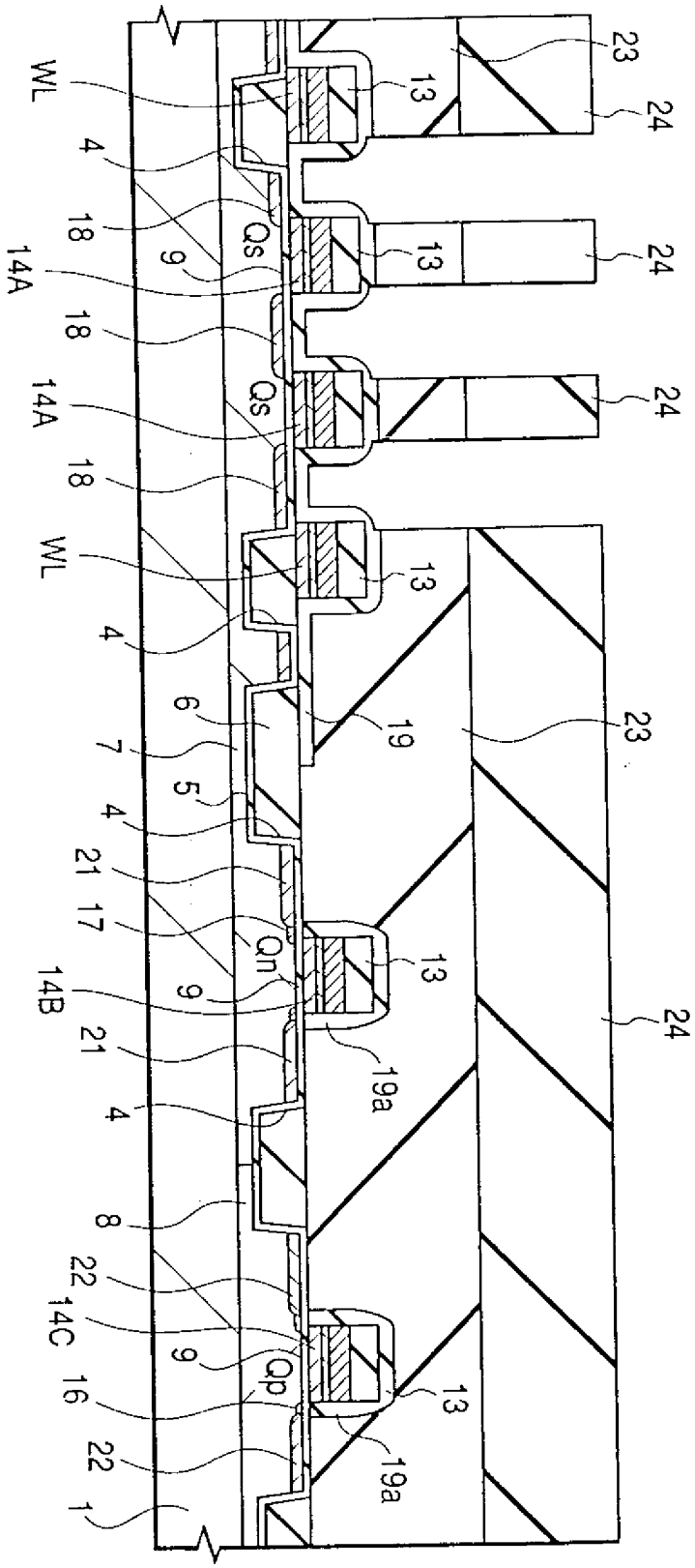

WL
4
18
9
Qs
14A
18
Qs
14A
18
WL
4
6
7
5
4
21
17
Qn
9
14B
21
4
8
22
14C
9
Qp
16
22
1
13
23
24
19
19a

圖 18

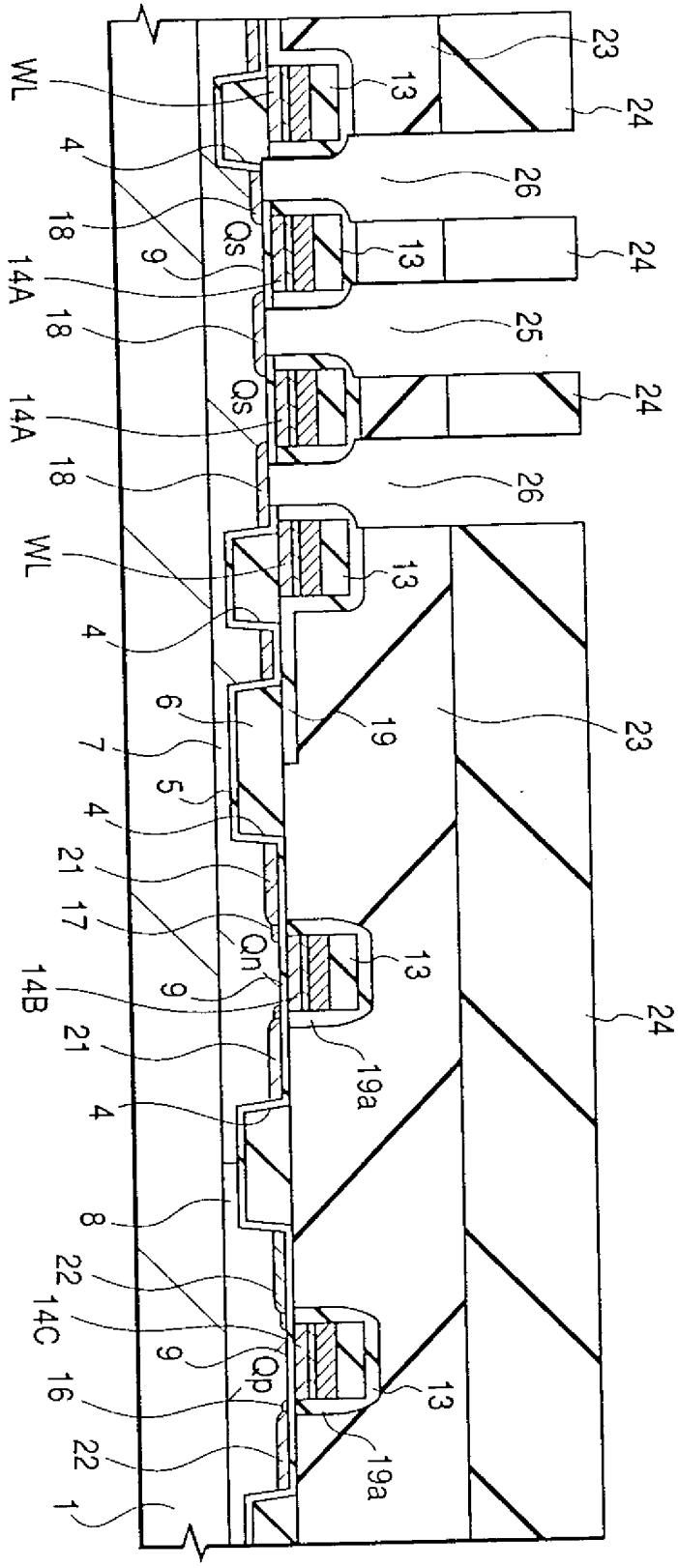

WL
4
18
9
14A
18
14A
18
WL
4
6
7
5
4
21
17
9
14B
21
4
8
22
14C
9
16
22
1
Qs
Qs
Qn
Qp
13
19a
23
24
25
26

圖 19

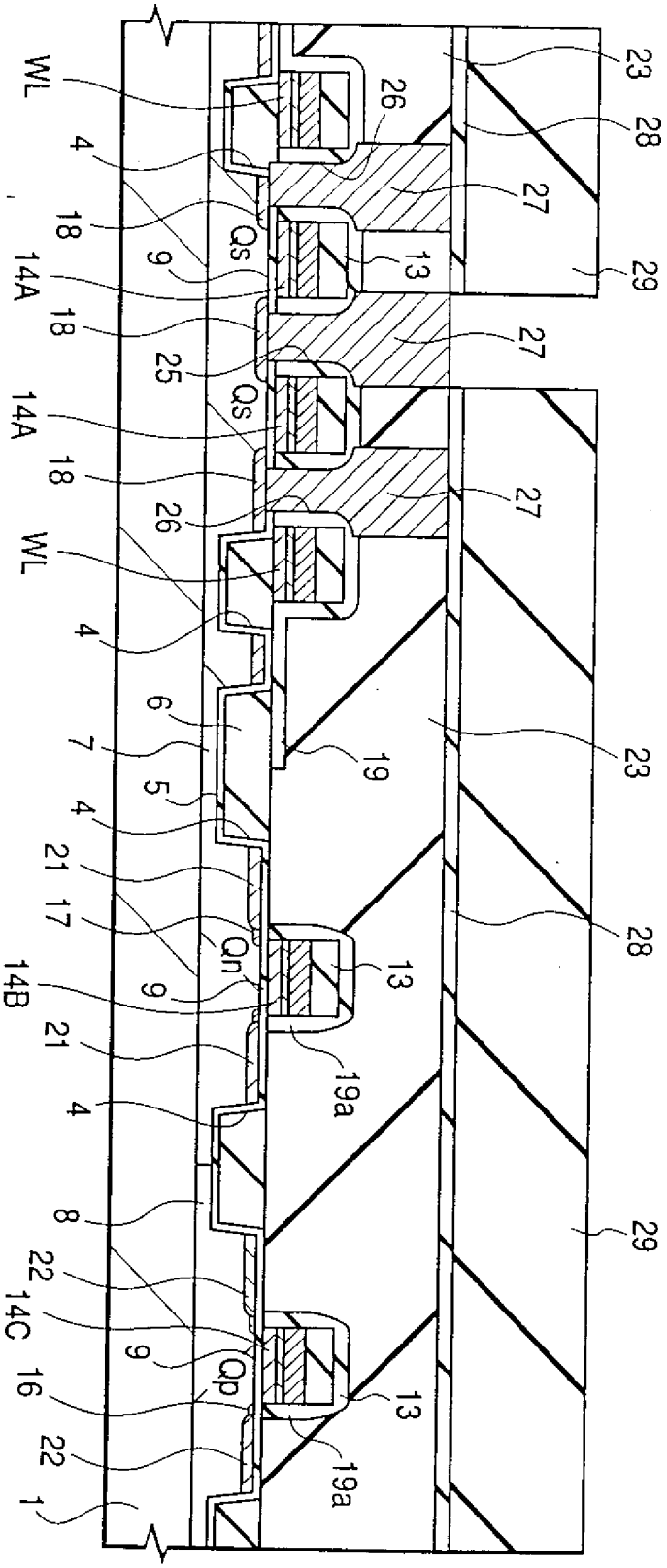

WL
4
18
9
14A
18
25
14A
18
26
WL
4
6
7
5
4
21
17
14B
21
4
8
22
14C
16
22
1
Qs
Qs
Qn
Qp
26
27
13
19
19a
23
28
29

圖 20

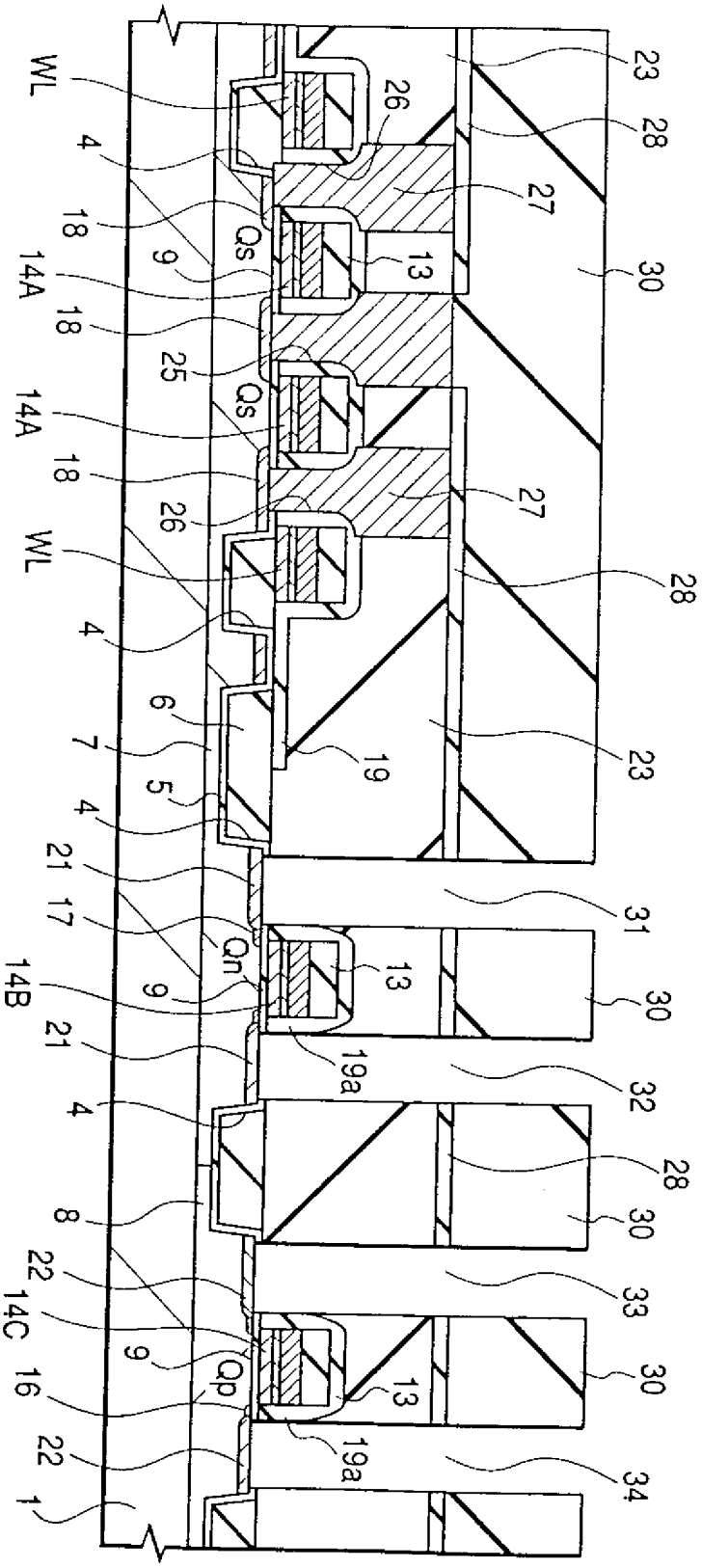

WL
4
18
9
Qs
14A
18
25
Qs
14A
18
26
WL
4
6
7
5
4
21
17
Qn
9
14B
21
4
8
22
14C
9
Qp
16
22
1
23
28
26
27
13
30
27
28
23
19
31
13
30
19a
32
28
30
33
13
30
19a
34

圖 21

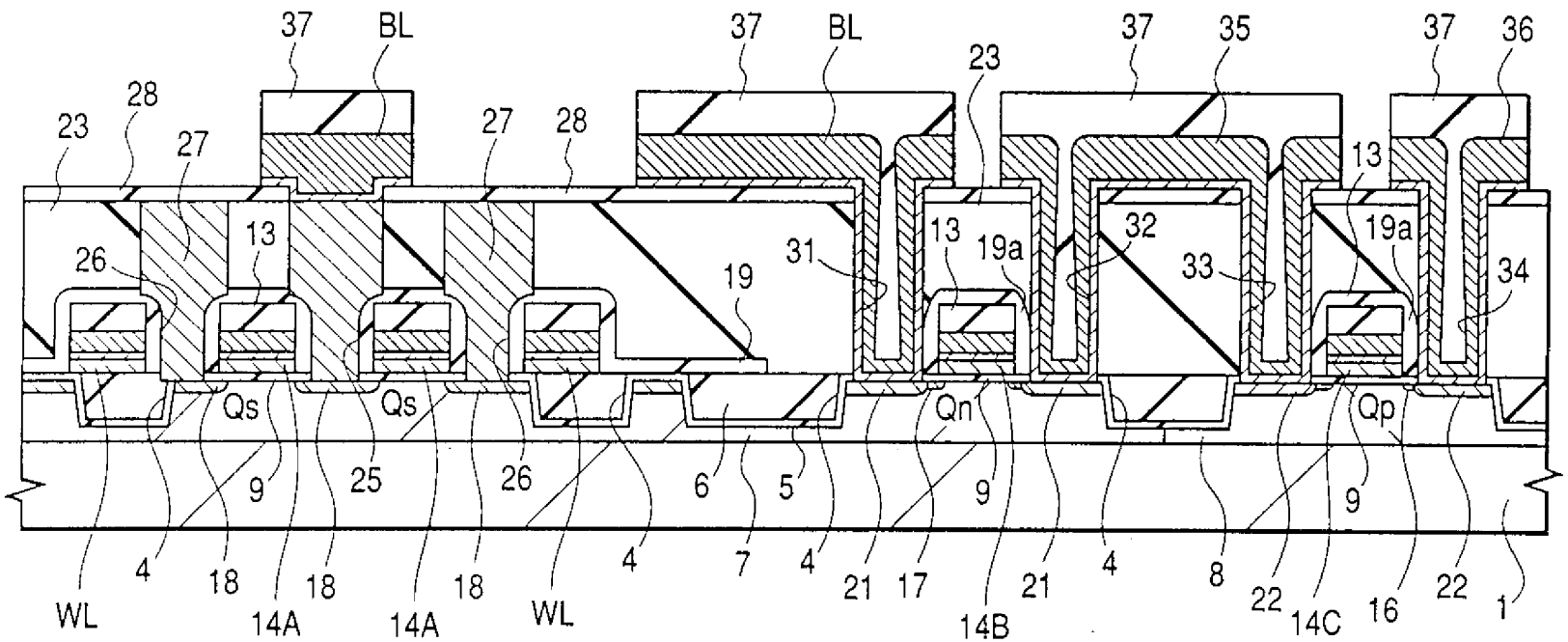

37
BL
37
BL
23
37
35
37
36
23
28
27
27
28
13
13
19a
32
33
19a
34
26
13
31
19
Qs
Qs
Qn
Qp
9
25
26
6
5
9
9
WL
4
18
14A
18
14A
18
WL
4
7
4
21
17
14B
21
4
8
22
14C
16
22
1

圖 22

452980

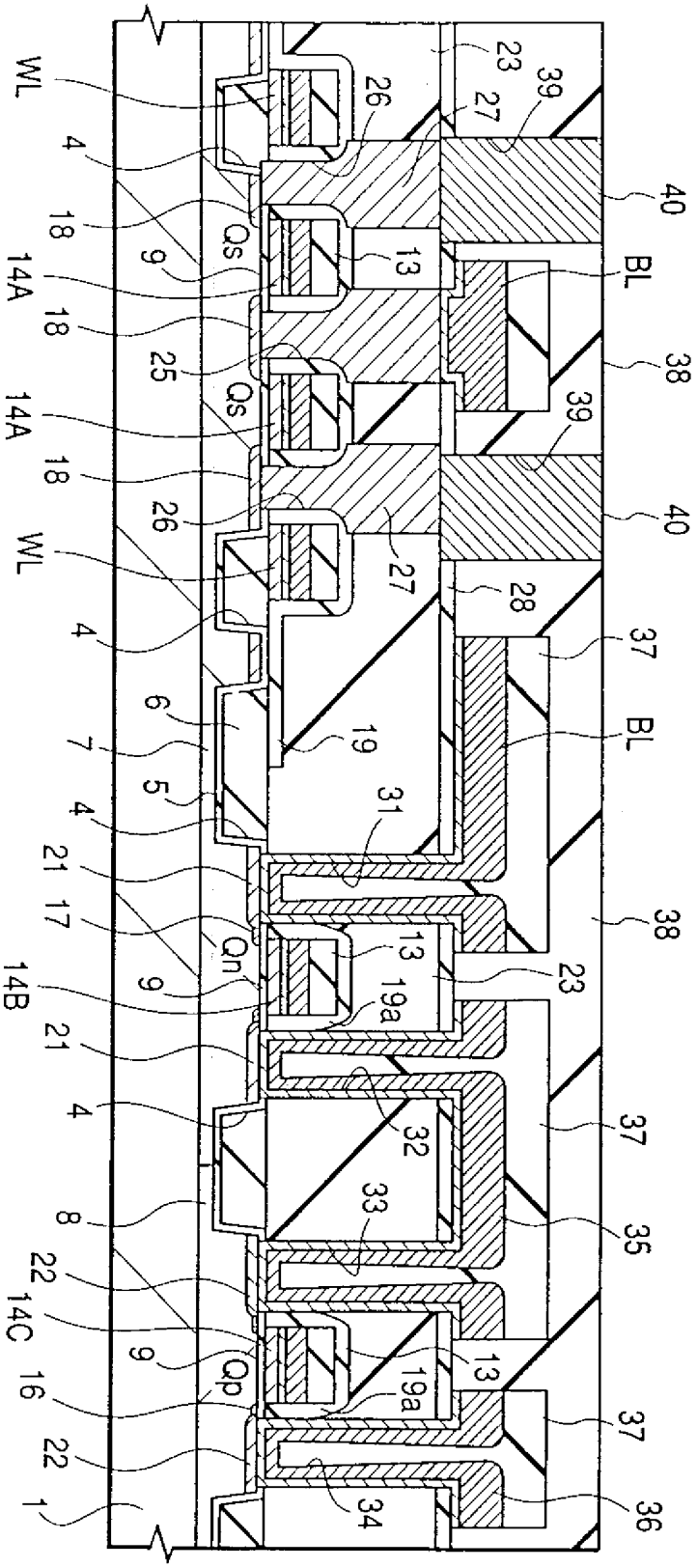

WL
4
18
9
14A
18
25
14A
18
26
WL
4
6
7
5
4
21
17
9
14B
21
4
8
22
14C
9
16
22
1
Qs
Qs
Qn
Qp
23
39
26
27
40
13
BL
38
39
40
27
28
37
BL
19
31
38
13
19a
23
32
37
33
35
13
19a
37
34
36

圖 23

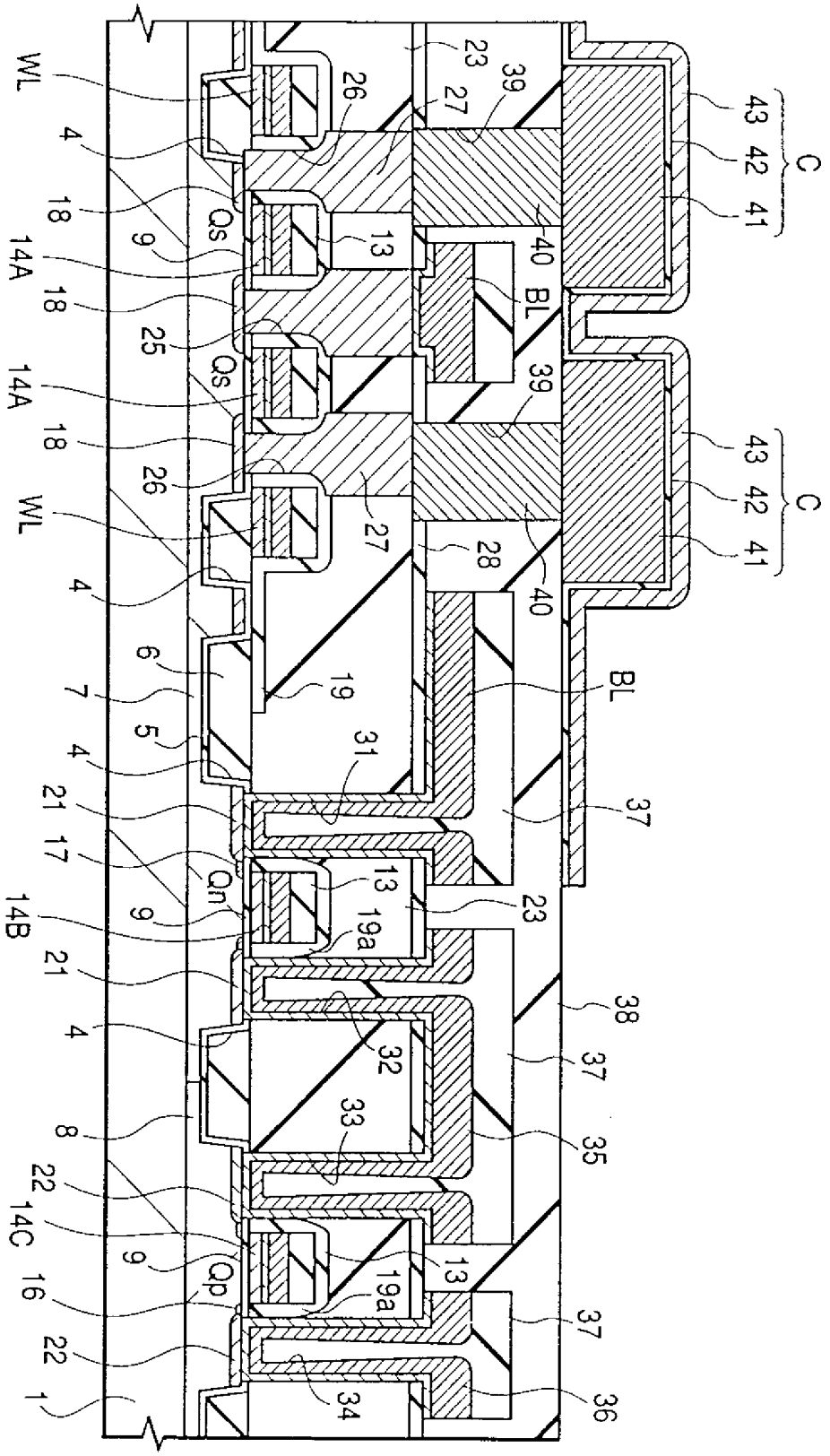

WL
4
18
14A
18
25
14A
18
26
WL
4
6
7
5
4
21
17
14B
21
4
8
22
14C
16
22
1
9
Qs
Qs
Qn
Qp
13
19
19a
19a
23
23
26
27
27
28
39
39
40
40
BL
BL
31
32
33
34
37
37
37
35
36
38
C
C
41
42
43
41
42
43

圖 24

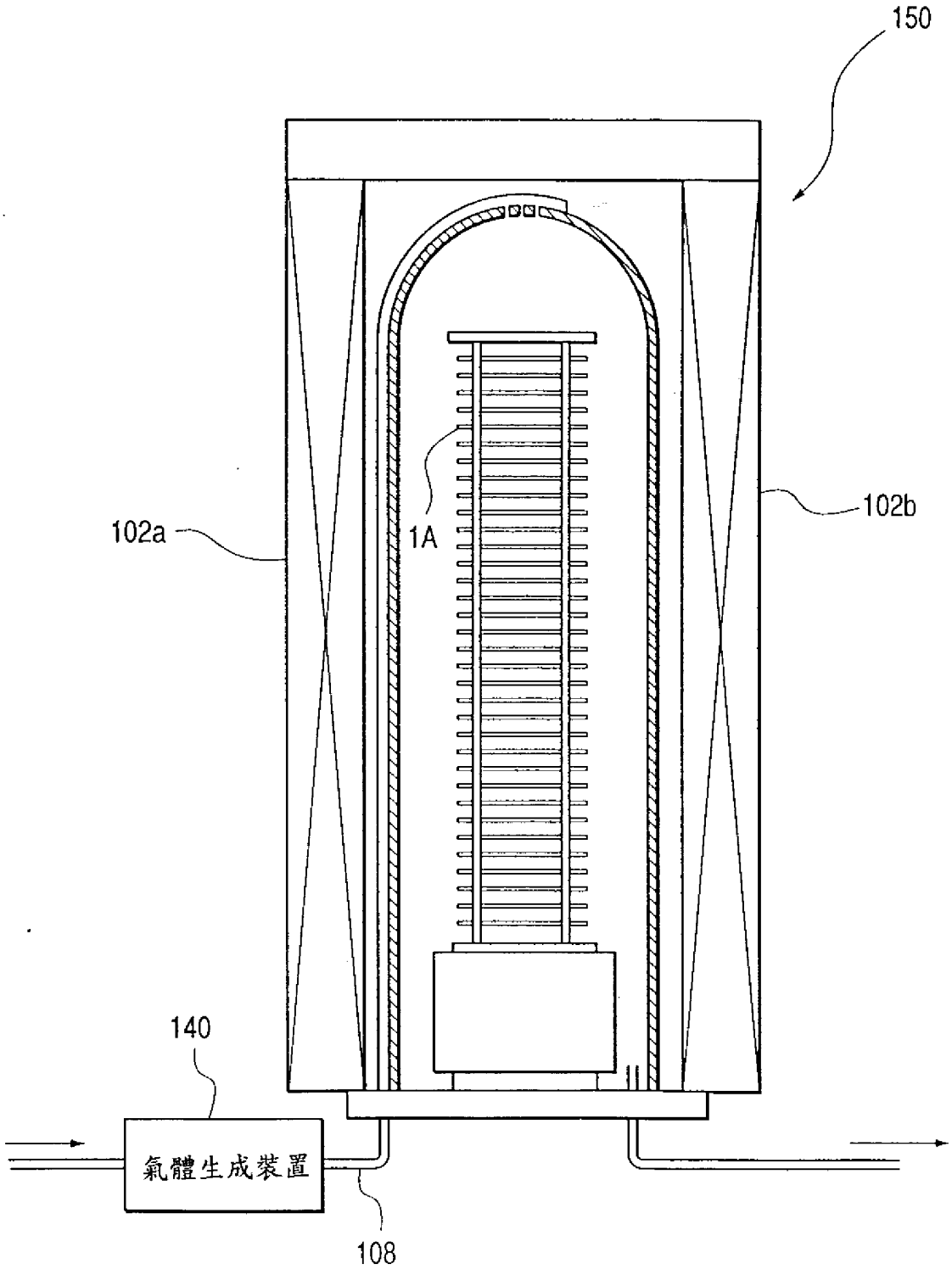
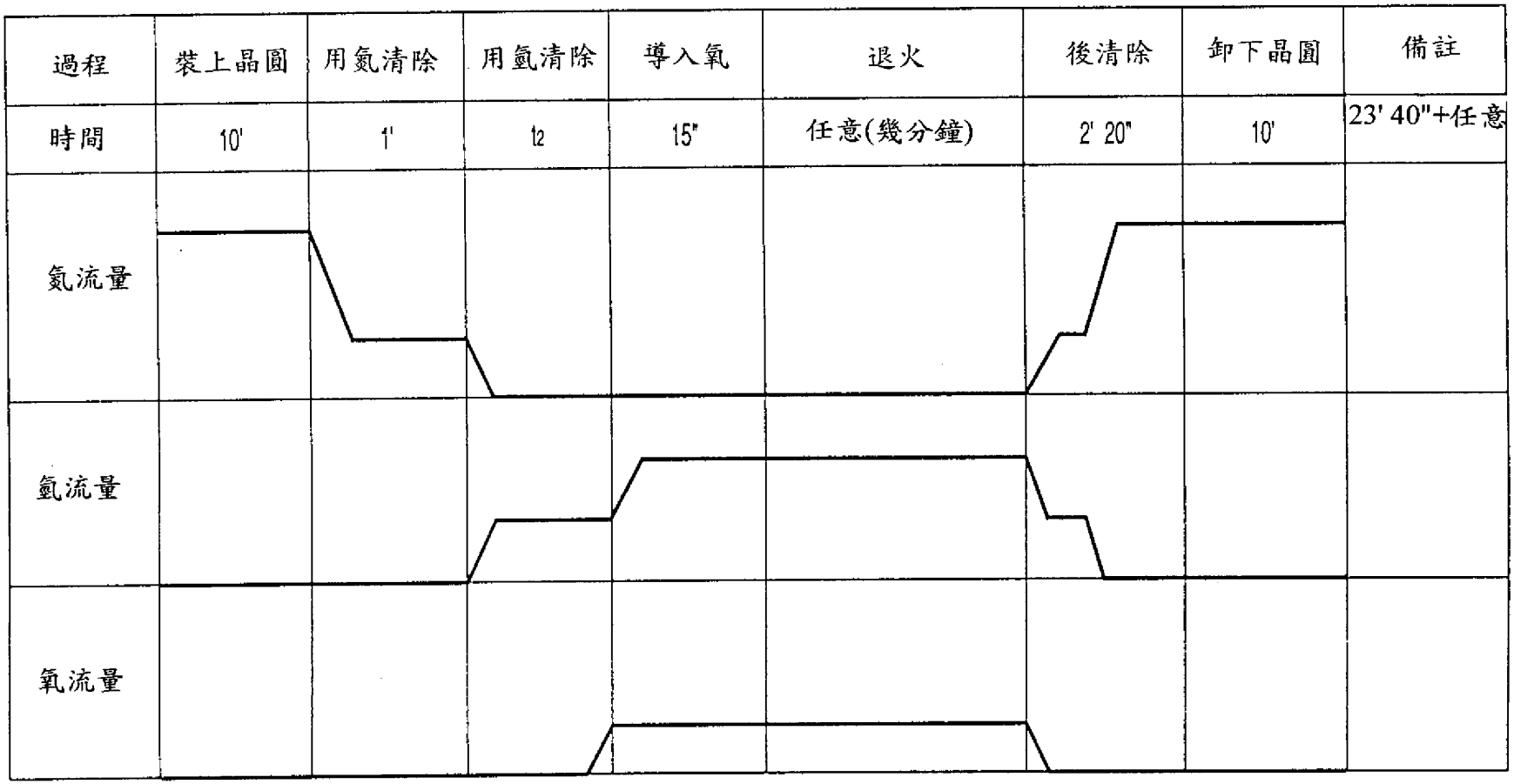


圖 25

過程	裝上晶圓	用氮清除	用氫清除	導入氧	退火	後清除	卸下晶圓	備註
時間	10'	1'	t_2	15"	任意(幾分鐘)	2' 20"	10'	23' 40"+任意
氮流量								
氫流量								
氧流量								



t2 ：將氮完全換成氫所需時間

圖　26

452983

修正補充
90年2月22日

六、申請專利範圍

1. 一種半導體積體電路裝置之製造方法，包含以下製程：

(a)在形成於半導體晶圓表面之矽表面的含有氧化矽膜之閘極絕緣膜上，形成矽膜的製程；

(b)在上述矽膜上直接或介以障壁層形成耐火金屬膜的製程；

(c)藉由將上述矽膜及上述耐火金屬膜形成圖案，以形成閘極的製程；

(d)於上述製程(c)之後，在含有氫氣及由氧和氫氣以觸媒所合成的水蒸氣的混合氣體氣氛下，進行熱處理的製程者。

2. 根據申請專利範圍第 1 項之半導體積體電路裝置之製造方法，其中含有上述障壁層。

3. 根據申請專利範圍第 2 項之半導體積體電路裝置之製造方法，其中在使上述耐火金屬膜及上述障壁層不氧化的條件下，進行上述製程(d)。

4. 根據申請專利範圍第 3 項之半導體積體電路裝置之製造方法，其中上述耐火金屬膜係包括含有以鎢為主要成分之膜者。

5. 根據申請專利範圍第 4 項之半導體積體電路裝置之製造方法，其中上述障壁層係包括含有以鎢之氮化物為主要成分之膜者。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）