

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-163614

(P2012-163614A)

(43) 公開日 平成24年8月30日(2012.8.30)

(51) Int.Cl.		F I			テーマコード (参考)	
GO2F	1/01	(2006.01)	GO2F	1/01	C	2H079
HO1S	5/022	(2006.01)	HO1S	5/022		5F173
HO1S	5/50	(2006.01)	HO1S	5/50	610	

審査請求 未請求 請求項の数 7 O L (全 18 頁)

(21) 出願番号 特願2011-21814 (P2011-21814)
 (22) 出願日 平成23年2月3日 (2011.2.3)

(71) 出願人 000005290
 古河電気工業株式会社
 東京都千代田区丸の内二丁目2番3号
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100104352
 弁理士 朝日 伸光
 (74) 代理人 100128657
 弁理士 三山 勝巳
 (74) 代理人 100160967
 弁理士 ▲濱▼口 岳久

最終頁に続く

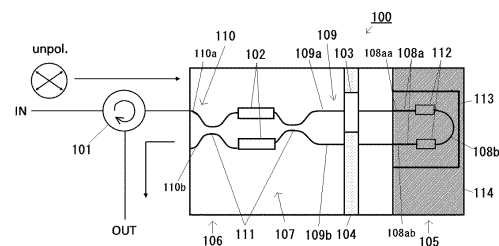
(54) 【発明の名称】 SOA-PLCハイブリッド集積偏波ダイバーシティ回路およびその製造方法

(57) 【要約】

【課題】容易に他のデバイスに組み込むことが可能なSOA-PLCハイブリッド集積偏波ダイバーシティ回路を提供する。

【解決手段】互いに導波路を結合したPLC-PBSチップとSOA-COSとを備えるSOA-PLCハイブリッド集積偏波ダイバーシティ回路を提供する。PLC-PBSチップは、第1および第2の光導波路と、マツェンダー干渉計回路と、TMモードの光が伝播する第1の石英系光導波路中に形成された半波長板とを含む。SOA-COSは、第1の光導波路に接続された第3の光導波路と、第2の光導波路に接続された第4の光導波路と、少なくとも一方の第3および第4の光導波路に形成されたSOAとを含む。第3と第4の光導波路のそれぞれ第1および第2の光導波路と接続しないもう一端同士は、Uターン部光導波路で接続される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

互いに導波路を結合した P L C - P B S チップと S O A - C O S とを備える S O A - P L C ハイブリッド集積偏波ダイバーシティ回路であって、

前記 P L C - P B S チップは、

第 1 および第 2 の光導波路と、

入力された光を T M モードの光および T E モードの光へ分割し、前記分割された T M モードの光を前記第 1 の光導波路へ出力し、前記分割された T E モードの光を前記第 2 の光導波路へ出力するマッハツェンダー干渉計回路と、

前記 T M モードの光が伝播する第 1 の光導波路中に形成された偏波回転機構とを含み、

前記 S O A - C O S は、

前記第 1 の光導波路に接続された第 3 の光導波路と、

前記第 2 の光導波路に接続された第 4 の光導波路と、

少なくとも一方の前記第 3 および第 4 の光導波路に形成された S O A とを含み、

前記第 3 の光導波路と、前記第 4 の光導波路のそれぞれ前記第 1 の光導波路および前記第 2 の光導波路と接続しないもう一端同士は、U ターン部光導波路で接続されていることを特徴とする S O A - P L C ハイブリッド集積偏波ダイバーシティ回路。

10

【請求項 2】

前記 U ターン部光導波路は、前記 S O A - C O S 上に形成されていることを特徴とする請求項 1 に記載の S O A - P L C ハイブリッド集積偏波ダイバーシティ回路。

20

【請求項 3】

前記第 1 および第 2 の光導波路が埋込メサ構造を有し、前記 U ターン部光導波路がハイメサ構造を有することを特徴とする請求項 2 に記載の S O A - P L C ハイブリッド集積偏波ダイバーシティ回路。

【請求項 4】

前記 S O A - C O S と導波路を結合した U ターン P L C チップをさらに備え、前記 U ターン部光導波路は、前記 U ターン P L C チップ上に形成されていることを特徴とする請求項 1 に記載の S O A - P L C ハイブリッド集積偏波ダイバーシティ回路。

【請求項 5】

2 つのチップの接合面において、前記第 1 から第 4 の光導波路の少なくとも 1 つの光導波路がスポットサイズ変換器を含むことを特徴とする請求項 1 から 4 のいずれか 1 に記載の S O A - P L C ハイブリッド集積偏波ダイバーシティ回路。

30

【請求項 6】

2 つのチップの接合面において、接合される前記光導波路が接合面に対していずれも傾斜を有し、

前記傾斜された光導波路同士が、前記接合面に対してそれぞれ第 1 の角度および第 2 の角度を有して接合されていることを特徴とする請求項 1 から 4 のいずれか 1 に記載の S O A - P L C ハイブリッド集積偏波ダイバーシティ回路。

【請求項 7】

2 つのチップの接合面に、反射防止コートが形成されていることを特徴とする請求項 1 から 6 のいずれか 1 に記載の S O A - P L C ハイブリッド集積偏波ダイバーシティ回路。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、平面光波回路 (P L C) としての偏波ビームスプリッタ (P B S) および半導体光増幅器 (S O A) を備える S O A - P L C ハイブリッド集積偏波ダイバーシティ回路およびその製造方法に関する。

【背景技術】

【0002】

近年、光通信ネットワークにおけるデータ量の増加にともない、コンパクトで低コスト

50

である光学素子が要求される。従来の個別の光学部品を組み合わせる技術に代わり、フォトニック集積回路（PIC）技術に基づく光導波路デバイス技術へとトレンドが移行しつつある。

【0003】

光通信ネットワークにおいて、光導波路デバイスにおける偏波依存性は、実用的に好ましくは、0.1 dB以下が要求される。偏波ダイバーシティ回路は、光学デバイスにおける偏波依存性の問題を解消するために使用される。

【0004】

非特許文献1は、図14のように、それぞれ空間的に分離した個別の光学部品である、3つのポート1401～1403を有するサーキュレータ1409、レンズ1404、偏波ビームスプリッタとしてのハーフミラー1405、半波長板1406、ミラー1407、およびSOA1408を使用した偏波ダイバーシティ回路によりSOAの偏波依存利得（PDG）を解消するための偏波無依存SOAモジュールを開示する。

10

【先行技術文献】

【特許文献】

【0005】

【非特許文献1】K. Morito and S. Tanaka, "Record High Saturation Power (+22dBm) and Low Noise Figure (5.7dB) Polarization-Insensitive SOA Module", IEEE PHOTONICS TECHNOLOGY LETTERS, 17, 6, 1298-1300, (2005)

【発明の概要】

20

【発明が解決しようとする課題】

【0006】

しかしながら、非特許文献1に開示の偏波無依存SOAモジュールは、空間的に分離した個別の光学部品を使用するため、モジュール全体としてサイズが大きくなってしまふ。また、非特許文献1に開示の該モジュールでは、ハーフミラー1405やミラー1407等の光学部品が用いられるため、図14に示される該モジュールを形成するには、使用者によるそれぞれの光学部品間の光軸調整が必要であり、非常に手間がかかる。したがって、該モジュールを他のデバイスに組み込む等の応用が難しい。そのため、非特許文献1に開示の該モジュールを商業的に利用することは難しいと考えられる。

【0007】

30

本発明の目的は、従来のモジュールに比べモジュール（回路）のサイズを低減し、容易に他のデバイスに組み込むことが可能であるPLC-SOAハイブリッド集積偏波ダイバーシティ回路を提供することである。

【課題を解決するための手段】

【0008】

本発明は、互いに導波路を結合したPLC-PBSチップとSOA-COSとを備えるSOA-PLCハイブリッド集積偏波ダイバーシティ回路であって、該PLC-PBSチップは、第1および第2の光導波路と、入力された光をTMモードの光およびTEモードの光へ分割し、該分割されたTMモードの光を該第1の光導波路へ出力し、該分割されたTEモードの光を該第2の光導波路へ出力するマッハツェンダー干渉計回路と、該TMモードの光が伝播する第1の石英系光導波路中に形成された偏波回転機構とを含み、該SOA-COSは、該第1の光導波路に接続された第3の光導波路と、該第2の光導波路に接続された第4の光導波路と、少なくとも一方の該第3および第4の光導波路に形成されたSOAとを含み、該第3の光導波路と、該第4の光導波路のそれぞれ該第1の光導波路および該第2の光導波路と接続しないもう一端同士は、Uターン部光導波路で接続されていることを特徴とするSOA-PLCハイブリッド集積偏波ダイバーシティ回路を提供する。

40

【発明の効果】

【0009】

本発明にかかるPLC-SOAハイブリッド集積偏波ダイバーシティ回路は、従来のモ

50

ジュールに比べモジュール（回路）のサイズを低減することができ、容易に他のデバイスに組み込むことが可能である。

【図面の簡単な説明】

【0010】

【図1】本発明の第1実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路を示す模式図である。

【図2】本発明の第1実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路において、PLC-PBSチップとSOA-COSとの接合部付近を詳細に示した平面図である。

【図3A】図2に示されるA-A'線に沿ったPLC-PBSチップの断面図である。

【図3B】図2に示されるA''方向から見たPLC-PBSチップの半波長板を形成するための凹部付近の側面図である。

【図4】図2に示されるB-B'線に沿ったSOA-COSのUターン部半導体光導波路部の断面図である。

【図5】(a)および(b)は、本発明の一実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路において、PLC-PBSチップとSOA-COSとの配置の例を示す模式図である。

【図6】(a)および(b)は、本発明の第1の実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路の製造方法を説明するための模式図である。

【図7】本発明の第2実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路を示す模式図である。

【図8A】本発明の第2実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路において、PLC-PBSチップとSOA-COSとの接合部付近を詳細に示した平面図である。

【図8B】本発明の第2実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路のファセットにおける接合部を一部拡大した図である。

【図9】(a)~(c)は、本発明の第2実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路の接合面付近の製造方法を説明するための模式図である。

【図10】本発明の第3実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路の構成を示す模式図である。

【図11】(a)~(c)は、本発明の第3実施形態にかかるPLC-PBSチップ、SOA-COSおよびUターンPLCチップの接合面付近の製造方法を説明するための模式図である。

【図12】本発明の実施例において、SOAの偏波依存利得を測定するための2種類の構成1211および1212を示す模式図である。

【図13A】(a)~(d)は、本発明の実施例における測定結果を示す図である。

【図13B】本発明の実施例において、入射する光の波長を変化させたときの偏波依存利得の測定結果を示す図である。

【図14】従来の偏波無依存SOAモジュールの模式図である。

【発明を実施するための形態】

【0011】

(第1実施形態)

(構成)

図1は、本発明の第1実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路の基本構成を示す模式図である。SOA-PLCハイブリッド集積偏波ダイバーシティ回路100は、石英系平面光波回路-偏波ビームスプリッタ(PLC-PBS)チップ106と半導体光増幅器-チップ・オン・サブマウント(SOA-COS)105とが互いの導波路を結合した構成をとる。

【0012】

PLC-PBSチップ106は、石英系光導波路109, 110と、石英系光導波路が

10

20

30

40

50

一部切欠した領域であるスリット104と、PBSとしてのマツハツェンダー干渉計回路(MZI)107と、半波長板103とを備える。MZI107は、石英系光導波路としての入力ポート110aおよび出力ポート110b、2つの方向性コプラ111、石英系光導波路としての2つの出力ポート109a、109b、ならびに2つの干渉計アーム(ヒーター)102を有する。なお、MZI107の出力ポート109aからはTMモードの光が出力され、出力ポート109bからはTEモードの光が出力される。半波長板103は、TMモードの光が出力される出力ポート109a部のスリット104に形成される。

【0013】

SOA-COS105は、直線部108aとUターン部108bを有する半導体光導波路108と、該直線部108aに形成された半導体光増幅器(SOA)112が形成されたSOAチップ113を有する。SOAチップ113はシリコンベンチ114上にハンダ実装される。直線部の半導体光導波路108aは、後述する埋込メサ構造により形成され、Uターン部の半導体光導波路108bは後述するハイメサ構造により形成される。このようにすることで、Uターン部108bでは光の閉じ込めを強くすることができ、小さな曲率半径(例えば125 μm)の曲線であっても曲げによる光損失を抑制することが可能になる。したがって、光増幅特性および雑音特性の両方を良好にすることができる。ただし、直線部の半導体光導波路108aおよびUターン部の半導体光導波路108bの両方をハイメサ構造または埋込構造とすることもできる。

10

【0014】

SOA-COS105がUターン部の半導体光導波路108bを有することで、SOA112の出力ポート108aaおよび出力ポート108abが、SOA-COS105のPLC-PBSチップ106側に形成される。すなわち、Uターン部108bを形成することにより、SOA-COS105の同一の端面において光の入力および出力を行うことができ、回路全体のサイズを低減することができる。

20

【0015】

本実施形態において、SOA112は半導体光導波路の直線部108aに二箇所形成しているが、SOA112の長さが十分な光増幅効果が得られる長さであれば、SOA112を一箇所に形成してもよい。

【0016】

図2は、PLC-PBSチップ106とSOA-COS105との接合部付近を詳細に示した平面図である。具体的には、図2は、PLC-PBSチップ106において、MZI107の出力ポート109a、出力ポート109b、スリット104、およびスリット104に形成された半波長板103を示す。また、図2は、SOA-COS105において、SOA112、シリコンベンチ114、SOAチップ113、および直線部108aとUターン部108bを有する半導体光導波路を示す。

30

【0017】

図3Aは、図2に示されるA-A'線に沿ったPLC-PBSチップ106の断面図を示す。PLCプラットフォーム304上に、石英系の下部クラッド層303、石英系光導波路109aおよび109bを構成するコア層301、および上部クラッド層302が形成されている。

40

【0018】

図3Bは、PLC-PBSチップ106のスリット104付近を図2に示されるA''方向から見た断面図である。コア層301を伝播する光がスリット104により反射されて生じる伝播ロスと反射戻り光を低減するために、スリット104は、図3Bに示されるように、PLC-PBSチップ106の上部表面に対して垂直に形成されるのではなく所定の角度をもって形成される。例えば、スリット104の幅は20~80 μm 程度、上部表面の垂線に対して5~12°程度の傾斜を有する。

【0019】

図4は、図2に示されるB-B'線に沿ったSOA-COS105のUターン部の半導

50

体光導波路108bの断面図を示す。SOA-COS105は、シリコンベンチ114上に、SOAチップ113を実装した形態となっている。SOAチップ113は、半導体基板（要番号付け）上に下部クラッド層403、半導体光導波路108bを構成するコア層402、および上部クラッド層401が形成されたハイメサ構造が使用される。

【0020】

SOA-COS105は化合物半導体InP基板上にマイクロプロセスで形成される。下部クラッド層403はInPにより形成される。コア層402は化合物半導体InGaAsPにより形成される。そして、上部クラッド層401はInPにより形成される。なお、本実施形態ないし下記の実施形態にかかるSOA-COS105は、InP以外の半導体材料で形成することもできる。また、本実施形態にかかる導波路チップはSOAのような半導体光導波路に限定されない。LiNbO3光導波路やシリコン系光導波路など、偏波依存性をもつすべての導波路に適用することが可能である。

10

【0021】

ここで、一般的に、石英系PLCの光導波路では、光導波路を構成するコアとクラッドの比屈折率差は大きくても2.5%程度である。化合物半導体InP等で形成された半導体光導波路では、コアとクラッドの比屈折率差が4~5%を超える。本実施形態では、図4に示されるように、Uターン型の半導体光導波路（Uターン部108b）をハイメサ構造とすることにより、コア層402とその両側の誘電体または空気との比屈折率差が、例えば30~40%以上と非常に大きくなる。また、光導波路を折り返した際の折り返し部の曲率半径は、コアとクラッドの比屈折率差が大きいほど小さくすることができる。例えば、本実施形態において、該曲率半径は125μm程度である。そのため、石英系PLCチップ上でUターン型の光導波路の折り返し構造を形成する場合に比べて、SOA-COS105上でハイメサ構造によってUターン型の光導波路の折り返し構造を形成する方がチップのサイズを小さくすることができる。本実施形態では、Uターン部108bを半導体光導波路として形成し、さらにハイメサ構造とすることにより、Uターン部108bのサイズを小さくすることができ、その結果、回路全体のサイズを小さくすることができる。

20

【0022】

SOA112は、半導体光導波路の直線部108aに埋込メサ構造により形成される。SOA112のコア層は光増幅媒質で形成された活性層（図示せず）を有する。SOA112は、注入電流をオン/オフさせることで、入射光をオン/オフさせる半導体ゲートとして用いることもできる。なお、一般的にSOA112の長さが短すぎると所望の利得が得られず、また、長すぎると伝播する光にノイズが入りやすく雑音特性が悪化する。そのため、好ましい例としては、SOA112の長さは例えば0.5~2ミリメートル程度である。

30

【0023】

図1に示されたように、本実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路では、PLC-PBSチップ106の石英系光導波路109とSOA-COS105の半導体光導波路108とが調芯され、接合されている。

【0024】

SOA-COS105のSOAチップ113は、PLC-PBSチップ106に比べ薄い。そのため、SOAチップ113をシリコンベンチ114に実装する。このようにすることで、PLC-PBSチップ106とSOA-COS105を接合するときの、接合部分の面積を広くすることが可能になり、PLC-PBSチップ106とSOA-COS105の接合に、十分な強度を得ることができる。

40

【0025】

本実施形態においては、図5(a)に示されるように、PLC-PBSチップ106とSOA-COS105は、チップごとに導波路の結合を行っている。さらに、本実施形態では、図5(b)に示されるように、ベースのシリコン基板501をそれぞれのチップで共有するシリコン基板テラス構造を用いることもできる。この形態においても、ベースの

50

シリコン基板 501 は共有されているが、PLC-PBSチップ 106 と SOA-COS 105 はそれぞれの導波路が結合している。下記の全ての実施形態においても、この導波路結合の形態は適用可能である。

【0026】

(作用)

本実施形態にかかる SOA-PLC ハイブリッド集積偏波ダイバーシティ回路において、入力 IN からの非偏光の光が、サーキュレータ 101 によって SOA-PLC ハイブリッド集積偏波ダイバーシティ回路 100 へ伝播される。SOA-PLC ハイブリッド集積偏波ダイバーシティ回路 100 からの光は、サーキュレータ 101 によって出力 OUT に伝播される。

10

【0027】

一般的に、マッハツェンダー干渉計回路 (MZI) は 2 本のアーム間に の位相差を有する。MZI アーム中で複屈折が起こる場合、TE モードおよび TM モードでの該位相差はそれぞれ独立して変化する。TE モードの該位相差 ϕ_{TE} と TM モードの該位相差 ϕ_{TM} との差は、 $|\phi_{TE} - \phi_{TM}| = (2n - 1) \frac{\pi}{\lambda} B \cdot L$ で表される。ここで、 λ は波長、 B は MZI 中の複屈折率、 L は MZI のアーム長である。 $|\phi_{TE} - \phi_{TM}|$ が $(2n + 1) \frac{\pi}{2}$ (n : 整数) であるとき、MZI は入射された非偏光の光を 2 つの直交する光モード (即ち、TE モードと TM モード) へ分割する。そして、TE モードの光は一方の出力ポートへ出力され、TM モードの光は他方の出力ポートへ出力される。

20

【0028】

サーキュレータ 101 から伝播された非偏光の光は、MZI 107 によって互いに 2 つの直交モード (即ち、TE モードおよび TM モード) に分けられる。本実施形態にかかる構成においては、MZI 107 から出射された TE モードの光は出力ポート 109b へ伝播され、TM モードの光は出力ポート 109a へ伝播される。出力ポート 109a から出力した TM モードの光は、半波長板 103 によって TE モードの光に変更される。その結果、SOA-COS 105 には TE モードの光のみが伝播される。

【0029】

一般的な半導体光増幅器は、例えば 5 量子井戸構造であり、12 dB の飽和パワー、並びに概ね 4 dB 以下の低い雑音指数を有する。半導体光増幅器自体の偏波依存利得は概ね 10 ~ 20 dB 程度である。半導体光増幅器に入射する光について、TE モードの光は 19 dB 程度の小さい信号利得を有するが、TM モードの光は吸収され、-10 ~ 0 dB 程度の利得を有する。

30

したがって、本実施形態のように SOA-COS 105 に TE モードの光のみを伝播することにより、大きな利得を得ることができる上、SOA 112 の偏波依存利得 (PDG) を低減することができる。

【0030】

上記のように、従来の偏波無依存 SOA モジュールでは、空間的に分離した個別の光学部品を使用するため、モジュール全体としてサイズが比較的大きくなること、また、ハーフミラー等の光学部品が用いられるため使用者による光学部品間の光軸調整に手間がかかること等の理由から、該モジュールを大量生産し、他のデバイスに組み込む等の応用が難しいという問題があった。

40

【0031】

しかしながら、第 1 実施形態では、SOA-COS 105 に U ターン部 108b を設けて SOA-COS 105 の一端面から光の入出力を可能にし、偏波を分離し、該分離した偏波を統一するように構成された PLC-PBS チップ 106 に SOA-COS 105 に対する入力光および出力光の双方を導波するように PLC-SOA ハイブリッド集積偏波ダイバーシティ回路を構成している。従って、従来のように、SOA への入力経路と出力経路とを別個に設ける必要がなく、従来の偏波無依存 SOA モジュールに比べ、モジュール (回路) のサイズを低減することができる。

【0032】

50

また、本実施形態では、ハーフミラー、レンズといった光学部品を用いず、P B SとしてのM Z I 1 0 7、および該M Z I 1 0 7のT Mモード出力側の導波路に形成された半波長板1 0 3を有する平面光波回路としてのP L C - P B Sチップ1 0 6を用いているので、使用者による光軸調整の煩わしさを必要としない。

【0033】

さらに、本実施形態では、偏波ダイバーシティ回路の構成要素であるP L C - P B Sチップ1 0 6に対する設計マスクを一度作製してしまえば、従来からある半導体集積回路技術や平面光波回路技術を用いて大量生産が可能である。

【0034】

そして、本実施形態では、導波路チップであるS O A - C O S 1 0 5およびP L C - P B Sチップ1 0 6の導波路を結合することで、単一の導波路デバイスを形成しているため、他のデバイスに組み込む等の応用が容易である。したがって、該回路は、商業的利用に非常に効果的である。

【0035】

また、本実施形態では、S O A - C O S 1 0 5にT Eモードの光のみを伝播するため、S O A 1 1 2の偏波依存利得(P D G)を低減することができる。

【0036】

(製造方法)

P L C - P B Sチップ1 0 6では、シリコンや石英などの基板上に微細加工技術を組み合わせ、石英系の材料で光導波路が形成される。

【0037】

一般的に、平面光波回路(P L C)は、光ファイバ製造技術の応用である火炎直接堆積(F H D)法により、P L C基板(例えばシリコン基板)上に下部クラッド層およびコア層となるガラス粒子を堆積し加熱してガラス膜を溶融透明化する。その後、半導体集積回路製造技術であるフォトリソグラフィと反応性イオンエッチングで所望の光導波路パターンを形成し、再びF H D法により上部クラッドを形成する。

【0038】

複屈折は、石英系ガラス導波路に、局所的に加熱すること、またはU V照射することによりトリミングできる。適切に複屈折をトリミングすることで、石英系P L Cチップに偏波ビームスプリッター(P B S)が形成できる。

【0039】

ヒーター1 0 2は、M Z I 1 0 7における複屈折をトリミングするために、M Z I 1 0 7の2つのアーム上に形成される。ヒーター1 0 2でトリミングする間に、M Z Iの2つのアームの位相差が適切になるように測定される。P L C - P B Sチップ1 0 6が、所定の光の波長(例えば、1 5 3 0 n m)において、所定の値(例えば、1 5 d B)の偏光消光比を有するように設定される。

【0040】

図1に示されるように、半波長板1 0 3を形成するために、スリット1 0 4は、M Z I 1 0 7の2つの出力ポートとS O A - C O S 1 0 5との間に、石英系光導波路1 0 9と垂直に交わるように形成される。なお、スリット1 0 4は、ダイサー等を用いて形成され、図3 Bに示されるように、光が反射するのを防ぐために、P L C - P B Sチップ1 0 6の上面に対して所定の角度の傾斜をつけて形成される。

【0041】

本実施形態にかかるS O A - P L Cハイブリッド集積偏波ダイバーシティ回路は、P L C - P B Sチップ1 0 6の石英系光導波路1 0 9とS O A - C O S 1 0 5の半導体光導波路1 0 8とが互いに一つの接触面で接触され、調芯され、接合される。

【0042】

具体例として、図6を参照して、下記の製造方法のように本実施形態にかかるS O A - P L Cハイブリッド集積偏波ダイバーシティ回路を製造する。

【0043】

10

20

30

40

50

(工程1) 図6(a)に示されるように、石英系光導波路110a、110b、109a、109b、ヒーター102が形成されたPLC-PBSチップ106を準備する。試験光を石英系光導波路110a、110b側から伝播させ、ヒーター102に熱を加え適切にトリミングを行い、MZI107の2つのアームの位相差が適切になるように調整する。

【0044】

(工程2) PLC-PBSチップ106のSOA-COS105が接合されるファセット f_{PLC} を光学研磨によって十分に小さな表面粗さの面に修正する。これにより半導体光導波路108a、108bと結合するPLC-PBSチップ106の断面が形成される。ダイサー等により、破線Cの部分にPLC-PBSチップ106の上面に対して垂直ではなく所定の角度をもつようにスリット104を形成する。半波長板103をスリット104中に形成する。半波長板103は、MZI107からTMモードの光を伝播する石英系光導波路側109aに形成する。

10

【0045】

(工程3) 図6(b)に示されるように、直線部108aとUターン部108bを有する半導体光導波路とSOA112が形成されたSOA-COS105を準備する。SOA-COS105の半導体光導波路108aを劈開することにより、PLC-PBSチップ106と結合する接合面を形成する。そして、接触する石英系光導波路と半導体光導波路とを調芯し、PLC-PBSチップ106とSOA-COS105とを接着剤などで固定する。

20

【0046】

なお、上記工程1~3に含まれる処理内容や工程の順序等は適宜調整してもよい。

【0047】

上記のSOA-PLCハイブリッド集積偏波ダイバーシティ回路で使用される材料の種類やパラメータ等は単なる例示であり、本実施形態において、ならびに下記の実施形態においても、それらに限定されるものではない。

【0048】

(第2実施形態)

(構成)

図7は、本発明の第2実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路700の構成を示す模式図である。第2実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路700は、第1実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路100の構成と略同一である。そのため、本実施形態には、当然、第1実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路が有する作用、効果が含まれる。ただし、PLC-PBSチップ106とSOA-COS105との導波路の結合において、モードフィールド径の違いによる光の伝播ロスや導波路の接合面における反射を低減するための構成701が用いられる。

30

【0049】

図8Aに構成701の詳細を示す。図8Aに示すように、構成701は、スポットサイズ変換器(SSC)802a、802bを有し、PLC-PBSチップ106とSOA-COS105との接合面f1に対して垂直ではなく所定の角度をもってそれぞれのチップの光導波路が接合されている。

40

【0050】

より詳細には、構成701は、コアの中心軸C3を有する直線状の石英系光導波路109a(109b)は、コアの中心軸C1を有する傾斜された石英系光導波路801a(801b)になめらかに接続される。図8Bに示すように、伝播する光が接合面f1に対して斜めに入射するように、中心軸C1は接合面f1に対して所定の角度 θ_1 傾斜している。同様に、コアの中心軸C2を有する傾斜された半導体光導波路(即ち、SSC802a(802b))は、直線部の半導体光導波路108aになめらかに接続される。傾斜された半導体光導波路であるSSC802a(802b)は接合面f1に対して、所定の角度

50

2 傾斜している。

【0051】

図8Bは、接合面f1における接合部を一部拡大した図である。傾斜された石英系光導波路801a、801bにおける屈折率 n_1 、中心軸C1と接合面f1の垂線とのなす角度 θ_1 、傾斜されたSSC802a、802bにおける屈折率 n_2 、中心軸C2と接合面f1の垂線とのなす角度 θ_2 の間には、スネルの法則より、 $n_1 \sin \theta_1 = n_2 \sin \theta_2$ 、という関係がある。この関係を満たすように、傾斜角 θ_1 、 θ_2 が決定される。また、SOA-COS105側の接合面f1上には反射防止(AR)コート803がコーティングされている。なお、PLC側の傾斜角度 θ_1 としては5~9°、半導体導波路側の傾斜角度 θ_2 としては12°~17°が好ましい。

10

【0052】

SSC802a、802bは、PLC-PBSチップ106のSOA-COS105の接合面近傍の石英系光導波路801a、801bのモードフィールドと半導体光導波路108aのモードフィールドとをマッチさせるようにテーパ状の形状を有する光導波路(幅広フレア型SSC)である。SSC802a、802bは、図8Bに示されるように、部位(i)における幅を保ったまま部位(ii)において曲げられ、部位(iii)においてテーパ状に幅が広くなり、部位(iv)において幅が広がった状態で平行に形成される。本実施形態では、SSC802a、802bは、SOA-COS105の側に形成されているが、PLC-PBSチップ106の側に形成してもよい。SSC802a、802bによって、それぞれの導波路の結合部における結合ロスを低減し、高い結合効率を得ることができる。

20

【0053】

(作用)

PLC-PBSチップ106における石英系ガラス等の石英系光導波路の屈折率 n_1 に対して、SOA-COS105におけるInP等の半導体光導波路の屈折率 n_2 は異なるため、それぞれの導波路のモードフィールド(電界分布)が互いに異なる。例えば、石英系光導波路のモードフィールド径は概ね3~8 μm であり、InP半導体光導波路のモードフィールド径は概ね1~2 μm である。そのため、本実施形態は、PLC-PBSチップ106における石英系光導波路とSOA-COS105の半導体光導波路を結合する際に、モードフィールド径の違いによる光の伝播ロスや接合面における反射を低減するための構成701を用いる。

30

【0054】

本実施形態にかかる構成701は、スポットサイズ変換器(SSC)802a、802bを用いてモードフィールド径の違いを修正することができる。また、それぞれのチップの光導波路が所定の角度をもって結合されることで反射を低減することができる。さらに、SOA-COS105側の接合面f1(PLC-PBSチップ106とSOA-COS105との接合面)に反射防止(AR)コート803をコーティングすることで、反射により生じる光の伝播ロスを低減することができる。

【0055】

本実施形態では、上記のような構成をとることにより、PLC-PBSチップ106における石英系光導波路とSOA-COS105の半導体光導波路を結合する際に、モードフィールド径の違いによる光の伝播ロスや接合面における反射を低減することができる。

40

【0056】

図8Aにおいて、光は、直線部の石英系光導波路109から傾斜された光導波路801a、801bへ入射される。第1実施形態のように、光は、接合面f1に対して垂直に入射せず、所定の角度をもって入射される。光は所定の角度で接合面f1へ入射するため、接合面f1による反射光は再度傾斜された光導波路801a、801bへ戻るとは難しい。よって、石英系光導波路109への接合面f1における反射戻り光は低減される。

【0057】

同様に、光は、SOA-COS105中を伝播しPLC-PBSチップ106へ戻る場

50

合、傾斜された半導体光導波路（即ち、SSC802a、802b）へ入射される。第1実施形態のように、光は、接合面f1に対して垂直に入射せず、所定の角度をもって入射される。光は所定の角度で接合面f1へ入射するため、接合面f1による反射光は再度SSC802a、802bへ戻るとは難しい。よって、SSC802a、802bへの接合面f1における反射戻り光は低減される。

【0058】

（製造方法）

第2実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路の製造方法は、第1実施形態にかかる該回路の製造方法と略同一である。ここで、図9の各図には、構成701付近のみを詳細に記載しているが、その他の部分については、第1実施形態にかかる該回路の構成と略同一であるため省略している。

10

【0059】

（工程1）

石英系光導波路110、109、曲げられた石英系光導波路701、SOA-COS105との接合面となるファセット f_{PLC} に垂直な方向に対してある角度 θ_1 だけ水平方向に傾いている石英系光導波路801、および、ヒーター102が形成されたPLC-PBSチップ106を準備する。試験光を石英系光導波路110側から伝播させ、石英系光導波路109側において、ヒーター102を通過した光を測定する。測定の間、ヒーター102に熱を加え適切にトリミングを行い、MZI107の2つのアームの位相差が適切になるように調整する。

20

【0060】

（工程2）

図9(a)に示されるように、PLC-PBSチップ106の余分な部分を破線Aに沿って切断する。すなわち、石英系光導波路801a、801bは角度 θ_1 の直線部分の任意の点において、ファセット f_{PLC} を形成するように、PLC-PBSチップ106の端部をダイサー等により切断する。切断して形成されるファセット f_{PLC} は光学研磨によって十分に小さな表面粗さの面に修正される。以上により半導体光導波路802a、802bと結合するPLC-PBSチップ106の断面が形成される。ダイサー等によりPLC-PBSチップ106の上面に対して垂直ではなく所定の角度をもつスリット104を形成する。半波長板103をスリット104中に形成する。半波長板103は、MZI107からTMモードの光を伝播する石英系光導波路109a側に形成する。

30

【0061】

（工程3）

図9(b)に示されるように、直線部108aの半導体光導波路、テーパ状の半導体光導波路である所定の角度（接合面f1の垂線と中心軸C2とのなす角度が θ_2 となるように）に傾斜されたSSC802a、802b、およびSOA112が形成されたSOA-COS105を準備する。SOA-COS105は、半導体光導波路802a、802bの出射角度が θ_2 になるように劈開され、PLC-PBSチップ106と結合するSOA-COS105のファセット f_{SOA} が形成される。直線部半導体光導波路108aとSOA112は埋込メサ構造により形成され、Uターン部半導体光導波路はハイメサ構造により形成されており、SOA-COS105のファセット f_{SOA} にARコート803がコーティングされている。

40

【0062】

（工程4）

図9(c)に示されるように、それぞれのチップの光導波路を調芯し、それぞれのチップを接着剤などで固定する。導波路の接合面f1はPLC-PBSチップ側のファセット f_{PLC} とSOA-COS側のファセット f_{SOA} の2つが対向して、石英系光導波路801aと半導体導波路802a、石英系光導波路801bと半導体導波路802bがそれぞれ光学的に結合する空間で形成される。

なお、上記工程1～4に含まれる処理内容や工程の順序等は適宜調整してもよい。

50

【 0 0 6 3 】

(第 3 実施形態)

(構成)

図 10 は、本発明の第 3 実施形態にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路 1000 の構成を示す模式図である。第 3 実施形態にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路 1000 は、第 1 実施形態および第 2 実施形態にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路の構成と略同一である。そのため、本実施形態には、第 1 実施形態および第 2 実施形態にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路が有する作用、効果が含まれる。ただし、本実施形態においては、SOA - COS 1001 に光導波路の折り返し部を形成するのではなく、Uターン PLC チップ 1002 に Uターン石英系光導波路 1003 を形成し、SOA 112 により増幅した光を MZI へ戻すようにしている。そして、SOA 112 は SOA - COS 1001 の半導体光導波路の直線部に形成されている。すなわち、第 3 実施形態においては、PLC - PBS チップ 106 から伝播された光は、SOA - COS 1001 に形成された SOA 112 で増幅され、Uターン PLC チップ 1002 に形成された Uターン石英系光導波路 1003 で折り返され、再び SOA - COS 1001 に形成された SOA 112 で増幅され、PLC - PBS チップ 106 へ戻る。

10

【 0 0 6 4 】

本実施形態にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路においても、PLC - PBS チップ 105 と SOA - COS 1001 との接合部および SOA - COS 1001 と Uターン PLC チップ 1002 との接合部におけるそれぞれのチップの光導波路は、第 2 実施形態にかかる該回路の特徴のように、コアサイズの違いによる光の伝播ロスや接合面における反射を低減するための構成 701 を用いている。

20

【 0 0 6 5 】

(作用)

上記したように、大きい比屈折率差の光導波路であるほど折り返し部の曲率半径を小さくすることができ、その結果、回路全体のサイズを低減することができる。しかしながら、第 2 実施形態にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路のように、SOA に適した埋込メサ構造の半導体導波路と、曲率半径の小さい Uターンに適したハイメサ構造の半導体導波路を結合して同じチップ内で作製することは、必ずしも容易ではない。

30

【 0 0 6 6 】

Uターン構造をなくし、埋込メサ構造の半導体導波路のみで SOA - COS を構成するほうが、容易に導波路を形成することができる。第 2 実施形態の SOA - PLC ハイブリッド集積偏波ダイバーシティ回路に比べ、本実施形態にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路は、全体のサイズが少し大きくなるが、SOA - COS の作製が容易になり、偏波ダイバーシティ回路の実現性が高まる。

【 0 0 6 7 】

(製造方法)

第 3 実施形態にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路の製造方法は、第 1 実施形態および第 2 実施形態にかかる該回路の製造方法と略同一である。ここで、図 8 の各図には、PLC - PBS チップ 106、SOA - COS 1001 および Uターン PLC チップ 1002 の接合部における構成 701 付近のみを詳細に記載している。その他の部分については、第 1 実施形態および第 2 実施形態にかかる該回路の構成と略同一であるため省略している。

40

【 0 0 6 8 】

(工程 1)

石英系光導波路 110、109、所定の角度に傾斜された石英系光導波路 801、ヒーター 102 が形成された PLC - PBS チップ 106 を準備する。試験光を石英系光導波路 110 側から伝播させ、石英系光導波路 109 側において、ヒーター 102 を通過した

50

光を測定する。測定の間、ヒーター102に熱を加え適切にトリミングを行い、MZI107の2つのアームの位相差が適切になるように調整する。また、Uターン状の石英系光導波路1003、石英系光導波路109、曲げられた石英系光導波路801、所定の角度に傾斜された石英系光導波路801、が形成されたUターンPLCチップ1002を準備する。

【0069】

(工程2)

図11(a)に示されるように、PLC-PBSチップ106およびUターンPLCチップ1002の余分な部分を破線AおよびA'に沿って切断する。すなわち、石英系光導波路801a、801bは角度 θ_1 の直線部分の任意の点において、ファセット f_{PLC} を形成するように、PLC-PBSチップ106およびUターンPLCチップ1002の端部をダイサー等により切断する。切断して形成されるファセット f_{PLC} は光学研磨によって十分に小さな表面粗さの面に修正される。以上により半導体光導波路802a、802bと結合するPLC-PBSチップ106、およびUターンPLCチップ1002の断面が形成される。また、ダイサー等によりPLC-PBSチップ106の上面に対して垂直ではなく所定の角度をもつスリット104を形成する。半波長板103をスリット104中に形成する。半波長板103は、MZI107からTMモードの光を伝播する石英系光導波路109a側に形成する。

10

【0070】

(工程3)

図11(b)に示されるように、直線部108aの半導体光導波路、テーパ状の半導体光導波路である傾斜されたSSC802a、802b、およびSOA112が形成されたSOA-COS1001を準備する。SOA-COS1001は、半導体光導波路802a、802bの出射角度が θ_2 (図8B参照)になるように劈開され、PLC-PBSチップ106およびUターンPLCチップ1002と結合するSOA-COS1001のファセット f_{SOA} が形成される。その後、SOA-COS1001の両方の切断面であるファセット f_{SOA} にARコート803(図8B参照)をコーティングする。

20

【0071】

(工程4)

図11(c)に示されるように、それぞれのチップの光導波路を調芯し、それぞれのチップを接着剤などで固定する。導波路の接合面 f_1 はPLC-PBSチップおよびUターンPLCチップ側のファセット f_{PLC} とSOA-COS側のファセット f_{SOA} の2つが対向して、石英系光導波路801aと半導体導波路802a、石英系光導波路801bと半導体導波路802bがそれぞれ光学的に結合する空間で形成される。

30

なお、上記工程1~4に含まれる処理内容や工程の順序等は適宜調整してもよい。

【0072】

(実施例)

図12は、SOAの偏波依存利得(PDG)を測定するために、2種類のPDG測定構成を示す。図12は、調整可能な光源(TLS)1201、エルビウム添加光ファイバ増幅器(EDFA)1202、偏波コントローラ(PC)1203、減衰器(ATT)1204、入力側光スイッチ1205、光スペクトラムアナライザ(OSA)1206、光パワーメータ(OPM)1207、10:1スプリッタ1208、アイソレータ1209、出力側光スイッチ1210、基準構成1211、および第3実施形態にかかるSOA-PLCハイブリッド集積偏波ダイバーシティ回路構成1212を示す。構成1211は、2つのストレート型光導波路を有するST-PLCチップとSOAを有するSOA-COS、ならびにUターン型光導波路を有するU-PLCチップとが接合された構成をとる。構成1212に比べ、サーキュレータと偏波ビームスプリッタを有しない。

40

【0073】

TLS1201から構成1211に光を入射する場合、該構成1211はPDCを用いないため、構成1211を伝播する光はそのまま、入力側光スイッチ1205から出力側

50

光スイッチ 1210 へと一方向に伝播する。構成 1211 における SOA の PDG を調べるために、TLS 1201 から TE モードの光 (中心波長 = 1550 nm) を入射させた場合の測定結果を図 13A (a) に、TLS 1201 から TM モードの光を入射させた場合の測定結果を図 13A (b) に示す。なお、図 13A の各図のスケールは、横軸が 1549.5 ~ 1550 ~ 1550.5 (nm)、縦軸が -60 ~ 0 ~ +10 (dBm) であり、上側の太線のスペクトルが構成 1211 および 1211 を通過後の出力光のスペクトル、下側のスペクトルが入力光のスペクトルである。

【0074】

また、構成 1212 における SOA の PDG を調べるために、TLS 1201 から TE モードの光 (中心波長 = 1550 nm) を入射させた場合の測定結果を図 13A (c) に、TLS 1201 から TM モードの光を入射させた場合の測定結果を図 13A (d) に示す。なお、構成 1212 において、上記 θ_1 を 15° 、 θ_2 を 7° とすることで、伝播光のリターンロス は -50 dB 以下に低減された。

10

【0075】

構成 1211 において、TE モードの光の場合は、5.8 dB の増幅利得が得られたが、TM モードの光の場合は、-5.3 dB と負の増幅利得が得られた。構成 1212 において、TE モードの光の場合は、6.3 dB の増幅利得が得られ、TM モードの光の場合は、4.4 dB の増幅利得が得られた。

【0076】

この結果から、TE モードの光は、構成 1211 および構成 1212 にかかわらず、即ち PDC の構成を有するか否かにかかわらず、SOA による光増幅利得が得られた。しかしながら、TM モードの光について、構成 1212 では SOA による光増幅利得が得られたが、構成 1211 では SOA による負の光増幅利得 (即ち、吸収) が得られた。

20

【0077】

よって、構成 1211 の偏波依存利得 (PDG) は 11.1 dB であった。一方、構成 1212 の PDG は 1.9 dB であった。本発明の第 3 実施形態にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路 (構成 1212) を用いることで、PDG を大きく低減できた。

【0078】

図 13B に、入射光の中心波長を 1530、1540、1550 nm で測定した場合における、構成 1211 の PDG 1301 の変化および構成 1212 の PDG 1302 の変化を示す。構成 1211 では、PDG が 11.1 ~ 22.9 dB と大きい値をとった。一方、構成 1212 では、PDG が 1.2 dB と構成 1211 の値に比べ大きく低減した。このことから、本実施例にかかる SOA - PLC ハイブリッド集積偏波ダイバーシティ回路は、SOA の PDG を低減するという効果があることが示された。

30

【符号の説明】

【0079】

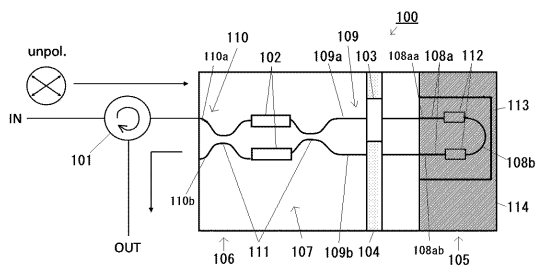
- 100 SOA - PLC ハイブリッド集積偏波ダイバーシティ回路
- 101 サーキュレータ
- 102 ヒーター
- 103 半波長板
- 104 スリット
- 105 SOA - COS
- 106 PLC - PBS チップ
- 107 MZI
- 108 半導体光導波路
- 109 石英系光導波路
- 109 a MZI 107 の出力ポート
- 109 b MZI 107 の出力ポート
- 110 石英系光導波路

40

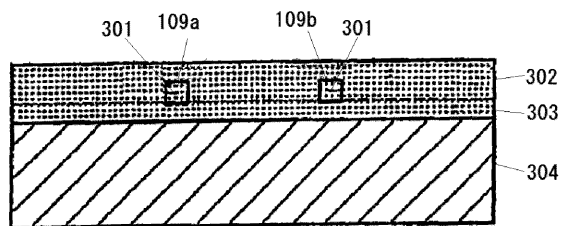
50

- 1 1 0 a M Z I 1 0 7 の入力ポート
- 1 1 0 a M Z I 1 0 7 の出力ポート
- 1 1 1 カブラ
- 1 1 2 S O A
- 1 1 3 S O Aチップ
- 1 1 4 シリコンベンチ

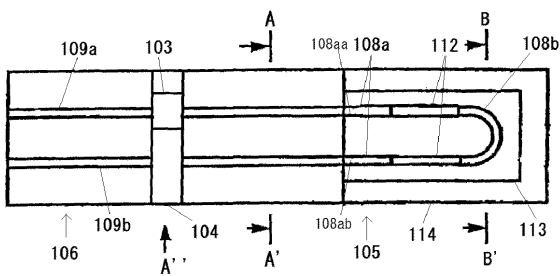
【 図 1 】



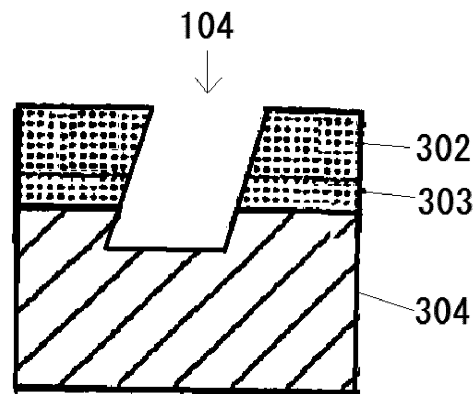
【 図 3 A 】



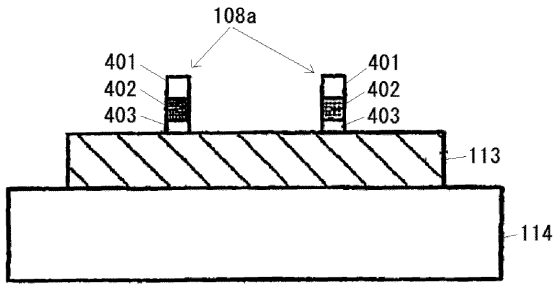
【 図 2 】



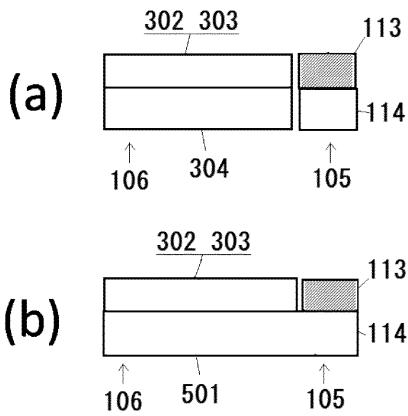
【 図 3 B 】



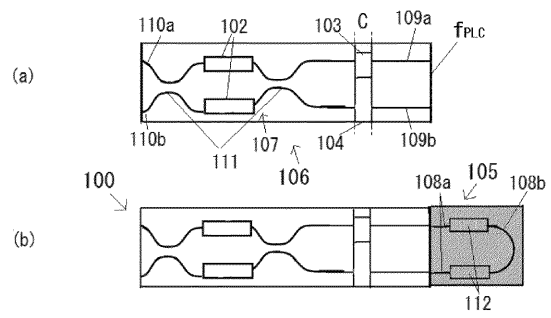
【 図 4 】



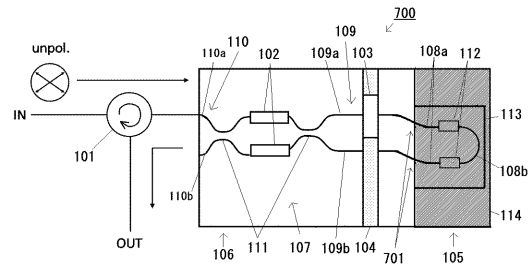
【 図 5 】



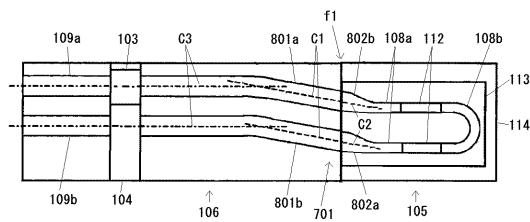
【 図 6 】



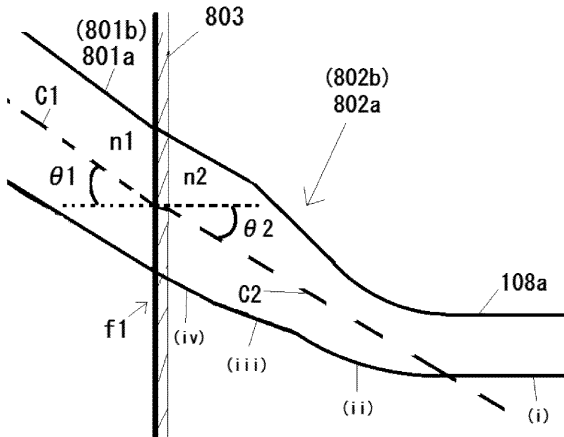
【 図 7 】



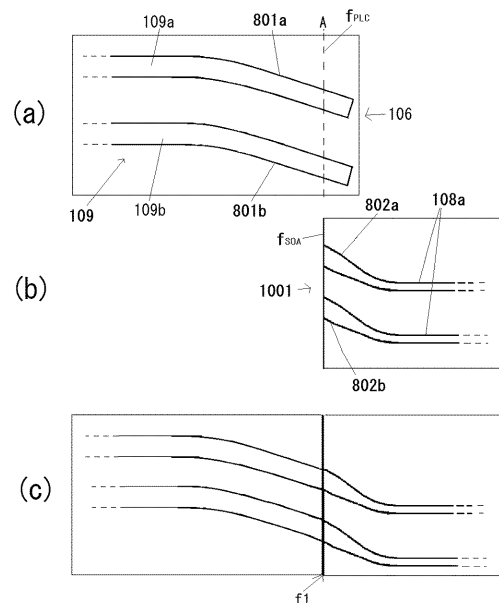
【 図 8 A 】



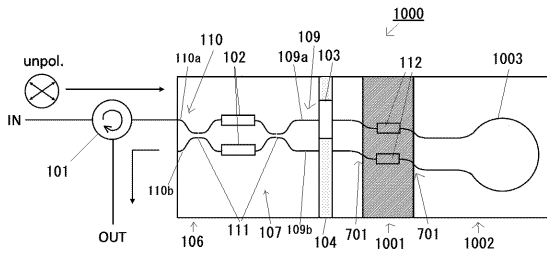
【 図 8 B 】



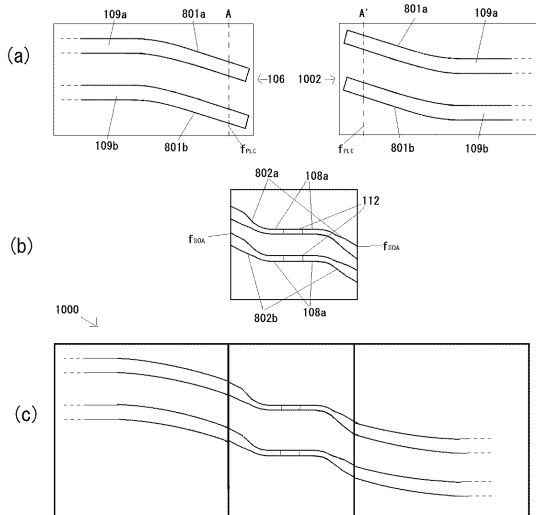
【 図 9 】



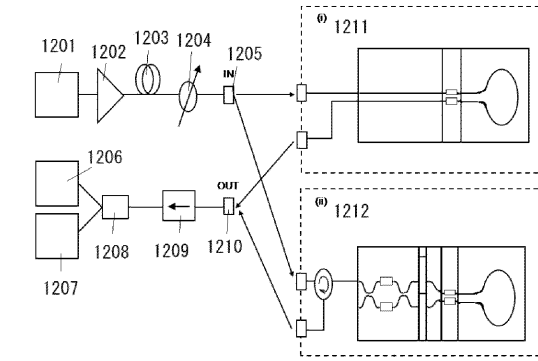
【図 10】



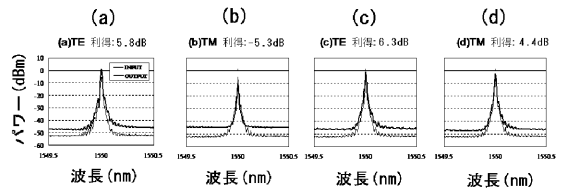
【図 11】



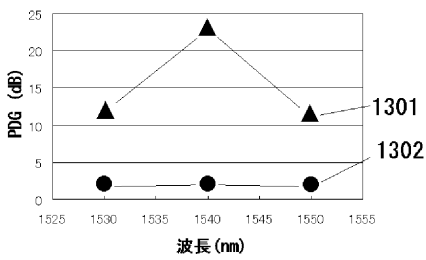
【図 12】



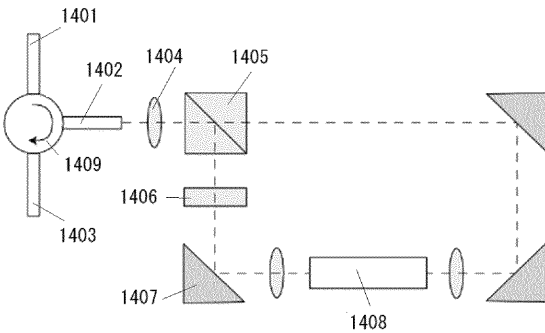
【図 13 A】



【図 13 B】



【図 14】



フロントページの続き

- (72)発明者 阿久津 剛史
東京都千代田区丸の内2 - 2 - 3 古河電気工業株式会社内
- (72)発明者 奈良 一孝
東京都千代田区丸の内2 - 2 - 3 古河電気工業株式会社内
- (72)発明者 舟橋 政樹
東京都千代田区丸の内2 - 2 - 3 古河電気工業株式会社内
- (72)発明者 横内 則之
東京都千代田区丸の内2 - 2 - 3 古河電気工業株式会社内
- (72)発明者 長谷川 英明
東京都千代田区丸の内2 - 2 - 3 古河電気工業株式会社内

Fターム(参考) 2H079 AA06 AA12 BA03 CA04 DA03 DA16 DA22 EA05 EB27 HA11
JA05 KA17 KA18
5F173 AS01 MA02 MF05 MF26