

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年3月28日(28.03.2019)



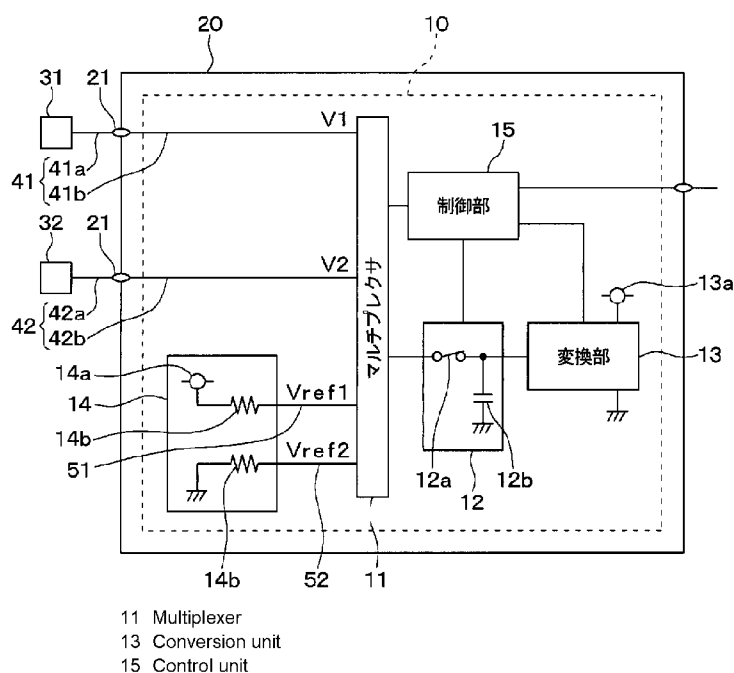
(10) 国際公開番号

WO 2019/059104 A1

- (51) 国際特許分類:
H03M 1/10 (2006.01) *G01R 31/02* (2006.01)
- (21) 国際出願番号: PCT/JP2018/034057
- (22) 国際出願日: 2018年9月13日(13.09.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-180510 2017年9月20日(20.09.2017) JP
- (71) 出願人: 株式会社デンソー (DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 柴田 悠祐 (SHIBATA Yusuke); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).
- (74) 代理人: 特許業務法人ゆうあい特許事務所 (YOU-I PATENT FIRM); 〒4600003 愛知県名古屋市中区錦一丁目6番5号 名古屋錦シティビル4階 Aichi (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: ANALOG/DIGITAL CONVERSION DEVICE

(54) 発明の名称: アナログーデジタル変換装置



(57) Abstract: The present invention comprises: a switching unit (11) that is connected to a plurality of input units (31, 32) via signal lines (41, 42), has an external voltage (V1, V2) input thereto, and selects and outputs the external voltage (V1, V2); an S/H circuit (12) for holding a voltage that corresponds to the output of the switching unit (11); a conversion unit (13) for performing A/D conversion on the basis of the voltage held by the S/H circuit (12); and a control unit (15) that determines the external voltage to be selected by the switching unit (11) and executes a disconnection determination

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

on whether a disconnection has occurred in the signal lines (41, 42). In the disconnection determination, prior to the switching unit (11) being caused to select the external voltage (V1, V2) input through the signal line (41, 42) that is being determined, the switching unit (11) is caused to select a reference voltage (Vref1, Vref2) that is set to a value which differs from the external voltage, and after the external voltage has been selected, the control unit (15) executes the disconnection determination on the basis of a change in voltage between the reference voltage and the external voltage held by the S/H circuit (12).

(57) 要約：複数の入力部（31、32）と信号線（41、42）を介して接続されて外部電圧（V1、V2）が入力されると共に、外部電圧（V1、V2）を選択して出力する切替部（11）と、切替部（11）の出力に応じた電圧を保持するS/H回路（12）と、S/H回路（12）で保持された電圧に基づいてAD変換する変換部（13）と、切替部（11）にて選択される外部電圧を決定すると共に、信号線（41、42）に断線が発生しているか否かの断線判定を実行する制御部（15）とを備える。制御部（15）に、断線判定では、判定される信号線（41、42）を通じて入力される外部電圧（V1、V2）を切替部（11）に選択させる前に外部電圧と異なる値とされた基準電圧（Vref1、Vref2）を切替部（11）に選択させ、外部電圧を選択させた後、S/H回路（12）で保持される基準電圧と外部電圧との電圧の変化に基づいて断線判定を行わせる。

明 細 書

発明の名称：アナログーデジタル変換装置

関連出願への相互参照

[0001] 本出願は、2017年9月20日に出願された日本特許出願番号2017-180510号に基づくもので、ここにその記載内容が参照により組み入れられる。

技術分野

[0002] 本開示は、切替部と入力部との間の信号線に断線が発生しているか否かの断線判定を実行できるアナログーデジタル（以下では、単にADともいう）変換装置に関する。

背景技術

[0003] 従来より、複数の入力部から入力されるアナログ信号である入力信号を順に選択しながらAD変換するAD変換装置が提案されている（例えば、特許文献1参照）。具体的には、このAD変換装置では、複数の入力部と信号線を介して接続される切替部としてのマルチプレクサを有しており、当該マルチプレクサで複数の入力部から入力される複数の入力信号から1つの入力信号が選択される。そして、マルチプレクサで選択された入力信号が変換部にてAD変換される。また、上記AD変換装置では、マルチプレクサと各入力部との間の信号線に、それぞれ断線検出用のプルダウン抵抗が備えられている。

なお、マルチプレクサと各入力部との間の信号線は、マルチプレクサが搭載されるチップの端子と入力部の端子とを接続するワイヤ等の信号線、およびチップの端子とマルチプレクサとを接続する配線パターン等の信号線を有して構成されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2009-284302号公報

発明の概要

- [0005] しかしながら、上記ＡＤ変換装置では、マルチプレクサと各入力部とを接続する信号線の断線を検出するためには、それぞれの信号線にプルダウン抵抗を備える必要があり、回路規模が大型化してしまう。特に、マルチプレクサに多数の入力部を接続する場合には、各信号線にそれぞれプルダウン抵抗を備えることにより、回路規模の大型化が顕著になる。
- [0006] 本開示は、回路規模の縮小化を図りつつ、信号線に断線が発生しているか否かを検出することができるＡＤ変換装置を提供することを目的とする。
- [0007] 本開示の１つの観点によれば、ＡＤ変換装置は、複数の入力部と信号線を介して接続され、複数の入力部からそれぞれアナログ信号である外部電圧が入力されると共に、複数の外部電圧から１つの外部電圧を選択して出力する切替部と、切替部から出力される外部電圧に応じた電圧を保持するサンプルホールド回路と、サンプルホールド回路で保持された電圧に基づいてＡＤ変換する変換部と、切替部にて選択される外部電圧を決定すると共に、信号線に断線が発生しているか否かの断線判定を実行する制御部と、を備える。そして、ＡＤ変換装置は、切替部と接続され、切替部に所定の基準電圧を入力する基準電圧入力部を有する。制御部は、断線判定では、当該断線判定にて判定される信号線を通じて入力される外部電圧を切替部に選択させる前に、外部電圧と異なる値とされた基準電圧を切替部に選択させ、外部電圧を選択させた後、サンプルホールド回路で保持される基準電圧と外部電圧との電圧の変化の有無に基づき、電圧の変化が所定範囲内である場合に信号線に断線が発生していると判定するようにする。
- [0008] これによれば、サンプルホールド回路で保持される電圧の変化の有無に基づいて断線判定を実行する。このため、各信号線にプルダウン抵抗を備える必要がなく、回路規模の縮小化を図ることができる。
- [0009] 本開示の別の観点によれば、切替部には、複数の入力部の１つである第１入力部から第１所定範囲内の第１外部電圧が入力されると共に、複数の入力部の１つである第２入力部から第２所定範囲内の第２外部電圧が入力され、

さらに、基準電圧入力部から第1所定範囲内の値と異なる値とされた第1基準電圧、および第2所定範囲と異なる値であって、第1基準電圧と異なる値とされた第2基準電圧が入力されるようにする。制御部は、断線判定では、切替部にて、第1外部電圧が選択される前に第1基準電圧が選択されるようにし、第1外部電圧を選択させた後、サンプルホールド回路で保持される第1基準電圧と第1外部電圧との電圧の変化の有無に基づき、当該電圧の変化が所定範囲内である場合に第1入力部と切替部との間の信号線に断線が発生していると判定する第1断線判定と、切替部にて、第2外部電圧が選択される前に第2基準電圧が選択されるようにし、第2外部電圧を選択させた後、サンプルホールド回路で保持される第2基準電圧と第2外部電圧との電圧の変化の有無に基づき、当該電圧の変化が所定範囲内である場合に第2入力部と切替部との間の信号線に断線が発生していると判定する第2断線判定と、を行うようにする。

[0010] これによれば、第1断線判定では、異なる値となる第1基準電圧、第1外部電圧が順に切替部にて選択される。このため、制御部は、サンプルホールド回路で保持される電圧の変化の有無に基づき、容易に第1断線判定を実行できる。また、第2断線判定では、異なる値となる第2基準電圧、第2外部電圧が順に切替部にて選択される。このため、制御部は、サンプルホールド回路で保持される電圧の変化の有無に基づき、容易に第2断線判定を実行できる。

[0011] なお、各構成要素等に付された括弧付きの参照符号は、その構成要素等と後述する実施形態に記載の具体的な構成要素等との対応関係の一例を示すものである。

図面の簡単な説明

[0012] [図1]第1実施形態におけるAD変換装置を模式的に示す図である。

[図2A]正常状態のコンデンサの電圧を示すタイミングチャートである。

[図2B]第2入力部とマルチプレクサとの間の第2信号線に断線が発生した場合のコンデンサの電圧を示すタイミングチャートである。

[図2C]第1入力部とマルチプレクサとの間の第1信号線に断線が発生した場合のコンデンサの電圧を示すタイミングチャートである。

[図3]第2実施形態におけるAD変換装置を模式的に示す図である。

[図4A]正常状態のコンデンサの電圧を示すタイミングチャートである。

[図4B]第3入力部とマルチプレクサとの間の第3信号線に断線が発生した場合のコンデンサの電圧を示すタイミングチャートである。

[図5A]第3実施形態における正常状態のコンデンサの電圧を示すタイミングチャートである。

[図5B]第3実施形態における第2異常が発生した場合のコンデンサの電圧を示すタイミングチャートである。

[図5C]第3実施形態における第1異常が発生した場合のコンデンサの電圧を示すタイミングチャートである。

[図6A]第4実施形態における第2異常が発生した場合のコンデンサの電圧を示すタイミングチャートである。

[図6B]第4実施形態における第1異常が発生した場合のコンデンサの電圧を示すタイミングチャートである。

[図7]他の実施形態におけるAD変換装置を模式的に示す図である。

[図8]他の実施形態におけるAD変換装置を模式的に示す図である。

[図9]他の実施形態におけるAD変換装置を模式的に示す図である。

発明を実施するための形態

[0013] 以下、本開示の実施形態について図に基づいて説明する。なお、以下の各実施形態相互において、互いに同一もしくは均等である部分には、同一符号を付して説明を行う。

[0014] (第1実施形態)

第1実施形態について説明する。本実施形態のAD変換装置10は、図1に示されるように、IC（すなわち、integrated circuit）チップ20に搭載されており、外部の入力部31、32から入力されるアナログ信号の外部電圧をデジタル信号にAD変換するように構成されている。なお、本実施形

態では、理解を容易にするため、ＩＣチップ２０に、第１入力部３１から外部電圧としての第１検出電圧Ｖ１が入力されると共に、第２入力部３２から外部電圧としての第２検出電圧Ｖ２が入力される場合について説明する。但し、ＩＣチップ２０には、さらに複数の入力部からそれぞれ外部電圧としての検出電圧が入力されるようにしてもよい。

[0015] ＡＤ変換装置１０は、マルチプレクサ（すなわち、ＭＰＸ）１１と、サンプルホールド（以下では、単にＳ／Ｈという）回路１２と、変換部１３と、基準電圧入力部１４と、制御部１５とを備えている。

[0016] マルチプレクサ１１は、第１入力部３１と第１信号線４１を介して接続されていると共に、第２入力部３２と第２信号線４２を介して接続されている。本実施形態では、第１信号線４１は、ＩＣチップ２０の接続端子２１と第１入力部３１の端子との間に配置されるワイヤ等の信号線４１ａと、接続端子２１とＩＣチップ２０内に形成された配線パターン等の信号線４１ｂとを有する構成とされている。同様に、第２信号線４２は、ＩＣチップ２０の接続端子２１と第２入力部３２の端子との間に配置されるワイヤ等の信号線４２ａと、接続端子２１とＩＣチップ２０内に形成された配線パターン等の信号線４２ｂとを有する構成とされている。なお、本実施形態では、マルチプレクサ１１が切替部に相当している。

[0017] そして、マルチプレクサ１１は、制御部１５からの制御信号に基づき、入力される複数の入力信号の中から１つの入力信号を選択し、Ｓ／Ｈ回路１２へと出力する。本実施形態では、マルチプレクサ１１には、入力信号として、第１入力部３１から第１検出電圧Ｖ１が入力されると共に第２入力部３２から第２検出電圧Ｖ２が入力される。また、マルチプレクサ１１には、具体的には後述するが、入力信号として、基準電圧入力部１４から第１基準電圧Ｖｒｅｆ１が入力されると共に第２基準電圧Ｖｒｅｆ２が入力される。

[0018] なお、本実施形態では、第１入力部３１および第２入力部３２は、圧力センサ、温度センサ、加速度センサ、角速度センサ等の各種センサ等で構成されており、特に図示しないが、内部にグランドと接続される接地回路を有し

ている。本実施形態では、接地回路は、グランドと各入力部 3 1、3 2 の出力端子との間に配置されたコンデンサ等を有する構成とされており、ノイズを軽減するためのフィルタ回路としても機能する。言い換えると、本実施形態では、一般的なフィルタ回路を接地回路として利用している。

[0019] S/H回路 1 2 は、マルチプレクサ 1 1 と変換部 1 3 との間に接続されるスイッチ 1 2 a と、スイッチ 1 2 a と変換部 1 3 との間の接続点とグランドとの間に接続されるコンデンサ 1 2 b とを有している。そして、S/H回路 1 2 は、スイッチ 1 2 a がオン状態になるとマルチプレクサ 1 1 と接続され、コンデンサ 1 2 b がマルチプレクサ 1 1 から入力される電圧に基づいた電荷状態となる。つまり、S/H回路 1 2 は、スイッチ 1 2 a がオン状態になると、マルチプレクサ 1 1 から入力される電圧を保持する。

[0020] 変換部 1 3 は、コンパレータ等を有して構成されており、参照電源 1 3 a から印加される変換用基準電圧（例えば、5 V）とグランド電圧（すなわち、所定電圧）との間の電圧を量子化（すなわち、デジタル化）可能に構成されている。そして、変換部 1 3 は、制御部 1 5 からの制御信号に基づいて S/H回路 1 2 で保持された電圧をデジタル信号に変換し、当該デジタル信号を制御部 1 5 に出力する。

[0021] 基準電圧入力部 1 4 は、電源 1 4 a および抵抗 1 4 b 等を有して構成されており、配線パターン等の信号線 5 1、5 2 を介してマルチプレクサ 1 1 に接続され、マルチプレクサ 1 1 に複数の基準電圧を入力する。本実施形態では、基準電圧入力部 1 4 は、マルチプレクサ 1 1 に、信号線 5 1 を通じて第 1 基準電圧 V_{ref1} を入力すると共に、信号線 5 2 を通じて第 2 基準電圧 V_{ref2} を入力する。なお、本実施形態では、第 1 基準電圧 V_{ref1} は、電源 1 4 a の電圧に応じた値とされ、第 2 基準電圧 V_{ref2} は、グランド電圧（すなわち、0 V）とされている。

[0022] 制御部 1 5 は、例えば、マイクロコンピュータ、メモリ等の記憶部、その周辺回路にて構成され、記憶部等に記憶されたプログラムに従って所定の処理を実行する制御回路である。そして、制御部 1 5 は、マルチプレクサ 1 1

、S/H回路12、変換部13および外部回路等と接続されている。

[0023] 制御部15は、マルチプレクサ11に制御信号を入力することにより、マルチプレクサ11で選択される入力信号を決定して変化させる。また、制御部15は、S/H回路12に制御信号を入力することにより、スイッチ12aのオン状態、オフ状態を切り替える。さらに、制御部15は、変換部13に制御信号を入力することにより、変換部13にAD変換を実行させ、変換したデジタル信号を当該制御部15に入力させる。そして、制御部15は、変換部13からデジタル信号が入力されると、必要に応じてデジタル信号を記憶部に記憶しつつ所定の処理を行う。本実施形態では、制御部15は、所定の処理の1つとして、マルチプレクサ11と各入力部31、32との間の第1、第2信号線41、42に断線が発生しているか否かの断線判定を実行する。

[0024] なお、制御部15は、具体的には後述するが、断線判定を実行する場合には、マルチプレクサ11に、断線判定にて判定される信号線を通じて入力される検出電圧を選択させる前に、当該検出電圧と異なる値の基準電圧を選択させる。例えば、本実施形態では、第1検出電圧V1の正常範囲が0～3Vとされ、第2検出電圧V2の正常範囲が2～5Vとされ、第1基準電圧Vref1が5Vとされ、第2基準電圧Vref2が0Vとされている。このため、制御部15は、第1信号線41の断線判定を実行する場合には、マルチプレクサ11にて第1検出電圧V1が選択されるようにする前に、第1基準電圧Vref1が選択されるようにする。また、制御部15は、第2信号線42の断線判定を実行する場合には、マルチプレクサ11にて第2検出電圧V2が選択されるようにする前に、第2基準電圧Vref2が選択されるようにする。そして、制御部15は、第1検出電圧V1に応じたデジタル信号と第1基準電圧Vref1に応じたデジタル信号とに基づき、第1信号線41が断線しているか否かの第1断線判定（以下では、単に第1断線判定ともいう）を実行する。また、制御部15は、第2検出電圧V2に応じたデジタル信号と第2基準電圧Vref2に応じたデジタル信号とに基づき、第2信

号線42が断線しているか否かの第2断線判定（以下では、単に第2断線判定ともいう）を実行する。

[0025] なお、第1検出電圧V1の正常範囲とは、第1検出電圧V1の取り得る範囲のことであり、第1所定範囲に相当している。また、第2検出電圧V2の正常範囲とは、第2検出電圧V2の取り得る範囲のことであり、第2所定範囲に相当している。

[0026] 以上が本実施形態におけるAD変換装置10の構成である。次に、上記AD変換装置10における制御部15が実行する作動について、コンデンサ12bの電圧を示す図2A～図2Cを参照しつつ説明する。なお、本実施形態では、第1検出電圧V1の正常範囲が0～3V、第2検出電圧V2の正常範囲が2～5V、第1基準電圧Vref1が5V、第2基準電圧Vref2が0Vであるとして説明する。但し、以下の説明では、マルチプレクサ11で第1検出電圧V1が選択された際の当該第1検出電圧V1が3Vであり、第2検出電圧V2が選択された際の当該第2検出電圧V2が2Vである例を説明する。また、図2A～図2Cでは、各時点の間にマルチプレクサ11で選択される電圧を示している。そして、以下の処理は、例えば、連続して常に行われるようにしてもよいし、ICチップ20が起動された際のみに行われるようにしてもよいし、所定期間毎に行われるようにしてもよい。

[0027] まず、制御部15は、図2Aに示されるように、時点T1にて、マルチプレクサ11に第1検出電圧V1を選択させると共に、スイッチ12aをオン状態にする。これにより、コンデンサ12bは、第1検出電圧V1に基づいた電荷が蓄積され、第1検出電圧V1に応じた電圧となる。そして、制御部15は、時点T1aにてスイッチ12aをオフ状態にし、変換部13にコンデンサ12bの電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。

[0028] 次に、制御部15は、時点T2にて、マルチプレクサ11に第2基準電圧Vref2を選択させると共に、スイッチ12aをオン状態にする。この際、時点T1で選択された第1検出電圧V1が3Vであり、第2基準電圧Vr

e f 2 が 0 V である。このため、コンデンサ 1 2 b は、蓄積された電荷が基準電圧入力部 1 4 のグラウンドから放出され、第 2 基準電圧 V_{ref2} に応じた電圧となる。そして、制御部 1 5 は、時点 T 2 a にてスイッチ 1 2 a をオフ状態にし、変換部 1 3 にコンデンサ 1 2 b の電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。

[0029] 続いて、制御部 1 5 は、時点 T 3 にて、マルチプレクサ 1 1 に第 2 検出電圧 V_2 を選択させると共にスイッチ 1 2 a をオン状態にする。これにより、コンデンサ 1 2 b は、第 2 検出電圧 V_2 に基づいた電荷が蓄積され、第 2 検出電圧 V_2 に応じた電圧となる。そして、制御部 1 5 は、時点 T 3 a にてスイッチ 1 2 a をオフ状態にし、変換部 1 3 にコンデンサ 1 2 b の電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。具体的には、制御部 1 5 は、この時点では、所定の処理の 1 つとして第 2 断線判定を実行する。

[0030] すなわち、第 2 信号線 4 2 に断線が発生していない場合には、図 2 A に示されるように、コンデンサ 1 2 b は、第 2 検出電圧 V_2 に応じた電圧となる。一方、第 2 信号線 4 2 に断線が発生している場合には、図 2 B に示されるように、マルチプレクサ 1 1 で第 2 検出電圧 V_2 が選択されるようにしても、コンデンサ 1 2 b の電圧が変化しない。つまり、時点 T 2 a で生成されたデジタル信号と時点 T 3 a で生成されたデジタル信号とは、同じ信号となる。このため、制御部 1 5 は、時点 T 2 a で生成されたデジタル信号と時点 T 3 a で生成されたデジタル信号とが同じ信号である場合には、第 2 信号線 4 2 に断線が発生していると判定し、外部回路等に断線発生を報知させる制御信号を出力する。

[0031] なお、本実施形態では、上記のように、第 2 検出電圧 V_2 の正常範囲は 2 ~ 5 V であり、第 2 基準電圧 V_{ref2} が 0 V である。このため、第 2 信号線 4 2 に断線が発生していない場合には、第 2 検出電圧 V_2 に応じたデジタル信号が生成される前に、当該デジタル信号と異なる値となるデジタル信号

が生成される。したがって、制御部15は、時点T2aで生成されたデジタル信号と時点T3aで生成されたデジタル信号とが一致しているか否かを判定することにより、容易に第2断線判定を実行できる。また、本実施形態では、デジタル信号が一致するか否かを判定することで第2断線判定を実行しているが、当該判定は、S/H回路12のコンデンサ12bで保持される第2基準電圧 V_{ref2} と第2検出電圧 $V2$ との電圧の変化に基づいた判定であるともいえる。

[0032] ここで、本明細書における同じ信号とは、変換誤差やリーク電流等の影響を含む略同じ信号であることを意味している。同様に、本明細書における2つのデジタル信号が一致するとは、変換誤差やリーク電流等の影響を含む略一致することを意味している。つまり、制御部15は、2つのデジタル信号を比較する際、当該2つのデジタル信号が完全に一致する場合に加え、2つのデジタル信号の変化が所定範囲内である場合には、2つのデジタル信号が一致すると判定する。そして、制御部15は、断線判定を実行する場合、2つのデジタル信号の差が所定範囲内であると断線が発生していると判定する。すなわち、制御部15が実行する第2断線判定は、S/H回路12のコンデンサ12bで保持される第2基準電圧 V_{ref2} と第2検出電圧 $V2$ との電圧の変化が所定範囲内である場合に第2信号線42に断線が発生していると判定するものであるともいえる。

[0033] 続いて、制御部15は、図2Aに示されるように、時点T4にて、マルチプレクサ11に第1基準電圧 V_{ref1} を選択させると共に、スイッチ12aをオン状態にする。この際、時点T3で選択された第2検出電圧 $V2$ が2Vであり、第1基準電圧 V_{ref1} が5Vである。このため、コンデンサ12bは、第1基準電圧 V_{ref1} の電圧に基づいた電荷が蓄積され、第1基準電圧 V_{ref1} に応じた電圧となる。そして、制御部15は、時点T4aにてスイッチ12aをオフ状態にし、変換部13にコンデンサ12bの電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。

[0034] 次に、制御部 15 は、時点 T5 にて、マルチプレクサ 11 に第 1 検出電圧 V1 を選択させると共に、スイッチ 12a をオン状態にする。この際、時点 T5 で選択された第 1 検出電圧 V1 が 3 V であり、第 1 基準電圧 V_{ref1} が 5 V である。このため、コンデンサ 12b は、蓄積された電荷の一部が第 1 入力部 31 内の接地回路におけるグラウンドから放出され、第 1 検出電圧 V1 に応じた電圧となる。そして、制御部 15 は、時点 T5a にてスイッチ 12a をオフ状態にし、変換部 13 にコンデンサ 12b の電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。具体的には、制御部 15 は、この時点では、所定の処理の 1 つとして第 1 断線判定を実行する。

[0035] すなわち、第 1 信号線 41 に断線が発生していない場合には、図 2A に示されるように、コンデンサ 12b は、第 1 検出電圧 V1 に応じた電圧となる。一方、第 1 信号線 41 に断線が発生している場合には、図 2C に示されるように、マルチプレクサ 11 で第 1 検出電圧 V1 が選択されるようにしても、コンデンサ 12b の電圧が変化しない。つまり、時点 T4a で生成されたデジタル信号と時点 T5a で生成されたデジタル信号とは、同じ信号となる。このため、制御部 15 は、時点 T4a で生成されたデジタル信号と時点 T5a で生成されたデジタル信号とが同じ信号である場合には、第 1 信号線 41 に断線が発生していると判定し、外部回路等に異常発生を報知させる制御信号を出力する。

[0036] なお、図 2C は、時点 T2 と時点 T5 との間において、第 1 信号線 41 に断線が発生した場合のコンデンサ 12b の電圧を示している。

[0037] また、本実施形態では、上記のように、第 1 検出電圧 V1 の正常範囲は 0 ～ 3 V であり、第 1 基準電圧 V_{ref1} が 5 V である。このため、第 1 信号線 41 に断線が発生していない場合には、第 1 検出電圧 V1 に応じたデジタル信号が生成される前に、当該デジタル信号と異なる値となるデジタル信号が生成される。したがって、制御部 15 は、時点 T4a で生成されたデジタル信号と時点 T5a で生成されたデジタル信号とが一致しているか否かを判

定することにより、容易に第1断線判定を実行できる。また、本実施形態では、デジタル信号が一致するか否かを判定することで第1断線判定を実行しているが、当該判定は、S/H回路12のコンデンサ12bで保持される第1基準電圧 V_{ref1} と第1検出電圧 V_1 との電圧の変化の有無に基づいた判定であるともいえる。そして、制御部15は、上記のように第1断線判定を実行している。このため、第1断線判定は、S/H回路12のコンデンサ12bで保持される第1基準電圧 V_{ref1} と第1検出電圧 V_1 との電圧の変化が所定範囲内である場合に第1信号線41に断線が発生していると判定するものであるともいえる。

[0038] その後、制御部15は、時点 T_6 以降にて、時点 T_2 以降と同様の処理を行う。

[0039] 以上説明したように、本実施形態では、断線判定にて判定される信号線を通じて入力される検出電圧をマルチプレクサ11に選択させる前に、当該検出電圧と異なる値の基準電圧をマルチプレクサ11に選択させている。そして、コンデンサ12bで保持される電圧の変化の有無に基づいて断線判定を実行している。このため、断線判定を行うために各信号線にプルダウン抵抗を備える必要がなく、回路規模が大型化することを抑制できる。

[0040] また、本実施形態では、第1基準電圧 V_{ref1} は、第1検出電圧 V_1 の正常範囲と異なる値となるようにし、第2基準電圧 V_{ref2} は、第2検出電圧 V_2 の正常範囲と異なる値となるようにしている。そして、制御部15は、第1断線判定を行う際には、第1検出電圧 V_1 の前に第1基準電圧 V_{ref1} がマルチプレクサ11に選択されるようにしている。このため、制御部15は、第1検出電圧 V_1 に応じたデジタル信号と第1基準電圧 V_{ref1} に応じたデジタル信号とが一致するか否かを判定することにより、容易に第1断線判定を行うことができる。さらに、このように第1断線判定を行うことにより、第1検出電圧 V_1 の正常範囲として0Vも含めることができ、適用範囲の拡大化を図ることもできる。

[0041] 同様に、制御部15は、第2断線判定を行う際には、第2検出電圧 V_2 の

前に第2基準電圧 V_{ref2} がマルチプレクサ11に選択されるようにしている。このため、制御部15は、第2検出電圧 V_2 に応じたデジタル信号と第2基準電圧 V_{ref2} に応じたデジタル信号が一致するか否かを判定することにより、容易に第2断線判定を行うことができる。なお、このように第2断線判定を行うことにより、第2検出電圧 V_2 の正常範囲として、上記範囲に加えて5Vを含めることもできる。

[0042] また、本実施形態では、上記のように、AD変換装置10に第1、第2入力部31、32から第1、第2検出電圧 V_1 、 V_2 が入力される場合について説明した。しかしながら、本実施形態は、AD変換装置10に3つ以上の検出電圧が入力される場合についても適用可能である。AD変換装置10に3つ以上の検出電圧が入力される場合には、各検出電圧の正常範囲に応じて適宜基準電圧を追加、調整すればよい。そして、制御部15は、各検出電圧の前に当該検出電圧の正常範囲と異なる値の基準電圧がマルチプレクサ11で選択されるようにし、検出電圧のデジタル信号と基準電圧のデジタル信号とを比較して断線判定を行うようにすればよい。

[0043] (第2実施形態)

第2実施形態について説明する。本実施形態は、上記第1実施形態に対し、AD変換装置10の構成を変更したものであり、その他に関しては第1実施形態と同様であるため、ここでは説明を省略する。

[0044] 本実施形態では、図3に示されるように、マルチプレクサ11には、第1入力部31および第2入力部32と共に、第3信号線43を介して第3入力部33が接続されている。なお、第3信号線43は、第1、第2信号線41、42と同様の構成とされている。つまり、第3信号線43は、ICチップ20の接続端子21と第3入力部33の端子との間に配置されるワイヤ等の信号線43aと、接続端子21とICチップ20内に形成された配線パターン等の信号線43bとを有する構成とされている。

[0045] そして、マルチプレクサ11には、第1検出電圧 V_1 および第2検出電圧 V_2 と共に、第3入力部33から第3検出電圧 V_3 が入力されるようになっ

ている。本実施形態では、第3検出電圧 V_3 は、正常な値が0 Vまたは5 Vとされている。つまり、第3検出電圧 V_3 は、正常な値が第1基準電圧 V_{ref1} または第2基準電圧 V_{ref2} と等しくされている。なお、本実施形態では、第3検出電圧 V_3 が第3外部電圧に相当し、5 Vが第1電圧に相当し、0 Vが第2電圧に相当している。

[0046] また、基準電圧入力部14は、マルチプレクサ11に、第1基準電圧 V_{ref1} および第2基準電圧 V_{ref2} に加え、信号線53を通じて第3基準電圧 V_{ref3} を入力するように構成されている。なお、本実施形態では、第3基準電圧 V_{ref3} は、電源14aの電圧を分圧した電圧とされ、約2.5 Vとされている。つまり、第3基準電圧 V_{ref3} は、第3検出電圧 V_3 の取り得る値の間の値とされている。

[0047] 制御部15は、上記第1実施形態と同様の構成とされているが、本実施形態では、さらに、第3入力部33とマルチプレクサ11との間の第3信号線43に断線が発生しているか否かの第3断線判定（以下では、単に第3断線判定ともいう）を実行する。

[0048] 以上が本実施形態におけるAD変換装置10の構成である。次に、上記AD変換装置10における制御部15が実行する作動について、コンデンサ12bの電圧を示す図4Aおよび図4Bを参照しつつ説明する。なお、第1検出電圧 V_1 、第2検出電圧 V_2 、第1基準電圧 V_{ref1} 、および第2基準電圧 V_{ref2} に対する制御部15の作動は上記第1実施形態と同様であるため、以下では第3検出電圧 V_3 と第3基準電圧 V_{ref3} との関係についてのみ説明する。また、以下では、マルチプレクサ11で第3検出電圧 V_3 が選択された際の当該第3検出電圧 V_3 が5 Vである例を説明する。そして、図4Aおよび図4Bでは、各時点の間にマルチプレクサ11で選択される電圧を示している。

[0049] 制御部15は、時点T11では、マルチプレクサ11に第3検出電圧 V_3 を選択させると共にスイッチ12aをオン状態にする。これにより、コンデンサ12bは、第3検出電圧 V_3 に基づいた電荷が蓄積され、第3検出電圧

V3に応じた電圧となる。そして、制御部15は、時点T11aにてスイッチ12aをオフ状態にし、変換部13にコンデンサ12bの電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。

[0050] 次に、制御部15は、時点T12にて、マルチプレクサ11に第3基準電圧Vref3を選択させると共に、スイッチ12aをオン状態にする。この際、時点T11で選択される第3検出電圧V3が5Vであり、第3基準電圧Vref3が2.5Vであるため、コンデンサ12bは、蓄積された電荷が基準電圧入力部14のグラウンドから放出され、第3基準電圧Vref3に応じた電圧となる。そして、制御部15は、時点T12aにてスイッチ12aをオフ状態にし、変換部13にコンデンサ12bの電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。

[0051] 続いて、制御部15は、時点T13にて、マルチプレクサ11に第3検出電圧V3を選択させると共にスイッチ12aをオン状態にする。この際、時点T13で選択される第3検出電圧V3が5Vであり、第3基準電圧Vref3が2.5Vである。このため、第3信号線43に断線が発生していない場合には、コンデンサ12bは、第3検出電圧V3に応じた電荷が蓄積され、第3検出電圧V3に応じた電圧となる。そして、制御部15は、時点T13aにてスイッチ12aをオフ状態にし、変換部13にコンデンサ12bの電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。具体的には、制御部15は、この時点では、所定の処理の1つとして第3断線判定を実行する。

[0052] すなわち、第3信号線43に断線が発生していない場合には、図4Aに示されるように、コンデンサ12bは、第3検出電圧V3に応じた電圧となる。一方、第3信号線43に断線が発生している場合には、図4Bに示されるように、マルチプレクサ11で第3検出電圧V3が選択されるようにしても

、コンデンサ 12 b の電圧が変化しない。つまり、時点 T 12 a で生成されたデジタル信号と時点 T 13 a で生成されたデジタル信号とは、同じ信号となる。このため、制御部 15 は、時点 T 12 a で生成されたデジタル信号と時点 T 13 a で生成されたデジタル信号とが同じ信号である場合には、第 3 信号線 43 に断線が発生していると判定し、外部回路等に異常発生を報知させる制御信号を出力する。

[0053] なお、図 4 B は、時点 T 12 と時点 T 13 との間において、第 3 信号線 43 に断線が発生した場合のコンデンサ 12 b の電圧を示している。

[0054] また、本実施形態では、上記のように、第 3 検出電圧 V_3 の正常な値は 0 V または 5 V であり、第 3 基準電圧 V_{ref3} が 2.5 V である。このため、第 3 信号線 43 に断線が発生していない場合には、第 3 検出電圧 V_3 に応じたデジタル信号が生成される前に、当該デジタル信号と異なる値となるデジタル信号が生成される。したがって、制御部 15 は、時点 T 12 a で生成されたデジタル信号と時点 T 13 a で生成されたデジタル信号とが一致しているか否かを判定することにより、容易に第 3 断線判定を実行できる。また、本実施形態では、デジタル信号が一致するか否かを判定することで第 3 断線判定を実行しているが、当該判定は、S/H 回路 12 のコンデンサ 12 b で保持される第 3 基準電圧 V_{ref3} と第 3 検出電圧 V_3 との電圧の変化の有無に基づいた判定であるともいえる。そして、制御部 15 は、上記のように第 3 断線判定を実行している。このため、第 3 断線判定は、S/H 回路 12 のコンデンサ 12 b で保持される第 3 基準電圧 V_{ref3} と第 3 検出電圧 V_3 との電圧の変化が所定範囲内である場合に第 3 信号線 43 に断線が発生していると判定するものであるともいえる。

[0055] その後は、制御部 15 は、時点 T 14 以降にて、時点 T 12 以降と同様の処理を行う。なお、上記では、選択される第 3 検出電圧 V_3 が 5 V である例について説明したが、選択される第 3 検出電圧が 0 V である場合についても同様である。

[0056] 以上説明したように、本実施形態では、2 つの電圧のいずれか一方の電圧

となる第3検出電圧 V_3 が第3信号線43を通じて入力されるようになっており、第3基準電圧 V_{ref3} が第3検出電圧 V_3 と異なる値とされている。そして、制御部15は、第3断線判定を行う際には、第3検出電圧 V_3 の前に第3基準電圧 V_{ref3} がマルチプレクサ11に選択されるようにしている。このため、制御部15は、第3検出電圧 V_3 に応じたデジタル信号と第3基準電圧 V_{ref3} に応じたデジタル信号とが一致するか否かを判定することにより、容易に第3断線判定を行うことができる。

[0057] また、本実施形態では、2つの電圧のいずれか一方の電圧となる第3検出電圧 V_3 が入力される第3信号線43の断線判定も実行でき、検出電圧の適用可能範囲を広げることができる。

[0058] さらに、第3基準電圧 V_{ref3} は、第3検出電圧 V_3 と異なる値であって、第1基準電圧 V_{ref1} と第2基準電圧 V_{ref2} との間の値とされている。このため、第1基準電圧 V_{ref1} および第2基準電圧 V_{ref2} を生成する基準電圧入力部14に対して適宜抵抗14bを追加すればよく、回路が複雑になることを抑制できる。

[0059] (第3実施形態)

第3実施形態について説明する。本実施形態は、上記第1実施形態に対し、基準電圧入力部14に異常が発生しているか否かの異常判定等も行えるようにしたものであり、その他に関しては第1実施形態と同様であるため、ここでは説明を省略する。

[0060] 本実施形態のAD変換装置10は、上記第1実施形態と同様の構成とされている。但し、本実施形態の制御部15は、基準電圧入力部14に異常が発生しているか否かを含ま異常判定を行う。なお、ここでの基準電圧入力部14の異常とは、基準電圧入力部14内の故障に加え、基準電圧入力部14とマルチプレクサ11とを接続する信号線51、52に断線が発生している場合を含むものである。つまり、ここでの基準電圧入力部14に異常が発生しているとは、基準電圧入力部14内に故障が発生していること、および信号線51、52に断線が発生していることの少なくともいずれか一方が発生し

ていることを意味している。以下では、基準電圧入力部 14 内の故障、および信号線 51 の断線の少なくともいずれか一方が発生していることを第 1 異常ともいい、第 1 異常が発生しているか否かの判定を第 1 異常判定ともいう。また、基準電圧入力部 14 内の故障、および信号線 52 の断線の少なくともいずれか一方が発生していることを第 2 異常ともいい、第 2 異常が発生しているか否かの判定を第 2 異常判定ともいう。

[0061] 次に、上記 AD 変換装置 10 における制御部 15 が実行する作動について、コンデンサ 12b の電圧を示す図 5A～図 5C を参照しつつ説明する。なお、本実施形態では、上記第 1 実施形態と同様に、第 1 検出電圧 V_1 の正常範囲が 0～3 V、第 2 検出電圧 V_2 の正常範囲が 2～5 V、第 1 基準電圧 V_{ref1} が 5 V、第 2 基準電圧 V_{ref2} が 0 V であるとして説明する。また、以下では、マルチプレクサ 11 で第 1 検出電圧 V_1 が選択された際の当該第 1 検出電圧 V_1 が 3 V であり、第 2 検出電圧 V_2 が選択された際の当該第 2 検出電圧 V_2 が 2 V である例を説明する。そして、図 5A～図 5C では、各時点の間にマルチプレクサ 11 で選択される電圧を示している。

[0062] まず、制御部 15 は、時点 T_{21} にて、上記時点 T_1 と同様の処理を行い、時点 T_{21a} にて、上記時点 T_{1a} と同様の処理を行う。

[0063] 次に、制御部 15 は、時点 T_{22} にて、マルチプレクサ 11 に第 1 基準電圧 V_{ref1} を選択させると共に、スイッチ 12a をオン状態にする。この際、時点 T_{21} で選択される第 1 検出電圧 V_1 が 3 V であり、第 1 基準電圧 V_{ref1} が 5 V である。このため、コンデンサ 12b は、第 1 基準電圧 V_{ref1} の電圧に基づいた電荷が蓄積され、第 1 基準電圧 V_{ref1} に応じた電圧となる。そして、制御部 15 は、時点 T_{22a} にてスイッチ 12a をオフ状態にし、変換部 13 にコンデンサに蓄積された電荷に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。

[0064] 続いて、制御部 15 は、時点 T_{23} にて、マルチプレクサ 11 に第 2 基準電圧 V_{ref2} を選択させると共に、スイッチ 12a をオン状態にする。こ

の際、時点 T_{22} で選択される第1基準電圧 V_{ref1} が5Vであり、第2基準電圧 V_{ref2} が0Vである。このため、コンデンサ12bは、蓄積された電荷が基準電圧入力部14のグランドから放出され、第2基準電圧 V_{ref2} に応じた電圧となる。そして、制御部15は、時点 T_{23a} にてスイッチ12aをオフ状態にし、変換部13にコンデンサ12bの電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。具体的には、制御部15は、この時点では、所定の処理の1つとして第2異常判定を実行する。

[0065] すなわち、第2異常が発生していない場合には、図5Aに示されるように、コンデンサ12bは、第2基準電圧 V_{ref2} に応じた電圧となる。一方、第2異常が発生している場合には、図5Bに示されるように、マルチプレクサ11で第2基準電圧 V_{ref2} が選択されるようにしても、コンデンサ12bの電圧が変化しない。つまり、時点 T_{22a} で生成されたデジタル信号と時点 T_{23a} で生成されたデジタル信号とは、同じ信号となる。このため、制御部15は、時点 T_{22a} で生成されたデジタル信号と時点 T_{23a} で生成されたデジタル信号とが同じ信号である場合には、第2異常が発生していると判定し、外部回路等に第2異常が発生していることを報知させる制御信号を出力する。

[0066] なお、本実施形態では、上記のように、第1検出電圧 V_1 の正常範囲は0～3Vであり、第2基準電圧 V_{ref2} が0Vである。このため、第1検出電圧 V_1 の直後に第2基準電圧 V_{ref2} がデジタル信号に変換されるようにし、第1検出電圧 V_1 に応じたデジタル信号と第2基準電圧 V_{ref2} に応じたデジタル信号とを比較した場合、第2異常判定をできない場合がある。すなわち、第1検出電圧 V_1 として0Vが入力されると、第1検出電圧 V_1 と第2基準電圧 V_{ref2} が同じとなり、第2異常が発生しているか否かを判定することができない。したがって、本実施形態では、第2基準電圧 V_{ref2} の前に第1基準電圧 V_{ref1} がデジタル信号に変換されるようにしている。そして、第2異常が発生していない場合には、第2基準電圧 V_{ref2}

e f 2 がデジタル信号に変換される前に当該デジタル信号と異なるデジタル信号が生成されるようにしている。これにより、制御部 15 は、時点 T 2 2 a で生成されたデジタル信号と時点 T 2 3 a で生成されたデジタル信号とが一致しているか否かを判定することにより、容易に第 2 異常判定を実行できる。また、本実施形態では、デジタル信号が一致するか否かを判定することで第 2 異常判定を実行しているが、当該判定は、S/H 回路 12 のコンデンサ 12 b で保持される第 1 基準電圧 V_{ref1} と第 2 基準電圧 V_{ref2} との電圧の変化の有無に基づいた判定であるともいえる。そして、制御部 15 は、上記のように第 2 異常判定を実行している。このため、第 2 異常判定は、S/H 回路 12 のコンデンサ 12 b で保持される第 1 基準電圧 V_{ref1} と第 2 基準電圧 V_{ref2} との電圧の変化が所定範囲内である場合に第 2 異常が発生していると判定するものであるともいえる。

[0067] 続いて、制御部 15 は、図 5 A に示されるように、時点 T 2 4 にて、上記時点 T 3 と同様の処理を行い、時点 T 2 4 a にて、上記時点 T 3 a と同様の処理を行う。

[0068] 次に、制御部 15 は、時点 T 2 5 にて、マルチプレクサ 11 に第 2 基準電圧 V_{ref2} を選択させると共に、スイッチ 12 a をオン状態にする。この際、時点 T 2 4 で選択される第 2 検出電圧 V_2 が 2 V であり、第 2 基準電圧 V_{ref2} が 0 V である。このため、コンデンサ 12 b は、蓄積された電荷が基準電圧入力部 14 のグランドから放出され、第 2 基準電圧 V_{ref2} に応じた電圧となる。そして、制御部 15 は、時点 T 2 5 a にてスイッチ 12 a をオフ状態にし、変換部 13 にコンデンサ 12 b の電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。

[0069] 続いて、制御部 15 は、時点 T 2 6 にて、マルチプレクサ 11 に第 1 基準電圧 V_{ref1} を選択させると共に、スイッチ 12 a をオン状態にする。これにより、コンデンサ 12 b は、第 1 基準電圧 V_{ref1} に基づいた電荷が蓄積され、第 1 基準電圧 V_{ref1} に応じた電圧となる。そして、制御部 1

5は、時点T26aにてスイッチ12aをオフ状態にし、変換部13にコンデンサ12bの電圧に基づいたデジタル信号を生成させ、当該デジタル信号を入力させる。その後、当該デジタル信号を用いた所定の処理を実行する。具体的には、制御部15は、この時点では、所定の処理の1つとして第1異常判定を実行する。

[0070] すなわち、第1異常が発生していない場合には、図5Aに示されるように、コンデンサ12bは、第1基準電圧Vref1に応じた電圧となる。一方、第1異常が発生している場合には、図5Cに示されるように、マルチプレクサ11で第1基準電圧Vref1が選択されるようにしても、コンデンサ12bの電圧が変化しない。つまり、時点T25aで生成されたデジタル信号と時点T26aで生成されたデジタル信号とは、同じ信号となる。このため、制御部15は、時点T25aで生成されたデジタル信号と時点T26aで生成されたデジタル信号とが同じ信号である場合には、第1異常が発生していると判定し、外部回路等に異常発生を報知させる制御信号を出力する。

[0071] なお、図5Cは、時点T23と時点T26との間において、第1異常が発生した場合のコンデンサ12bの電圧を示している。

[0072] また、本実施形態では、上記のように、第2検出電圧V2の正常範囲は2～5Vであり、第1基準電圧Vref1が5Vである。このため、第2検出電圧V2の直後に第1基準電圧Vref1がデジタル信号に変換されるようにし、第2検出電圧V2に応じたデジタル信号と第1基準電圧Vref1に応じたデジタル信号とを比較した場合、第1異常判定をできない場合がある。すなわち、第2検出電圧V2として5Vが入力されると、第2検出電圧V2と第1基準電圧Vref1が同じとなり、第1異常が発生しているか否かを判定することができない。したがって、本実施形態では、第1基準電圧Vref1の前に第2基準電圧Vref2がデジタル信号に変換されるようにしている。そして、第1異常が発生していない場合には、第1基準電圧Vref1がデジタル信号に変換される前に当該デジタル信号と異なるデジタル信号が生成されるようにしている。これにより、制御部15は、時点T25

aで生成されたデジタル信号と時点T26aで生成されたデジタル信号とが一致しているか否かを判定することにより、容易に第1異常判定を実行できる。また、本実施形態では、デジタル信号が一致するか否かを判定することで第1断線判定を実行しているが、当該判定は、S/H回路12のコンデンサ12bで保持される第2基準電圧Vref2と第1基準電圧Vref1との電圧の変化の有無に基づいた判定であるともいえる。そして、制御部15は、上記のように第1異常判定を実行している。このため、第1異常判定は、S/H回路12のコンデンサ12bで保持される第2基準電圧Vref2と第1基準電圧Vref1との電圧の変化が所定範囲内である場合に第1異常が発生していると判定するものであるともいえる。

[0073] 続いて、制御部15は、図5Aに示されるように、時点T27にて、上記時点T5と同様の処理を行い、時点T27aにて、上記時点T5aと同様の処理を行う。その後は、制御部15は、時点T28以降にて、時点T22以降と同様の処理を行う。

[0074] 以上説明したように、本実施形態では、第1、第2異常判定も実行しているため、AD変換装置10の異常をさらに高精度に判定できる。

[0075] また、制御部15は、第1異常判定を実行する際には、第1基準電圧Vref1の前に第2基準電圧Vref2がマルチプレクサ11に選択されるようにしている。また、制御部15は、第2異常判定を実行する際には、第2基準電圧Vref2の前に第1基準電圧Vref1がマルチプレクサ11に選択されるようにしている。このため、制御部15は、第1基準電圧Vref1に応じたデジタル信号と第2基準電圧Vref2に応じたデジタル信号が一致するか否かを判定することにより、容易に第1異常判定および第2異常判定を行うことができる。

[0076] さらに、本実施形態では、制御部15は、マルチプレクサ11で選択される電圧の順番を変化させることにより、第1異常判定および第2異常判定を行っている。つまり、本実施形態では、第1異常判定および第2異常判定を行うために新たな回路を追加する必要がない。したがって、本実施形態では

、回路規模が大型化することを抑制しつつ、第1異常判定および第2異常判定を実行できる。

[0077] (第4実施形態)

第4実施形態について説明する。本実施形態は、上記第1実施形態に対して第1検出電圧 V_1 および第2検出電圧 V_2 の正常範囲を変更し、さらに上記第3実施形態のように、第1異常判定および第2異常判定を行うようにしたものである。その他に関しては第1実施形態と同様であるため、ここでは説明を省略する。

[0078] 本実施形態のAD変換装置10は、上記第1実施形態と同様の構成とされている。但し、本実施形態では、第1検出電圧 V_1 の正常範囲が1～3Vとされ、第2検出電圧 V_2 の正常範囲が2～4Vとされている。つまり、第1基準電圧 V_{ref1} および第2基準電圧 V_{ref2} は、第1検出電圧 V_1 および第2検出電圧 V_2 とそれぞれ異なる値とされている。

[0079] 次に、上記AD変換装置10における制御部15が実行する作動について、コンデンサ12bの電圧を示す図2A、図6A、図6Bを参照しつつ説明する。なお、本実施形態では、上記のように、第1検出電圧 V_1 の正常範囲が1～3V、第2検出電圧 V_2 の正常範囲が2～4V、第1基準電圧 V_{ref1} が5V、第2基準電圧 V_{ref2} が0Vである。また、以下の説明では、マルチプレクサ11で第1検出電圧 V_1 が選択された際の当該第1検出電圧 V_1 が3Vであり、第2検出電圧 V_2 が選択された際の当該第2検出電圧 V_2 が2Vである例を説明する。そして、図6Aおよび図6Bでは、各時点の間にマルチプレクサ11で選択される電圧を示している。

[0080] 本実施形態の制御部15の作動は、基本的には上記第1実施形態で説明したのと同様である。そして、制御部15は、時点 T_{2a} では、所定の処理の1つとして、第2異常判定を実行する。

[0081] すなわち、第2異常が発生していない場合には、図2Aに示されるように、コンデンサ12bは、時点 T_2 から第2基準電圧 V_{ref2} に応じた電圧に変化する。一方、第2異常が発生している場合には、図6Aに示されるよ

うに、マルチプレクサ 11 で第 2 基準電圧 V_{ref2} が選択されるようにしても、コンデンサ 12b の電圧が変化しない。つまり、時点 $T1a$ で生成されたデジタル信号と時点 $T2a$ で生成されたデジタル信号とは、同じ信号となる。このため、制御部 15 は、時点 $T1a$ で生成されたデジタル信号と時点 $T2a$ で生成されたデジタル信号とが同じ信号である場合には、第 2 異常が発生していると判定し、外部回路等に異常発生を報知させる制御信号を出力する。

[0082] なお、本実施形態では、上記のように、第 1 検出電圧 $V1$ の正常範囲は 1 ~ 3 V であり、第 2 基準電圧 V_{ref2} が 0 V である。このため、第 2 異常が発生していない場合には、第 2 基準電圧 V_{ref2} に応じたデジタル信号が生成される前に、当該デジタル信号と異なる値となるデジタル信号が生成される。したがって、制御部 15 は、時点 $T1a$ で生成されたデジタル信号と時点 $T2a$ で生成されたデジタル信号とが一致しているか否かを判定することにより、容易に第 2 異常判定を実行できる。そして、制御部 15 は、上記のように第 2 異常判定を実行している。このため、第 2 異常判定は、S/H 回路 12 のコンデンサ 12b で保持される第 1 検出電圧 $V1$ と第 2 基準電圧 V_{ref2} との電圧の変化が所定範囲内である場合に第 2 異常が発生していると判定するものであるともいえる。

[0083] また、制御部 15 は、時点 $T4a$ では、所定の処理の 1 つとして、第 1 異常判定を実行する。

[0084] すなわち、第 1 異常が発生していない場合には、図 2 A に示されるように、コンデンサ 12b は、時点 $T4$ から第 1 基準電圧 V_{ref1} に応じた電圧に変化する。一方、第 1 異常が発生している場合には、図 6 B に示されるように、マルチプレクサ 11 で第 1 基準電圧 V_{ref1} が選択されるようにしても、コンデンサ 12b の電圧が変化しない。つまり、時点 $T3a$ で生成されたデジタル信号と時点 $T4a$ で生成されたデジタル信号とは、同じ信号となる。このため、制御部 15 は、時点 $T3a$ で生成されたデジタル信号と時点 $T4a$ で生成されたデジタル信号とが同じ信号である場合には、第 1 異常

が発生していると判定し、外部回路等に異常発生を報知させる制御信号を出力する。

[0085] なお、本実施形態では、上記のように、第2検出電圧 V_2 の正常範囲は2～4Vであり、第1基準電圧 V_{ref1} が5Vである。このため、第1異常が発生していない場合には、第1基準電圧 V_{ref1} に応じたデジタル信号が生成される前に、当該デジタル信号と異なる値となるデジタル信号が生成される。したがって、制御部15は、時点 T_{3a} で生成されたデジタル信号と時点 T_{4a} で生成されたデジタル信号とが一致しているか否かを判定することにより、容易に第1異常判定を実行できる。そして、制御部15は、上記のように第1異常判定を実行している。このため、第1異常判定は、S/H回路12のコンデンサ12bで保持される第2検出電圧 V_2 と第1基準電圧 V_{ref1} との電圧の変化が所定範囲内である場合に第1異常が発生していると判定するものであるともいえる。

[0086] 以上説明したように、本実施形態では、第1基準電圧 V_{ref1} および第2基準電圧 V_{ref2} は、第1検出電圧 V_1 および第2検出電圧 V_2 とそれぞれ異なる値とされている。このため、第1基準電圧 V_{ref1} の前に第2検出電圧 V_2 がマルチプレクサ11に選択されるようにしても、第1基準電圧 V_{ref1} に応じたデジタル信号と第2検出電圧 V_2 に応じたデジタル信号とは異なる値となる。つまり、第2断線判定の際に使用する第2検出電圧 V_2 をそのまま利用できる。同様に、第2基準電圧 V_{ref2} の前に第1検出電圧 V_1 がマルチプレクサ11に選択されるようにしても、第2基準電圧 V_{ref2} に応じたデジタル信号と第1検出電圧 V_1 に応じたデジタル信号とは異なる値となる。つまり、第1断線判定の際に使用する第1検出電圧 V_1 をそのまま利用できる。

[0087] このため、上記第3実施形態と比較すれば、第1異常判定を行うのに第2基準電圧 V_{ref2} がマルチプレクサ11で選択されるようにする必要がなく、第2異常判定を行うのに第1基準電圧 V_{ref1} がマルチプレクサ11で選択されるようにする必要がない。したがって、本実施形態によれば、第

1 断線判定、第2断線判定、第1異常判定、および第2異常判定の全ての判定を行うのに必要な総期間を短くできる。

[0088] なお、本実施形態では、第1基準電圧 V_{ref1} および第2基準電圧 V_{ref2} は、第1検出電圧 $V1$ および第2検出電圧 $V2$ と異なる値とされている。このため、第2検出電圧 $V2$ の前に第1基準電圧 V_{ref1} が変換されるようにしても、第2検出電圧 $V2$ と第1基準電圧 V_{ref1} とは異なる値となる。したがって、第2検出電圧 $V2$ の前に、第1基準電圧 V_{ref1} が変換されるようにしてもよい。同様に、第1検出電圧 $V1$ の前に第2基準電圧 V_{ref2} が変換されるようにしてもよい。

[0089] (他の実施形態)

本開示は、実施形態に準拠して記述されたが、本開示は当該実施形態や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

[0090] 例えば、上記各実施形態において、マルチプレクサ11、S/H回路12、変換部13、基準電圧入力部14、制御部15は、共通のICチップ20に搭載されていなくてもよい。例えば、上記第1、第3、第4実施形態では、図7に示されるように、基準電圧入力部14は、ICチップ20に搭載されておらず、別のチップに搭載されていてもよい。同様に、上記第2実施形態では、特に図示しないが、基準電圧入力部14は、ICチップ20に搭載されていなくてもよい。また、上記各実施形態において、特に図示しないが、例えば、ICチップ20が車両に搭載されて用いられる場合には、制御部15は、ICチップ20に搭載されておらず、車両ECU（すなわち、Engine Control Unit）が上記各実施形態の制御部15の機能を発揮するようにしてもよい。

[0091] また、上記各実施形態において、制御部15が複数備えられ、各制御部15が上記の機能をそれぞれ発揮するようにしてもよい。例えば、マルチプレ

クサ 1 1 を制御する制御部、S/H回路 1 2 を制御する制御部、変換部 1 3 を制御する制御部がそれぞれ別体として備えられていてもよい。

[0092] さらに、上記各実施形態では、変換部 1 3 には、参照電源 1 3 a から変換用基準電圧が入力されるが、図 8 に示されるように、参照電源 1 3 a を備えず、基準電圧入力部 1 4 から変換用基準電圧が入力されるようにしてもよい。これによれば、部品点数の削減を図ることができ、さらに回路規模の縮小化を図ることができる。

[0093] また、上記各実施形態において、制御部 1 5 は、基準電圧入力部 1 4 から入力される基準電圧を利用し、変換部 1 3 が基準電圧に応じたデジタル信号を生成した際に当該デジタル信号に基づき、変換部 1 3 の異常判定を行うようにしてもよい。つまり、基準電圧入力部 1 4 から入力される基準電圧を別の用途に用いてもよい。言い換えると、変換部 1 3 の異常判定を行う基準電圧を生成する基準電圧生成部に、上記各実施形態の基準電圧入力部 1 4 としての機能を持たせるようにしてもよい。これによれば、部品点数が増加することを抑制しつつ、機能の向上を図ることができる。

[0094] そして、上記各実施形態において、制御部 1 5 は、コンデンサ 1 2 b の電圧を直接読み取り、当該コンデンサ 1 2 b の電圧の変化の有無によって各判定を実行するようにしてもよい。なお、このように判定を行う場合であっても、検出誤差等を考慮し、コンデンサ 1 2 b の電圧の変化が所定範囲内である場合に断線または異常が発生していると判定するようにすることが好ましい。

[0095] また、上記第 1、第 3、第 4 実施形態において、図 9 に示されるように、電源 1 4 a とマルチプレクサ 1 1 との間に抵抗 1 4 b を配置しない構成としてもよい。同様に、図 9 に示されるように、基準電圧入力部 1 4 のグラウンドとマルチプレクサ 1 1 との間に抵抗 1 4 b を配置しない構成としてもよい。なお、特に図示しないが、第 2 実施形態においても同様である。

[0096] さらに、上記各実施形態を適宜組み合わせてもよい。例えば、上記第 2 実施形態を上記第 3、第 4 実施形態に組み合わせ、第 3 入力部 3 3 から第 3 検

出電圧 V_3 が入力されるようにしてもよい。

[0097] そして、上記各実施形態において記憶媒体またはメモリは、非遷移的実体的記憶媒体である。

請求の範囲

- [請求項1] 複数の入力部（31、32、33）から入力されるアナログ信号をデジタル信号に変換するアナログーデジタル変換装置であって、
- 前記複数の入力部と信号線（41、42、43）を介して接続され、前記複数の入力部からそれぞれアナログ信号である外部電圧（V1、V2、V3）が入力されると共に、複数の前記外部電圧から1つの前記外部電圧を選択して出力する切替部（11）と、
- 前記切替部から出力される前記外部電圧に応じた電圧を保持するサンプルホールド回路（12）と、
- 前記サンプルホールド回路で保持された電圧に基づいてアナログーデジタル変換する変換部（13）と、
- 前記切替部にて選択される前記外部電圧を決定すると共に、前記信号線に断線が発生しているか否かの断線判定を実行する制御部（15）と、を備え、
- 前記切替部と接続され、前記切替部に所定の基準電圧（Vref1、Vref2、Vref3）を入力する基準電圧入力部（14）を有し、
- 前記制御部は、前記断線判定では、当該断線判定にて判定される前記信号線を通じて入力される前記外部電圧を前記切替部に選択させる前に、前記外部電圧と異なる値とされた前記基準電圧を前記切替部に選択させ、前記外部電圧を選択させた後、前記サンプルホールド回路で保持される前記基準電圧と前記外部電圧との電圧の変化の有無に基づき、前記電圧の変化が所定範囲内である場合に前記信号線に断線が発生していると判定するアナログーデジタル変換装置。
- [請求項2] 前記切替部には、前記複数の入力部の1つである第1入力部（31）から第1所定範囲内の第1外部電圧（V1）が入力されると共に、前記複数の入力部の1つである第2入力部（32）から第2所定範囲内の第2外部電圧（V2）が入力され、さらに、前記基準電圧入力部

から前記第 1 所定範囲内の値と異なる値とされた第 1 基準電圧 (V_{ref1})、および前記第 2 所定範囲と異なる値であって、前記第 1 基準電圧と異なる値とされた第 2 基準電圧 (V_{ref2}) が入力され、
前記制御部は、前記断線判定では、

前記切替部にて、前記第 1 外部電圧が選択される前に前記第 1 基準電圧が選択されるようにし、前記第 1 外部電圧を選択させた後、前記サンプルホールド回路で保持される前記第 1 基準電圧と前記第 1 外部電圧との電圧の変化の有無に基づき、当該電圧の変化が所定範囲内である場合に前記第 1 入力部と前記切替部との間の前記信号線に断線が発生していると判定する第 1 断線判定と、

前記切替部にて、前記第 2 外部電圧が選択される前に前記第 2 基準電圧が選択されるようにし、前記第 2 外部電圧を選択させた後、前記サンプルホールド回路で保持される前記第 2 基準電圧と前記第 2 外部電圧との電圧の変化の有無に基づき、当該電圧の変化が所定範囲内である場合に前記第 2 入力部と前記切替部との間の前記信号線に断線が発生していると判定する第 2 断線判定と、を行う請求項 1 に記載のアナログ-デジタル変換装置。

[請求項 3] 前記切替部には、前記複数の入力部の 1 つである第 3 入力部 (33) から第 1 電圧または第 2 電圧である第 3 外部電圧 (V_3) が入力され、さらに、前記基準電圧入力部から前記第 1 電圧と前記第 2 電圧との間の値とされた第 3 基準電圧 (V_{ref3}) が入力され、

前記制御部は、前記断線判定では、

前記切替部にて、前記第 3 外部電圧が選択される前に前記第 3 基準電圧が選択されるようにし、前記第 3 外部電圧を選択させた後、前記サンプルホールド回路で保持される前記第 3 基準電圧と前記第 3 外部電圧との電圧の変化の有無に基づき、当該電圧の変化が所定範囲内である場合に前記第 3 入力部と前記切替部との間の前記信号線に断線が発生していると判定する第 3 断線判定を行う請求項 2 に記載のアナロ

グーデジタル変換装置。

[請求項4]

前記第1基準電圧は、前記第2所定範囲内に含まれ、
前記第2基準電圧は、前記第1所定範囲内に含まれており、
前記制御部は、前記切替部にて、前記第1基準電圧と前記第2基準電圧とが連続して選択されるようにし、前記サンプルホールド回路で保持される前記第1基準電圧と前記第2基準電圧との電圧の変化の有無に基づき、当該電圧の変化が所定範囲内である場合に前記基準電圧入力部に異常が発生していると判定する異常判定を実行する請求項2または3に記載のアナログーデジタル変換装置。

[請求項5]

前記第1基準電圧は、前記第1所定範囲外の値であり、
前記第2基準電圧は、前記第2所定範囲外の値であり、
前記制御部は、前記切替部にて、前記第1基準電圧または前記第2基準電圧が選択される前に、前記第1外部電圧または前記第2外部電圧が選択されるようにし、前記第1基準電圧または前記第2基準電圧を選択させた後、前記サンプルホールド回路で保持される前記第1外部電圧または前記第2外部電圧と前記第1基準電圧または前記第2基準電圧との電圧の変化の有無に基づき、当該電圧の変化が所定範囲内である場合に前記基準電圧入力部に異常が発生していると判定する異常判定を実行する請求項2または3に記載のアナログーデジタル変換装置。

[請求項6]

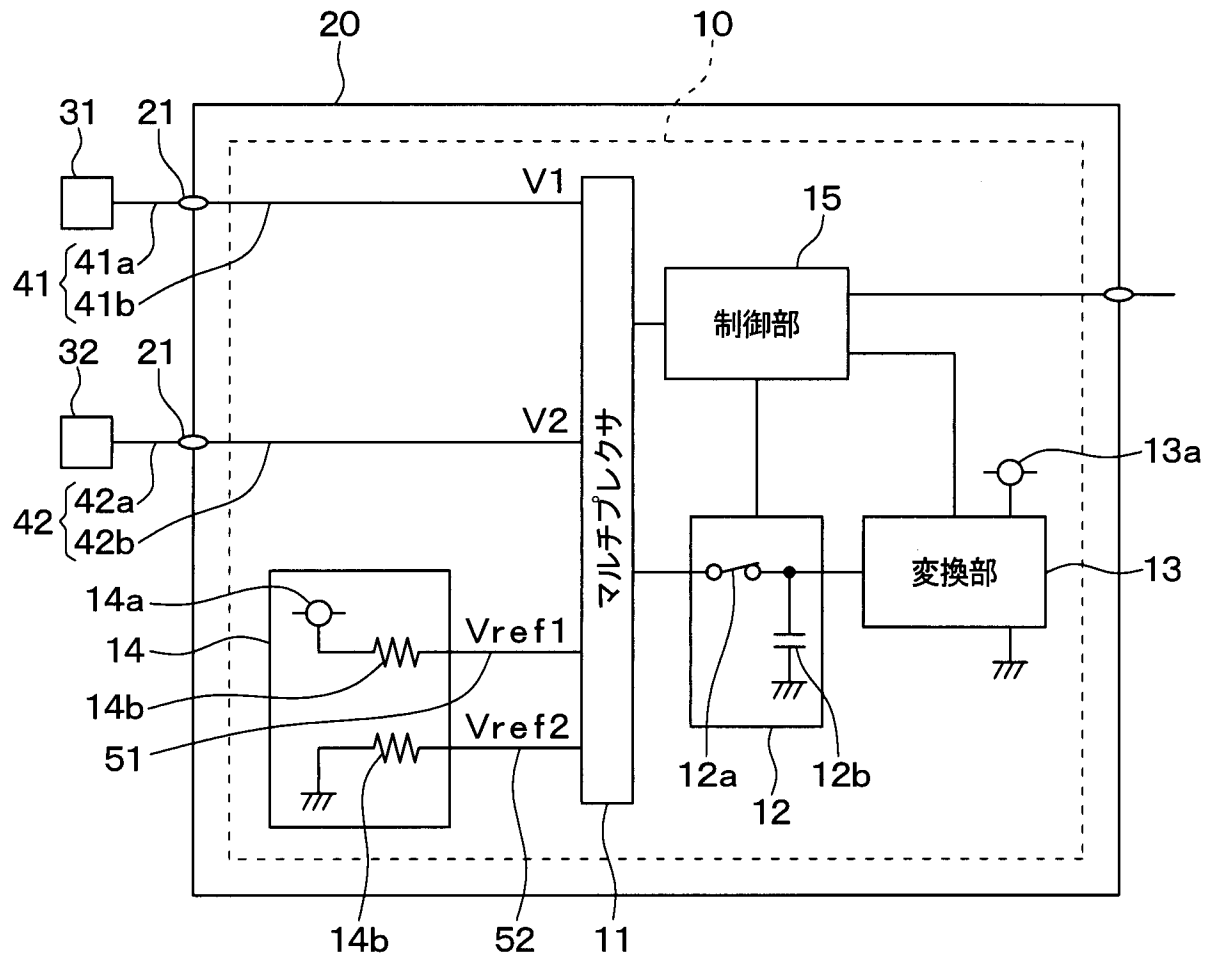
前記変換部は、変換用基準電圧と所定電圧との間の範囲の電圧を量子化可能に構成され、
前記基準電圧入力部は、前記変換部に接続され、前記変換用基準電圧を前記変換部に印加する請求項1ないし5のいずれか1つに記載のアナログーデジタル変換装置。

[請求項7]

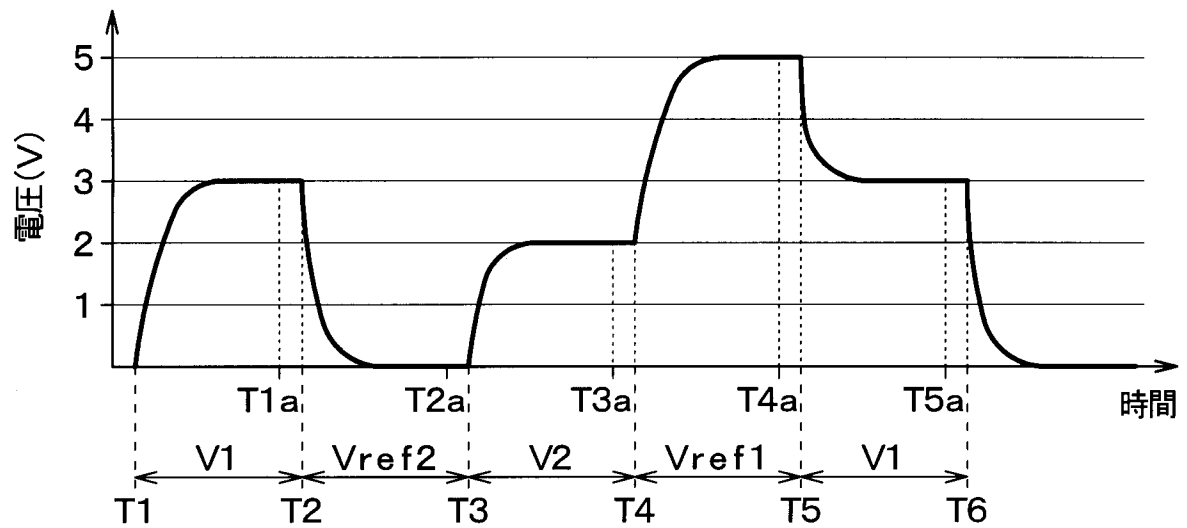
前記制御部は、前記基準電圧入力部で生成される前記基準電圧を前記変換部にてアナログーデジタル変換させた際、変換されたデジタル信号に基づいて前記変換部の異常判定を実行する請求項1ないし6の

いずれか 1 つに記載のアナログーデジタル変換装置。

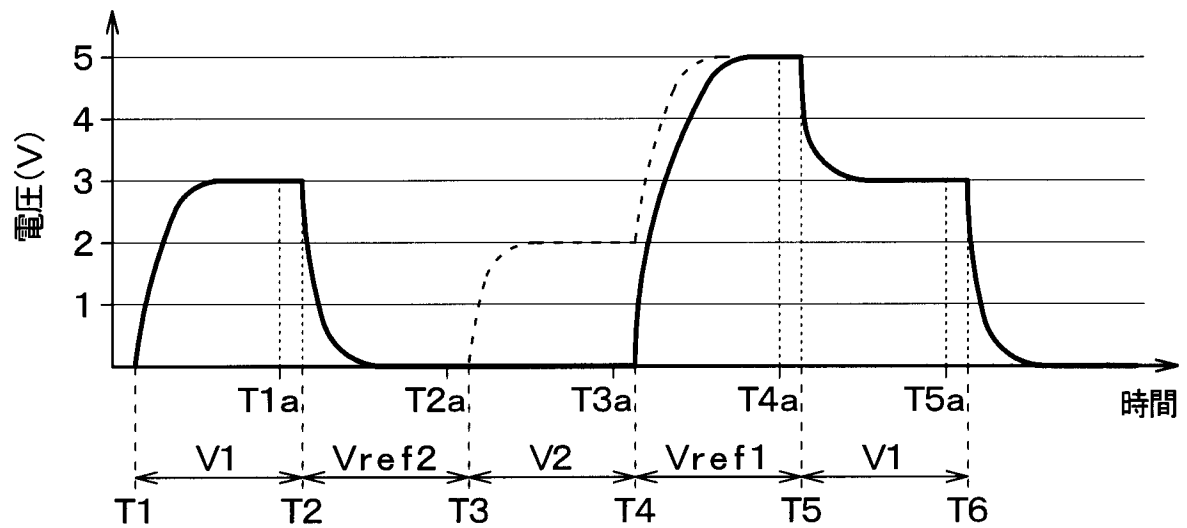
[図1]



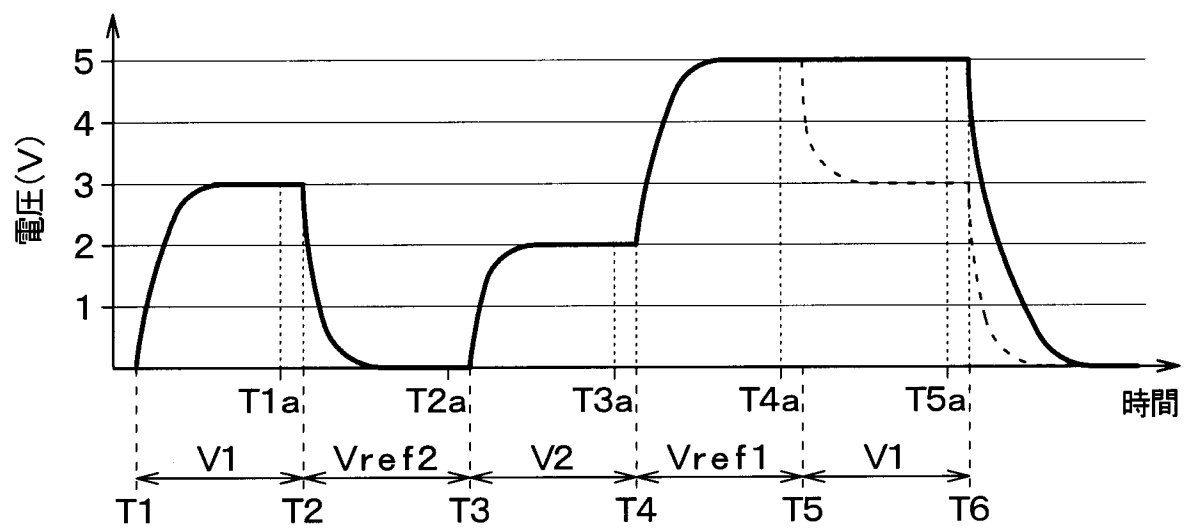
[図2A]



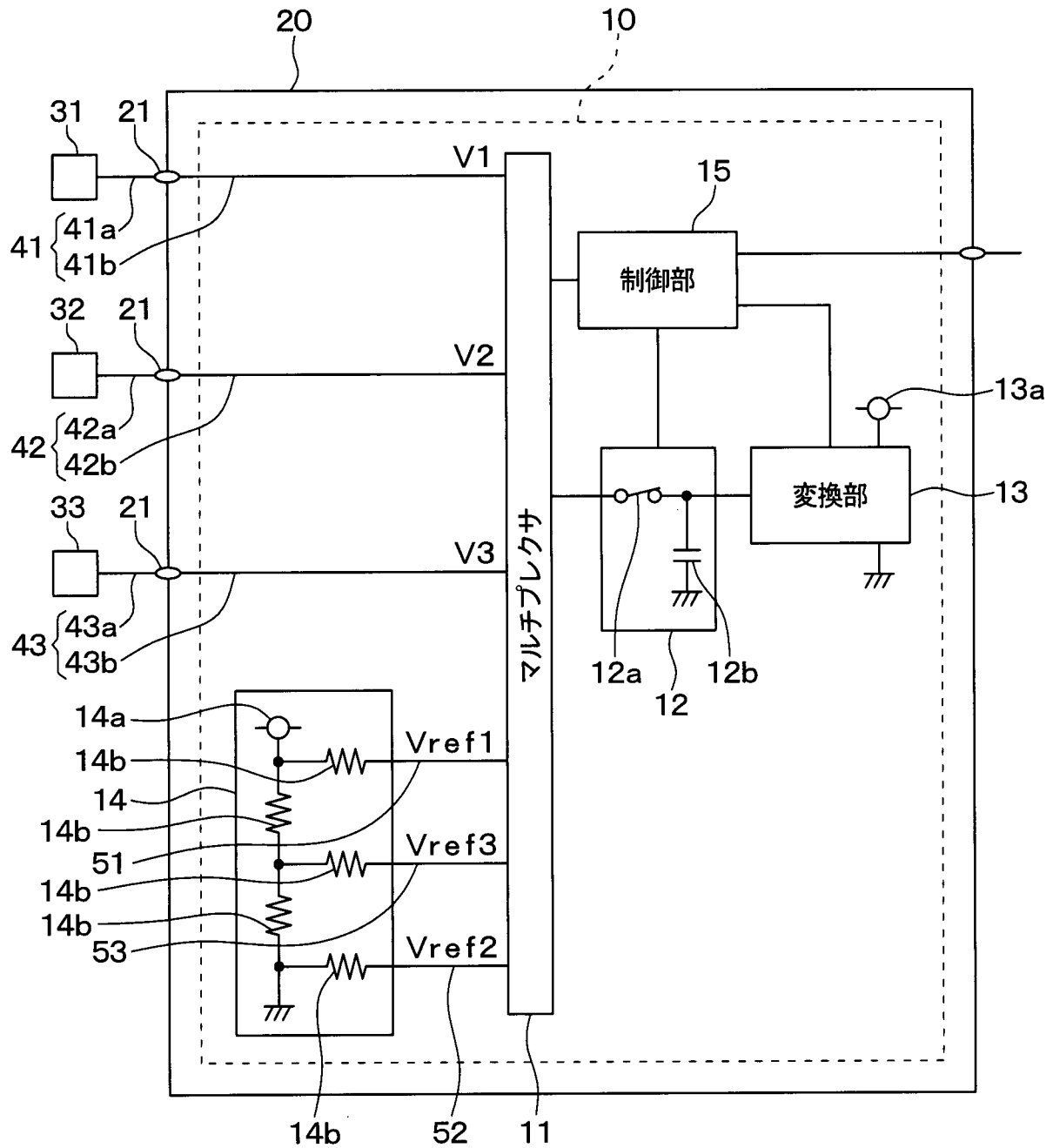
[図2B]



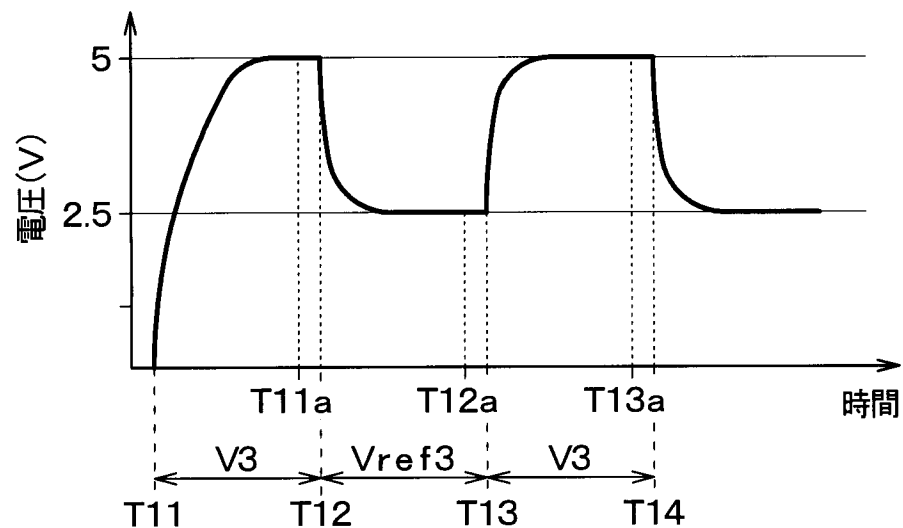
[図2C]



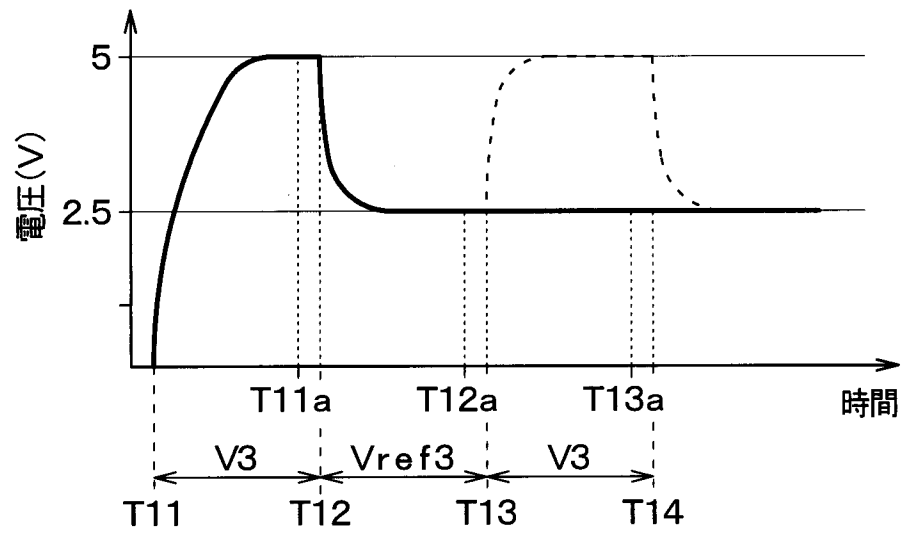
[図3]



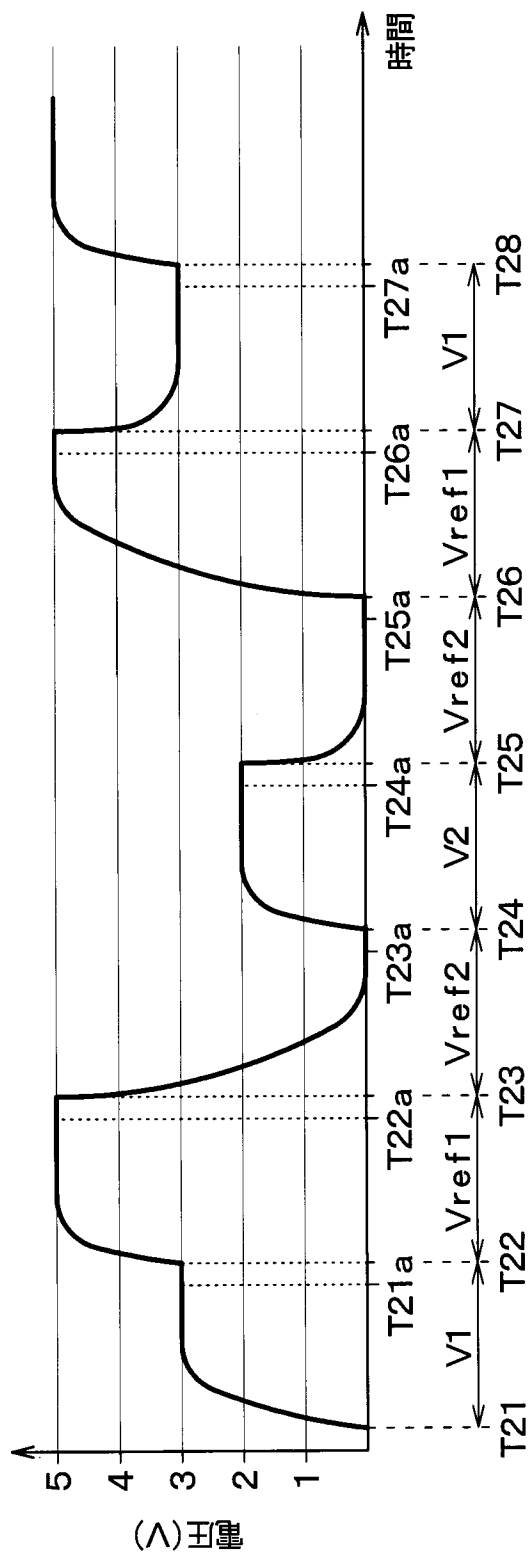
[図4A]



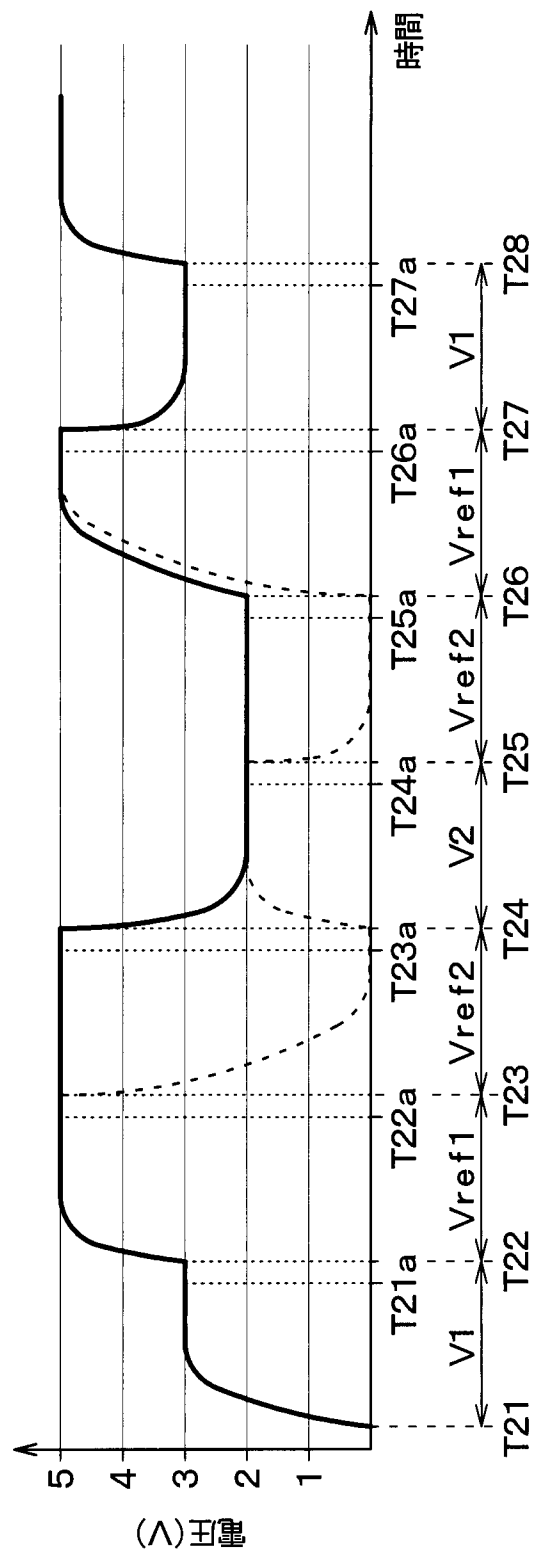
[図4B]



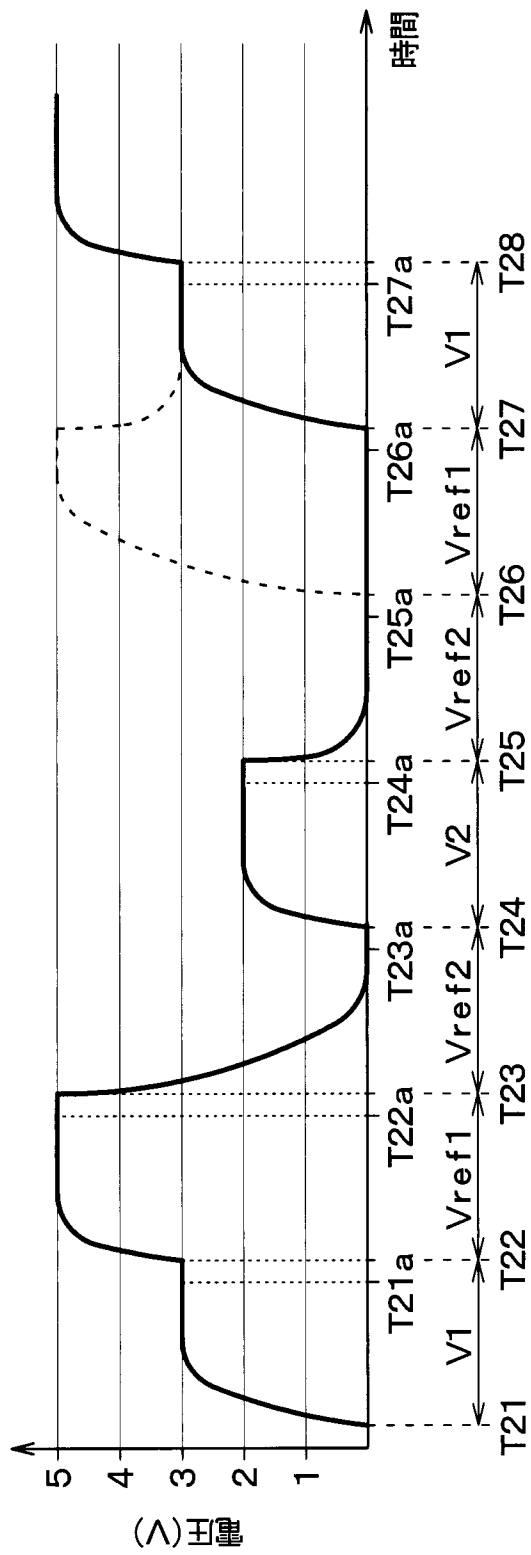
[図5A]



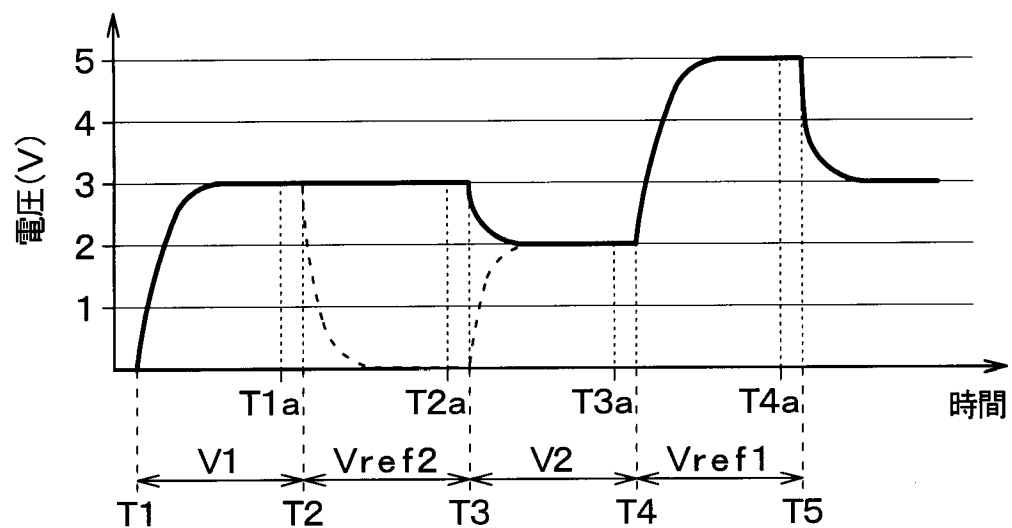
[図5B]



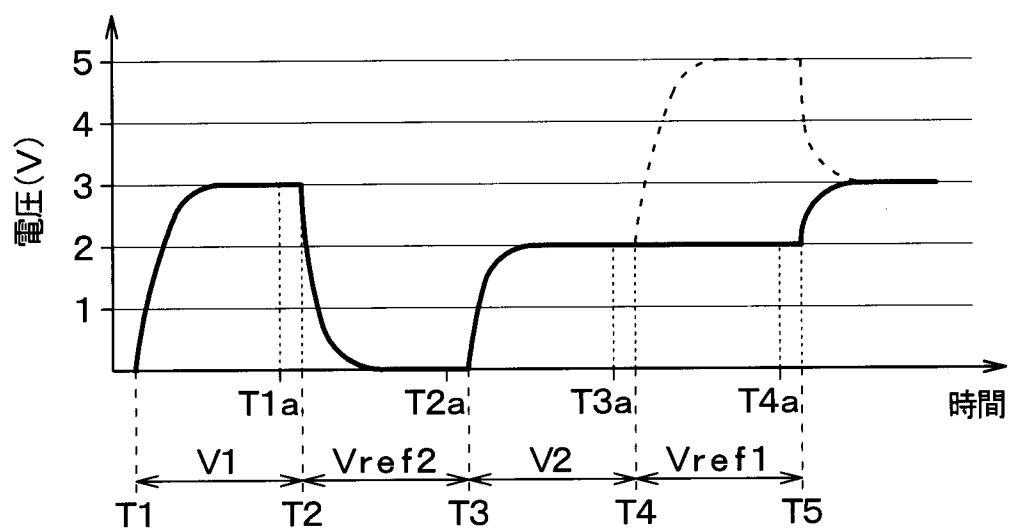
[図5C]



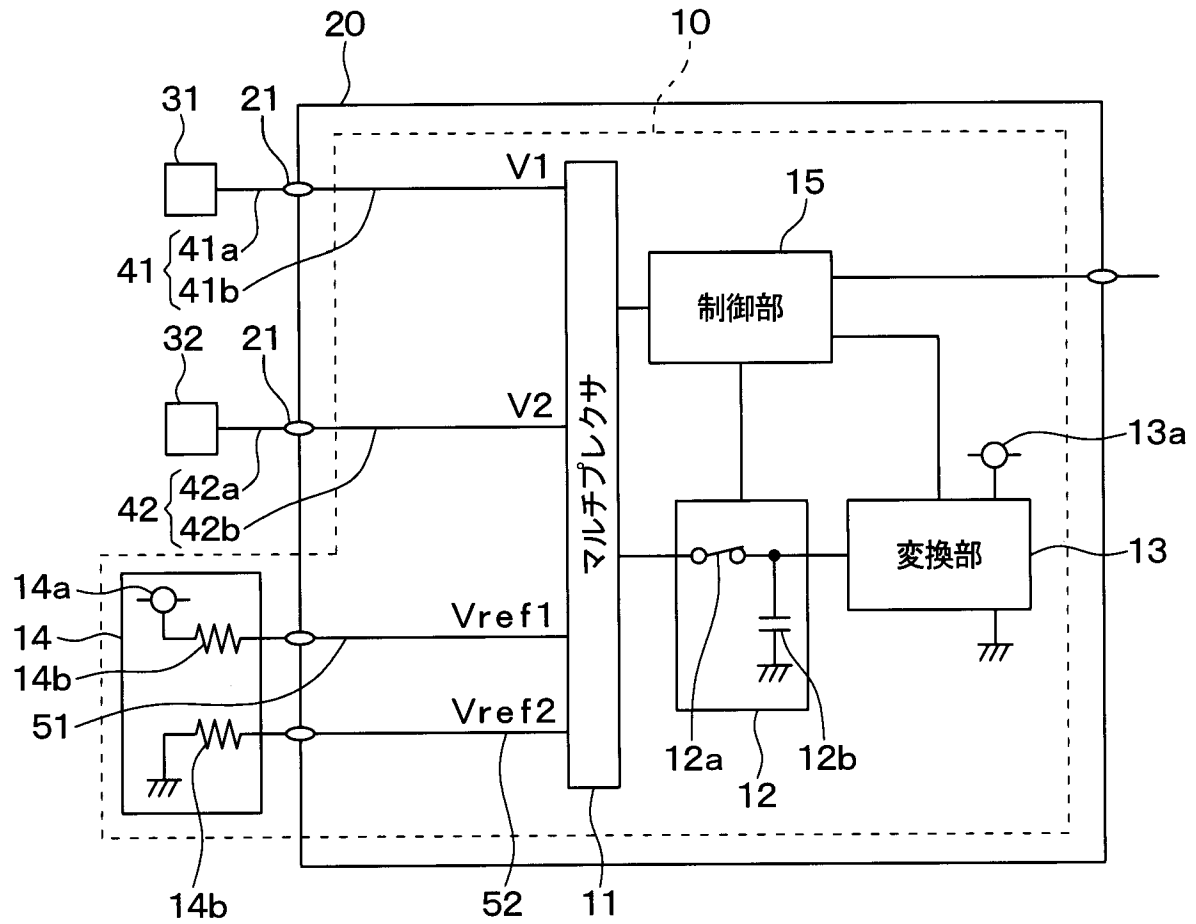
[図6A]



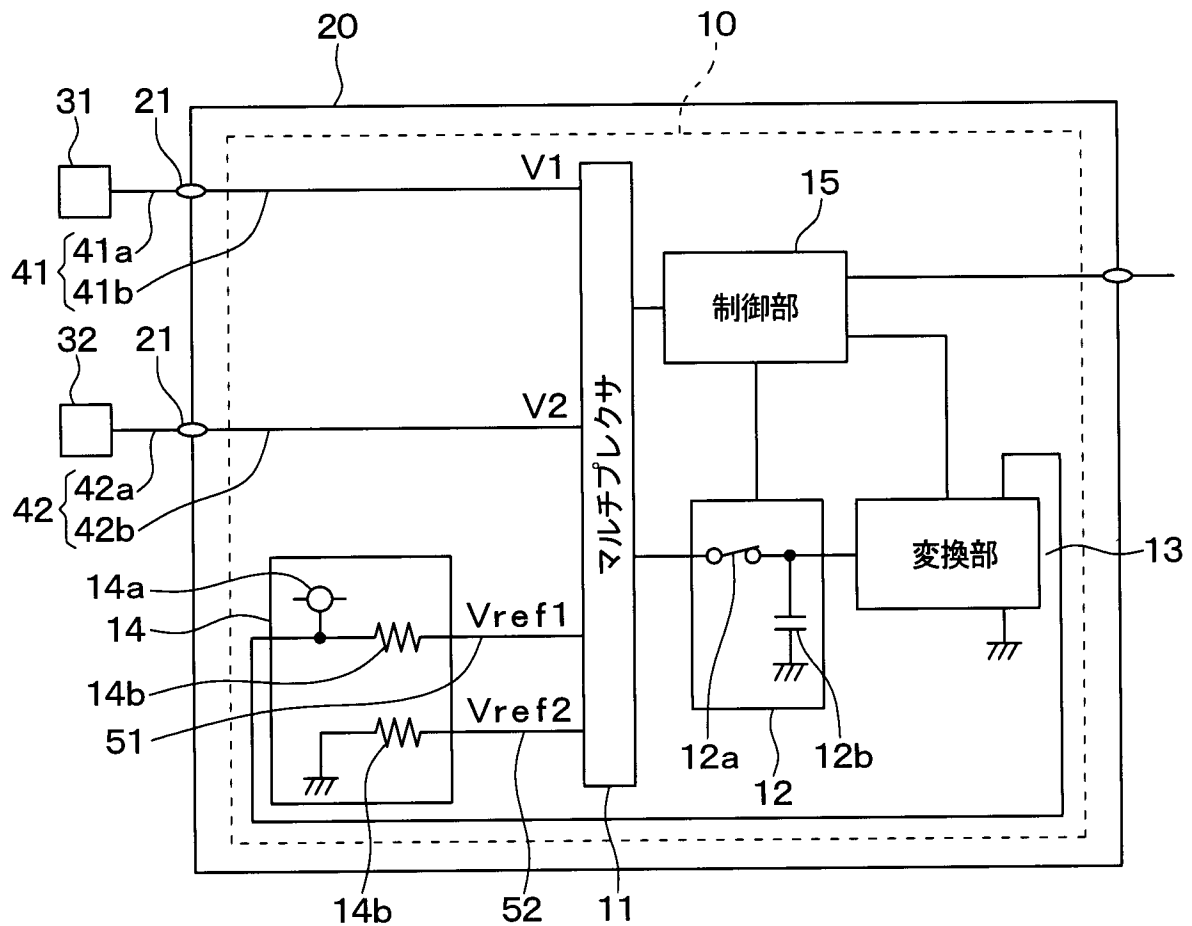
[図6B]



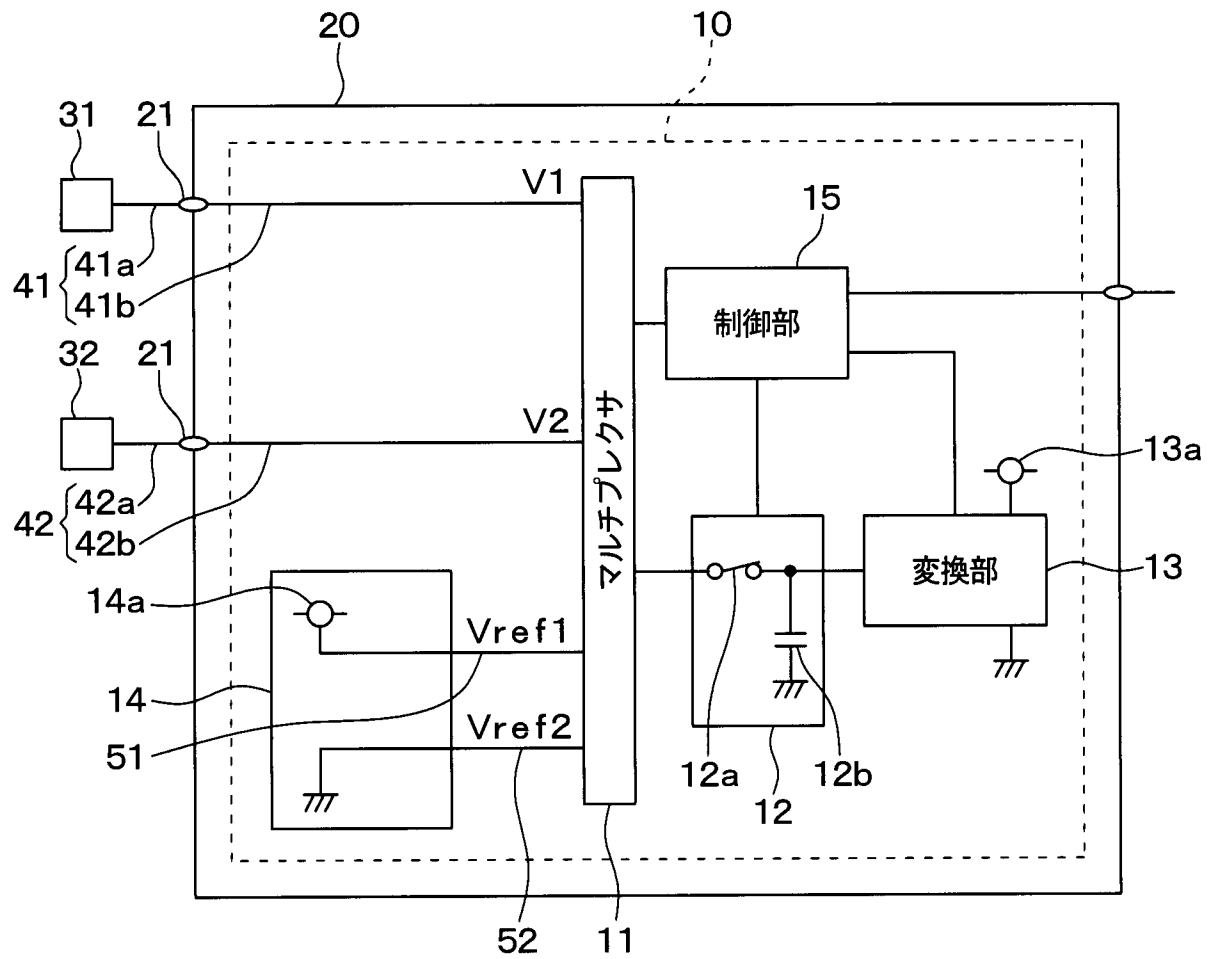
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/034057

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H03M1/10 (2006.01) i, G01R31/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H03M1/10, G01R31/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2001-244813 A (HITACHI, LTD.) 07 September 2001, paragraphs [0001], [0006]-[0033], fig. 1 (Family: none)	1 2-7
Y A	JP 2016-25594 A (RINNAI CORP.) 08 February 2016, paragraphs [0007]-[0009], [0018]-[0044], fig. 1, 3 (Family: none)	1 2-7
A	JP 2005-323273 A (TOKAI RIKA CO., LTD.) 17 November 2005, paragraphs [0020]-[0035], fig. 1-3 (Family: none)	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
12.10.2018

Date of mailing of the international search report
23.10.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/034057

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012-245943 A (HITACHI AUTOMOTIVE SYSTEMS, LTD.) 13 December 2012, paragraphs [0004]-[0015], fig. 1-3 (Family: none)	1-7

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H03M1/10(2006.01)i, G01R31/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H03M1/10, G01R31/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2001-244813 A (株式会社日立製作所) 2001.09.07, 段落[0001], [0006]-[0033], 図1 (ファミリーなし)	1 2-7
Y A	JP 2016-25594 A (リンナイ株式会社) 2016.02.08, 段落[0007]-[0009], [0018]-[0044], 図1, 3 (ファミリーなし)	1 2-7

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

12.10.2018

国際調査報告の発送日

23.10.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

工藤 一光

5W

1208

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-323273 A (株式会社東海理化電機製作所) 2005. 11. 17, 段落[0020]-[0035], 図 1-3 (ファミリーなし)	1-7
A	JP 2012-245943 A (日立オートモティブシステムズ株式会社) 2012. 12. 13, 段落[0004]-[0015], 図 1-3 (ファミリーなし)	1-7