

A1

**DEMANDE
DE BREVET D'INVENTION**

②①

N° 81 01625

⑤④ Circuit répéteur de courant dans un amplificateur différentiel.

⑤① Classification internationale (Int. Cl.³). H 03 F 3/45.

②② Date de dépôt..... 28 janvier 1981.

③③ ③② ③① Priorité revendiquée : *EUA, 29 janvier 1980, n° 116.624.*

④① Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 31 du 31-7-1981.

⑦① Déposant : Société dite : RCA CORPORATION, résidant aux EUA.

⑦② Invention de : Alvin Reuben Balaban et Steven Alan Steckler.

⑦③ Titulaire : *Idem* ⑦①

⑦④ Mandataire : Cabinet Z. Weinstein,
20, av. de Friedland, 75008 Paris.

La présente invention se rapporte à des circuits de translation ou de répétition de courant, et, en particulier, à des circuits répéteurs de courant utiles, par exemple, comme charges actives pour un détecteur de phase
5 à amplificateur différentiel.

Les amplificateurs différentiels à transistors peuvent avantageusement être agencés pour fonctionner comme des détecteurs de phase pour, par exemple, des circuits de réglage automatique de phase à utiliser dans des
10 systèmes de déviation horizontale pour téléviseur. Dans un tel agencement typique, un créneau représentatif d'un signal verrouillé sur la synchronisation produit par le circuit de réglage de phase est comparé aux signaux de synchronisation horizontale. Le signal en créneau est
15 appliqué à l'une ou aux deux bases de deux transistors différentiellement reliés et les impulsions de synchronisation horizontale sont appliquées à un transistor formant source de courant de l'amplificateur différentiel. Quand les deux signaux sont en phase, le signal en créneau
20 produit une transition d'un état à l'autre en relation, dans le temps, avec le centre d'une impulsion de synchronisation horizontale. Avec les deux signaux dans cette relation, un transistor de l'amplificateur différentiel est conducteur pendant la moitié de la durée de l'impulsion
25 de synchronisation horizontale et l'autre transistor est conducteur pendant l'autre moitié. Quand les transistors de l'amplificateur différentiel sont reliés à des charges équilibrées, ils sont alternativement conducteurs de courants égaux. Les deux courants peuvent être séquentiel-
30 lement appliqués à un circuit de filtrage en relation de sens opposé pour produire une tension de réglage représentative de la différence de phase entre le signal en créneau verrouillé sur la synchronisation et les impulsions de synchronisation horizontale. Quand la transition du
35 créneau se produit en un temps autre que celui qui coïncide avec le centre de l'impulsion de synchronisation, l'un des transistors de l'amplificateur différentiel est conducteur

pendant plus longtemps que l'autre. Les deux courants et la tension de réglage ainsi produite réfléchissent ce changement de phase sous forme de la grandeur et du sens du changement de la tension de réglage. La tension de
5 réglage peut être utilisée pour régler un oscillateur horizontal dans un circuit en boucle avec le détecteur de phase afin de ramener la phase du créneau verrouillé sur la synchronisation à la relation souhaitée avec les impulsions de synchronisation horizontale.

10 Dans l'exemple ci-dessus, les courants produits par les transistors de l'amplificateur différentiel ont la même polarité et ne se prêtent pas facilement à une combinaison différentielle sous cette forme. Quand le
15 détecteur de phase est construit sous forme de circuit intégré, comme dans le cas habituel, il est avantageux d'inverser l'un des courants en utilisant un répéteur de courant, puis de le combiner avec l'autre courant. Un tel répéteur de courant est relié entre les électrodes de sortie des transistors de l'amplificateur différentiel,
20 comme cela est illustré par le miroir de courant 38 de la figure 1 du brevet U.S. N° 4 144 545 au nom de Fernsler et autres et les transistors 4 à 7 des figures 1, 2 et 6 du brevet U.S. N° 3 927 331 au nom de Nakashima et autres. Tout en offrant des caractéristiques satisfaisantes dans
25 la plupart des conditions de fonctionnement, ces répéteurs de courant se sont révélés produire une réplique du courant qui est loin d'être idéale, à cause de trois facteurs : déséquilibre dû à la contribution du courant de base quand le répéteur est mis en fonctionnement, décalage dû
30 au courant de fuite quand le répéteur est arrêté et lent passage à l'ouverture dû à la charge stockée de base. Comme cela est indiqué dans le brevet de Nakashima, le répéteur de courant de la figure 1 de ce brevet est déséquilibré par des courants de base s'écoulant d'un
35 côté de ce répéteur de courant. La même chose est vraie dans l'agencement de Fernsler. L'agencement de la figure 2 de Nakashima permet efficacement de diminuer ces

déséquilibres de courants de base, mais il est toujours affecté par l'amplification du courant de fuite à l'état ouvert ou non-passant. Quand le répéteur de courant de cet agencement est arrêté ou mis hors circuit, des courants
5 de fuite dans les transistors du répéteur sont amplifiés et apparaissent à la borne de sortie du détecteur de phase. L'amplification des courants de fuite est empêchée dans l'agencement de la figure 6 de Nakashima, où le courant de fuite d'un seul transistor apparaît à la sortie du
10 détecteur de phase. Dans aucun de ces agencements selon l'art antérieur n'est surmontée la troisième déficience ci-dessus mentionnée : celle de la charge de base stockée dans le répéteur de courant, qui peut prolonger la conduction par le répéteur de courant même après coupure
15 du transistor de l'amplificateur différentiel de réglage ou de commande. Ce passage prolongé à l'ouverture par le répéteur de courant peut avoir pour résultat une erreur de la tension de réglage produite par le détecteur de phase, pouvant éloigner l'oscillateur horizontal réglé de sa
20 fréquence nominale de fonctionnement. Cela peut créer une gamme asymétrique d'entraînement dans le circuit de réglage de phase qui, dans certaines conditions, peut avoir pour résultat un signal de synchronisation horizontale au-delà de la gamme d'entraînement du circuit de réglage de phase,
25 empêchant d'obtenir une synchronisation du système de déviation sur les impulsions de synchronisation horizontale.

Selon les principes de la présente invention, on prévoit un répéteur de courant pour un amplificateur différentiel, qui peut avantageusement être utilisé comme
30 détecteur de phase dans un circuit de réglage de phase. L'amplificateur différentiel comprend deux transistors à émetteurs couplés qui reçoivent le courant d'un transistor formant source de courant relié aux émetteurs joints. Des premier, second et troisième transistors sont reliés
35 en agencement de miroir de courant entre les collecteurs des transistors de l'amplificateur différentiel. Les premier et second transistors ont leurs trajets collecteur-émetteur

reliés en série entre les collecteurs respectifs des transistors de l'amplificateur différentiel et une résistance qui est reliée à une source de tension d'alimentation. Les bases des premier et second transistors sont
5 reliées l'une à l'autre, et au troisième transistor. Un quatrième transistor est relié entre les bases des premier et second transistors et la résistance et il est polarisé par une tension de référence.

Quand le transistor de l'amplificateur différentiel qui est relié au premier transistor est conducteur
10 de courant, les transistors formant l'agencement miroir de courant sont conducteurs, et le second transistor applique un courant qui est sensiblement de la même grandeur que le courant conduit par le premier transistor,
15 et d'une polarité opposée. En vertu du couplage des premier et second transistors à la résistance et au quatrième transistor, celui-ci est rendu non-conducteur pendant le moment où les premier et second transistors sont conducteurs de courant. Quand l'amplificateur différentiel
20 commute de façon que le transistor de cet amplificateur qui est relié au premier transistor soit non-conducteur, les trois transistors du miroir de courant sont rendus non-conducteurs. Cependant, les premier et second transistors conservent une charge de stockage de base pouvant
25 servir à prolonger la conduction par le miroir de courant même après passage à l'ouverture du transistor de l'amplificateur différentiel qui est relié au premier transistor. Le quatrième transistor empêche cette conduction prolongée de se produire. Tandis que les premier et second transistors deviennent non-conducteurs, leur couplage au quatrième
30 transistor rend celui-ci conducteur. La conduction par le quatrième transistor décharge la charge de base stockée dans les premier et second transistors, les rendant ainsi incapables d'une conduction prolongée.

35 L'invention sera mieux comprise et d'autres buts, caractéristiques, détails et avantages de celle-ci apparaîtront plus clairement au cours de la description

explicative qui va suivre faite en référence au dessin schématique annexé donné uniquement à titre d'exemple illustrant un mode de réalisation de l'invention et dans lequel :

- 5 - la figure unique illustre un répéteur de courant construit selon la présente invention, comme faisant partie d'un détecteur de phase à amplificateur différentiel pour un circuit de réglage automatique de phase pour le système de déviation d'un téléviseur.
- 10 Sur le dessin, des signaux vidéo sont reçus par une antenne 10 et appliqués à un étage 12 formant tuner, et détection de fréquence intermédiaire et vidéo. Les signaux vidéo détectés sont appliqués à un circuit 14 de traitement de chrominance et de luminance qui applique des
- 15 signaux d'attaque vidéo à un tube-image 16. Les signaux vidéo détectés sont également appliqués à un circuit séparateur de signaux de synchronisation 18, qui sépare les signaux de synchronisation horizontale et verticale de l'information vidéo. Les signaux de synchronisation
- 20 horizontale et verticale sont appliqués à un circuit de déviation verticale 20, qui produit des signaux de déviation verticale pour un enroulement défecteur 24 placé sur le tube-image. Le séparateur de synchronisation applique les signaux de synchronisation horizontale à un
- 25 circuit formant boucle de réglage de phase horizontale 90.
- Les signaux de synchronisation horizontale sont appliqués à la base d'un transistor relié en émetteur commun 34 par une résistance 30. Une diode 32 est reliée en shunt avec la jonction base-émetteur du transistor 34,
- 30 et à la même polarité qu'elle. Un transistor 42 forme une charge active pour le transistor 34, et son collecteur est relié à celui du transistor 34, son émetteur est relié à une source de tension d'alimentation (+) par une
- résistance 43 et sa base est reliée à une source de tension
- 35 de référence V_{b1} qui est produite par une alimentation de polarisation 100. Le collecteur du transistor 34 est relié à la base d'un transistor couplé en émetteur commun 36.

Un transistor 44 forme la charge active du transistor 36 et il est relié d'une façon analogue au transistor 42. L'émetteur du transistor 44 est relié à l'alimentation + par une résistance 45. Le collecteur du transistor 36 est
5 relié à la base d'un transistor formant source de courant 40. L'émetteur du transistor 40 est relié à un point de potentiel de référence (masse) et son collecteur est relié pour fournir du courant à un détecteur de phase 50 à amplificateur différentiel. Une diode 38 est reliée en
10 shunt avec la jonction base-émetteur du transistor 40, et elle est polarisée de la même façon que la jonction du transistor.

Le détecteur de phase comporte deux transistors à émetteurs couplés 52 et 54. Une forme d'onde dont la phase
15 doit être comparée aux impulsions de synchronisation horizontale est appliquée à la base du transistor 52 par un compteur 94 au moyen d'un transistor 56 couplé en émetteur-suiveur. Le collecteur du transistor 56 est relié à l'alimentation +. Le collecteur d'un transistor 46 est
20 relié à la jonction de la base du transistor 56 et de la sortie du compteur 94, et ce transistor forme une charge active pour la sortie du compteur. L'émetteur du transistor 46 est relié à l'alimentation + par la résistance 43, et sa base est reliée pour recevoir la tension de référence
25 V_{b1} de l'alimentation 100. La base du transistor 54 est reliée pour recevoir une tension de référence V_{b2} de l'alimentation 100, qui est diminuée par son couplage à travers la jonction base-émetteur d'un transistor 58. Le collecteur du transistor 58 est relié à l'alimentation +.
30 La base d'un transistor 48 est reliée à la source de tension de référence V_{b2} , son collecteur est relié à la masse et son émetteur est relié à la base du transistor 56. Le transistor 48 empêche la tension à la base du transistor 56 d'augmenter de plus d'un incrément de tension base-
35 émetteur au-dessus du seuil de la tension de référence V_{b2} , ce qui provoquerait autrement la saturation du transistor 46.

Un répéteur de courant 60 est relié entre les collecteurs des transistors 52 et 54. Le répéteur 60 contient des transistors 61, 63 et 65, reliés en configuration de miroir de courant. Le collecteur du transistor 61 est relié au collecteur du transistor 52 et à la base du transistor 65. Le collecteur du transistor 63 est relié au collecteur du transistor 54 et à un circuit de filtrage 80. Les bases des transistors 61 et 63 sont reliées l'une à l'autre et à l'émetteur du transistor 65. Le collecteur du transistor 65 est relié à la masse. Les émetteurs des transistors 61 et 63 sont reliés ensemble par des résistances 62 et 64. La jonction des résistances 62 et 64 est reliée à la jonction de résistances 67 et 68 de division de tension, reliées en série entre l'émetteur d'un transistor 66 et l'alimentation + . La base du transistor 66 est reliée à l'alimentation 100 pour en recevoir la tension de référence V_{b1} , et son collecteur est relié aux bases jointes des transistors 61 et 63.

Le circuit de filtrage 80 comprend un condensateur 81, relié entre les collecteurs joints des transistors 63 et 54 et la masse. La combinaison en série d'un condensateur 83 et d'une résistance 85 est reliée en parallèle avec le condensateur 81. Une seconde combinaison en série d'un condensateur 87 et d'une résistance 89 est reliée entre l'armature du condensateur 81 qui n'est pas à la masse et le collecteur d'un transistor 110. L'émetteur du transistor 110 est relié à la masse et sa base est reliée pour recevoir une impulsion de contrôle ou de réglage de virage du circuit de déviation horizontale 20. Un transistor 112 sert de charge active pour la base du transistor 110 et l'impulsion de réglage de virage à la sortie du circuit de déviation verticale , et son collecteur est relié à la base du transistor 110, son émetteur est relié à l'alimentation + par une résistance 114 et sa base est reliée pour recevoir la tension de référence V_{b1} de l'alimentation 100.

Une tension de réglage de phase est développée par le circuit de filtrage 80 et est appliquée à un oscillateur horizontal 92 pour régler sa phase et sa fréquence. La sortie de l'oscillateur 92 est reliée au

5 compteur 94 qui divise le signal d'oscillateur horizontal pour produire un signal d'entrée pour le détecteur de phase 50, et un signal de sortie verrouillé sur la synchronisation horizontale pour un second circuit de réglage de phase horizontale 70.

10 Le signal de sortie verrouillé sur la synchronisation horizontale produit par le premier circuit de réglage de phase horizontale 90 est appliqué à un détecteur de phase 74 et à un formeur d'impulsions 73. Le formeur d'impulsions 73 développe des impulsions appropriées à la

15 production d'une forme d'onde en dents de scie verrouillée sur la synchronisation horizontale par le générateur de rampe ou de dents de scie 77. La forme d'onde en dents de scie est appliquée à une entrée d'un comparateur 78 . Le détecteur de phase 74 compare le signal de sortie

20 verrouillé sur la synchronisation horizontale aux impulsions de retour produites par un circuit de déviation horizontale 75, et produit une tension de sortie qui est filtrée par un filtre 76 et appliquée à une seconde entrée du comparateur 78. Le comparateur 78 produit un signal de

25 sortie qui détermine le moment auquel un formeur d'impulsions 72 doit produire une impulsion d'attaque horizontale pour le circuit de déviation horizontale 75. En réponse aux impulsions d'attaque horizontale, le circuit 75 produit des signaux de déviation qui sont appliqués à un

30 enroulement défecteur 22 du tube-image 16. Le circuit de déviation horizontale 75 applique également une tension finale au tube-image 16.

Les impulsions de synchronisation horizontale qui sont séparées du signal vidéo par le séparateur de

35 signaux de synchronisation 18 sont amplifiées et inversées deux fois par les transistors 34 et 36 et appliquées au transistor 40 formant source de courant. Le transistor 40

devient conducteur pendant chaque impulsion de synchronisation horizontale pour activer le détecteur de phase 50 pendant la durée de chaque impulsion de synchronisation.

Le compteur 94 produit un créneau d'une périodi-
5 cité sensiblement égale à celle des impulsions de
synchronisation horizontale. Quand la boucle de réglage
de phase est verrouillée sur le signal de synchronisation,
le créneau du compteur présente une transition d'une
10 polarité donnée (c'est-à-dire positive ou négative)
sensiblement en synchronisme avec le centre de chaque
impulsion de synchronisation horizontale. Le créneau du
compteur passe entre un seuil ou niveau de deux tensions
base-émetteur ($2V_{be}$) et un seuil ou niveau de $4V_{be}$ à la
base du transistor 56. La base du transistor 58 est
15 maintenue à un seuil de $3V_{be}$ par la tension de référence
 V_{b2} . Ainsi, la tension à la base du transistor 54 est
maintenue à un seuil de $2V_{be}$ et le signal à la base du
transistor 52 passe entre $1V_{be}$ et $3V_{be}$. Quand le détecteur
de phase est validé par conduction du transistor 40 et
20 que le signal à la base du transistor 52 est au seuil de
 $3V_{be}$, le transistor 52 est rendu passant et le transistor
54 est rendu non-passant; quand le signal est au seuil de
 $1V_{be}$, le transistor 52 est rendu non-passant et le
transistor 54 est rendu passant. Quand la transition du
25 créneau du compteur se produit en synchronisme dans le
temps avec le centre de l'impulsion de synchronisation
horizontale, chacun des transistors 52 et 54 est conducteur
pendant la moitié de la durée de l'impulsion de synchroni-
sation. C'est la condition synchronisée de la boucle de
30 réglage de phase 90.

Quand le transistor 52 est rendu conducteur, son
courant de collecteur rend les transistors 61, 63 et 65
du miroir de courant conducteurs, et le courant de
collecteur du transistor 52 est reproduit par le courant
35 de collecteur du transistor 63 et appliqué au circuit de
filtrage 80 en tant que courant de charge. Le courant
reproduit de collecteur du transistor 63 est inférieur au

courant de collecteur du transistor 52, d'une quantité égale au courant de base du transistor 65, car le courant de collecteur du transistor 52 est divisé par le courant de collecteur du transistor 61 et le courant de base du transistor 65. Le courant de base du transistor 65 est égal à la somme des courants de base des transistors 61 et 63 divisée par le coefficient béta (β) du transistor 65. Le courant de base du transistor 65 est en conséquence insignifiant en comparaison avec le courant de collecteur du transistor 52 et le courant de collecteur reproduit du transistor 63 est virtuellement égal au courant de collecteur du transistor 52.

Quand les transistors 61 et 63 sont conducteurs de courant, leurs courants d'émetteur sont conduits par les résistances 62, 64 et 68. L'écoulement de courant à travers la résistance 68 provoque une chute de tension dans cette résistance, et le faible seuil de tension à la jonction des résistances 67 et 68 est appliquée à l'émetteur du transistor 66 par la résistance 67. Ce faible seuil de tension rend le transistor 66 non-conducteur et aucun courant n'est appliqué aux bases des transistors 61 et 63 et à l'émetteur du transistor 65 par le collecteur du transistor 66. Comme le transistor 66 est non-conducteur quand les transistors 61, 63 et 65 du miroir de courant sont conducteurs, ces transistors reproduisent avec précision le courant de collecteur du transistor 52 comme on l'a décrit ci-dessus. Si le transistor 66 pouvait conduire à ce moment, le courant de collecteur du transistor 63 diminuerait, affectant de façon néfaste la précision du répéteur de courant 60.

Quand l'amplificateur différentiel commute et que le transistor 52 passe à l'ouverture et que le transistor 54 passe à la fermeture, il est souhaitable de rendre le répéteur de courant 60 instantanément non-conducteur afin qu'aucun courant ne soit produit par le transistor 63 pour se soustraire du courant de décharge appliqué au circuit de filtrage 80 par le transistor 54.

Tout écoulement de courant dû au transistor 63 à ce moment forcera la boucle de réglage de phase 90 à avoir une gamme d'entraînement asymétrique, pouvant empêcher la synchronisation précédemment décrite. Selon les principes de la

5 présente invention, le transistor 66 fonctionne pour empêcher une conduction non-voulue et prolongée du transistor 63 après commutation de l'amplificateur différentiel . Quand le transistor 52 passe à l'ouverture, le courant des transistors 61, 63 et 65 du miroir de courant

10 est supprimé, et ces transistors commencent à passer à l'ouverture. Tandis qu'ils passent à l'ouverture, les courants d'émetteur des transistors 61 et 63 diminuent et la charge stockée reste dans les régions de base, ce qui s'oppose au passage à l'ouverture. Les courants

15 diminuant d'émetteur des transistors 61 et 63 provoquent une réduction du courant s'écoulant dans la résistance 68 et la tension à la jonction des résistances 67 et 68 commence à augmenter. La tension qui augmente est appliquée à l'émetteur du transistor 66 par la résistance 67,

20 forçant le transistor 66 à devenir conducteur. Le transistor 66 forme alors un trajet par où la charge stockée à la base des transistors 61 et 63 peut s'écouler et être retirée, et la charge de base stockée est rapidement supprimée. Par ailleurs, la conduction par le transistor 66

25 augmente la tension à la base du transistor 63 ainsi ce transistor est maintenu non-conducteur. Cela empêche un écoulement de courant de fuite par le transistor 63, pouvant autrement produire un décalage non-souhaité des courants appliqués au circuit de filtrage 80.

30 Bien que le transistor 6 ait été décrit comme passant à la fermeture et à l'ouverture en relation opposée avec la conduction des transistors 61 et 63, on comprendra que l'agencement représenté permet encore d'obtenir les améliorations décrites ci-dessus tant que la conduction

35 par le transistor 66 est contrôlée en sens opposé à la conduction par les transistors 61 et 63. Par exemple, le transistor 66 peut être polarisé afin d'être très

conducteur quand les transistors 61 et 63 passent à l'ouverture, et n'être que légèrement conducteur quand les transistors 61 et 63 sont conducteurs de courant. Quand le répéteur de courant 60 est polarisé de cette façon, il
5 peut y avoir une légère erreur du courant reproduit qui, dans un mode de réalisation donné, peut être négligeable. Par ailleurs, tandis que les deux résistances 62 et 64 sont reliées à la jonction des résistances 67 et 68 dans le mode de réalisation représenté, la connexion de chaque
10 résistance seule à la jonction peut être suffisante pour contrôler la conduction du transistor 66. L'utilisation des deux résistances, comme on peut le voir, offre un meilleur contrôle sur la vitesse de commutation du transistor 66.

15 Il sera souvent souhaitable d'appliquer, au dispositif de visualisation de télévision, un signal vidéo composé provenant d'un dispositif de restitution vidéo ou enregistreur à bande. De tels enregistreurs à bande vidéo emploient couramment un certain nombre de têtes de
20 reproduction, dont chacune explore mécaniquement la bande. Dans un schéma commun, on utilise deux têtes qui explorent alternativement la bande pendant une durée égale à celle d'une grille verticale. Afin d'éviter une perte ou une interruption de l'information visualisée, l'exploration
25 de la grille ou trame suivante est commencée par la seconde tête sensiblement concurremment à la fin de la l'exploration par la première tête. Cependant, de légères différences de la tension de la bande ou des dimensions du transport mécanique de la bande agissant sur la bande
30 pendant la restitution, en comparaison avec la tension et les dimensions au moment de l'enregistrement de la bande, ont pour résultat des différences de temps entre des impulsions de synchronisation horizontale se succédant dans l'information restituée en comparaison avec celle
35 enregistrée, en particulier pendant l'intervalle où se produit la commutation entre les têtes d'exploration. Cela a pour résultat une discontinuité de la phase des

impulsions de synchronisation horizontale dont on dispose pour synchroniser l'oscillateur horizontal dans la boucle de réglage de phase 90. La discontinuité de phase se produit normalement environ cinq lignes horizontales avant
5 la fin d'un intervalle de balayage vertical.

Un tel changement échelonné de la phase force la boucle 90 à contrôler l'oscillateur horizontal 92 de façon à forcer la phase de l'oscillateur à changer et à tenir compte de la phase modifiée des signaux de synchronisation.
10 Cependant, les caractéristiques de gain de la boucle du circuit de filtrage 80 empêchent normalement l'oscillateur réglé de changer à une allure suffisamment importante pour permettre une synchronisation totale entre l'oscillateur réglé et les signaux de synchronisation horizontale avant
15 la fin de l'intervalle d'effacement vertical. Cela peut avoir pour résultat une distorsion du signal vidéo visualisé.

Le circuit de filtrage 80 produit deux constantes de temps pour la boucle de réglage de phase 90 en vertu du
20 couplage du condensateur 87 et de la résistance 89 au transistor de réglage de virage 110. Pendant la plus grande partie de chaque trame ou grille verticale, le transistor 110 est passant, et la résistance 89 et le condensateur 87 font partie du circuit de filtrage 80.
25 Sous cette forme, le circuit de filtrage a une constante de temps lente et relativement insensible au bruit qui contrôle l'allure du changement de phase de l'oscillateur horizontal 92. Vers la fin de chaque trame, une impulsion de réglage de virage est produite par le circuit de
30 déviation horizontale 20, qui force le transistor 110 à être rendu non-conducteur pendant la durée de l'intervalle d'effacement vertical. A ce moment, la résistance 89 et le condensateur 87 sont effectivement supprimés du circuit de filtrage 80, qui a maintenant une constante de temps
35 rapide permettant rapidement à l'oscillateur horizontal de virer à la nouvelle phase des impulsions de synchronisation horizontale produites par un enregistreur de bande.

Cet agencement de réglage de virage a été construit et examiné avec une impulsion de réglage de virage faisant passer le transistor 110 à l'ouverture pendant la deux-cent-cinquante-sixième ligne d'une trame ou grille, 5 et le faisant de nouveau passer à la fermeture pendant la ligne 12 de la grille ou trame suivante (système NTSC).

Bien entendu, l'invention n'est nullement limitée au mode de réalisation décrit et représenté qui n'a été donné qu'à titre d'exemple. En particulier, elle 10 comprend tous les moyens constituant des équivalents techniques des moyens décrits ainsi que leurs combinaisons si celles-ci sont exécutées suivant son esprit et mises en oeuvre dans le cadre de la protection comme revendiquée.

R E V E N D I C A T I O N S

1.- Circuit répéteur de courant, dans un amplificateur différentiel comprenant des premier et second transistors à émetteurs couplés sensibles à un
5 signal d'entrée appliqué à l'une des bases desdits premier et second transistors, et un transistor formant source de courant dont le trajet collecteur-émetteur est relié en série entre lesdits émetteurs couplés desdits premier et second transistors et un point de potentiel de référence,
10 ledit circuit répéteur de courant étant relié entre les collecteurs desdits premier et second transistors, caractérisé par:

un miroir de courant pour reproduire le courant de collecteur dudit premier transistor (52), comprenant
15 des troisième (61) et quatrième (63) transistors ayant des collecteurs respectifs reliés aux collecteurs desdits premier et second transistors (52, 54) respectivement, la base dudit troisième transistor étant reliée à la base dudit quatrième transistor, et une résistance (62; 64)
20 pour couplage de l'émetteur d'au moins l'un desdits troisième et quatrième transistors à une source de tension d'alimentation, ainsi, le courant de collecteur dudit premier transistor est sensiblement reproduit par le courant de collecteur dudit quatrième transistor; et un
25 cinquième transistor (66) ayant son trajet collecteur-émetteur relié en série entre les bases desdits troisième et quatrième transistors et ladite résistance, ledit cinquième transistor étant polarisé pour être conducteur d'une grandeur donnée de courant quand lesdits troisième
30 et quatrième transistors sont non- conducteurs et pour diminuer sa conduction quand lesdits troisième et quatrième transistors sont conducteurs de courant.

2.- Circuit selon la revendication 1, caractérisé en ce que la résistance (62; 64) précitée relie les
35 émetteurs des troisième et quatrième transistors précités

à la source de tension d'alimentation (100) précitée et en ce que le cinquième transistor (66) précité est polarisé pour être non-conducteur quand lesdits troisième et quatrième transistors sont conducteurs de courant, et
5 polarisé pour être conducteur quand lesdits troisième et quatrième transistors sont non-conducteurs.

3.- Circuit selon la revendication 1, dans un détecteur de phase à amplificateur différentiel pour produire un signal de réglage représentatif de la différence
10 de phase entre des premier et second signaux d'entrée, caractérisé en ce que le transistor formant source de courant précité a sa base reliée pour recevoir ledit second signal d'entrée; un circuit de sortie (80) est relié à la jonction du collecteur du quatrième transistor
15 précité et du collecteur du second transistor précité.

4.- Circuit selon l'une quelconque des revendications précédentes, caractérisé par un sixième transistor (65) dont la base est reliée au collecteur du troisième transistor précité, dont l'émetteur est relié
20 aux bases des troisième et quatrième transistors, et dont le collecteur est relié à un point de potentiel de référence.

5.- Circuit selon la revendication 4, caractérisé par une seconde résistance (67) reliée entre la première
25 résistance précitée et l'émetteur du cinquième transistor précité, une troisième résistance (62) reliée entre l'émetteur du troisième transistor précité et ladite première résistance, et une quatrième résistance (64) reliée entre l'émetteur du quatrième transistor précité et la
30 jonction de ladite troisième résistance et de ladite première résistance.

6.- Circuit selon la revendication 5, caractérisé en ce qu'un niveau de tension de référence (V_{b2}) est appliqué à la base de celui (54) des premier et second
35 transistors précités qui n'est pas relié pour recevoir le signal d'entrée précité.

7.- Circuit selon la revendication 3, caractérisé

en ce que le circuit de sortie précité contient un condensateur (81) relié entre la jonction des collecteurs des second et quatrième transistors précités et un point de potentiel de référence.

- 5 8.- Agencement selon la revendication 7, caractérisé par une source de signaux de télévision (12); un moyen (18) pour séparer les signaux de synchronisation horizontale et verticale desdits signaux de télévision; un moyen (30 - 38) pour appliquer lesdits signaux séparés
10 de synchronisation horizontale à la base du transistor formant source de courant précité; un circuit de déviation verticale (20) sensible aux signaux de synchronisation pour produire des signaux de déviation verticale; un circuit de déviation horizontale (75) ayant une entrée,
15 pour produire des signaux de déviation horizontale; un oscillateur horizontal (92) ayant une entrée reliée au circuit de sortie et une sortie; un compteur (94) ayant une entrée reliée à la sortie dudit oscillateur horizontal, une première sortie reliée à la base du premier transistor
20 précité, et une seconde sortie reliée à l'entrée dudit circuit de déviation horizontale.

- 9.- Circuit selon la revendication 8, caractérisé en ce que le circuit de sortie précité contient de plus un second condensateur (87) et un septième transistor (110),
25 le trajet collecteur-émetteur dudit septième transistor et ledit second condensateur étant reliés en série, en parallèle avec le premier condensateur précité, et la base dudit septième transistor étant reliée au circuit de déviation verticale précité et sensible à un signal de
30 celui-ci rendant le septième transistor non-conducteur pendant les intervalles de retour vertical des signaux de télévision précités.

