

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2010年4月22日(22.04.2010)

(10) 国際公開番号  
WO 2010/044315 A1

- (51) 国際特許分類:  
H01L 21/3205 (2006.01) H01L 25/18 (2006.01)  
H01L 21/288 (2006.01) H01L 29/84 (2006.01)  
H01L 23/52 (2006.01) H05K 1/11 (2006.01)  
H01L 25/065 (2006.01) H05K 3/40 (2006.01)  
H01L 25/07 (2006.01)
- (21) 国際出願番号: PCT/JP2009/064886
- (22) 国際出願日: 2009年8月26日(26.08.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2008-267870 2008年10月16日(16.10.2008) JP  
特願 2009-194245 2009年8月25日(25.08.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 大日本印刷株式会社 (DAI NIPPON PRINTING Co., Ltd.) [JP/JP]; 〒1628001 東京都新宿区市谷加賀町一丁目一番一号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 前川 慎志 (MAEKAWA Shinji) [JP/JP]; 〒1628001 東京都新宿区市谷加賀町一丁目一番一号 大日本印刷株

式会社内 Tokyo (JP). 鈴木 美雪 (SUZUKI Miyuki) [JP/JP]; 〒1628001 東京都新宿区市谷加賀町一丁目一番一号 大日本印刷株式会社内 Tokyo (JP).

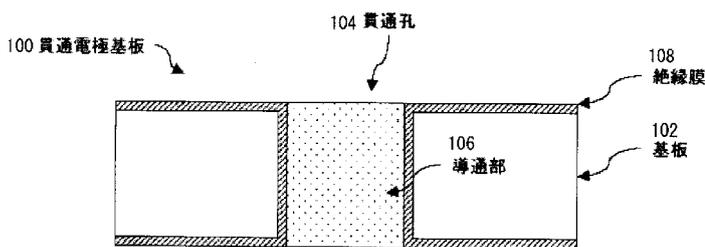
- (74) 代理人: 特許業務法人高橋・林アンドパートナーズ (Takahashi, Hayashi and Partner Patent Attorneys, Inc.); 〒1440052 東京都大田区蒲田5-24-2 損保ジャパン蒲田ビル9階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ

[続葉有]

(54) Title: THROUGH ELECTRODE SUBSTRATE, METHOD FOR MANUFACTURING THE THROUGH ELECTRODE SUBSTRATE, AND SEMICONDUCTOR DEVICE USING THE THROUGH ELECTRODE SUBSTRATE

(54) 発明の名称: 貫通電極基板及びその製造方法、並びに貫通電極基板を用いた半導体装置

[図1]



- 100 THROUGH ELECTRODE SUBSTRATE
- 102 SUBSTRATE
- 104 THROUGH-HOLE
- 106 CONDUCTION PART
- 108 INSULATING FILM

(57) Abstract: Disclosed is a through electrode substrate comprising a conduction part extended from the obverse surface of the substrate to the reverse surface of the substrate, the conduction part having improved electric characteristics. Also disclosed is a semiconductor device using the through electrode substrate. A through electrode substrate (100) comprises a substrate (102) having a through-hole (104) extended from the obverse surface of the substrate to the reverse surface of the substrate, and a conduction part (106) comprising a metal material filled into the through-hole (104). The conduction part (106) comprises at least a metal material having an area weighed average grain diameter of not less than 13 μm. Further, the conduction part (106) comprises a metal material having a grain diameter of not less than 29 μm. One end of the conduction part comprises a metal material having an area weighed average grain diameter of less than 13 μm, and the other end of the conduction part comprises at least a metal material having an area weighed average grain diameter of not less than 13 μm.

(57) 要約:

[続葉有]

WO 2010/044315 A1



(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

基板の表裏を導通する導通部における電気特性を向上した貫通電極基板、及びそれを用いた半導体装置を提供するために、本発明の貫通電極基板 100 は、表裏を貫通する貫通孔 104 を有する基板 102 と、貫通孔 104 内に充填される金属材料を含む導通部 106 と、を備え、導通部 106 は、面積重み付けした平均結晶粒径が  $1.3 \mu\text{m}$  以上の金属材料を少なくとも含む。また、導通部 106 は、結晶粒径が  $2.9 \mu\text{m}$  以上の金属材料を含む。また、導通部の一端は、面積重み付けした平均結晶粒径が  $1.3 \mu\text{m}$  より小さい金属材料を含み、導通部の他端は、面積重み付けした平均結晶粒径が  $1.3 \mu\text{m}$  以上の金属材料を少なくとも含む。

## 明 細 書

発明の名称：

**貫通電極基板及びその製造方法、並びに貫通電極基板を用いた半導体装置**

### 技術分野

[0001] 本発明は、基板の表裏を貫通する貫通電極を備えた貫通電極基板及びその製造方法、並びに貫通電極基板を用いた半導体装置に関する。本明細書において、半導体装置とは、半導体特性を利用して機能し得る装置全般を指し、半導体集積回路、電子機器は半導体装置の範囲に含むものとする。

### 背景技術

[0002] 近年、電子機器の高密度、小型化が進み、LSIチップが半導体パッケージと同程度まで縮小化しており、LSIチップを2次元配置することのみによる高密度化は限界に達しつつある。そこで実装密度を上げるためにLSIチップを分け、それらを3次元に積層する必要がある。また、LSIチップを積層した半導体パッケージ全体を高速動作させるために積層回路同士を近づけ、積層回路間の配線距離を短くする必要がある。

[0003] そこで、上記の要求に応えるべく、LSIチップ間のインターポーザとして基板の表裏を導通する導通部を備えた貫通電極基板が提案されている（特許文献1）。特許文献1によれば、貫通電極基板は、基板に設けられた貫通孔内部を電解めっきによって導電材（Cu）を充填することで形成される。

### 先行技術文献

#### 特許文献

[0004] 特許文献1：特開2006-54307号公報  
特許文献2：特開2006-147971号公報

### 発明の概要

#### 発明が解決しようとする課題

[0005] 貫通電極基板を複数のLSIチップ間の接続あるいはLSIチップとMEMSデバイスなどとの間の接続に用いる場合には、電解めっきで形成された導

通部において確実に導通性が確保できること、そして抵抗値が低いこと等の電気特性の向上が求められる。

[0006] 一方、貫通電極の製造工程において、ポイド（空隙）を低減する技術が特許文献2などに開示されている。しかしながら、特許文献2では、導通部の導通性確保に対するアプローチが検討されているが、導通部における電気特性に関して検討がなされていない。

[0007] そこで、本発明は上記の課題を鑑みてなされたものであり、基板の表裏を導通する導通部における電気特性を向上した貫通電極基板及びそれを用いた半導体装置を提供することにある。

### 課題を解決するための手段

[0008] 本発明の一実施形態によると、表裏を貫通する貫通孔を有する基板と、前記貫通孔内に充填され、金属材料を含む導通部と、を備え、前記導通部は、面積重み付けした平均結晶粒径が $1.3\ \mu\text{m}$ 以上の金属材料を少なくとも含むことを特徴とする貫通電極基板が提供される。

[0009] 前記導通部は、結晶粒径が $2.9\ \mu\text{m}$ 以上の金属材料を少なくとも含むことが好ましい。

[0010] 前記導通部の一端は、面積重み付けした平均結晶粒径が $1.3\ \mu\text{m}$ より小さい金属材料を含み、前記導通部の他端は、面積重み付けした平均結晶粒径が $1.3\ \mu\text{m}$ 以上の金属材料を少なくとも含むことが好ましい。

[0011] 前記基板はシリコンからなり、前記導通部は、少なくとも前記基板側に設けた絶縁層上に形成されているようにしてもよい。

[0012] 前記貫通孔の開口径は $10\ \mu\text{m}\sim 100\ \mu\text{m}$ であり、かつ前記基板の厚みは $20\sim 100\ \mu\text{m}$ であるのが好ましい。

[0013] 前記貫通孔の開口径は $10\ \mu\text{m}\sim 100\ \mu\text{m}$ であり、かつ前記基板の厚みは $300\sim 800\ \mu\text{m}$ であるのが好ましい。

[0014] 前記貫通電極基板を複数積層してもよい。

[0015] 接続端子部を備えた半導体チップを少なくとも1つ含み、前記接続端子部と

前記貫通電極基板の導通部とを接続して半導体装置を構成してもよい。

- [0016] また、本発明の一実施形態によると、基板に表裏を貫通する貫通孔を形成し、前記基板及び前記貫通孔の表面に絶縁膜を形成し、前記基板の少なくとも一方の面及び／又は前記貫通孔に金属からなるシード膜を形成し、前記シード膜にパルス電圧を供給する電解めっき法により、前記貫通孔内に金属材料を充填する貫通電極基板の製造方法が提供される。
- [0017] 前記電解めっき法は、前記シード膜にプラス電圧とマイナス電圧を周期的に印加することによって行うようにしてもよい。
- [0018] 前記シード膜に第 1 の時間直流電流を供給する電解めっき法により、前記貫通孔に金属材料を形成した後、前記シード膜に第 2 の時間パルス電流を供給する電解めっき法により、前記貫通孔内に金属材料を充填するようにしてもよい。
- [0019] 前記シード膜にパルス電流を供給する前記電解めっき法は、前記パルス電流の電流密度を段階的に上昇させて前記貫通孔内に前記金属材料を充填するようにしてもよい。

### 発明の効果

- [0020] 本発明よれば、基板の表裏を導通する導通部における電気特性を向上した貫通電極基板及びその製造方法並びにそれを用いた半導体装置を提供することができる。

### 図面の簡単な説明

- [0021] [図1] 一実施形態に係る本発明の貫通電極基板 100 の断面図である。
- [図2] 一実施形態に係る本発明の貫通電極基板 100 の製造工程を説明する図である。
- [図3] 一実施形態に係る本発明の貫通電極基板 100 の製造工程を説明する図である。
- [図4] 一実施形態に係る本発明の貫通電極基板 100 の貫通孔 104 に金属材料を充填するための電解めっきに用いるパルス電圧を説明する図である。
- [図5] 一実施形態に係る本発明の貫通電極基板 100 の貫通孔 104 に金属材

料を充填するための電解めっきに用いるパルス電圧を説明する図である。

[図6]一実施形態に係る本発明の貫通電極基板100の貫通孔104に金属材料を充填するための電解めっきに用いる直流電圧を説明する図である。

[図7]EBSD装置の構成を説明する図である。

[図8]EBSDにより測定する試料測定の方法を説明する図である。

[図9]一実施形態に係る本発明の貫通電極基板100の導通部106金属材料の結晶粒径を測定した領域を示した図である。

[図10]実施例1に係る本発明の貫通電極基板100の導通部106の金属材料の面積重み付けした結晶粒径分布図である。

[図11]比較例1に係る貫通電極基板の導通部の金属材料の面積重み付けした結晶粒径分布図である。

[図12]比較例2に係る貫通電極基板の導通部の金属材料の面積重み付けした結晶粒径分布図である。

[図13]実施例1に係る本発明の貫通電極基板100の導通部106の直流電流領域106bにおける金属材料の面積重み付けした結晶粒径分布図である。

[図14]実施例1に係る本発明の貫通電極基板100の導通部106の直流一パルス切替領域106cにおける金属材料の面積重み付けした結晶粒径分布図である。

[図15]実施例1に係る本発明の貫通電極基板100の導通部106の電流初期領域106eにおける金属材料の面積重み付けした結晶粒径分布図である。

[図16]実施例1に係る本発明の貫通電極基板100の導通部106のパルス電流後期領域106dにおける金属材料の面積重み付けした結晶粒径分布図である。

[図17]電解めっき法による充填めっきの成長速度ばらつき及び膜厚を示す模式図である。

[図18]一実施形態に係る本発明の貫通電極基板100の貫通電極基板100

の導通部 106 のめっきの膜厚  $d$  の測定位置を示す模式図である。

[図19]本発明に係る貫通電極基板 100 上に L S I チップが積層された半導体装置及び本発明に係る貫通電極基板 100 を積層した積層型貫通電極基板 300 を説明するための断面図である。

[図20]物理量センサにより検出される加速度の変位信号を処理する加速度処理回路の一例を示す図である。

[図21]センサモジュールを実装したモバイル端末機の一例を示す図である。

### 発明を実施するための形態

[0022] 以下、図面を参照して本発明に係る貫通電極基板及びその製造方法について説明する。但し、本発明の貫通電極基板は多くの異なる態様で実施することが可能であり、以下に示す実施の形態及び実施例の記載内容に限定して解釈されるものではない。なお、本実施の形態及び実施例で参照する図面において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

[0023] (1. 貫通電極基板の構成)

図 1 は本実施形態に係る本発明の貫通電極基板 100 の断面図である。本実施形態に係る本発明の貫通電極基板 100 は、コアとなる基板 102 の表裏を貫通する貫通孔 104 を備えている。貫通孔 104 の内部には導通部 106 が形成されている。基板 102 はシリコンなどの半導体材料からなり、後述するがエッチング、レーザー、サンドブラストなどの方法により貫通孔 104 が形成されている。基板 102 の厚みは例えば  $10 \sim 800 \mu\text{m}$  であるが、これに限定されるものではない。なお、図 1 においては、説明の便宜上、貫通孔 104 を 1 つしか示していないが、基板 102 に複数の貫通孔 104 が形成され、それぞれの貫通孔 104 に導通部 106 が形成されるようにしてもよい。また、好ましくは、 $300 \sim 800 \mu\text{m}$ 、又は  $20 \sim 100 \mu\text{m}$  の範囲の厚さの基板を用途に合わせて適宜選択すればよい。

[0024] 本実施形態において、貫通孔 104 の内壁及び基板 102 の表面には電気絶縁性確保のための絶縁膜 108 が設けられている。絶縁膜 108 は例えば S

i O<sub>2</sub>からなり、熱酸化法

、CVD法などにより形成される。絶縁膜108の厚みは0.1~2μm程度であり、十分な絶縁性が確保できればその厚みは特に限定されない。

[0025] 本実施形態においては、貫通孔104の開口径は10~100μm程度である。なお、貫通孔104の開口径はこれに限定されるわけではなく、貫通電極基板100の用途等に応じて適宜設定し得る。

[0026] 本実施形態において、導通部106は貫通電極基板100の表裏の導通をとる配線であり、金属材料を含む導電材料が充填されている。本実施形態においては、導通部106は、後述するように電解めっきにより金属材料が充填される。導通部106に用いる金属材料としては、例えば、銅を用いることができる。

[0027] 本実施形態に係る本発明の貫通電極基板100において、導通部106の金属材料は、後述するとおり、面積重み付けした平均結晶粒径が13μm以上の結晶粒を含んでいる。また、本実施形態に係る本発明の貫通電極基板100において、導通部106の金属材料は、後述するとおり、最大結晶粒径が29μm以上の結晶粒を含んでいる。本実施形態に係る本発明の貫通電極基板100において、上記構成により導通部106での電気特性を向上することができる。

[0028] (2. 貫通電極基板100の製造方法)

ここで、図2及び図3を参照して本実施形態に係る本発明の貫通電極基板100の製造方法について説明する。

[0029] (2-1. 貫通電極基板100の製造方法1)

(1) 基板102の準備及び貫通孔104の穿設(図2(A))

本実施形態においては、シリコンからなる基板102を準備する。基板102の厚みは特に限定されないが、300~800μmである。基板102の一方の面側にレジスト、シリコン酸化膜、シリコン窒化膜、金属などから選択されるマスク(図示せず)を形成した後、そのマスクを介して基板102を厚み方向にエッチングし、貫通孔104を形成する。エッチング方法とし

てはRIE法、DRIE法などを用いることができる。なお、基板102に対して表裏貫通する貫通孔104をエッチングのみで形成してもよいし、基板102に有底孔を形成した後バックグラインドにより研磨して開口させることによって貫通孔104を形成してもよい。研磨により、基板102の厚みを300 $\mu$ m以下にしてもよい。

[0030] (2) 絶縁膜108の形成 (図2 (B))

基板102の表面に絶縁膜108を形成する。本実施形態においては、絶縁膜108は酸化シリコン膜であり、熱酸化法あるいはCVD法により形成する。絶縁膜108には、酸化シリコン膜の他、窒化シリコン膜、窒化酸化シリコン膜、それらの積層膜などを用いてもよい。

[0031] (3) シード層の形成 (図2 (C))

基板102の少なくとも一方の面にシード層110を形成する。シード層110は基板102側にTi層、その上にCu層 (以下、Cu/Ti層)、Cu層/TiN層又はCu/Cr層などにより構成される。本実施形態においては、シード層110にはCu/Cr層を用いる。シード層110の成膜方法は、PVD、スパッタ法などから適宜選択できる。シード層110に用いる金属材料は、導通部106の金属材料によって適宜選択することができる。シード層110は、電解メッキによって導通部106を形成するためのシード部及び給電部となる。

[0032] (4) 導通部106の形成 (図2 (D))

電解めっき法を用いてシード層110に給電し、貫通孔104内に金属材料を充填していく。本実施形態においては、貫通孔104に充填する金属材料として、銅 (Cu) を用い

る。本実施形態においては、図4又は図5に示すように、シード層110に電流をパルス状に供給する電解めっき法によって、貫通孔104内に金属材料を充填する。図4に示すパルス電流の供給方法は、極性を反転させないパルス電流をシード層110に供給する方法である。また、図5に示すパルス電流の供給方法は、周期的に極性を反転させたパルス電流をシード層110

に印加する方法である。図5に示すパルス電流の供給によるめっき方法は、PRC (Periodical Reversed Current) 法と呼ばれ、シード層110にプラス電圧とマイナス電圧を周期的に印加することによって、シード層110に流れる電流を一定の周期でフォワード（めっきされる側、即ちシード層110側がマイナス電位となる状態（正電流が流れる状態））とリバース（めっきされる側、即ちシード層110側がプラス電位となる状態（負電流が流れる状態））とを切り替えて行うめっき方法の一つであり、好ましいめっき方法の一つである。また、本実施形態のパルス電流による電解めっきにおいては、印加電圧、供給電流、電流密度、パルス切り替え時間（デューティー比）を適宜選択することができる。また、印加電圧、電流密度、パルス切り替え時間（デューティー比）を電解めっきの途中で変化させてもよい。パルス電流を供給することによってシード層110に流れる電流は、正電圧が印加されているときには0.5 A以上1.5 A以下の電流が流れ、負電圧が印加されているときには−6 A以上−2 A以下の電流が流れるようにしてもよい。

[0033] なお、パルス電流を供給する前に、図6に示すように、一定の直流電流をシード層110に供給する電解めっき法により、シード層110が形成されている面の貫通孔104の底部に蓋状の金属層を形成するようにしてもよい。貫通孔104に充填する金属材料としては、Cuの他、金(Au)、ロジウム(Rh)、銀(Ag)、白金(Pt)、スズ(Sn)、アルミニウム(Al)、ニッケル(Ni)、クロム(Cr)等の金属及びこれらの合金などから選択され組み合わせた材料を用いることができる。

[0034] 直流電流を供給して蓋状の金属層を形成した場合には、パルス電流に切り替えた初期段階には一定時間は電流密度を小さくし、徐々に（例えば、経過時間に対して段階的に又は比例的に）電流密度を大きくしていく方法が好ましい。直流電流を供給して蓋状の金属層を形成すると、金属層の成長は貫通孔104に接する部分において速くなる傾向にある。そのため、蓋状の金属層は中心部に向かって窪んだ形状となる。パルス電流に切り替えた初期段階に

、小さな電流密度のパルス電流を一定時間供給することで、この窪部を平坦化するような金属層の成長が生じると考えられる。このような電解めっき法を用いることで、電気特性に優れた貫通電極を得られるとともに、貫通電極基板の製造性も向上する。

[0035] (5) 不要な部分の除去 (図 2 E)

シード層 110 及び導通部 106 の不要部をエッチングあるいは CMP (Chemical Mechanical Polishing : 化学機械研磨) により除去することにより、導通部 106 を形成する

。以上のプロセスによって、本実施形態に係る本発明の貫通電極基板 100 を得ることができる。

[0036] (2-2. 貫通電極基板の製造方法 2)

ここでは、本実施形態に係る本発明の貫通電極基板 100 の製造方法の別の例について説明する。上述の貫通電極基板 100 の製造方法 1 と同様の構成については、改めて説明しない場合がある。なお、ここで説明する本実施形態に係る本発明の貫通電極基板 100 の製造方法 2 は、貫通孔の深さが比較的浅い場合 (例えば、 $20\ \mu\text{m} \sim 100\ \mu\text{m}$  程度) の又は厚さが  $20 \sim 100\ \mu\text{m}$  程度の薄い貫通電極基板を得たい場合によく用いられる。

[0037] (1) 基板 102 の準備及び孔の形成 (図 3 (A))

基板 102 の一方の面側にレジスト、シリコン酸化膜、シリコン窒化膜、金属などから選択されるマスク (図示せず) を形成した後、そのマスクを介して基板 102 を厚み方向に

エッチングし、基板 102 を貫通しない有底孔 112 を形成する。エッチング方法としては RIE 法、DRIE 法などを用いることができる。

[0038] (2) 絶縁膜 108 の形成 (図 3 (B))

基板 102 の表面に絶縁膜 108 を形成する。

[0039] (3) シード層の形成 (図 3 (C))

絶縁膜 108 が形成されている基板 102 面にシード層 114 を形成する。

このシード層 114 は、図 3 (C) に示すように、孔 112 の内部にも形成

する。シード層 114 は、上述のシード層 110 と同様、Cu 層/Ti 層などにより構成される。シード層 114 は、シード層 110 と同様、電解メッキによって導通部 106 を形成するためのシード部及び給電部となる。シード層 114 は、MOCVD 法、スパッタ法又は蒸着法等によって形成される。

[0040] (4) 導通部 106 の形成 (図 3 (D))

電解めっき法を用いてシード層 114 に給電し、孔 112 内に金属材料を充填していく。本実施形態の貫通電極基板の製造方法 2 においても、貫通電極基板の製造方法 1 と同様、図 4 又は図 5 に示すように、シード層 110 に電流をパルス状に供給する電解めっき法によって、貫通孔 112 内に金属材料を充填する。なお、パルス電流を供給する前に、図 6 に示すように、一定の直流電流をシード層 110 に供給してもよい。本実施形態においては、孔 112 に充填する金属材料として、銅 (Cu) を用いた。貫通孔 104 に充填する金属材料としては、銅の他、金 (Au)、ロジウム (Rh)、銀 (Ag)、白金 (Pt)、スズ (Sn)、アルミニウム (Al)、ニッケル (Ni)、クロム (Cr) 等の金属及びこれらの合金などから選択され組み合わせた材料を用いることができる。

[0041] (5) 不要な部分の除去 (図 3 (E))

シード層 114 及び導通部 106 の不要部をエッチングあるいは CMP により除去する。また、孔 112 が形成されている側と反対側の基板 102 面をバックグラインドによって導通部 106 の表面が露出するまで研磨することにより、導通部 106 を形成する。研磨により、基板 102 の厚さを薄くしてもよい。以上のプロセスによって、本実施形態に係る本発明の貫通電極基板 100 を得ることができる。

[0042] (実施例 1)

以下、本発明の貫通電極基板 100 の実施例について説明する。厚さ 650  $\mu\text{m}$  の基板 102 を洗浄後、基板 102 の一方の面側にレジストを塗布し、露光、現像することにより、マスク (図示せず) を形成する。その後、その

マスクを介して基板102を厚み方向にDRIE法によりエッチングし、 $430\mu\text{m}$ の有底孔112を形成する(図2(A))。レジストからなるマスクを除去した後、バックグラインドにより $400\mu\text{m}$ の厚さとなるまで基板102を研磨する。

[0043] 基板102を洗浄後、熱酸化法により基板102の表面に厚さ $1\mu\text{m}$ の熱酸化膜を形成する。その後、LPCVD法により、厚さ $200\text{nm}$ の窒化シリコン膜を形成する。これら熱酸化膜及び窒化シリコン膜が絶縁膜108を構成する(図2(B))。

[0044] 基板102の一方の面に厚さ $30\text{nm}$ のCrと厚さ $200\text{nm}$ のCuを順に蒸着することによりシード層110を形成する(図2(C))。

[0045] その後、基板102をアッシングする。次に、図6に示す直流電流の供給による電解めっき法を用いて、シード層110に給電し、シード層110が形成されている面の貫通孔104の底部に蓋状の金属層を形成する。本実施例1においては、電流 $1.54\text{A}$ 、電流密

度 $1\text{A}/\text{dm}^2$ の直流電流を供給したその後、図5に示すパルス電圧の印加による電解め

っき法を用いて、シード層110に給電し、貫通孔104内にCuを充填する(図2(D))。パルス切り替え時間は、正電流を $80\text{msec}$ 、負電流を $2\text{msec}$ 供給するようにした。正電流が供給されているときには $1.05\text{A}$ の電流が流れ(電流密度 $3\text{A}/\text{dm}^2$ )、負電流が供給されているときには $-4.2\text{A}$ の電流(電流密度 $-12\text{A}/\text{dm}^2$ )が流れた。

[0046] なお、図5に示すパルス電流の供給による電解めっき法によってCuを充填し始める際、最初の1時間程度は小さな電流を供給し、正電流が供給されているときには $0.35\text{A}$ の

電流が流れ(電流密度 $1\text{A}/\text{dm}^2$ )、負電流が供給されているときには $-1.4\text{A}$ の電流(電流密度 $-4\text{A}/\text{dm}^2$ )が流れるようにした。このような電解めっき法を用いること

で、電気特性に優れた貫通電極を得られるとともに、貫通電極基板の製造性

も向上した。

[0047] 基板 102 を洗浄後、シード層 110 及び導通部 106 の不要部を CMP に  
より除去することにより、導通部 106 を形成する。以上のプロセスによっ  
て、本実施例に係る本発明の貫通電極基板 100 を得ることができた。

[0048] (3. 後方散乱電子線回折法 (Electron backscatter diffraction Pattern  
: EBSD) による結晶状態の分析)

ここで、図 7 及び図 8 を参照して、本実施形態に係る導通部 106 の金属材  
料の結晶粒径の分析に用いる後方散乱電子線回折法 (Electron backscatter  
diffraction Pattern : EBSD) について説明する。

[0049] (3-1. EBSD の説明)

(結晶粒径の測定)

本実施形態に係る本発明の貫通電極基板 100 の導通部 106 を構成する金  
属材料の結晶粒径の測定は、EBSD 法によって行う。図 7 は EBSD 装置  
の構成を説明する図である。また、図 8 は EBSD 装置により測定する試料  
測定概念を説明する図である。本実施形態に係る導通部 106 の結晶粒径  
を測定するにあたっては、貫通部 106 の断面部に電子線 212 が照射され  
るように調節する。

[0050] EBSD 装置 200 は、走査型電子顕微鏡 (SEM : Scanning Electron Mic  
roscopy) 202 に専用の検出器 204 を設け、一次電子の後方散乱電子から  
結晶方位を分析する手法である。具体的には、電子銃 210 から出射される  
電子線 212 を鏡体 214 を通して試料室 205 内の試料台 206 に載置さ  
れた結晶構造を持った試料 208 に入射させる (照射する) と、試料 208  
で非弾性散乱が起こり、後方散乱電子 216 が発生する。その中には試料 2  
08 中でブラッグ回折による結晶方位に特有の線状パターン (一般的に菊地  
像と呼ばれる) も合わせて観察される。この後方散乱電子 216 をスクリー  
ン 218 を通して SEM 202 の検出器 204 で検出する。そして、検出さ  
れた菊地像を解析することにより試料 208 の結晶粒径を求めることができ  
る。

[0051] 各結晶粒径が異なった結晶構造の場合には、試料 208 に照射する電子線の位置を移動させつつ結晶粒径測定を繰り返す（マッピング測定）ことで、面状の試料 208 について結晶粒径の情報を得ることができる。結晶粒の面積（A）は結晶粒の数（N）に測定のステップサイズ（s）で決まる測定点の面積をかけて算出する。EBSD測定では測定点を六角形として表わすことで、結晶粒の面積（A）は以下の式（1）で表すことができる。

$$[0052] \quad A = N \sqrt{3} / (2 s^2) \quad \dots (1)$$

[0053] 結晶粒径（D）は結晶粒の面積（A）と等しい面積を持つ円の直径として計算する。結晶粒径（D）は以下の式（2）で表すことができる。

$$[0054] \quad D = (4 A / \pi)^{1/2} \quad (\text{但し、}\pi\text{は円周率}) \quad \dots (2)$$

[0055] 本明細書で定義する「結晶粒径」とは、以上のようにして測定した値を指すものとする。また、結晶粒径の測定においては、エッジグレイン（Edge Grain）を含むものとする。

[0056] 次に、実施例 1 による本発明の貫通電極基板 100 の導通部 106 を構成する金属材料、並びに比較例 1 及び 2（プロセスの詳細については後述する）による貫通電極基板の導通部を構成する金属材料を EBSD 測定した結果について説明する。ここでは、それぞれの導通部を構成する金属材料の断面をアルゴンイオンにより加工する、いわゆるイオンポリッシュ法によって測定試料を作製した。また、EBSD測定における測定ポイントは、それぞれ、図 9 に示す導通部の深さ方向中央部 106 a 辺りである。

[0057] 図 10 は実施例 1 による本発明の貫通電極基板 100 の導通部 106 を構成する金属材料の結晶の面積重み付けした結晶粒径分布図である。結晶粒径（D）を横軸にとり、面積率（R<sub>s</sub>）を縦軸にとったヒストグラムによって、導通部 106 を構成する結晶粒径の最大値、および平均値を算出できる。

[0058] ここで、面積率 R<sub>s</sub>（結晶粒径を含む割合（面積重み付け））は、測定領域の面積（S<sub>m</sub>）を用いて、以下の式（3）で表すことができる。

$$[0059] \quad R_s = A \times (N / S_m) \quad \dots (3)$$

[0060] 図10に示すヒストグラムの横軸は結晶粒径の値(D)、縦軸(area fraction)はその

値の結晶粒を含む割合を面積重み付けして示している。例えば図10の縦軸の0.15は割合15%を意味している。そして、各結晶粒径(D)に対して、その割合(R<sub>s</sub>)を掛けたものを積算すると以下の式(4)のとおり面積重み付けした平均結晶粒径(D<sub>s</sub>)が決まる。

$$[0061] \quad D_s = \sum \{ R_s \times D \} \quad \dots (4)$$

[0062] 本実施例においては、結晶粒径の測定において、測定領域を有限(本実施例では50μm×150μmの領域)とするため、所望の領域から上記面積領域を切出して観測することになる。測定領域の縁(Edge)に含まれた結晶粒(Grain)を含んだ値を本明細書では結晶粒径としている。また、分析結果は誤差を含んでいるため、小数点以下を考慮せず、切り捨てた数値を用いることにする。

[0063] 測定条件は以下のとおりである。

使用した分析装置

SEM 日本電子製 JSM-7000FEBS TSL社製 OIM  
ソフトウェアVer. 4.6

観察条件

EBS測定

加速電圧 25kV

試料傾斜角 70°

測定ステップ 0.3μm

[0064] 実施例1による本発明の貫通電極基板100の導通部106の金属材料の最大粒径は29μm、平均粒径(面積重み付け)は13μmであった。導通部106の電気特性を評価し

た結果、実施例1による本発明の貫通電極基板100の導通部106の抵抗値は $3.15 \times 10^{-4} \Omega$ であったことから導通部106は優れた電気特性を有し、優位性があることが確認された。

[0065] 一方、比較例 1（比較例 1 において貫通孔に金属材料を充填する前までの工程については実施例 1 と同様であるので、実施例 1 における貫通部 106 の直径及び長さ（即ち基板の厚さ）と比較例 1 における貫通部の直径及び長さ（即ち基板の厚さ）とは、同一である。）による貫通電極基板の導通部を構成する金属材料の結晶の面積重み付けした結晶粒径分布図を図 11 に示す。比較例 1 による貫通電極基板の導通部を構成する金属材料の最大粒径は  $10 \mu\text{m}$ 、平均粒径（面積重み付け）は  $2 \mu\text{m}$  であった。比較例 1 による貫通電極基板の導通部 106 の抵抗値は  $7.25 \times 10^{-3} \Omega$  であったことから、導通部の電気特性は実施例 1 に比して劣ることがわかる。

[0066] よって、実施例 1 による本発明の貫通電極基板 100 の導通部 106 の抵抗は、比較例 1 の導通部の抵抗と比較して  $1/23$  にまで小さくなった。

[0067] また、比較例 2 による貫通電極基板の導通部を構成する金属材料の結晶の面積重み付けした結晶粒径分布図を図 12 に示す。比較例 2 による貫通電極基板の導通部を構成する金属材料の最大粒径は  $11 \mu\text{m}$ 、平均粒径（面積重み付け）は  $2 \mu\text{m}$  であった。比較例 2 による貫通電極基板の導通部の抵抗値を測定するために、図 3 に示したように、シード層 114 及び導通部 106 の不要部を除去し、孔 112 が形成されている側と反対側の基板 102 面を導通部 106 の表面が露出するまで研磨した。比較例 2 による貫通電極基板の導通部 106 の抵抗値は  $1.08 \times 10^{-3} \Omega$  であったことから、導通部の電気特性は実施例 1 に比して劣ることがわかる。

[0068] ここで、実施例 1、比較例 1 及び比較例 2 における最大粒径及び平均粒径を纏めると、以下の表のとおり示すことができる。

[表1]

	平均粒径（面積重み付け） [ $\mu\text{m}$ ]	最大粒径 [ $\mu\text{m}$ ]
実施例 1	1.3	2.9
比較例 1	2	10
比較例 2	2	11

[0069] 以上の結果により、貫通電極基板 100 の導通部 106 の平均粒径（面積重み付け）が  $13\ \mu\text{m}$  以上のとき、抵抗値が小さく、導通部 106 は優れた電気特性を有することがわかる。これは、貫通電極基板 100 の導通部 106 の金属粒径が大きいと、抵抗が小さくなるためであると考えられる。また、貫通電極基板 100 の導通部 106 の最大粒径が  $29\ \mu\text{m}$  以上のとき、抵抗値が小さく、導通部 106 は優れた電気特性を有することがわかる。

[0070] ここで、実施例 1 について、直流電流を供給することにより蓋状の金属層を形成した導通部 106 の金属充填開始側と、パルス電流を供給することによって金属材料を充填した金属充填終了側について、結晶粒径を測定して比較した。

[0071] 図 9 は、導通部 106 に充填した金属材料の結晶粒径を測定した領域を示した図である。

測定領域は、めっき開始側から直流電流領域 106 b、直流－パルス切替領域 106 c およびパルス電流後期領域 106 d とする。直流電流領域 106 b では、基板 102 に接する部分の充填速度が速い傾向にあり、直流電流からパルス電流への切替えの境界では、導通部 106 の中心部が窪んだような金属材料の結晶の充填状態となる。

[0072] 導通部 106 の直流電流領域 106 b では、図 13 に示したように、面積重み付けした平均粒径は  $1.92\ \mu\text{m}$  であった。直流－パルス切替領域 106 c では、図 14 に示したように、面積重み付けした平均粒径は  $4.82\ \mu\text{m}$  であった。しかし、直流－パルス切替領域 106 c のパルス電流初期領域 106 e では、図 15 に示したように、面積重み付けした平均粒径は  $5.84\ \mu\text{m}$  であり、直流電流領域に比して平均粒径は顕著に大きくなっていることがわかる。さらに、パルス電流後期領域 106 d においては、図 16 に示したように、面積重み付けした平均粒径は  $23.58\ \mu\text{m}$  となり、 $50\ \mu\text{m}$  以上の粒径を有する結晶も生じていた。

[0073] 以下、上述した比較例 1 及び 2 について説明する。

（比較例 1）

貫通孔に金属材料を充填する前までの工程については、実施例 1 と同様である。熱酸化膜形成前の基板 102 の厚さは  $400\ \mu\text{m}$  であった。基板にシード層を形成した後、電解めっき法を用いて図 6 に示す直流電流をシード層に供給し、導通部に金属材料を充填する。このときの電流は  $1.54\ \text{A}$  (電流密度  $1\ \text{A}/\text{dm}^2$ ) であった。その後の工程は実施例 1 と同様であった。

[0074] (比較例 2)

貫通孔に金属材料を充填する前までの工程については、2-2. 貫通電極基板の製造方法 2 と同様である基板にシード層を形成した後、電解めっき法を用いて図 6 に示す直流電流をシード層に供給し、導通部に金属材料を充填する。このときの電流は  $1.54\ \text{A}$  (電流密度  $1\ \text{A}/\text{dm}^2$ ) であった。その後の工程は実施例 1 と同様であった。熱酸化膜形成前の基板 102 の厚さは  $70\ \mu\text{m}$  であった。

[0075] 実施例 1 および比較例 1 はそれぞれ電解めっき法を用いており、図 17 に示すように、充填めっきの成長速度は、貫通電極基板の導通部ごとに異なる。電解めっき法においては、図 17 (a) に示すとおり、貫通孔 104 のシード 110 側に金属材料による蓋めっき 107 を形成し、続いて図 17 (b) に示すように、金属材料を充填する。ここで、「蓋めっき」とは、電解めっきの初期段階において、シード層表面に金属材料が析出し、電解密度の高い貫通孔の開口部に集中的に金属材料が析出することにより、貫通孔の開口部を閉塞するように形成される金属層のことをいう。電解めっき法により、蓋めっき 107 から貫通孔 104 の上方に向かって金属層が成長する。このとき、金属層の成長速度は貫通孔 104 ごとに異なってしまう。

[0076] 電解めっき法による金属材料の充填は、絶縁膜 108 と貫通孔 104 に充填されためっきとの段差を測定しながら行い、図 17 (c) に示すような成長が最も遅い貫通孔 104 における金属層の上面と基板 102 の絶縁膜 108 の表面との段差がなくなった時点で終了する。すべての貫通孔 104 に金属層が充填された貫通電極基板について、図 17 (d) に示すように貫通電極

基板からはみ出して成長した金属層の膜厚 d をいくつかの導通部について測定して比較した。

[0077] 実施例 1 および比較例 1 について、図 18 に示す 9 つの測定点 (A ~ I) の導通部について膜厚 d を測定した。実施例 1 については 3 枚の基板について測定を行い、比較例 1 については 4 枚の基板を用いて測定を行った。それらの測定結果を表 2 に示す。

[表2]

	実施例 1			比較例 1			
	1	2	3	1	2	3	4
ばらつき (%)	13	10	8	50	69	69	62

[0078] 膜厚のばらつきは、膜厚の平均を ave、膜厚の最大値を Max、最小値を Min として、 $\{(Max - Min) / ave / 2 \times 100\}$  で表す。表 2 に示したように、実施例 1 では膜厚のばらつきは各基板間のばらつきを見ても 10% 前後と小さいのに対して、比較例 1 では膜厚のばらつきは 50% 以上で 70% 近い大きなばらつきを示す基板もあった。つまり、実施例 1 のパルス電流を供給することによる金属層の成長は、比較例 1 の直流電流の供給による金属層の成長に比してばらつきの少ない均一な成長を実現できるという優れた効果を奏する。

[0079] (実施形態 2)

本実施形態 2 においては、実施形態 1 に係る本発明の貫通電極基板 100 上に LSI チップが積層された半導体装置の例及び実施形態 1 に係る本発明の貫通電極基板 100 を複数層積層した半導体装置の例について説明する。なお、実施形態 1 と同様の構成や製造方法については、ここでは改めて説明しない。

[0080] 図 19 (A) 及び (B) を参照する。図 19 (A) には、3 つの実施形態 1 に係る本発明の貫通電極基板 100 が積層された本実施形態に係る半導体装置が示されている。貫通電極基板 100 には DRAM 等の半導体素子が形成されている。3 つの貫通電極基板 100 は積層され、バンプ 302 を介して

互いに接続されている。貫通電極基板100は、それぞれに形成されたDRAMを電氣的に接続するインターポーザとしての役割を果たしている。3層に積層された貫通電極基板100は、バンプ302を介してLSI基板304に接続される。なお、積層する貫通電極基板100の数は3層に限定されない。バンプ304には、In（インジウム）、Cu、Au等の金属を用いることができる。また、貫通電極基板100同士の接合には、主として、ポリイミド、BCB（ベンゾシクロブテン）などの樹脂を用いて、塗布、焼成して接着してもよい。また、貫通電極基板100同士の接合には、エポキシ樹脂を用いてもよい。さらに、貫通電極基板100同士の接合には、プラズマ活性化による接合、共晶接合などを用いてもよい。

[0081] 本実施形態のように本発明の貫通電極基板100が積層した場合、本発明の貫通電極基板100の導通部106（貫通孔）の抵抗を $R_i$ 、積層し接続する本発明の貫通電極基板100の積層数を $N$ とすると、直列に接続される導通部106（貫通孔）全体の抵抗は $N \times R_i$ となり、導通部106（貫通孔）の抵抗を小さくすることができる。

[0082] 図19（B）には、MEMSデバイスやCPU、メモリ等のLSIチップ（半導体チップ）306-1及び306-2が搭載された貫通電極基板100を有する半導体装置の例を示す。LSIチップ306-1及び306-2の接続端子である電極パッド308-1及び308-2がそれぞれバンプ304を介して貫通電極基板100の導通部106と電氣的に接続されている。LSIチップ306-1及び306-2が搭載された貫通電極基板100は、LSI基板306に搭載され、LSI基板306とLSIチップ306-1とがワイヤボンディングによって接続されている。例えば、LSIチップ306-1を3軸加速度センサとし、LSIチップ306-2を2軸磁気センサとすることによって、5軸モーションセンサを一つのモジュールで実現することができる。このように、実施形態1に係る本発明の貫通電極基板100は、複数のLSIチップ同士を3次元実装するためのインターポーザとして用いることができる。

[0083] また、実施形態 1 に係る本発明の貫通電極基板 100 は、上述したように導通部 106 の抵抗値が小さく電気特性が向上しており、その結果、貫通電極基板 100 を半導体装置に用いたときの導通部 106 で生じる発熱量を小さくすることができる。これにより、貫通電極基板 100 を高密度実装した半導体装置を実現することができる。

[0084] (実施形態 3)

本実施形態 3 においては、上述の実施形態 1 及び 2 の貫通電極基板に搭載される LSI チップとして、MEMS デバイスを用いる場合について説明する。本実施形態においては、MEMS デバイスは、物理量センサ 302-1 を例にとって説明する。

[0085] 以下、物理量センサ 302-1 により検出される加速度の変位信号を処理する処理回路について説明する。

[0086] <処理回路>

上記物理量センサ 302-1 により検出される加速度の変位信号を処理する各処理回路の構成例について図 20 を参照して説明する。

[0087] 図 20 は、物理量センサ 302-1 により検出される加速度の変位信号を処理する加速度処理回路 400 の回路構成を示す図である。この場合、物理量センサはピエゾ抵抗型加速度センサである。図 20 において、加速度処理回路 400 は、増幅回路 401 と、サンプルホールド回路 (S/H) 402 ~ 404 と、出力抵抗  $R_{out}$  と、キャパシタ  $C_x$ ,  $C_y$ ,  $C_z$  と、から構成される。なお、図中の X 軸出力、Y 軸出力、Z 軸出力は、印加される加速度に応じて物理量センサ 302-1 から出力される X 軸方向、Y 軸方向、Z 軸方向の各変位信号である。なお、出力抵抗  $R_{out}$  とキャパシタ  $C_x$ ,  $C_y$ ,  $C_z$  は、加速度信号に対応する周波数成分を通過させるローパスフィルタとして機能する。

[0088] 増幅回路 401 は、印加される加速度に応じて物理量センサ 302-1 から出力される X 軸方向、Y 軸方向、Z 軸方向の各変位信号 (静電容量変化) を所定の増幅率で増幅してサンプルホールド回路 402 ~ 404 にそれぞれ出

力する。サンプルホールド回路402は、増幅回路401で増幅されたX軸方向変位信号を所定のタイミングでサンプル/ホールドして出力抵抗 $R_{out}$ 及びキャパシタ $C_x$ を介してX方向の加速度検出信号 $X_{out}$ を出力する。サンプルホールド回路403は、増幅回路401で増幅されたY軸方向変位信号を所定のタイミングでサンプル/ホールドして出力抵抗 $R_{out}$ 及びキャパシタ $C_y$ を介してY方向の加速度検出信号 $Y_{out}$ を出力する。サンプルホールド回路404は、増幅回路401で増幅されたZ軸方向変位信号を所定のタイミングでサンプル/ホールドして出力抵抗 $R_{out}$ 及びキャパシタ $C_z$ を介してZ方向の加速度検出信号 $Z_{out}$ を出力する。

[0089] この物理量センサ302-1と処理回路400等を実装した本発明の貫通電極基板100又は本発明の積層型貫通電極基板300は、センサモジュールとして携帯情報端末や携帯電話などに搭載される。図21は、物理量センサ302-1と処理回路400等を実装した本発明の貫通電極基板100又は本発明の積層型貫通電極基板300を実装した半導体装置の一例である携帯型情報端末500の一例を示す図である。図21において、携帯型情報端末500は、筐体501、ディスプレイ部502と、キーボード部503、から構成される。センサモジュールは、キーボード部502の内部に実装されている。携帯型情報端末500は、その内部に各種プログラムを記憶し、各種プログラムにより通信処理や情報処理等を実行する機能を有する。この携帯型情報端末500では、物理量センサ302-1と処理回路400等が実装されたセンサモジュールにより検出される加速度や角速度をアプリケーションプログラムで利用することにより、例えば、落下時の加速度を検出して電源をオフさせる等の機能を付加することが可能になる。

[0090] 上記のように物理量センサ302-1と処理回路400等が実装されたセンサモジュールをモバイル端末機に実装することにより、新たな機能を実現することができ、モバイル端末機の利便性や信頼性を向上させることが可能になる。

## 符号の説明

- [0091] 100 : 貫通電極基板  
102 : 基板  
104 : 貫通孔  
106 : 導通部  
106 a : 中央部  
106 b : 直流電流領域  
106 c : 直流－パルス切替領域  
106 d : パルス電流後期領域  
106 e : パルス電流初期領域  
107 : 蓋めっき  
108 : 絶縁膜  
110 : シード層  
302 : バンプ  
304、306 : L S I 基板  
306－1、306－2 : チップ  
308－1、308－2 : 電極パッド

## 請求の範囲

- [請求項1] 表裏を貫通する貫通孔を有する基板と、  
前記貫通孔内に充填され、金属材料を含む導通部と、  
を備え、  
前記導通部は、面積重み付けした平均結晶粒径が $1.3\ \mu\text{m}$ 以上の金属材料を少なくとも含むことを特徴とする貫通電極基板。
- [請求項2] 前記導通部は、結晶粒径が $2.9\ \mu\text{m}$ 以上の金属材料を少なくとも含むことを特徴とする請求項1に記載の貫通電極基板。
- [請求項3] 前記導通部の一端は、前記導通部の他端より面積重み付けした平均結晶粒径が大きい金属材料を少なくとも含むことを特徴とする請求項1に記載の貫通電極基板。
- [請求項4] 前記基板はシリコンからなり、  
前記導通部は、少なくとも前記基板側に設けた絶縁層上に形成されていることを特徴とする請求項1に記載の貫通電極基板。
- [請求項5] 前記貫通孔の開口径は $10\ \mu\text{m}$ ～ $100\ \mu\text{m}$ であり、かつ前記基板の厚みは $20\ \mu\text{m}$ ～ $100\ \mu\text{m}$ であることを特徴とする請求項1に記載の貫通電極基板。
- [請求項6] 前記貫通孔の開口径は $10\ \mu\text{m}$ ～ $100\ \mu\text{m}$ であり、かつ前記基板の厚みは $300\ \mu\text{m}$ ～ $800\ \mu\text{m}$ であることを特徴とする請求項1に記載の貫通電極基板。
- [請求項7] 請求項1に記載の貫通電極基板を複数有し、前記複数の貫通電極基板が積層されていることを特徴とする半導体装置。
- [請求項8] 接続端子部を備えた半導体チップを少なくとも1つ含み、  
前記接続端子部と請求項1に記載の貫通電極基板の導通部とを接続して構成された半導体装置。
- [請求項9] 基板に表裏を貫通する貫通孔を形成し、  
前記基板及び前記貫通孔の表面に絶縁膜を形成し、  
前記基板の少なくとも一方及び／又は前記貫通孔に金属からなるシー

ド膜を形成し、

前記シード膜にパルス電流を供給する電解めっき法により、前記貫通孔内に金属材料を充填することを特徴とする貫通電極基板の製造方法

。

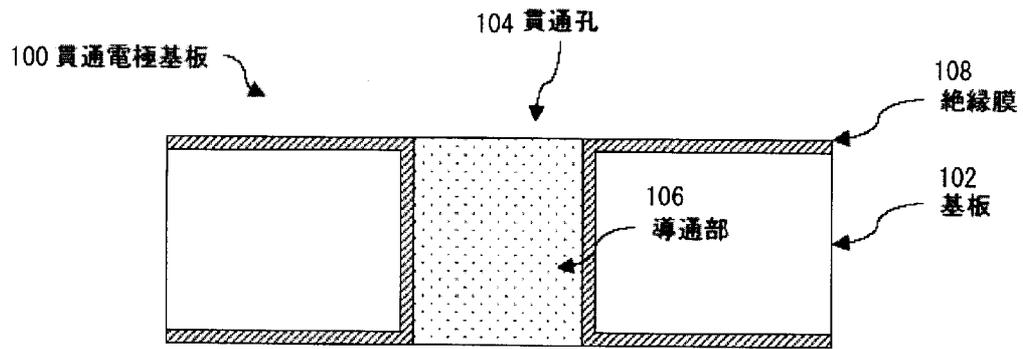
[請求項10] 前記電解めっき法は、前記シード膜にプラス電圧とマイナス電圧を周期的に印加することによって行うことを特徴とする請求項9に記載の貫通電極基板の製造方法。

[請求項11] 前記シード膜に第1の時間直流電流を供給する電解めっき法により、前記貫通孔に金属材料を形成した後、前記シード膜に第2の時間パルス電流を供給する電解めっき法により、前記貫通孔内に金属材料を充填することを特徴とする請求項10に記載の貫通電極基板の製造方法

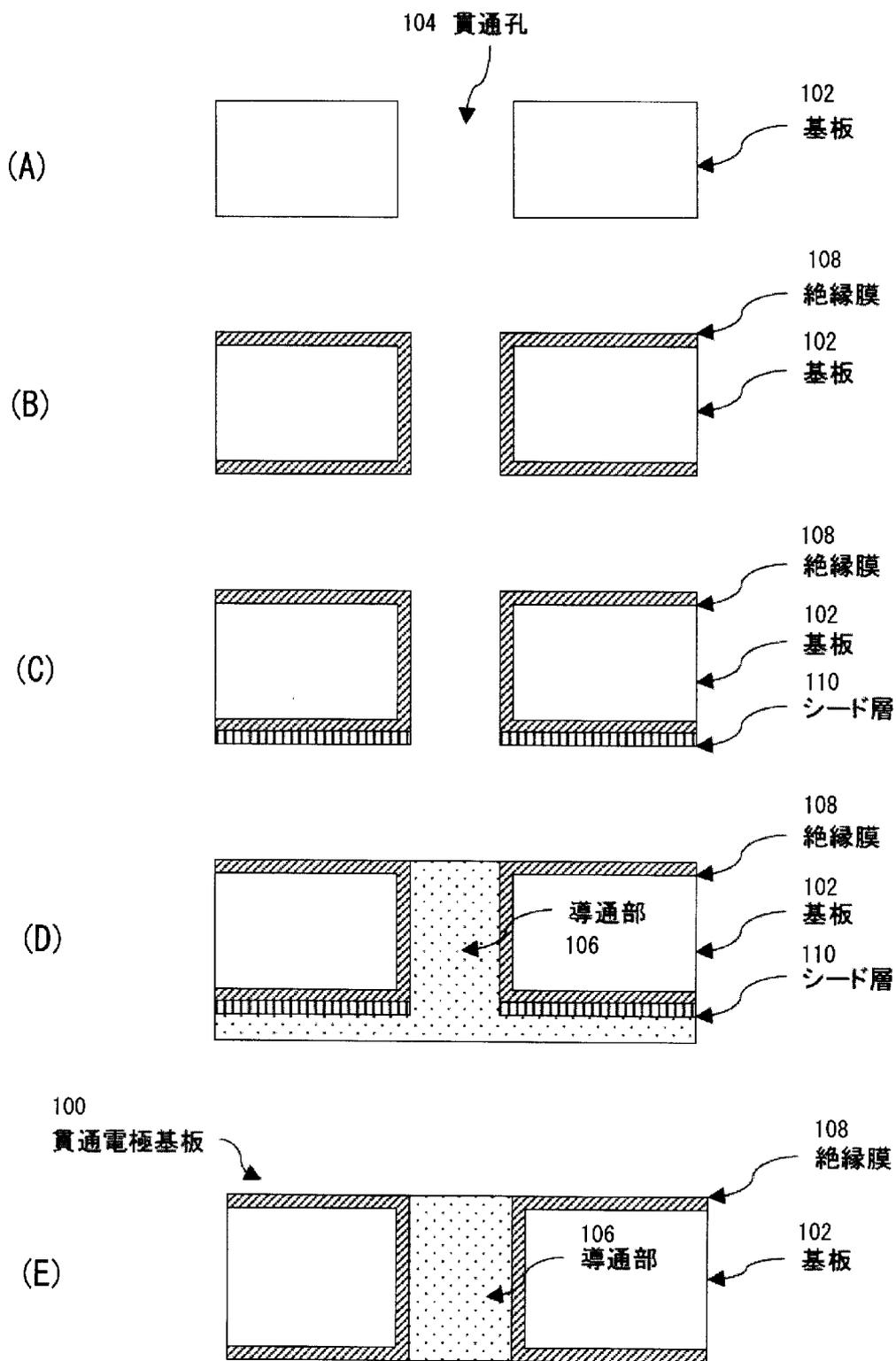
。

[請求項12] 前記シード膜にパルス電流を供給する前記電解めっき法は、前記パルス電流の電流密度を大きくしながら前記貫通孔内に前記金属材料を充填する工程を含むことを特徴とする請求項9に記載の貫通電極基板の製造方法。

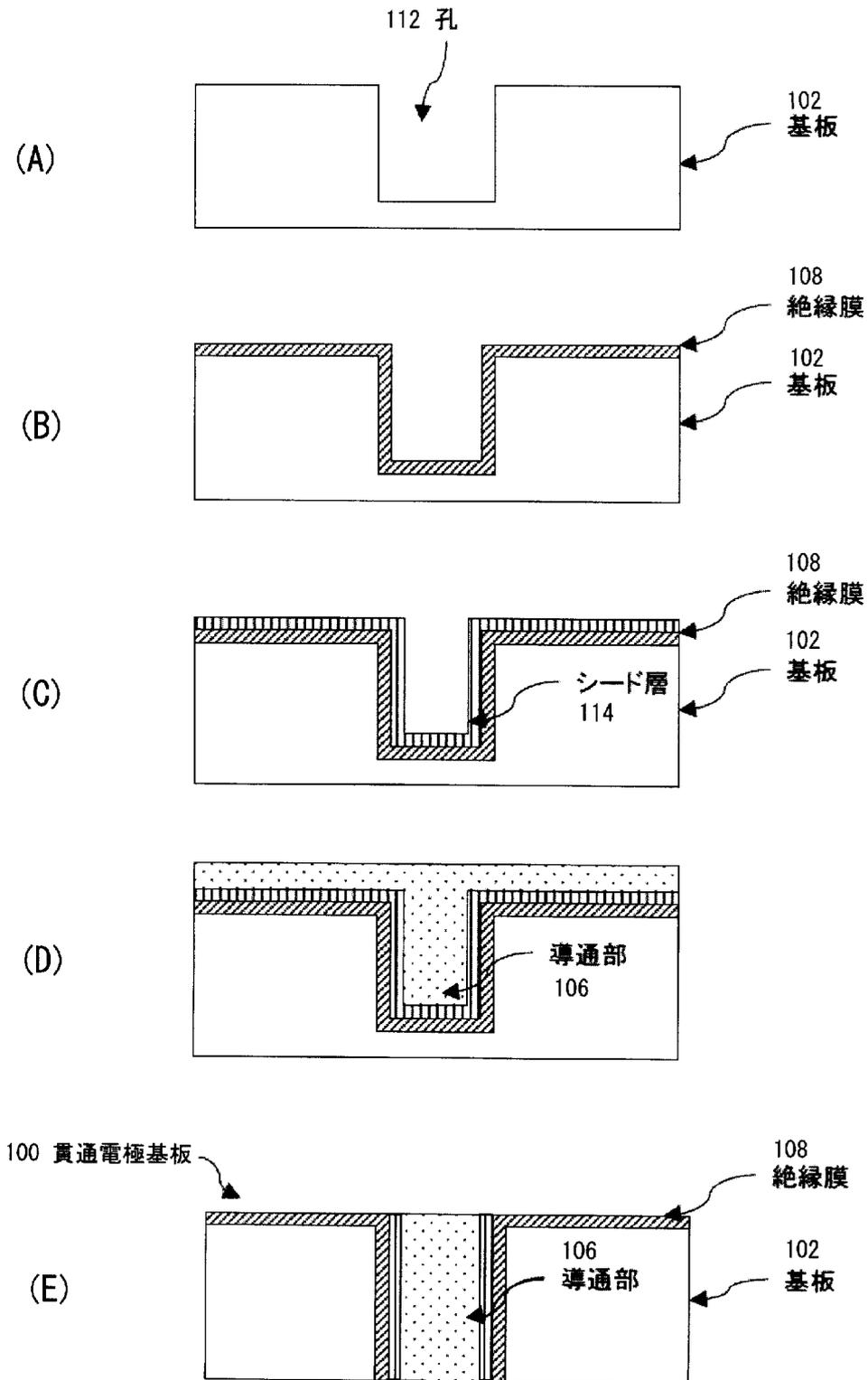
[図1]



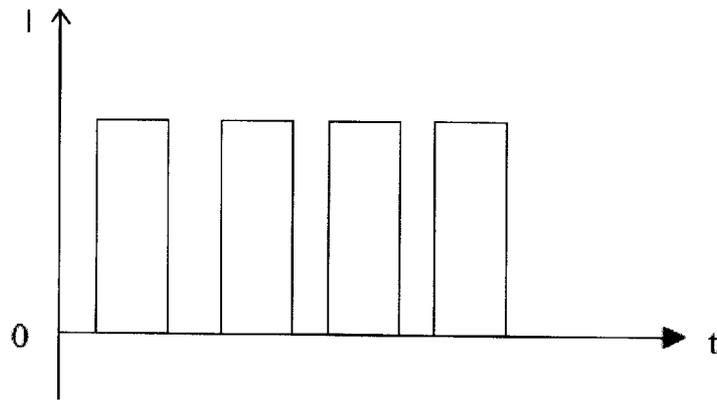
[図2]



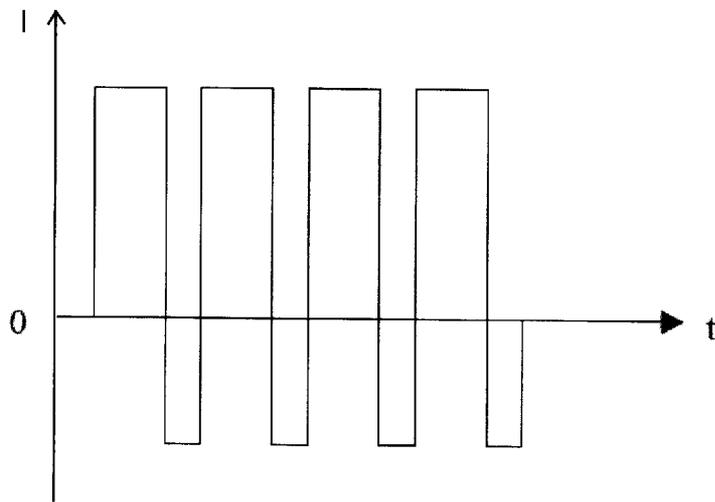
[図3]



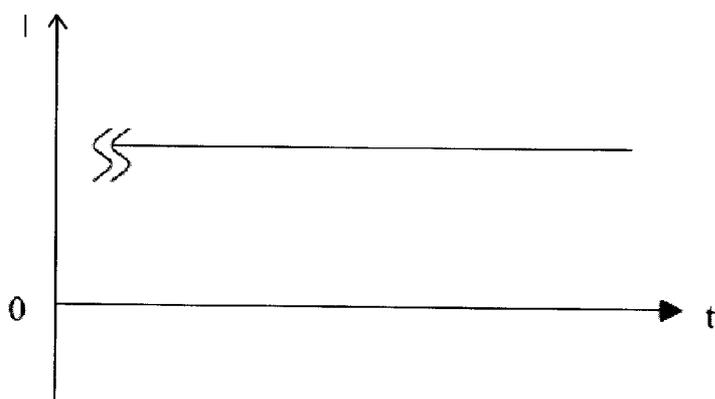
[図4]



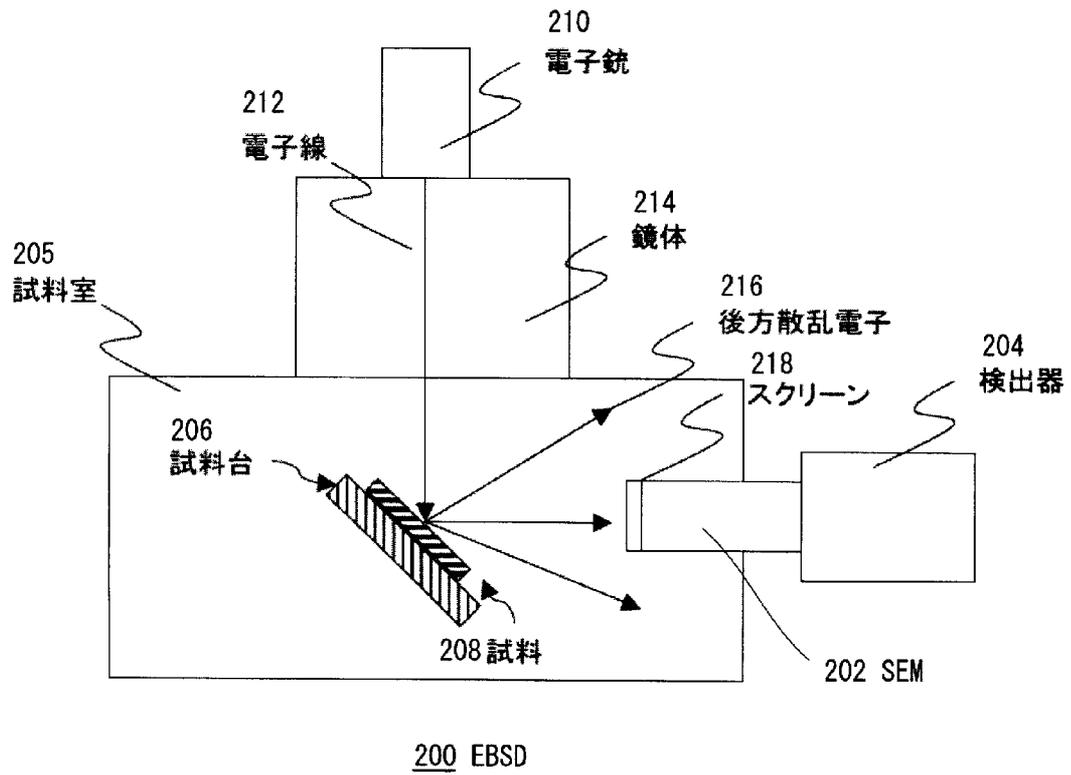
[図5]



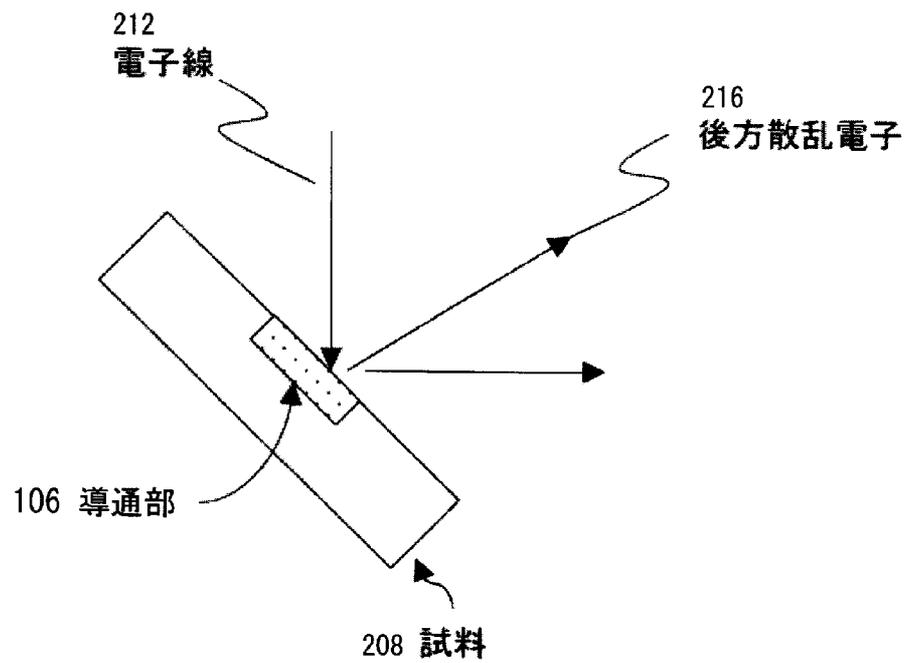
[図6]



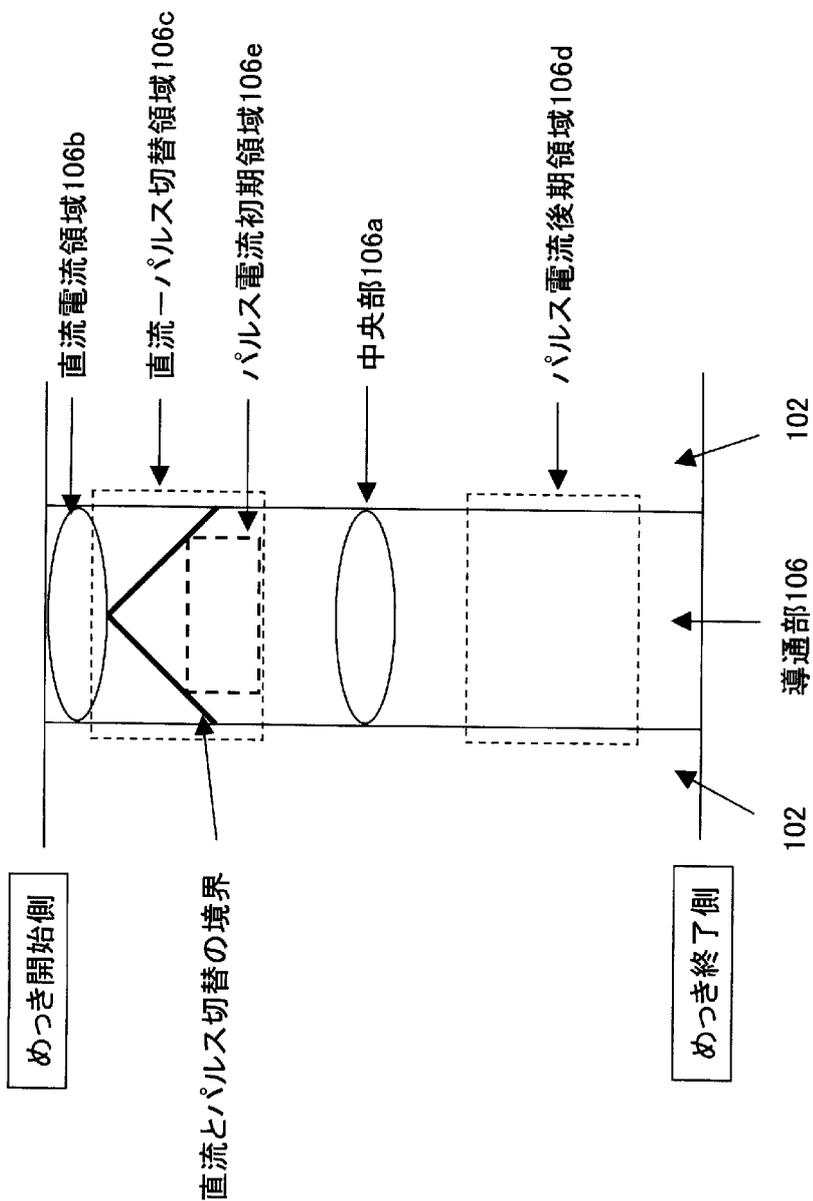
[図7]



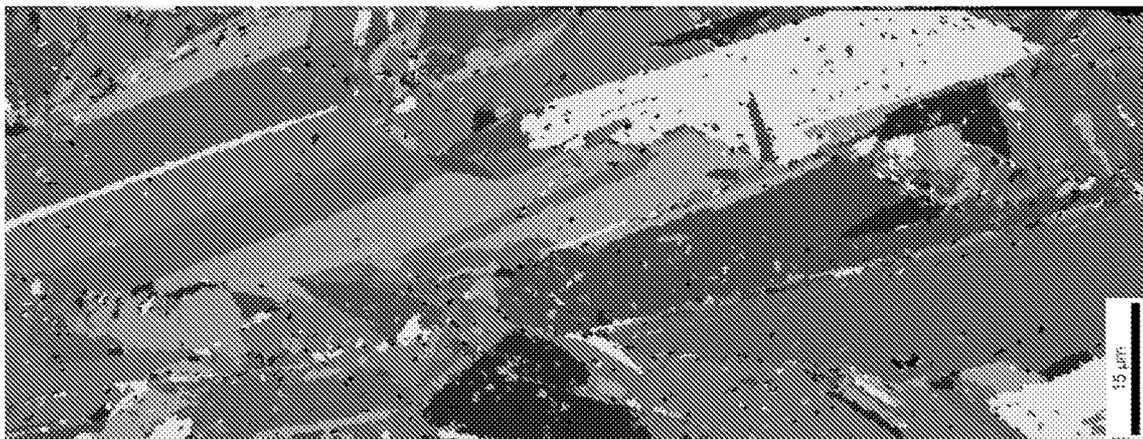
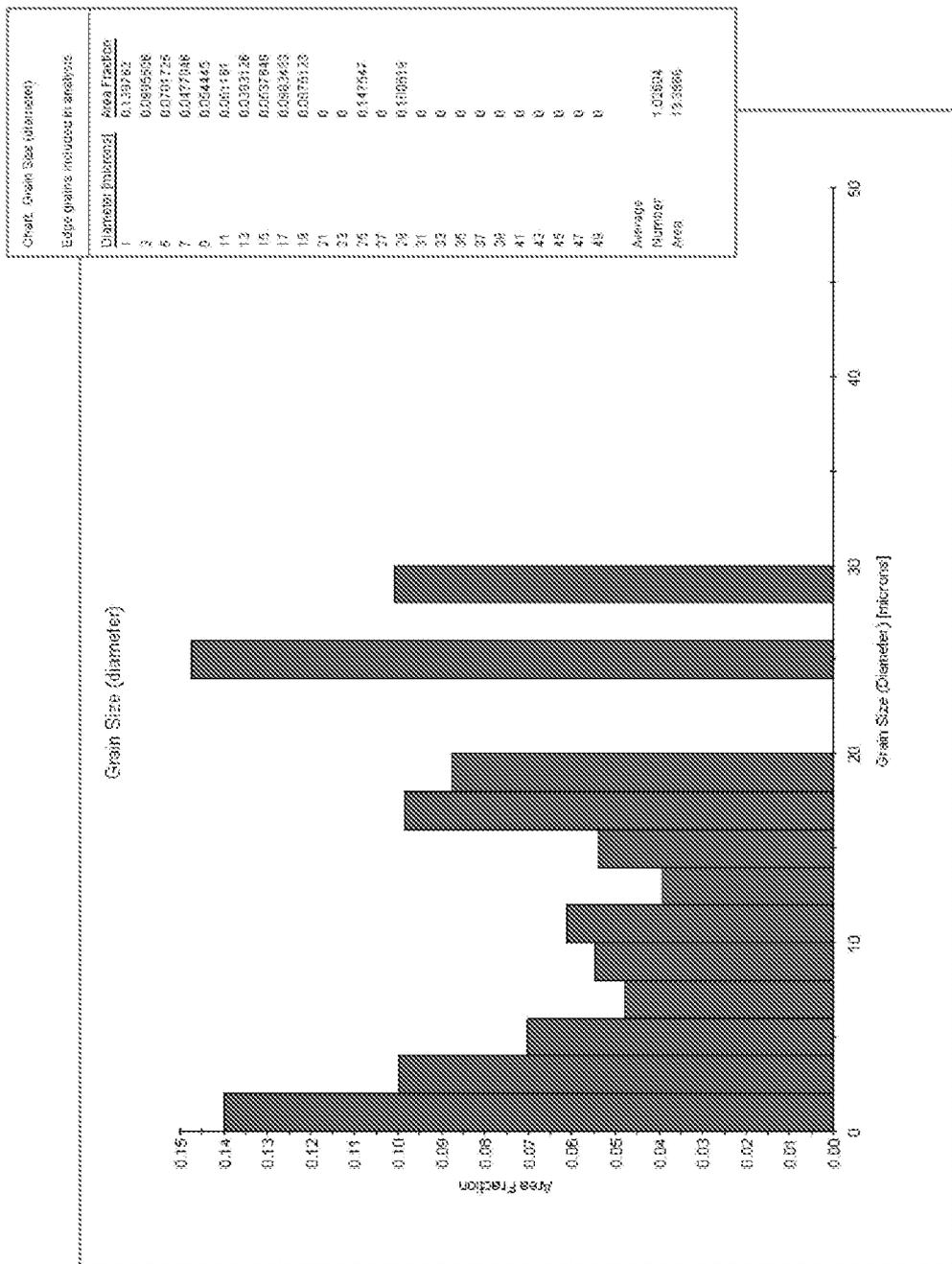
[図8]



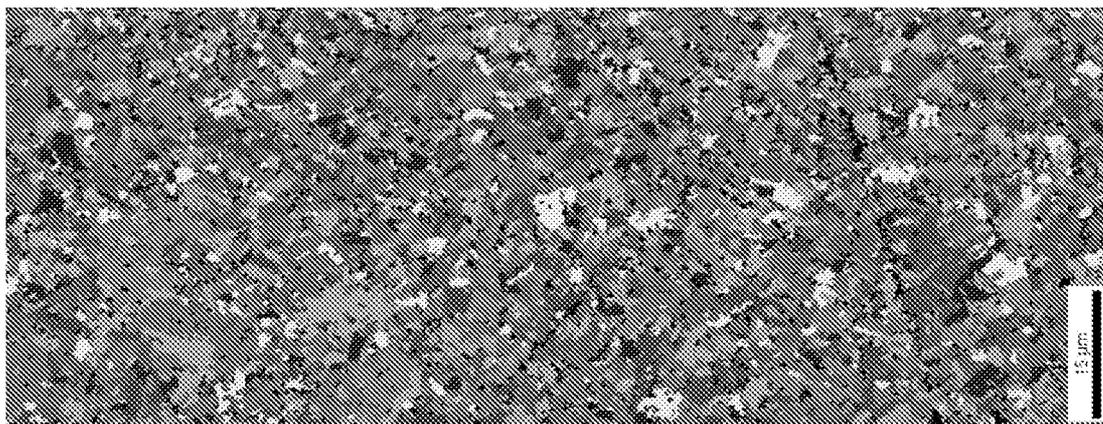
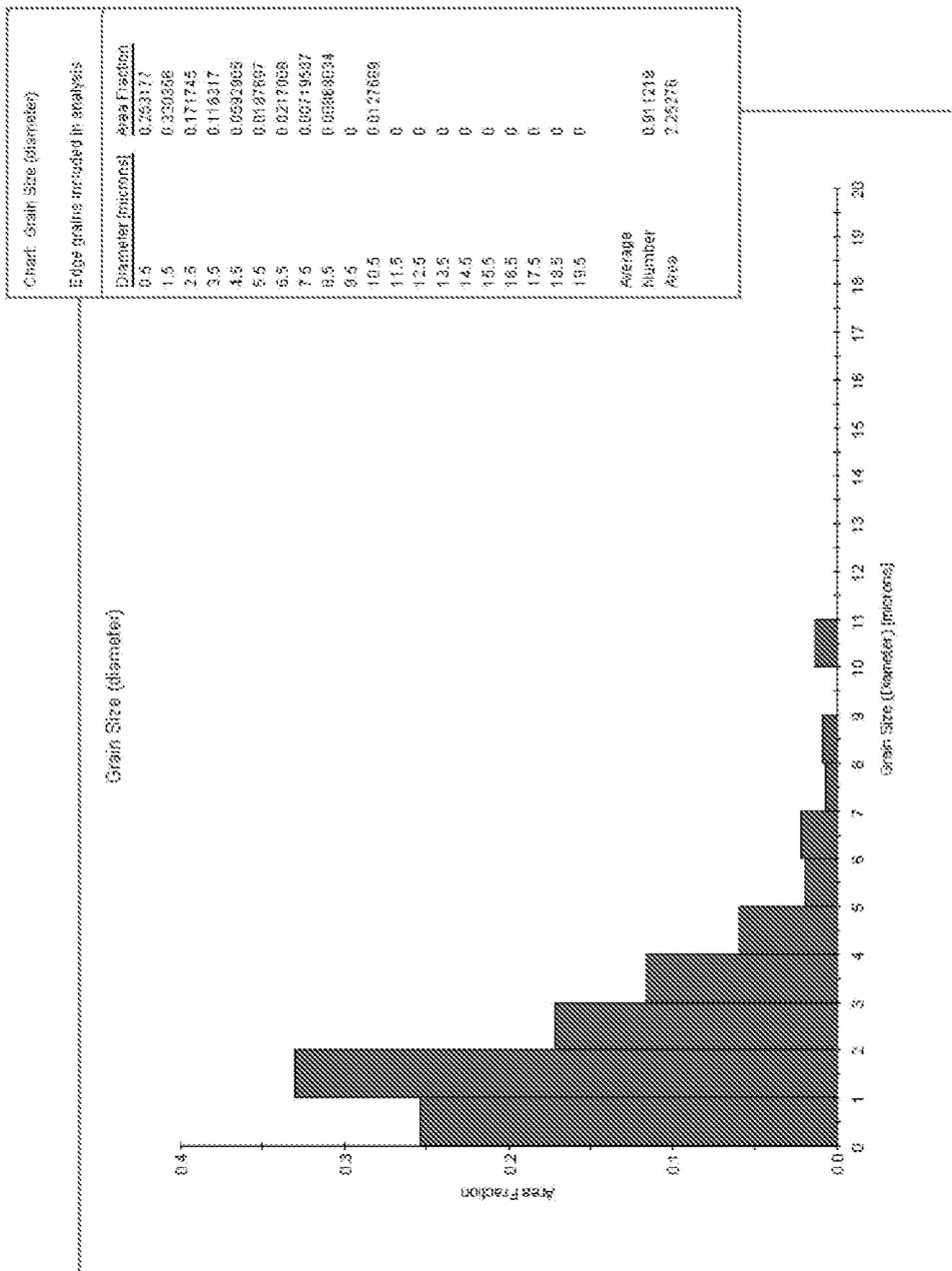
[図9]



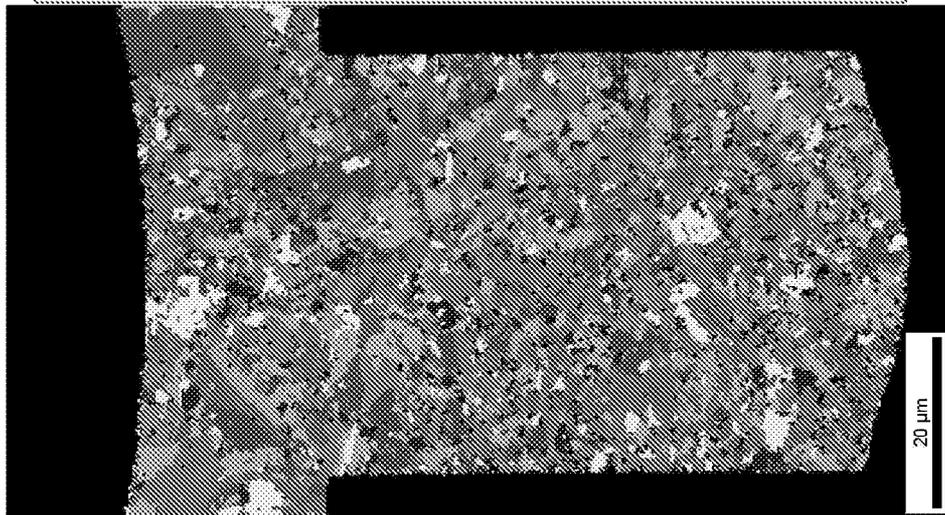
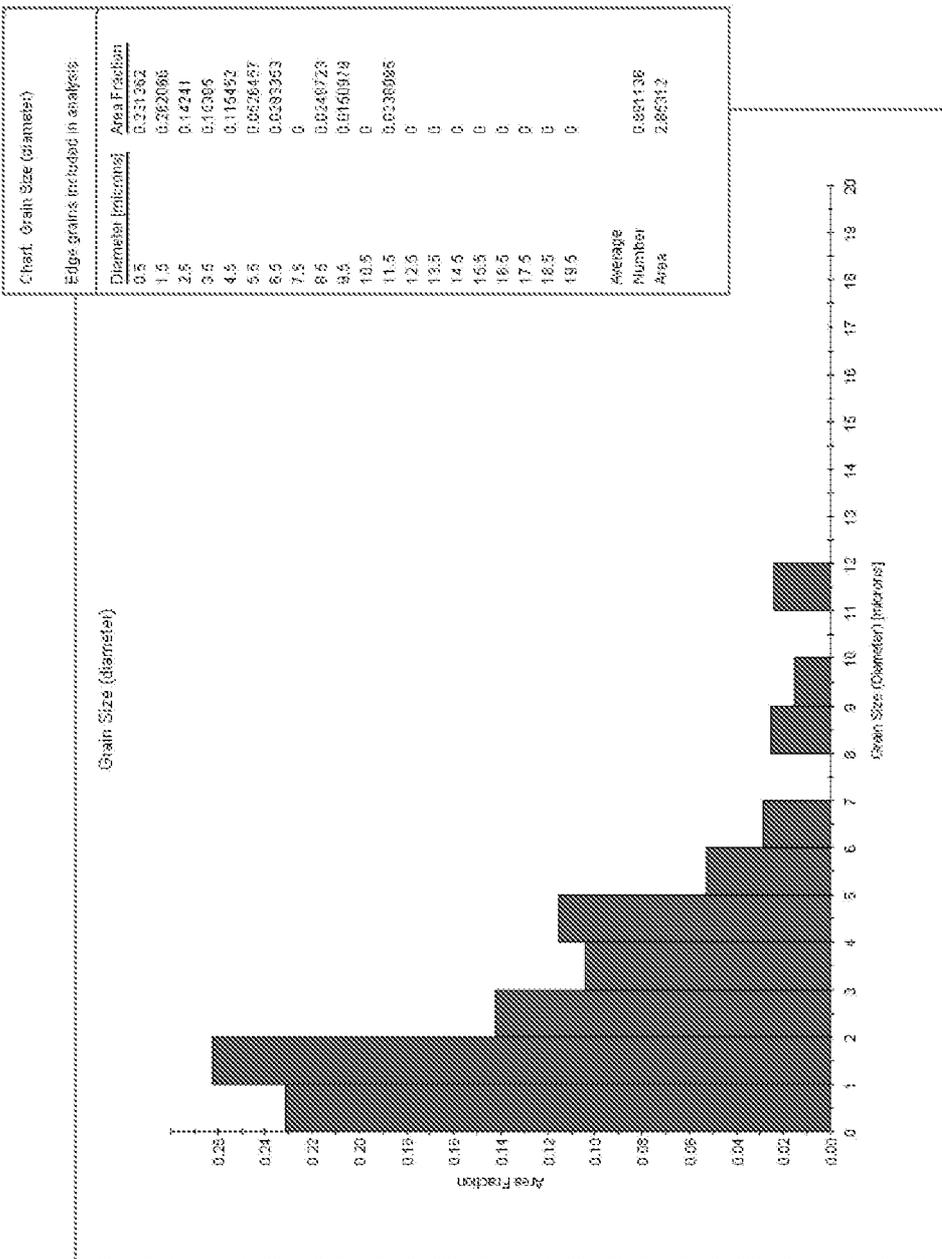
[10]



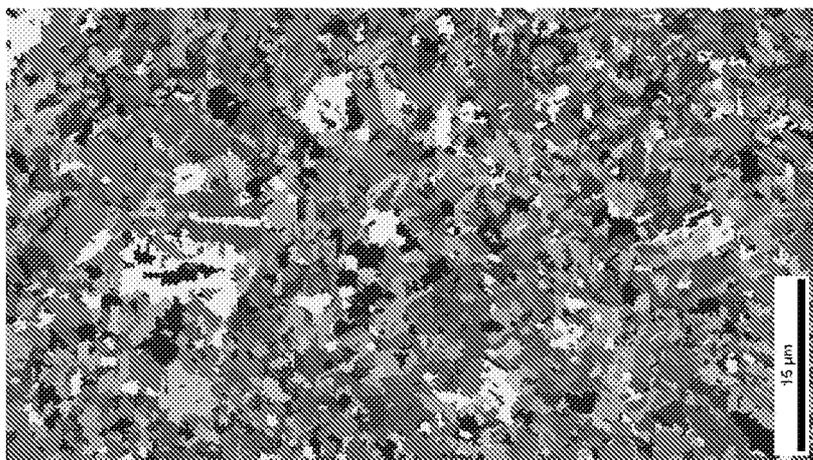
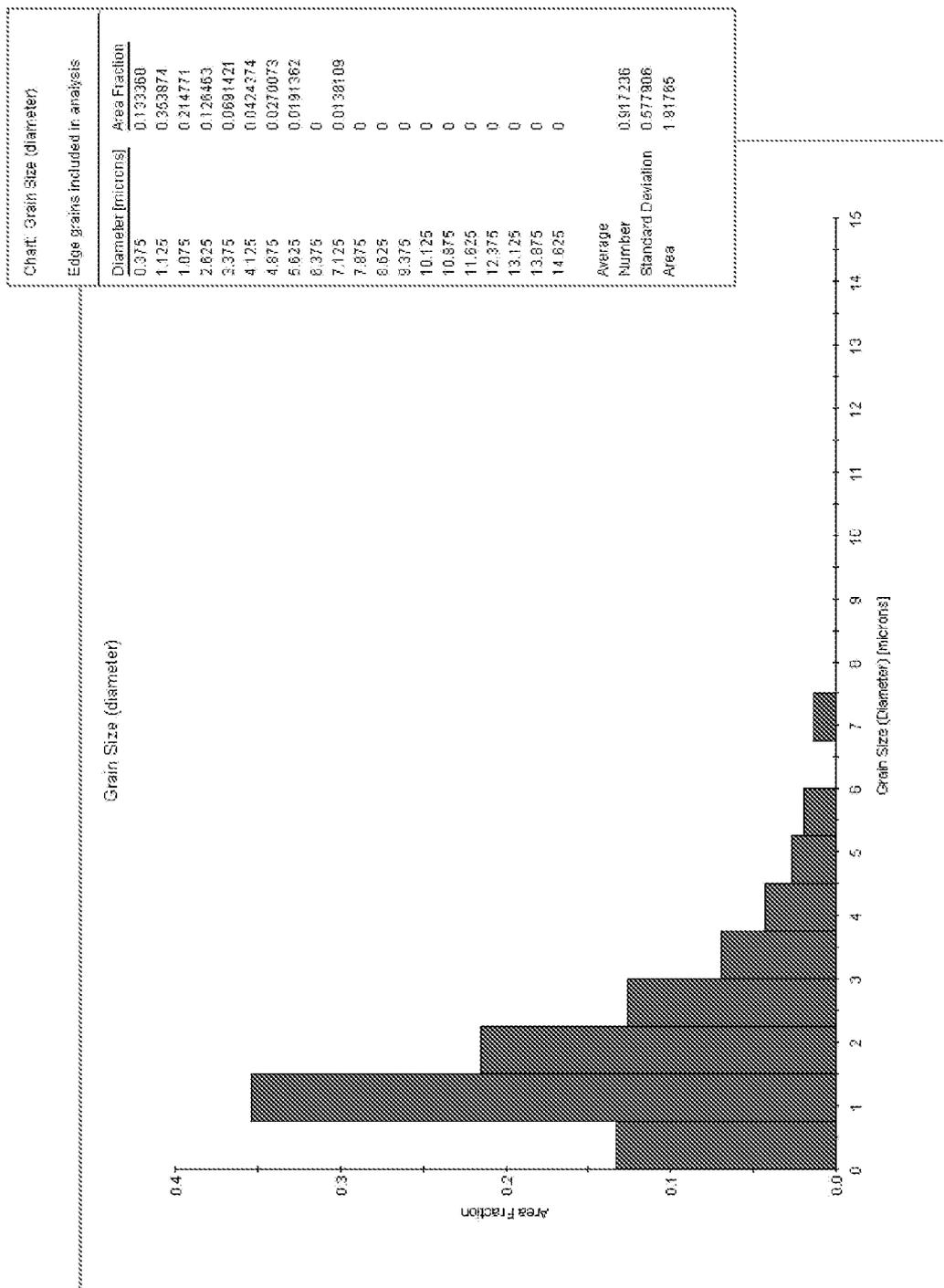
[X] 11



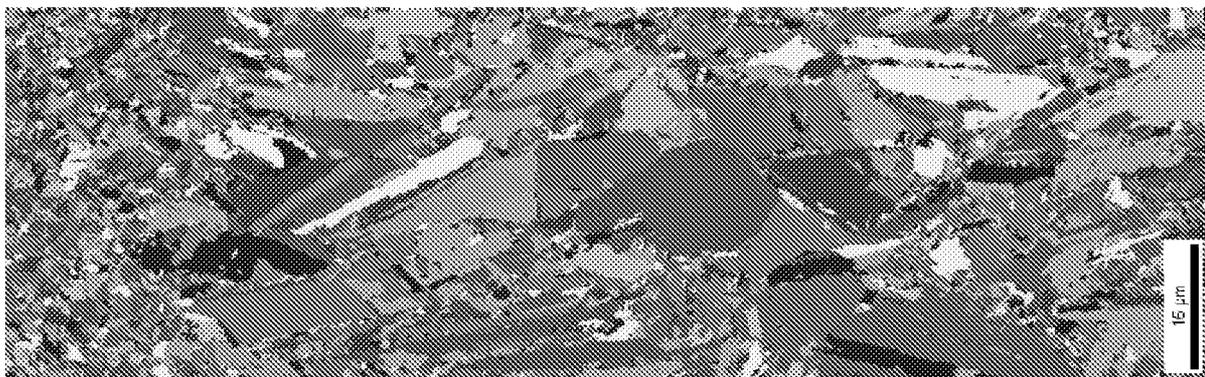
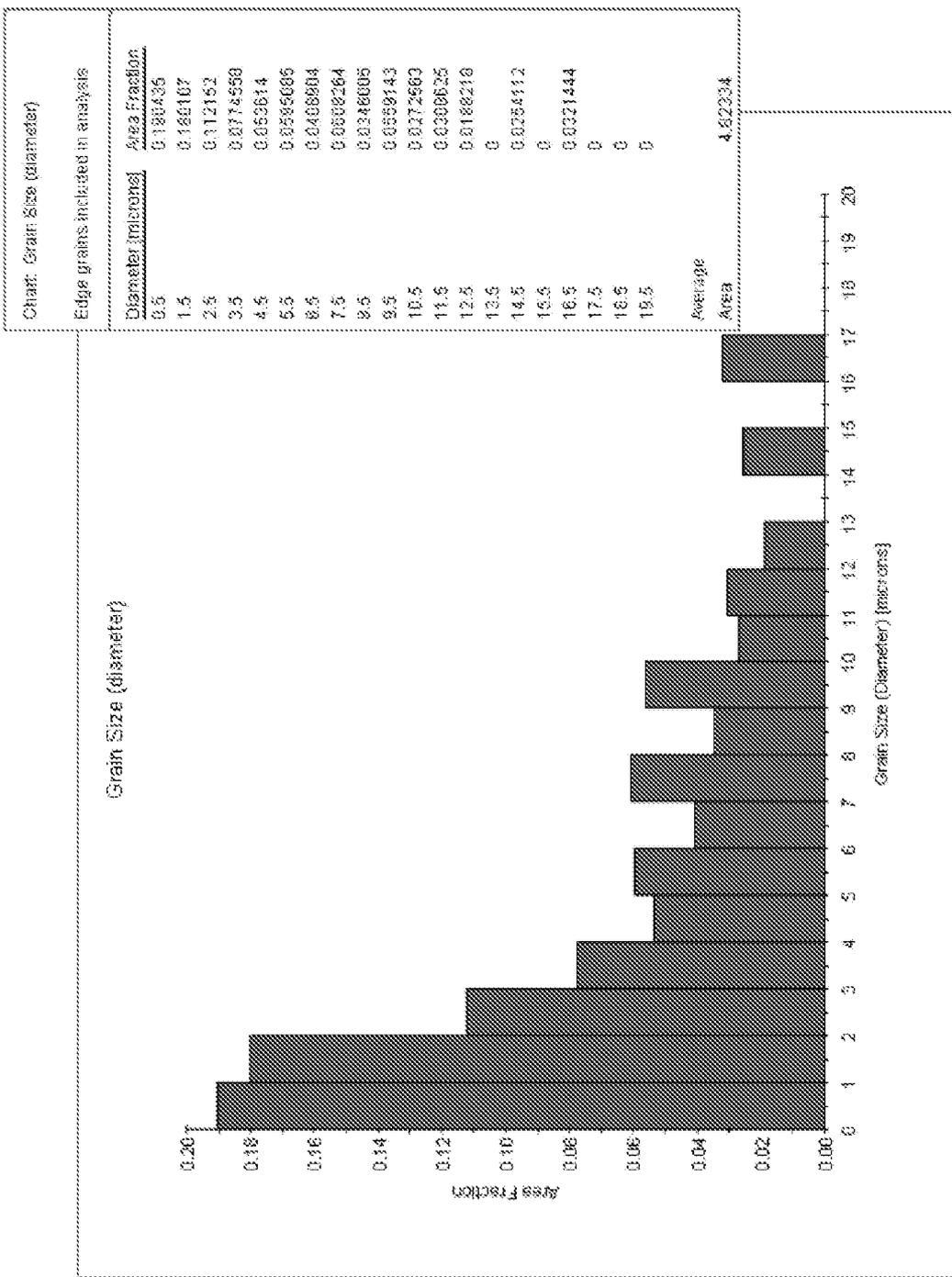
[12]



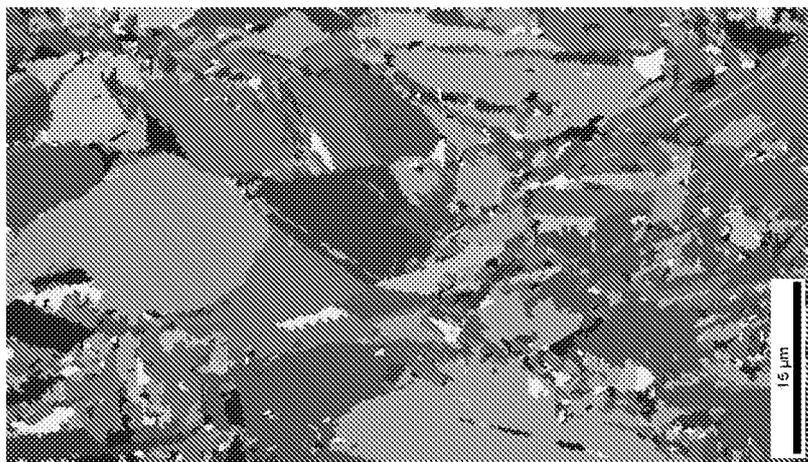
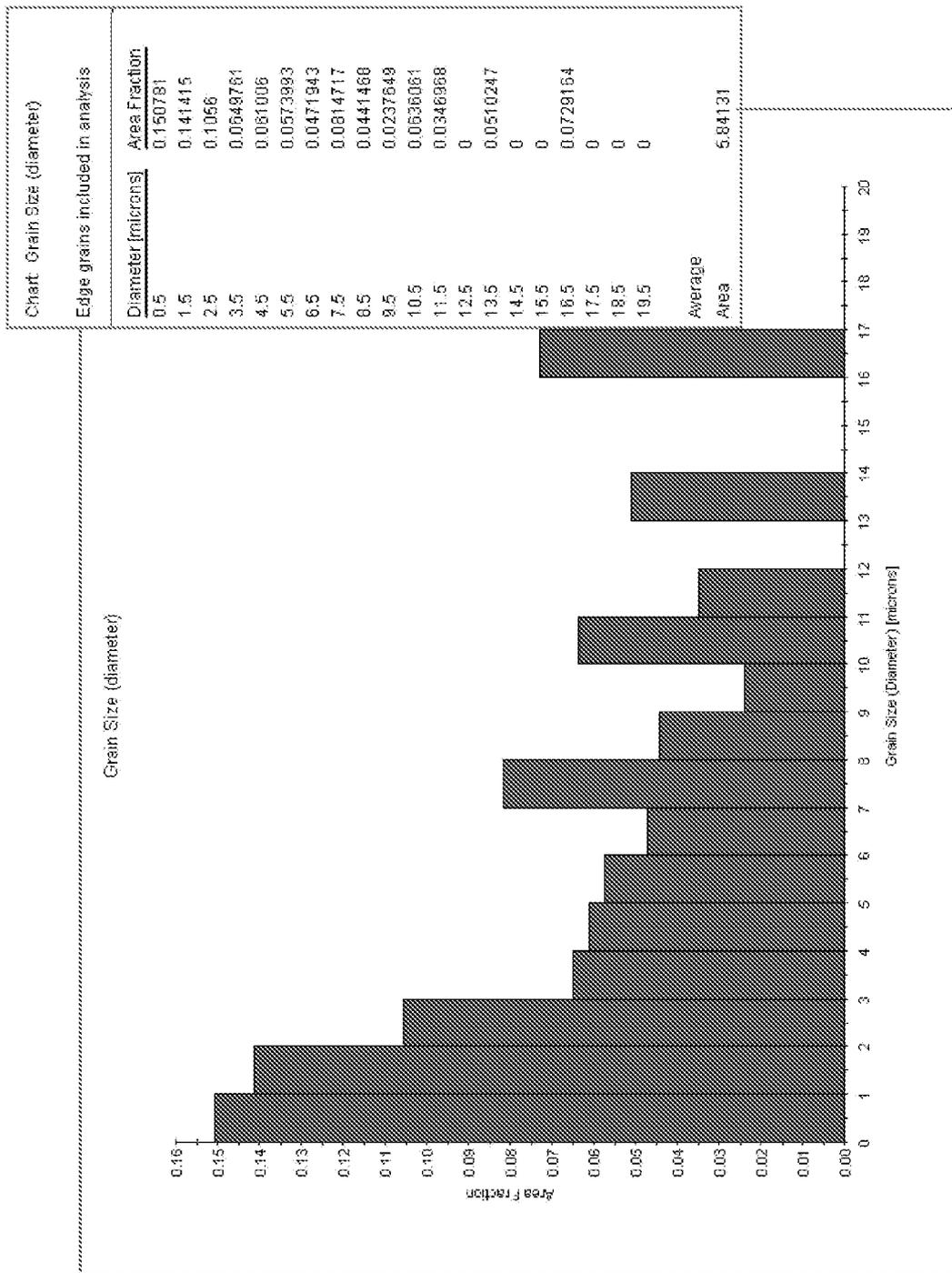
[13]



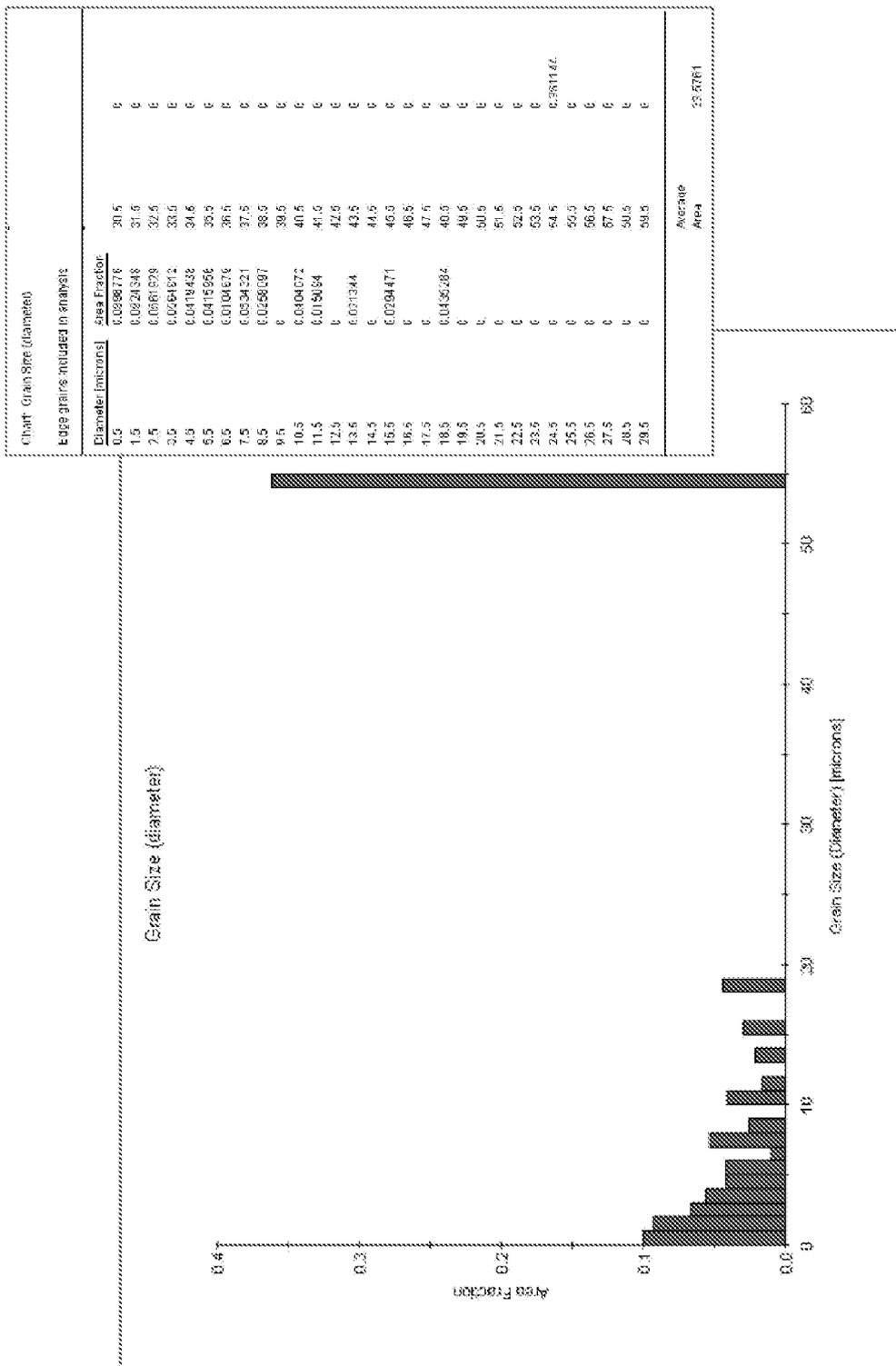
[14]



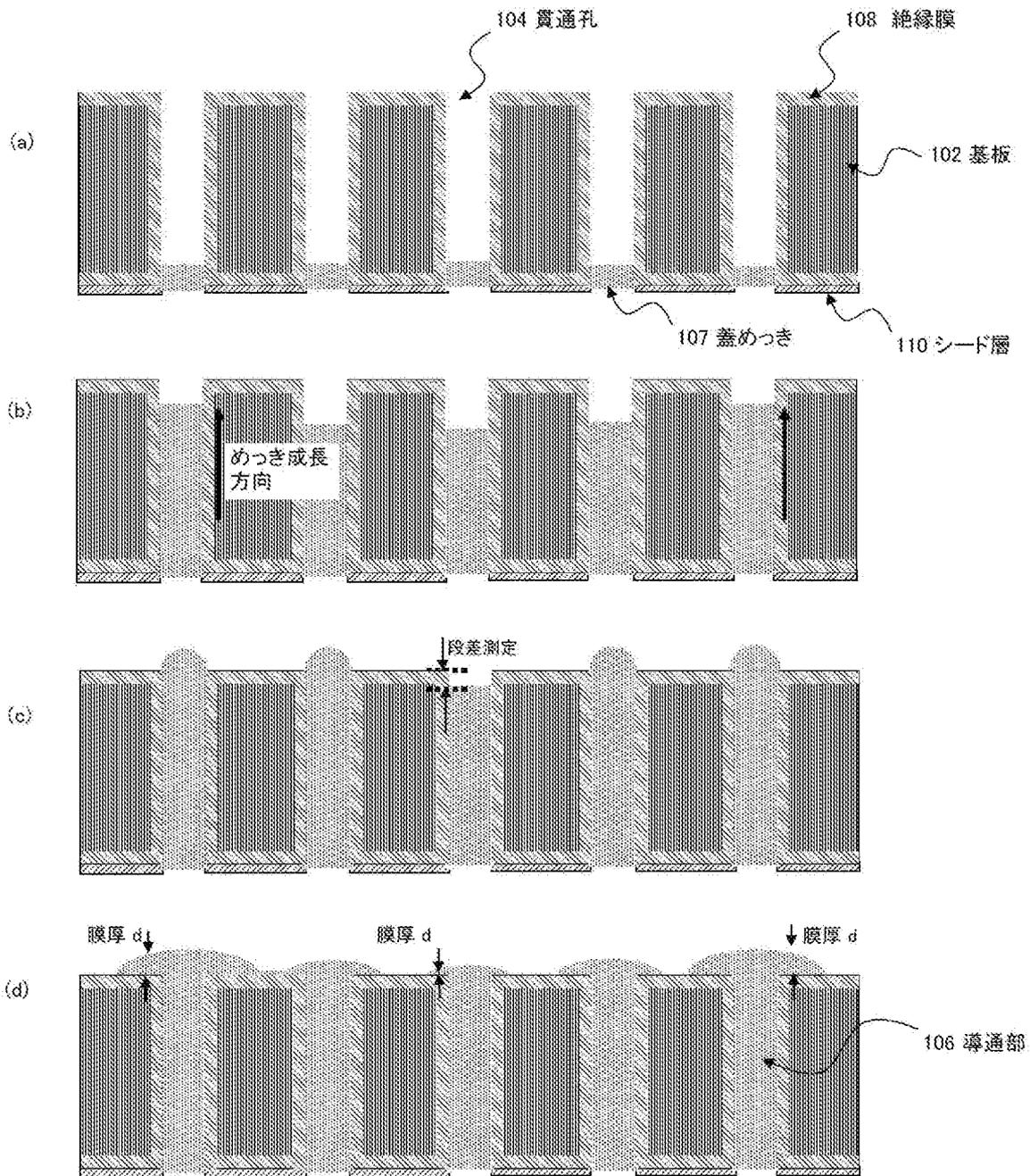
[15]



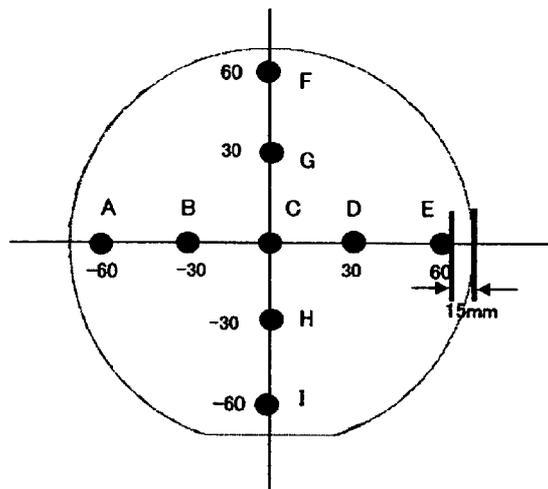
[16]



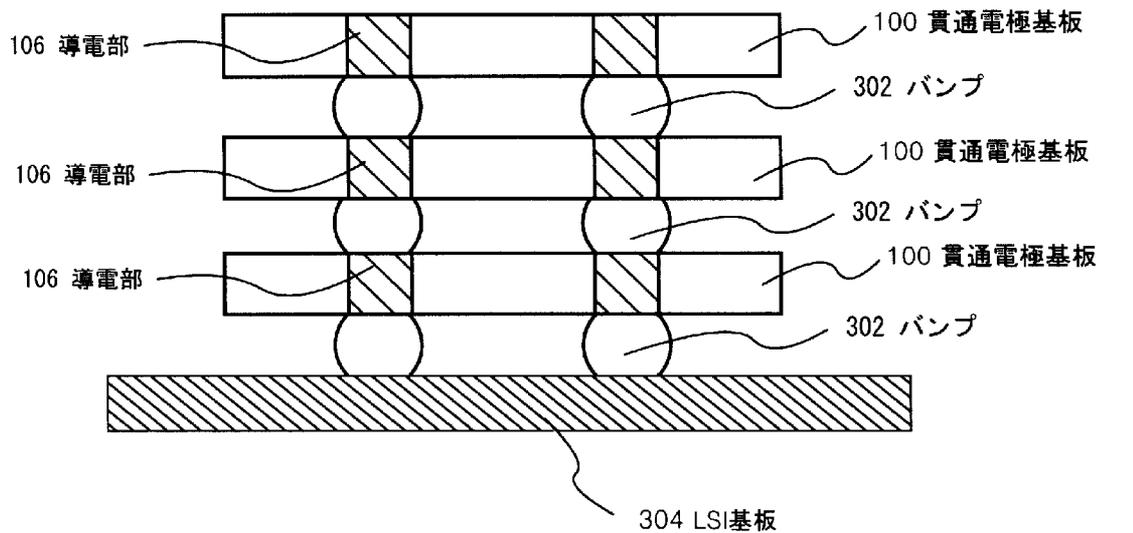
[図17]



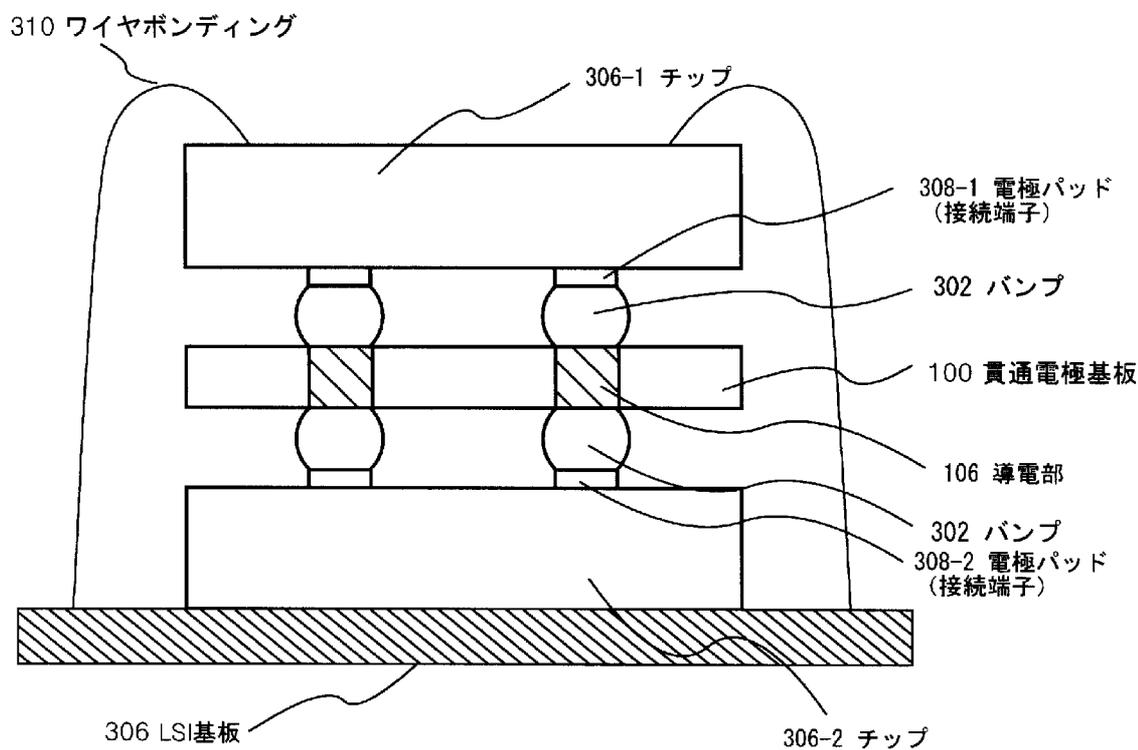
[圖18]



[図19]

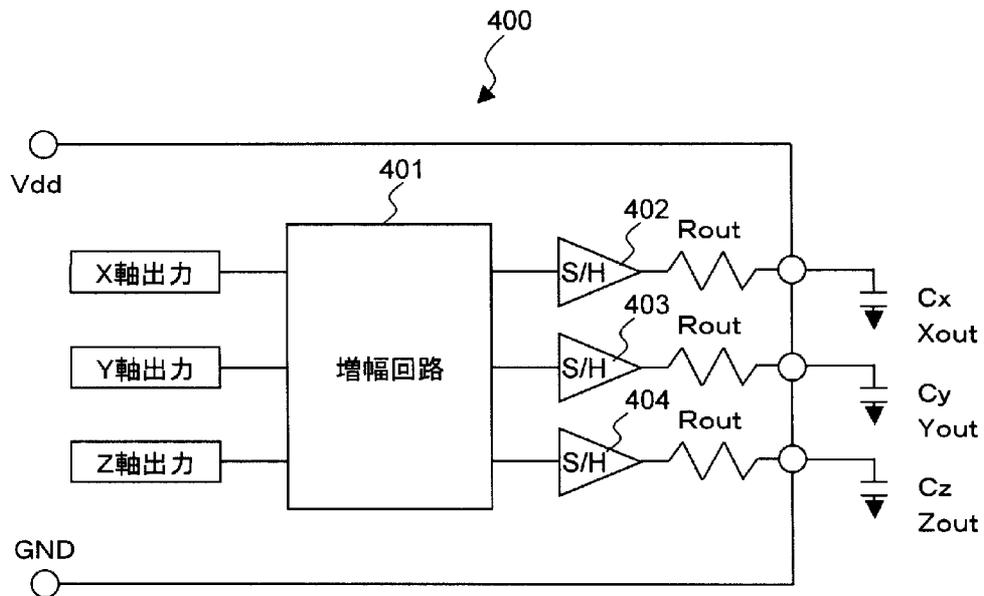


(A)

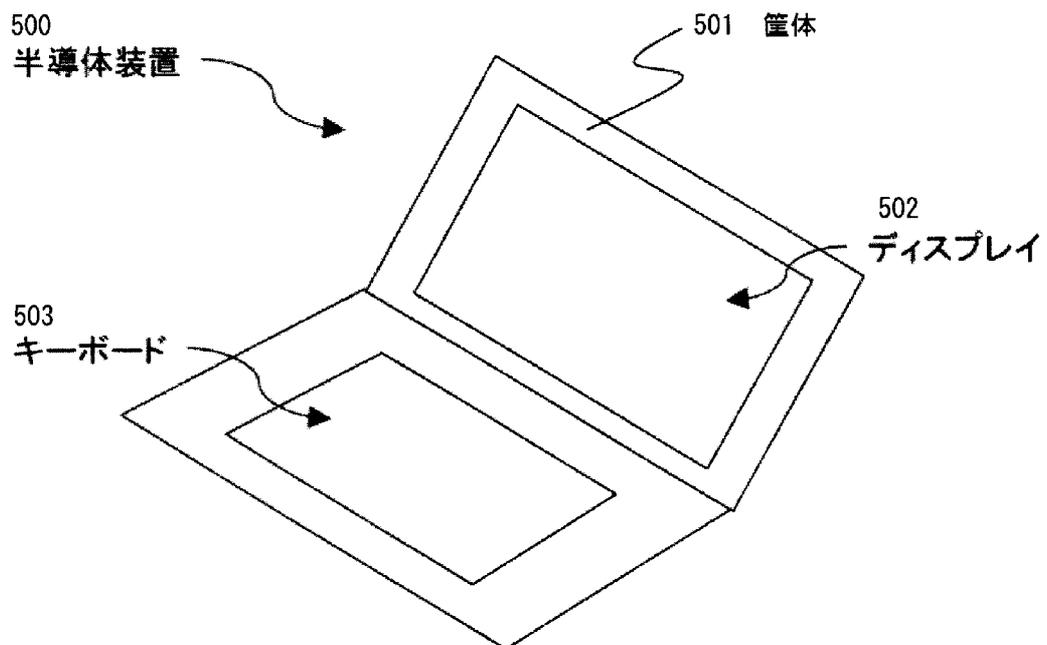


(B)

[図20]



[図21]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/064886

## A. CLASSIFICATION OF SUBJECT MATTER

H01L21/3205(2006.01)i, H01L21/288(2006.01)i, H01L23/52(2006.01)i,  
H01L25/065(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i, H01L29/84  
(2006.01)i, H05K1/11(2006.01)i, H05K3/40(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/3205, H01L21/288, H01L23/52, H01L25/065, H01L25/07, H01L25/18,  
H01L29/84, H05K1/11, H05K3/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	WO 2007/083811 A1 (Hitachi Metals, Ltd.), 26 July 2007 (26.07.2007), paragraphs [0025] to [0073]; table 2; claims 4 to 6; fig. 1 to 3 & JP 2007-555006 A & JP 2007-221115 A & US 2009/0011201 A1 & EP 1981320 A1 & CN 101371624 A & TW 200733143 A	1-2,5-7 4,8 3
X Y A	JP 7-82041 A (TDK Corp.), 28 March 1995 (28.03.1995), claim 12; paragraphs [0006] to [0056]; table 1; fig. 1 to 2 (Family: none)	1-2,5-7 4,8 3

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
16 November, 2009 (16.11.09)

Date of mailing of the international search report  
01 December, 2009 (01.12.09)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/064886

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2006-54307 A (Shinko Electric Industries Co., Ltd.), 23 February 2006 (23.02.2006), paragraphs [0023] to [0028]; fig. 11 (Family: none)	4, 8
Y	JP 2006-147971 A (Dainippon Printing Co., Ltd.), 08 June 2006 (08.06.2006), paragraphs [0009] to [0016]; fig. 1 & US 2008/0092378 A1 & EP 1830614 A1 & WO 2006/057175 A1 & KR 10-2007-0088643 A & CN 101066004 A	9-12
Y	JP 2005-45046 A (Mitsubishi Gas Chemical Co., Inc.), 17 February 2005 (17.02.2005), paragraphs [0028] to [0030] (Family: none)	9-12
Y	JP 2003-110241 A (Kyocera Corp.), 11 April 2003 (11.04.2003), paragraphs [0007] to [0048]; fig. 1 to 2 (Family: none)	12
Y	JP 2005-019577 A (Hitachi Cable, Ltd.), 20 January 2005 (20.01.2005), paragraphs [0022] to [0026]; fig. 1 (Family: none)	12

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2009/064886

**Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)**

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1.  Claims Nos.:  
because they relate to subject matter not required to be searched by this Authority, namely:
  
2.  Claims Nos.:  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
  
3.  Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

**Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)**

This International Searching Authority found multiple inventions in this international application, as follows:  
See extra sheet.

1.  As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2.  As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3.  As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
  
4.  No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

**Remark on Protest**

- The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2009/064886

Continuation of Box No.III of continuation of first sheet(2)

Claims 1 and 9 which are independent claims will be first reviewed. The invention of claim 9 does not include the average grain diameter of the metal material constituting the conduction part which is a matter to define the invention in claim 1. Accordingly, matter common to claims 1 and 9 is "a through electrode substrate" comprising "a substrate having a through-hole extended from the obverse surface of the substrate to the reverse surface of the substrate, and a conduction part comprising a metal material filled into the through-hole".

As a result of a search, however, it has been found that matter common to claims 1 and 9 is stated in fig. 1 in document 1 (WO 2007/083811 A1 (Hitachi Metals, Ltd.), 26 July 2007 (26.07.2007)), fig. 1 in document 2 (JP 7-82041 A (TDK Corp.), 28 March 1995 (28.03.1995)), and fig. 11 in document 3 (JP 2006-54307 A (Shinko Electric Industries Co., Ltd.), 23 February 2006 (23.02.2006)) and thus is not novel. As a result, matter common to claims 1 and 9 remains in the bounds of prior art and is therefore not a special technical feature within the meaning of PCT Rule 13.2, second sentence.

Thus, claims 1 to 12 include at least two inventions classified into [1 to 8] and [9 to 12].

Claims 1 to 8 will be then reviewed. Matter common to claims 1 and 2, 3, 4, 5 and 6, 7, and 8 is the through electrode substrate per se defined in claim 1 which is an independent claim.

As a result of a search, however, it has been found that matter common to claims 1 to 8 is stated in documents 1 and 2 and thus is not novel. As a result, matter common to claims 1 and 2, 3, 4, 5 and 6, 7, and 8 remains in the bounds of prior art and is therefore not a special technical feature within the meaning of PCT Rule 13.2, second sentence.

Thus, claims 1 to 8 include at least six inventions classified into [1 and 2], [3], [4], [5 and 6], [7], and [8].

As described above, the inventions of claims 1 to 12 do not comply with the requirement of unity of invention. Accordingly, seven inventions classified into [1 and 2], [3], [4], [5 and 6], [7], [8], and [9 to 12] are stated in claims 1 to 12.

However, since the search for the four inventions of claims 4, 5 and 6, 7, and 8 has been completed by the search for claims 1 and 2 as the main invention, the payment of an additional fee is not invited.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L21/3205 (2006.01)i, H01L21/288 (2006.01)i, H01L23/52 (2006.01)i, H01L25/065 (2006.01)i, H01L25/07 (2006.01)i, H01L25/18 (2006.01)i, H01L29/84 (2006.01)i, H05K1/11 (2006.01)i, H05K3/40 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L21/3205, H01L21/288, H01L23/52, H01L25/065, H01L25/07, H01L25/18, H01L29/84, H05K1/11, H05K3/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2009年
日本国実用新案登録公報	1996-2009年
日本国登録実用新案公報	1994-2009年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	WO 2007/083811 A1 (日立金属株式会社) 2007.07.26, 段落番号[0025]-[0073], 表 2, 請求の範囲 4-6, 図 1-3 & JP 2007-555006 A & JP 2007-221115 A & US 2009/0011201 A1 & EP 1981320 A1 & CN 101371624 A & TW 200733143 A	1-2, 5-7 4, 8 3
X Y A	JP 7-82041 A (ティーディーケイ株式会社) 1995.03.28, 請求項 12, 段落番号[0006]-[0056], 表 1, 図 1-2 (ファミリーなし)	1-2, 5-7 4, 8 3

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的な技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日

16.11.2009

国際調査報告の発送日

01.12.2009

国際調査機関の名称及びあて先  
 日本国特許庁 (ISA/J P)  
 郵便番号100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)	4L	9733
早川 朋一		
電話番号 03-3581-1101 内線 3498		

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2006-54307 A (新光電気工業株式会社) 2006. 02. 23, 段落番号[0023]-[0028], 図 11 (ファミリーなし)	4, 8
Y	JP 2006-147971 A (大日本印刷株式会社) 2006. 06. 08, 段落番号[0009]-[0016], 図 1 & US 2008/0092378 A1 & EP 1830614 A1 & WO 2006/057175 A1 & KR 10-2007-0088643 A & CN 101066004 A	9-12
Y	JP 2005-45046 A (三菱瓦斯化学株式会社) 2005. 02. 17, 段落番号[0028]-[0030] (ファミリーなし)	9-12
Y	JP 2003-110241 A (京セラ株式会社) 2003. 04. 11, 段落番号[0007]-[0048], 図 1-2 (ファミリーなし)	12
Y	JP 2005-019577 A (日立電線株式会社) 2005. 01. 20, 段落番号[0022]-[0026], 図 1 (ファミリーなし)	12

## 第II欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1.  請求項 \_\_\_\_\_ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2.  請求項 \_\_\_\_\_ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3.  請求項 \_\_\_\_\_ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

## 第III欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

## 特別ページ参照

1.  出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2.  追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3.  出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4.  出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

## 追加調査手数料の異議の申立てに関する注意

- 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- 追加調査手数料の納付はあったが、異議申立てはなかった。

初めに、独立請求項である請求項 1、請求項 9 について検討する。請求項 9 に係る発明には、請求項 1 に係る発明の特定事項である導通部の金属材料の平均結晶粒径が含まれないので、請求項 1 と請求項 9 に共通な事項は、「表裏を貫通する貫通孔を有する基板と、前記貫通孔内に充填され、金属材料を含む導通部と」を備えた「貫通電極基板」である。

しかしながら、調査の結果、請求項 1 と請求項 9 に共通な事項は、文献 1 (W0 2007/083811 A1 (日立金属株式会社) 2007.07.26) の図 1、文献 2 (JP 7-82041 A (ティーディーケイ株式会社) 1995.03.28) の図 1、文献 3 (JP 2006-54307 A (新光電気工業株式会社) 2006.02.23) の図 11 に記載されているので、新規でないことが明らかとなった。結果として、請求項 1 と請求項 9 に共通な事項は先行技術の域を出ないので、PCT 規則 13.2 の第 2 文の意味において、これらの共通事項は特別な技術的特徴ではない。

したがって、請求項 1-12 には、[1-8], [9-12] に区分される少なくとも 2 つの発明が存在している。

次に、請求項 1-8 について検討する。請求項 1-2, 3, 4, 5-6, 7, 8 に共通な事項は、独立請求項である請求項 1 に係る貫通電極基板そのものである。

しかしながら、調査の結果、請求項 1-8 に共通な事項は、文献 1、及び、文献 2 に記載されているので、新規でないことが明らかとなった。結果として、請求項 1-2, 3, 4, 5-6, 7, 8 に共通な事項は先行技術の域を出ないので、PCT 規則 13.2 の第 2 文の意味において、この共通事項は特別な技術的特徴ではない。

したがって、請求項 1-8 には、[1-2], [3], [4], [5-6], [7], [8] に区分される 6 つの発明が存在している。

以上のとおり、請求項 1-12 に係る発明は、発明の単一性の要件を満たしておらず、結局、請求項 1-12 には、[1-2], [3], [4], [5-6], [7], [8], [9-12] に区分される 7 個の発明が記載されている。

ただし、請求項 4, 5-6, 7, 8 に係る 4 個の発明については、主発明である請求項 1-2 の調査によって、あわせて調査が完了したので、追加手数料の支払いを求めないこととした。