

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94108005

※申請日期：94.3.16

※IPC 分類：H01L 21/02

一、發明名稱：(中文/英文)

半導體製造裝置

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

三菱電機股份有限公司/MITSUBISHI DENKI KABUSHIKI KAISHA

代表人：(中文/英文) 野間口有/TAMOTSU NOMAKUCHI

住居所或營業所地址：(中文/英文)

日本國東京都千代田區丸之內二丁目 2 番 3 號

國 籍：(中文/英文) 日本/JAPAN

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 德田法史/NORIFUMI TOKUDA

2. 岡田裕子/YUUKO OKADA

國 籍：(中文/英文)

1. 日本/JAPAN

2. 日本/JAPAN

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 日本、2005/01/11、PCT/JP2005/000174

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於半導體製造裝置，特別係關於半導體基板的處理。

【先前技術】

在半導體基板(半導體晶圓)的第一主面與第二主面之間，流通著電流的縱型半導體裝置，為求特性改善(例如降低導通電壓)便朝半導體基板薄形化進展。此種半導體基板在一般的單片處理式半導體製造裝置內，於被搬送至具有由金屬所構成幾乎平坦表面的平台之後，便利用吸附而載置於平台上。

但是，例如若屬於直徑 6 吋且厚度 $200\ \mu\text{m}$ 以下的較薄半導體基板，半導體基板本身強度將降低。而且，若在半導體基板背面上附著由粉塵或 Si 屑等所構成異物的情況下，當半導體基板為施行加工或檢查處理而載置於平台上時，此異物將夾雜於半導體基板與平台之間。當此異物具有既定以上硬度的情況時，因為將以此異物為基點對半導體基板附加較大應力，因此將導致半導體基板發生破損或變形狀況的問題。

為解決此種問題，在專利文獻 1 中，便有揭示於半導體基板與平台之間，介設著由彈性體所構成緩衝件的半導體製造裝置例。此外，在專利文獻 2~4 中，則有揭示在平台表面形成孔等的半導體製造裝置例。

專利文獻 1: 日本專利特開昭 55-43853 號公報

專利文獻 2:日本專利特開昭 62-199030 號公報

專利文獻 3:日本專利特開昭 59-135742 號公報

專利文獻 4:日本專利特開平 4-152512 號公報

專利文獻 1 所揭示的半導體製造裝置，因為在平台之外尚介設著緩衝件，因而將有處理時操作性降低的問題發生。此外，專利文獻 2~4 所揭示的半導體製造裝置，由平台表面所形成的孔等吸附著半導體基板。因此，當孔等較大的情況時，便將以此孔等為基點對半導體基板附加較大的應力，因而將有半導體基板發生破損或變形狀況的問題。

【發明內容】

本發明乃為解決如上述問題點而所完成的，其目的在於提供一種處理中的操作性不致降低，且可防止半導體基板發生破損或變形的半導體製造裝置。

本發明半導體製造裝置的第 1 態樣，係包括載置半導體基板(30)之平台(100~105)的半導體製造裝置；其中，平台(100~105)係包括：由金屬所構成，且抵接於所載置半導體基板(30)的第 1 金屬部(10)；以及由導電性彈性體所構成，且抵接於所載置半導體基板(30)的導電性彈性體部(20)。

依照本發明半導體製造裝置的第 1 態樣，即便將半導體基板(30)載置於平台(100~105)時，仍可減少因半導體基板(30)背面所附著異物，而對半導體基板(30)所附加的應力，可將半導體基板(30)保持平坦狀態。所以，

處理中的操作性將不致降低，且可防止半導體基板(30)發生破損或變形的狀況。

本發明半導體製造裝置的第 2 態樣，係包括載置半導體基板(30)之平台(200~205)的半導體製造裝置；其中，平台(200~205)係包括：由表面形成無數凹洞(51, 53)且未施行處理的金屬所構成，並抵接於所載置半導體基板(30)的第 1 金屬部(10)；以及由表面形成無數凹洞(51, 53)且未施行處理的金屬所構成，並抵接於所載置半導體基板(30)第 2 金屬部(50)。

依照本發明半導體製造裝置的第 2 態樣，即便將半導體基板(30)載置於平台(200~205)時，仍可減少因半導體基板(30)背面所附著異物，而對半導體基板(30)所附加的應力，可將半導體基板(30)保持平坦狀態。所以，處理中的操作性將不致降低，且可防止半導體基板(30)發生破損或變形的狀況。

本發明之目的、特徵、佈局及優點，由下述詳細說明與所附圖式應可清楚明瞭。

【實施方式】

(實施形態 1)

第 1 圖所示係本發明實施形態 1 的半導體製造裝置，所具有平台 100 的俯視圖。此外，第 2 圖所示係第 1 圖中的 A-A' 剖面圖。

如第 1~2 圖所示，平台 100 係包括：由金屬所構成的平坦金屬部(第 1 金屬部)10a~10b，以及由導電性矽膠

等所構成的平坦導電性彈性體部 20。金屬部 10a~10b 及導電性彈性體部 20 係密接於平台 100 上所載置的 1 片半導體基板。另外，當平台 100 為真空吸附型的情況時，便在金屬部 10a~10b 中形成多數個供吸附用的孔，在第 1~2 圖中省略圖示。或者，此孔亦可就連導電性彈性體部 20 中亦有形成。

第 3 圖所示係在第 2 圖所示平台 100 上，背面附著有由粉塵或 Si 屑等所構成異物 40 的半導體基板(半導體晶圓)30，正要載置前的狀態剖視圖。第 4 圖所示係第 3 圖中利用真空吸附半導體基板 30，並載置於平台 100 上的狀態剖視圖。如第 4 圖所示，異物 40 將沉沒於平台 100 的導電性彈性體部 20 中。所以，即便在平台 100 上利用真空吸附而載置著半導體基板 30 的情況時，因為可降低因異物 40 對半導體基板 30 所附加的應力，可將半導體基板 30 保持於平坦狀態，因而便可防止半導體基板 30 發生破損或變形的狀況。

第 1 圖所示平台 100，金屬部 10a~10b 表面積、與導電性彈性體部 20 表面積的比係為任意比率，但是平台 100 表面積中，導電性彈性體部 20 表面積所佔比率越高，將越能降低半導體基板 30 的破損率。特別係當導電性彈性體部 20 表面積佔平台 100 表面積的 50% 以上時，得知半導體基板 30 的破損率將可大幅減少。

第 1 圖所示係分別在平台 100 中心形成圓形狀金屬部 10a，在平台 100 周圍形成環狀金屬部 10b，在金屬部

10a 與金屬部 10b 之間形成導電性彈性體部 20 的情況。藉由依此形成，便將確保平台 100 與半導體基板 30 間的導電性，且平台 100 表面積中之導電性彈性體部 20 表面積所佔比率將提高，便可降低半導體基板 30 的破損率。

再者，當必須更加提高導電性、或當半導體基板 30 發生翹曲且平台 100 無法確保導電性等情況時，亦可如下述第 5~7 圖所示，提高金屬部 10 所佔的表面積。

第 5 圖所示係第 1 圖的平台 100，形成從中心輻射狀朝四個方向延伸之金屬部 10c 的平台 101。

再者，第 6 圖所示係第 1 圖的平台 100 中，取代金屬部 10a，改為形成從中心輻射狀朝十二個方向延伸之金屬部 10d 的平台 102。

再者，第 7 圖所示係第 1 圖的平台 100 中，於金屬部 10a 與金屬部 10b 間形成環狀金屬部 10e 的平台 103。

分別在第 5~7 圖中所示的平台 101~103，相較於第 1 圖所示平台 100 之下，將提高金屬部 10 所佔的表面積比率。所以，相較於平台 100 之下，將可更加提高導電性，因此便可使用於半導體基板 30 發生翹曲且平台 100 無法確保導電性等情況下。

第 8 圖所示係第 1 圖的平台 100，取代中心處的金屬部 10a，改為形成較金屬部 10a 更小的圓形狀金屬部 10f，並取代金屬部 10b 改為環狀形成 8 個金屬部 10f 的平台 104。

再者，第 9 圖所示係 9 個金屬部 10f 形成十字狀的

平台 105。

分別在第 8~9 圖中所示的平台 104~105，相較於第 1 圖所示平台 100 之下，將提高導電性彈性體部 20 所佔的表面積比率。所以，相較於平台 100 之下，將可更加降低破損率。

換言之，藉由任意設定金屬部 10 與導電性彈性體部 20 的形狀，便可調整半導體基板 30 的導電性與破損率。

依此的話，本實施形態的平台 100~105，因為具有由導電性矽膠等所構成的平坦導電性彈性體部 20，因此當利用真空吸附或靜電吸盤等而載置半導體基板 30 的情況時，仍可降低因半導體基板 30 背面所附著異物 40，對半導體基板 30 所附加的應力，可將半導體基板 30 保持於平坦狀態。所以，加工或檢查處理時的操作性將不致降低，可防止半導體基板 30 發生破損或變形的情况。

另外，上述雖針對當導電性彈性體部 20 係由導電性矽膠所構成的情况進行說明，但是導電性彈性體部 20 並不僅限於導電性矽膠，僅要屬於具導電性彈性體的話便可。

(實施形態 2)

實施形態 1 的平台 100~105，係藉由部分形成由導電性矽膠所構成的平坦導電性彈性體部 20，而使異物 40 沉沒俾降低對半導體基板 30 所附加的應力。但是，亦可取代導電性彈性體部 20，改為形成由經施行粗面處理金屬所構成的金屬部。

第 10 圖所示係本發明實施形態 2 中，半導體製造裝置所具有平台 200 的俯視圖。此外，第 11 圖所示係第 10 圖中的 B-B' 截面部分放大圖。

第 10 圖所示係第 1 圖中，取代導電性彈性體部 20，改為形成由經施行粗面處理的金屬所構成金屬部（第 2 金屬部）50。如第 11 圖所示，在金屬部 50 表面上形成無數凹部（凹洞）51 與凸部 52。金屬部 10a~10b 與凸部 52 係密接於平台 200 上所載置的 1 片半導體基板 30。另外，當平台 200 屬於真空吸附型的情況時，便在金屬部 10a~10b 上形成多數個供吸附用的孔，在第 10 圖~11 中省略圖示。藉由供吸附用的孔並未形成於凹部 51 中，而是僅形成於金屬部 10a~10b，因而當施行吸附之際，便可防止在凹部 51 中以此孔為基點，對半導體基板 30 附加較大的應力，導致半導體基板 30 產生破損或變形的狀況發生。

第 12 圖所示係在第 11 圖的平台 200 上，正要載置背面附著有異物 40 的半導體基板 30 前之狀態剖視圖。第 13 圖所示係第 12 圖中利用真空吸附半導體基板 30，並載置於平台 200 上的狀態剖視圖。第 12 圖中，當異物 40 在凹部 51 上方附著於半導體基板 30 背面的情況時，便如第 13 圖所示，異物 40 將進入平台 200 的凹部 51 中。所以，將如同實施形態 1，即便在平台 200 上利用真空吸附而載置半導體基板 30 的情況時，便可降低因異物 40 而對半導體基板 30 所附加的應力，且可將半導體基板 30

保持於平坦狀態，因而便可防止半導體基板 30 發生破損或變形的狀況。

再者，在第 12 圖中，即便異物 40 並非在凹部 51 上方而是在凸部 52 上方附著於半導體基板 30 背面的情況時，因為將利用隨吸附所產生的空氣流動，而將異物 40 朝凹部 51 擠出，因而便可使異物 40 進入凹部 51 中。

第 10 圖所示平台 200，金屬部 10a~10b 表面積、與金屬部 50 表面積的比係為任意比率，但是如同實施形態 1，平台 100 表面積中，金屬部 50 表面積所佔比率越高，將越能降低半導體基板 30 的破損率。特別係當金屬部 50 表面積佔平台 200 表面積的 50% 以上時，得知半導體基板 30 的破損率將可大幅減少。

第 10 圖所示係分別在平台 200 中心形成圓形狀金屬部 10a，在平台 200 周圍形成環狀金屬部 10b，在金屬部 10a 與金屬部 10b 之間形成金屬部 50 的情況。藉由依此形成，便將如同實施形態 1，可確保平台 200 與半導體基板 30 間的導電性，且平台 200 表面積中之金屬部 50 表面積所佔比率將提高，便可降低半導體基板 30 的破損率。

再者，如同實施形態 1，當必須更加提高導電性、或當半導體基板 30 發生翹曲且平台 200 無法確保導電性等情況時，亦可如下述第 14~16 圖所示，提高金屬部 10 所佔的表面積。

第 14~16 圖所示係第 5~7 圖中，取代導電性彈性體部 20，改為形成金屬部 50。

分別在第 14~16 圖中所示的平台 201~203，相較於第 10 圖所示平台 200 之下，將提高金屬部 50 所佔的表面積比率。所以，相較於平台 200 之下，將可更加提高導電性，因此便可使用於半導體基板 30 發生翹曲且平台 200 無法確保導電性等情況下。

第 17~18 圖所示係第 8~9 圖中，取代導電性彈性體部 20，改為形成金屬部 50。

分別在第 17~18 圖中所示的平台 204~205，相較於第 10 圖所示平台 200 之下，將提高金屬部 50 所佔的表面積比率。所以，相較於平台 200 之下，將可更加降低破損率。

換言之，藉由任意設定金屬部 10 與金屬部 50 的形狀，便可調整半導體基板 30 的導電性與破損率。

再者，第 11~13 圖中，金屬部 50 的凹部 51 係截面為矩形狀的情況，但是如第 19 圖所示，亦可取代矩形狀凹部 51，改為形成截面為曲線狀的凹部 53。或者，如第 20 圖所示，亦可均有形成凹部 51, 53 二者。換句話說，此孔或凹部 51, 53 的深度、寬度、形狀及位置亦可任意設定。另外，當凹部 51, 53 為寬度 $1\sim 10000\ \mu\text{m}^2$ 、深度 $1\sim 100\ \mu\text{m}$ 時，得知將可更加降低半導體基板 30 的破損率。

再者，第 11, 19~20 圖所示凹部 51, 53 中，亦可如第 21~23 圖所示，埋入導電性彈性體 60。換句話說，第 21~23 圖所示係分別在第 11, 19~20 圖中，於凹部 51, 53 中埋藏入導電性彈性體 60。藉由在凹部 51, 53 埋入導電性彈性

體 60，即便對半導體基板 30 的第 1 主面與第 2 主面之間、或半導體基板 30 之第 1 主面上所形成的上電極與平台 200 之間，施加高電壓的情況時，將可降低異常放電的情況。

依此的話，本實施形態的平台 200~205 係在實施形態 1 的平台 100~105 中，取代導電性彈性體部 20，改為形成由經施行粗面處理過的金屬所構成之金屬部 50。所以，將如實施形態 1，加工或檢查處理時的操作性將不致降低，可防止半導體基板 30 發生破損或變形的情况。

另外，上述中雖針對金屬部 50 係由經施行粗面處理過的金屬所構成之情況進行說明，惟並不僅限於粗面處理，只要在金屬部 50 表面形成無數凹洞的話便可。

雖針對本發明進行詳細說明，上述所說明的所有佈局，均僅為例示而已，惟本發明並不僅限於此。應可理解尚有未例示的無數變化例均未脫逸於本發明範疇。

【圖式簡單說明】

第 1 圖係本發明實施形態 1 的平台俯視圖。

第 2 圖係平台剖視圖。

第 3 圖係平台剖視圖。

第 4 圖係平台剖視圖。

第 5 圖係平台俯視圖。

第 6 圖係平台俯視圖。

第 7 圖係平台俯視圖。

第 8 圖係平台俯視圖。

第 9 圖係平台俯視圖。

第 10 圖係本發明實施形態 2 的平台俯視圖。

第 11 圖係平台截面的部分放大圖。

第 12 圖係平台截面的部分放大圖。

第 13 圖係平台截面的部分放大圖。

第 14 圖係平台俯視圖。

第 15 圖係平台俯視圖。

第 16 圖係平台俯視圖。

第 17 圖係平台俯視圖。

第 18 圖係平台俯視圖。

第 19 圖係平台截面的部分放大圖。

第 20 圖係平台截面的部分放大圖。

第 21 圖係平台截面的部分放大圖。

第 22 圖係平台截面的部分放大圖。

第 23 圖係平台截面的部分放大圖。

【主要元件符號說明】

10a, 10b, 10c, 10d, 10e, 10f	金屬部
20	導電性彈性體部
30	半導體基板
40	異物
50	金屬部
51, 53	凹部
52	凸部
60	導電性彈性體
100, 101, 102, 103, 104, 105, 200	平台

五、中文發明摘要：

本發明係關於半導體製造裝置，其目的在於處理中的操作性不致降低，且可防止半導體基板發生破損或變形。

緣是，為達成上述目的，半導體製造裝置係包括載置半導體基板(30)之平台(100)，且平台(100)係包括：由金屬所構成並抵接於所載置半導體基板的第1金屬部(10)；以及由導電性彈性體所構成並抵接於所載置半導體基板(30)的導電性彈性體部(20)。

六、英文發明摘要：

十、申請專利範圍：

1. 一種半導體製造裝置，包括載置半導體基板之平台；

該平台係包括：

第 1 金屬部，由金屬所構成，且抵接於所載置的該半導體基板；以及

導電性彈性體部，由導電性彈性體所構成，且抵接於所載置的該半導體基板。

2. 如申請專利範圍第 1 項之半導體製造裝置，其中，該第 1 金屬部係包括：在該平台中心所形成的圓形狀金屬部，以及在該平台周圍所形成的環狀金屬部。

3. 如申請專利範圍第 1 或 2 項之半導體製造裝置，其中，該導電性彈性體部的表面積係佔該平台表面積的 50% 以上。

4. 一種半導體製造裝置，包括載置半導體基板之平台；

該平台係包括：

第 1 金屬部，由表面形成無數凹洞且未施行處理的金屬所構成，並抵接於所載置的該半導體基板；以及

第 2 金屬部，由表面形成無數凹洞且未施行處理的金屬所構成，並抵接於所載置的該半導體基板。

5. 如申請專利範圍第 4 項之半導體製造裝置，其中，該第 1 金屬部係形成複數個供吸附用的孔，而在該凹洞中則並未形成該孔。

6. 如申請專利範圍第 4 或 5 項之半導體製造裝置，其中，該第 1 金屬部係包括：在該平台中心所形成的圓形狀金屬部以及在該平台周圍所形成的環狀金屬部。

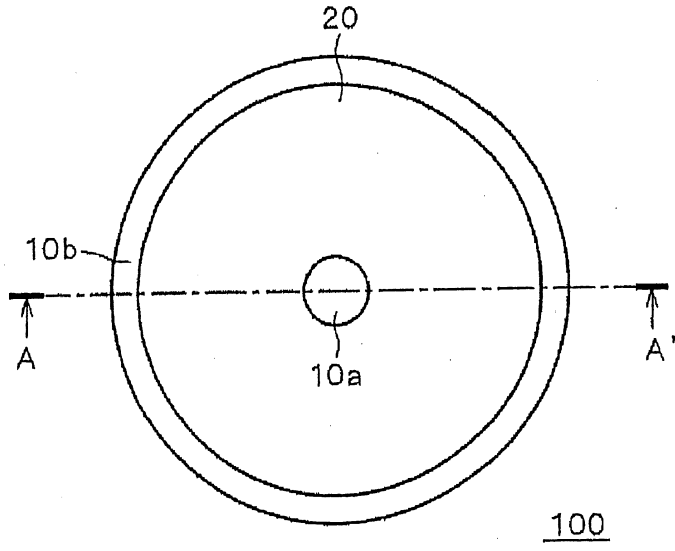
7. 如申請專利範圍第 4 項之半導體製造裝置，其中，該第 2 金屬部的表面積係佔該平台表面積的 50% 以上。

8. 如申請專利範圍第 5 項之半導體製造裝置，其中，該第 2 金屬部的表面積係佔該平台表面積的 50% 以上。

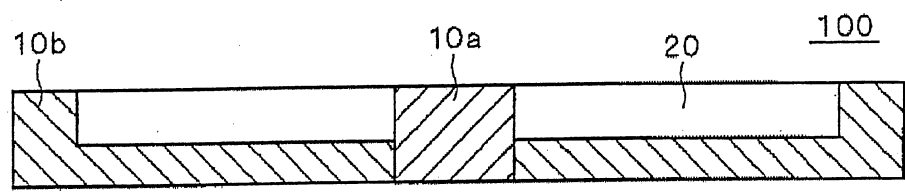
9. 如申請專利範圍第 6 項之半導體製造裝置，其中，該第 2 金屬部的表面積係佔該平台表面積的 50% 以上。

10. 如申請專利範圍第 4 項之半導體製造裝置，其中，該凹洞係寬度 $1\sim 10000\ \mu\text{m}^2$ 且深度 $1\sim 100\ \mu\text{m}$ 。

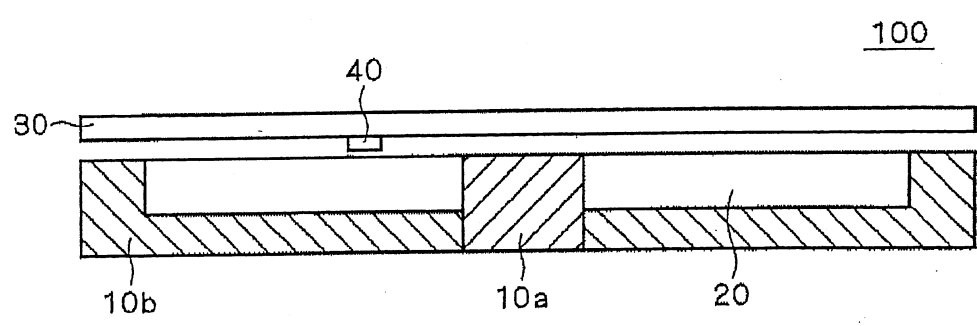
11. 如申請專利範圍第 4 項之半導體製造裝置，其中，該平台係更具有埋入於該凹洞中的導電性彈性體。



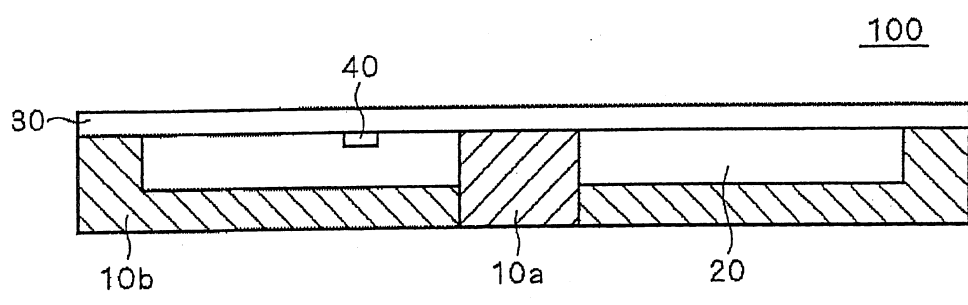
第1圖



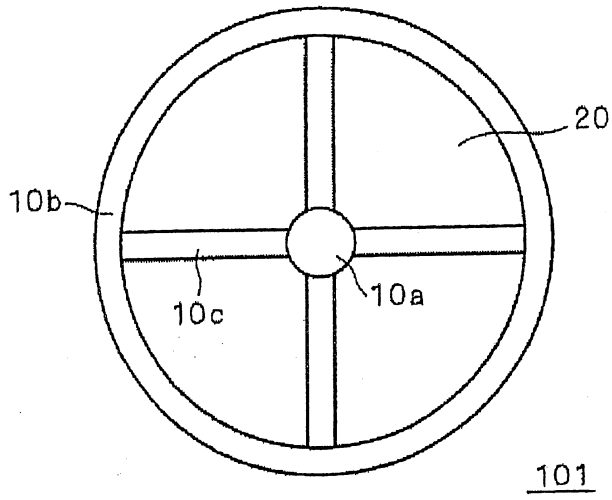
第2圖



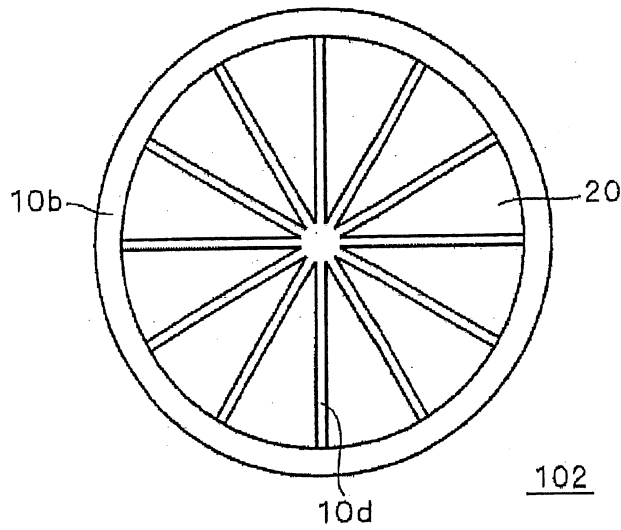
第3圖



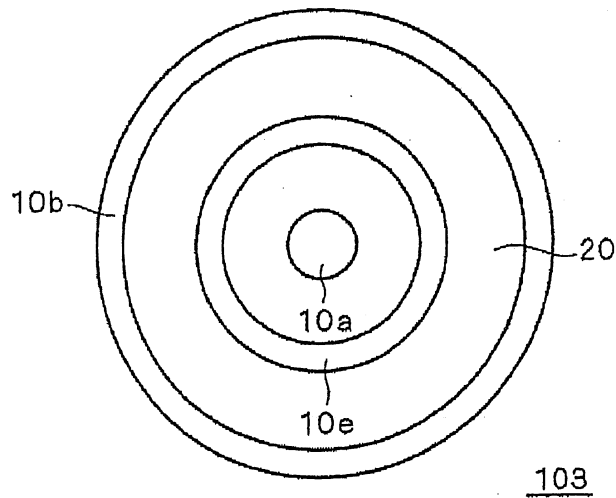
第4圖



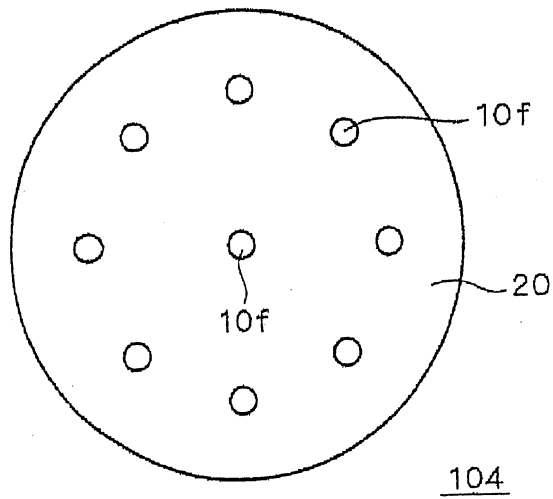
第5圖



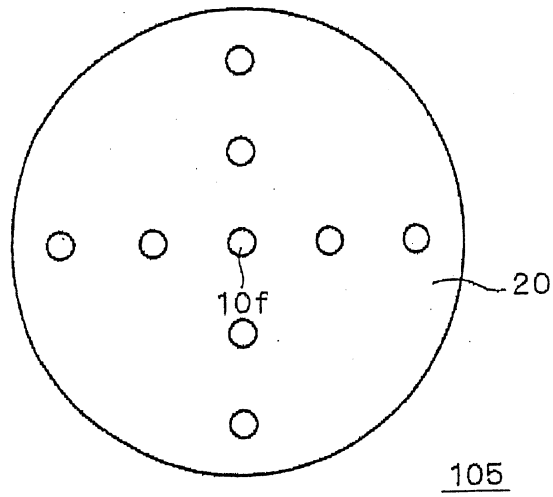
第6圖



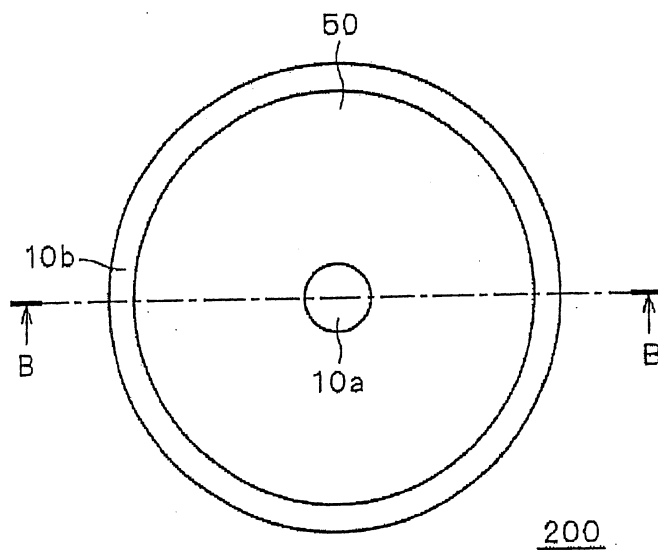
第7圖



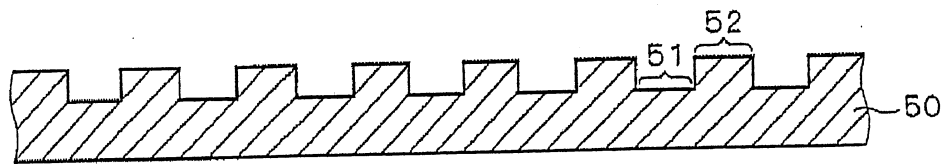
第8圖



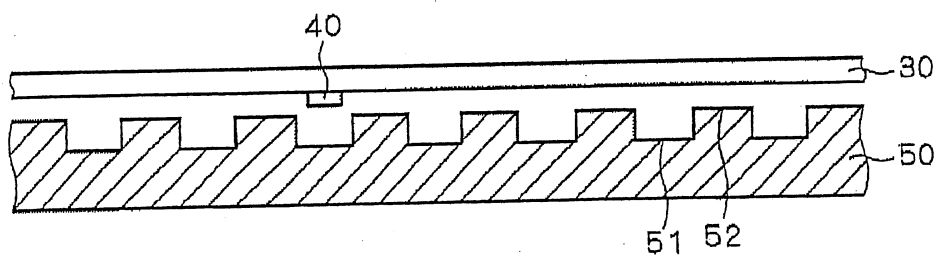
第9圖



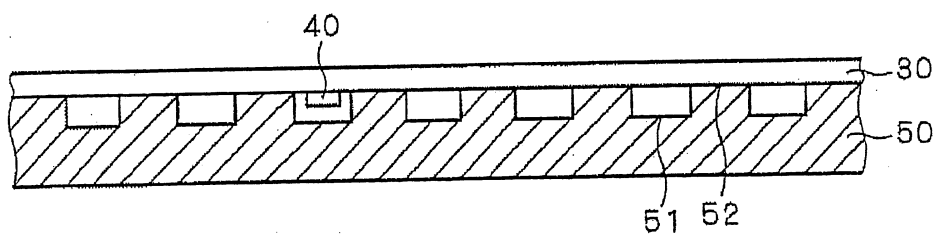
第10圖



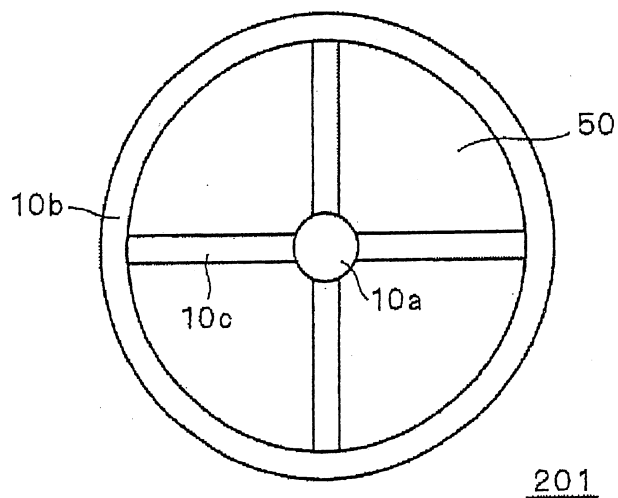
第11圖



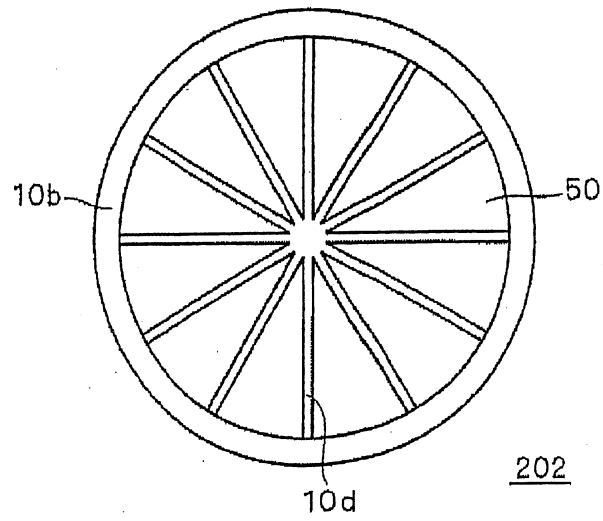
第12圖



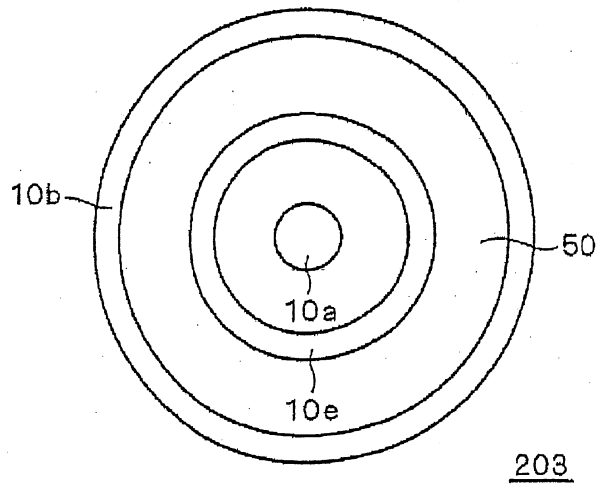
第13圖



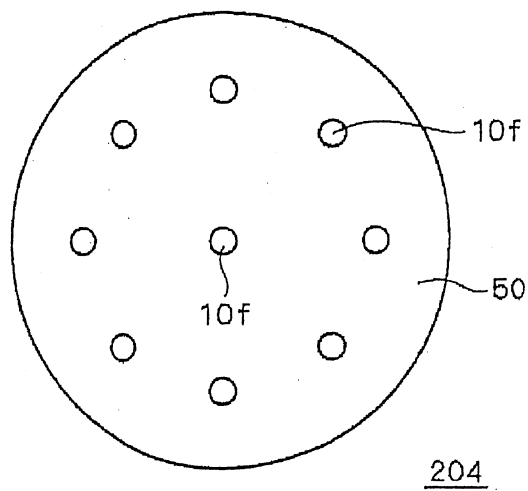
第14圖



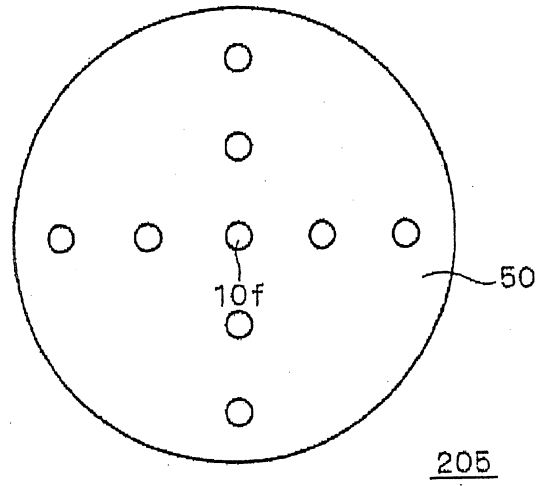
第15圖



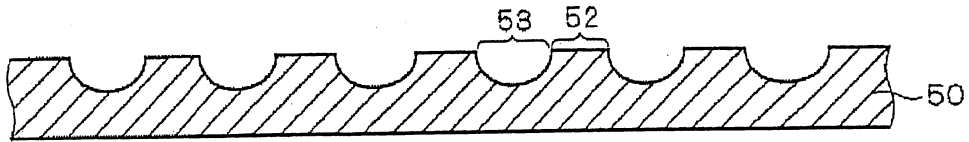
第16圖



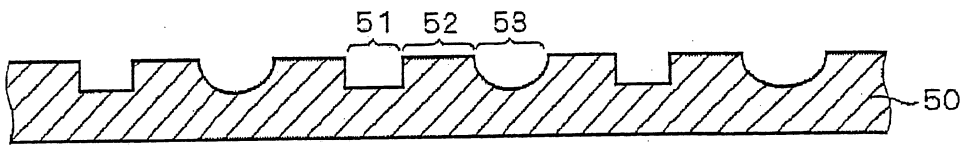
第17圖



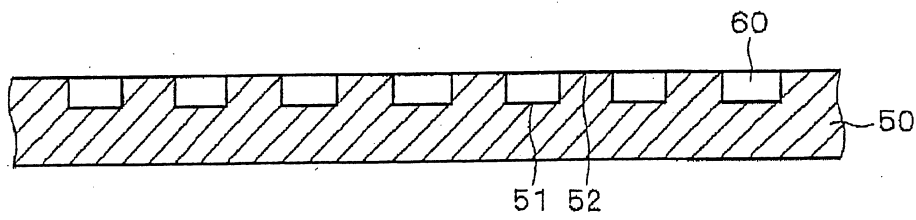
第18圖



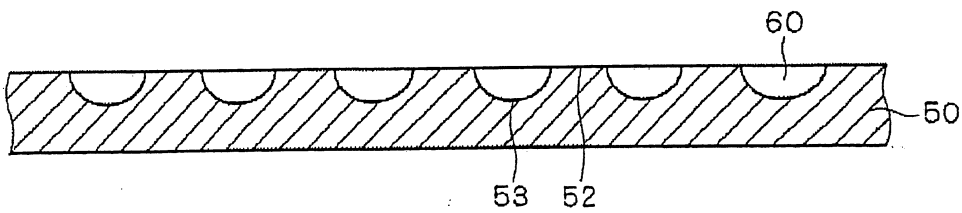
第19圖



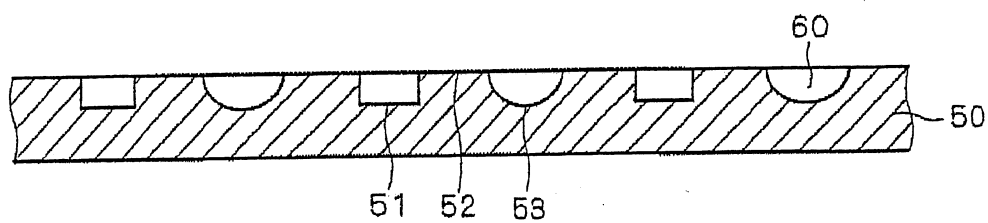
第20圖



第21圖



第22圖



第23圖

七、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

10a, 10b~金屬部

20~導電性彈性體部

100~平台

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：