

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 2 年 2 月 6 日 (2020.2.6)

【公開番号】特開 2019-62126 (P2019-62126A)

【公開日】平成 31 年 4 月 18 日 (2019.4.18)

【年通号数】公開・登録公報 2019-015

【出願番号】特願 2017-186917 (P2017-186917)

【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 29/12 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 21/316 (2006.01)

【F I】

H 0 1 L 29/78 6 5 2 K

H 0 1 L 29/78 6 5 2 T

H 0 1 L 29/78 6 5 3 C

H 0 1 L 29/78 6 5 8 F

H 0 1 L 21/316 S

【手続補正書】

【提出日】令和 1 年 12 月 20 日 (2019.12.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

M O S 構造の半導体素子を有する炭化珪素半導体装置であって、  
炭化珪素で構成された第 1 または第 2 導電型の基板 ( 1 ) と、  
前記基板の上に形成され、前記基板よりも低不純物濃度とされた第 1 導電型の炭化珪素  
からなるドリフト層 ( 2 ) と、  
前記ドリフト層の上に形成された第 2 導電型の炭化珪素からなるベース領域 ( 3 ) と、  
前記ベース領域の上に形成され、前記ドリフト層よりも第 1 導電型不純物濃度が高くさ  
れた第 1 導電型の炭化珪素からなるソース領域 ( 4 ) と、  
前記ソース領域の表面から前記ベース領域よりも深く形成されたゲートトレンチ ( 6 )  
内に、該ゲートトレンチの内壁面を覆うゲート絶縁膜 ( 7 ) と該ゲート絶縁膜の上に配置  
されると共に不純物がドーピングされたゲート電極 ( 8 ) とを備えて構成されたトレンチゲ  
ート構造と、  
前記ゲート電極および前記ゲート絶縁膜を覆うと共に、前記ゲートトレンチ内に配置さ  
れ、前記ゲート電極にドーピングされた不純物が含まれる熱酸化膜で構成された層間絶縁膜 ( 1 0 a ) と、  
前記層間絶縁膜と前記ソース領域および前記ベース領域の表面上に形成され、前記ソー  
ス領域および前記ベース領域に電氣的に接続されたソース電極 ( 1 2 ) と、  
前記基板の裏面側に形成されたドレイン電極 ( 1 6 ) と、を含み、  
前記ゲート電極に対してゲート電圧が印加されると、前記ベース領域のうち前記トレン  
チゲート構造と接する部分にチャネル領域を形成することで電流を流す半導体素子を有し  
ており、

前記層間絶縁膜は、前記ゲート絶縁膜のうち前記ゲートトレンチにおける前記チャネル

領域が形成される内壁面上の部分よりも厚くされている炭化珪素半導体装置。

【請求項 2】

前記層間絶縁膜は、前記ゲートトレンチの外部における前記ソース領域の表面に対して同じ高さか、該表面よりも前記ゲートトレンチの内側に 100 nm 以内入り込んでいる状態、もしくは、該表面よりも前記ゲートトレンチの外側に 100 nm 以内突き出した状態とされている請求項 1 に記載の炭化珪素半導体装置。

【請求項 3】

前記層間絶縁膜は、500 nm よりも薄くされている請求項 1 または 2 に記載の炭化珪素半導体装置。

【請求項 4】

前記層間絶縁膜は、前記半導体素子として動作させられる領域では、前記ゲートトレンチの幅方向の内側において終端させられている請求項 1 ないし 3 のいずれか 1 つに記載の炭化珪素半導体装置。

【請求項 5】

MOS 構造の半導体素子を有する炭化珪素半導体装置の製造方法であって、  
炭化珪素で構成された第 1 または第 2 導電型の基板 (1) を用意することと、  
前記基板の上に、前記基板よりも低不純物濃度の第 1 導電型の炭化珪素からなるドリフト層 (2) を形成することと、  
前記ドリフト層の上に、第 2 導電型の炭化珪素からなるベース領域 (3) を形成することと、  
前記ベース領域の上に、前記ドリフト層よりも第 1 導電型不純物濃度が高くされた第 1 導電型の半導体からなるソース領域 (4) を形成することと、  
前記ソース領域の表面から前記ベース領域よりも深いゲートトレンチ (6) を形成したのち、前記ゲートトレンチの内壁面にゲート絶縁膜 (7) を形成すると共に、前記ゲート絶縁膜の上に不純物がドーピングされたポリシリコンによって構成されるゲート電極 (8) を形成することでトレンチゲート構造を形成することと、  
前記ゲート電極を熱酸化することで、熱酸化膜による第 1 の層間絶縁膜 (10 a) を形成することと、  
前記第 1 の層間絶縁膜の上に、化学気相成長によって第 2 の層間絶縁膜 (11) を形成することと、  
前記半導体素子として動作させる領域において、前記ソース領域および前記ベース領域を露出させるまで前記第 2 の層間絶縁膜を除去しつつ、前記第 1 の層間絶縁膜が前記ゲートトレンチ内に残るように、前記第 1 の層間絶縁膜および前記第 2 の層間絶縁膜をエッチバックすることと、  
前記ソース領域および前記ベース領域に電氣的に接続されつつ、前記第 1 の層間絶縁膜によって前記ゲート絶縁膜から絶縁されるソース電極 (12) を形成することと、  
前記基板の裏面側にドレイン電極 (16) を形成すること、とを含む炭化珪素半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

上記目的を達成するため、請求項 1 に記載の発明は、SiC で構成された第 1 または第 2 導電型の基板 (1) と、基板の上に形成され、基板よりも低不純物濃度とされた第 1 導電型の SiC からなるドリフト層 (2) と、ドリフト層の上に形成された第 2 導電型の SiC からなるベース領域 (3) と、ベース領域の上に形成され、ドリフト層よりも第 1 導電型不純物濃度が高くされた第 1 導電型の SiC からなるソース領域 (4) と、ソース領域の表面からベース領域よりも深く形成されたゲートトレンチ (6) 内に、該ゲートトレ

ンチの内壁面を覆うゲート絶縁膜（７）と該ゲート絶縁膜の上に配置されると共に不純物がドーピングされたゲート電極（８）とを備えて構成されたトレンチゲート構造と、ゲート電極およびゲート絶縁膜を覆うと共に、ゲートトレンチ内に配置され、ゲート電極にドーピングされた不純物が含まれる熱酸化膜で構成された層間絶縁膜（１０a）と、層間絶縁膜とソース領域およびベース領域の表面上に形成され、ソース領域およびベース領域に電氣的に接続されたソース電極（１２）と、基板の裏面側に形成されたドレイン電極（１６）と、を含んでいる。そして、層間絶縁膜は、ゲート絶縁膜のうち前記ゲートトレンチにおけるチャンネル領域が形成される内壁面上の部分よりも厚くされている。