



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I521692 B

(45)公告日：中華民國 105 (2016) 年 02 月 11 日

(21)申請案號：098140693

(22)申請日：中華民國 98 (2009) 年 11 月 27 日

(51)Int. Cl.：

*H01L29/06 (2006.01)**H01L29/78 (2006.01)*

(30)優先權：2008/11/27 世界智慧財產權組織 PCT/IB2008/055656

(71)申請人：飛思卡爾半導體公司(美國) FREESCALE SEMICONDUCTOR, INC. (US)
美國

(72)發明人：漢斯 尚 米歇爾 REYNES, JEAN MICHEL (FR)；伯納克斯 碧翠斯 BERNOUX, BEATRICE (FR)；艾斯高佛 韓恩 ESCOFFIER, RENE (FR)；喬波德 皮耶 JALBAUD, PIERRE (FR)；德蘭 伊凡納 DERAM, IVANA (FR)

(74)代理人：陳長文

審查人員：湯欽全

申請專利範圍項數：11 項 圖式數：14 共 32 頁

(54)名稱

抗重複突崩崩潰之電晶體電源切換裝置

TRANSISTOR POWER SWITCH DEVICE RESISTANT AGAINST REPETITIVE AVALANCHE
BREAKDOWN

(57)摘要

本發明揭示一種電晶體電源切換裝置(400、700)，其包括呈現相對之第一及第二面(104、106)之一半導體本體(101)，該切換裝置包括用於在該第一及該第二面(104、106)之間攜載電流之立式場效應電晶體元件(108)之一陣列，該電晶體元件(108)之陣列包括：在第一面(104)處具有第一半導體類型之源極區域(114)之一陣列；至少一個插入於源極區域(114)與第二面(106)之間之具有與第一類型相反之一第二半導體類型的本體區域(122、124、126)；及至少一個用於可切換地控制電流流經第二電晶體區域(122、124、126)的控制電極(116)；以及接觸源極區域(114)並藉由至少一個絕緣層(120、121)而與控制電極(116)絕緣之一導電層(110)。與導電層(110)接觸之該等立式電晶體元件(108)之各者的源極區域(114)包括：複數個在第一面(104)處朝該陣列之一鄰近立式電晶體元件(108)之一源極區域(114)之一臂徑向延伸的臂；至少一個本體區域(122、124、126)，其在源極區域(114)之臂的周圍及下方延伸，且在源極區域之各者內向上延伸，以在鄰近該等源極區域(114)之臂之各者之一末端之一接觸位置(402)處接觸在第一面(104)處之導電層(110)。

A transistor power switch device (400, 700) comprising a semiconductor body (101) presenting opposite first and second faces (104, 106), the switch device comprising an array of vertical field-effect transistor elements (108) for carrying current between the first and second faces (104, 106), the array of transistor elements (108) comprising at the first face (104) an array of source regions (114) of a first semiconductor type, at least one body region (122, 124, 126) of a second semiconductor type opposite to the first type interposed between the source regions (114) and the second face (106), and at least one control electrode (116) for switchably controlling flow of the current through the second transistor region (122, 124, 126), and a conductive layer (110) contacting the source regions (114) and insulated from the control electrode (116) by at least one insulating layer (120, 121). The source region (114) of each of the vertical transistor

指定代表圖：



404 · · · 接觸位置

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：98140693

※申請日：98.11.29

※IPC 分類：H01L 29/06 (2006.01)

H01L 29/78 (2006.01)

一、發明名稱：(中文/英文)

抗重複突崩崩潰之電晶體電源切換裝置

TRANSISTOR POWER SWITCH DEVICE RESISTANT AGAINST
REPETITIVE AVALANCHE BREAKDOWN

二、中文發明摘要：

本發明揭示一種電晶體電源切換裝置(400、700)，其包括呈現相對之第一及第二面(104、106)之一半導體本體(101)，該切換裝置包括用於在該第一及該第二面(104、106)之間攜載電流之立式場效應電晶體元件(108)之一陣列，該電晶體元件(108)之陣列包括：在第一面(104)處具有第一半導體類型之源極區域(114)之一陣列；至少一個插入於源極區域(114)與第二面(106)之間之具有與第一類型相反之一第二半導體類型的本體區域(122、124、126)；及至少一個用於可切換地控制電流流經第二電晶體區域(122、124、126)的控制電極(116)；以及接觸源極區域(114)並藉由至少一個絕緣層(120、121)而與控制電極(116)絕緣之一導電層(110)。與導電層(110)接觸之該等立式電晶體元件(108)之各者的源極區域(114)包括：複數個在第一面(104)處朝該陣列之一鄰近立式電晶體元件(108)之一源極區域(114)之一臂徑向延伸的臂；至少一個本體區域

(122、124、126)，其在源極區域(114)之臂的周圍及下方延伸，且在源極區域之各者內向上延伸，以在鄰近該等源極區域(114)之臂之各者之一末端之一接觸位置(402)處接觸在第一面(104)處之導電層(110)。

三、英文發明摘要：

A transistor power switch device (400, 700) comprising a semiconductor body (101) presenting opposite first and second faces (104, 106), the switch device comprising an array of vertical field-effect transistor elements (108) for carrying current between the first and second faces (104, 106), the array of transistor elements (108) comprising at the first face (104) an array of source regions (114) of a first semiconductor type, at least one body region (122, 124, 126) of a second semiconductor type opposite to the first type interposed between the source regions (114) and the second face (106), and at least one control electrode (116) for switchably controlling flow of the current through the second transistor region (122, 124, 126), and a conductive layer (110) contacting the source regions (114) and insulated from the control electrode (116) by at least one insulating layer (120, 121). The source region (114) of each of the vertical transistor elements (108) contacting the conductive layer (110) comprises a plurality of arms

extending radially at the first face (104) towards an arm of a source region (114) of an adjacent vertical transistor element (108) of the array, the at least one body region (122, 124, 126) extending around and under the arms of the source regions (114) and extending up within each of the source regions to contact the conductive layer (110) at the first face (104) at a contact position (402) adjacent an end of each of the arms of the source regions (114).

四、指定代表圖：

(一)本案指定代表圖為：第 (5) 圖。

(二)本代表圖之元件符號簡單說明：

101	半 導 體 本 體
102	汲 極 區 域
104	第 一 面
106	第 二 面
110	源 極 電 極
112	汲 極 電 極
114	源 極 區 域
116	閘 極 電 極
118	絕 緣 層
120	絕 緣 層
121	隔 離 件
122	p 型 高 電 壓 區 域
124	p 型 摻 雜 區 域
126	硼 保 護 植 入 區 域
128	電 氣 連 接 引 線
400	電 晶 體 電 源 切 換 裝 置
402	接 觸 位 置
404	接 觸 位 置

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種電晶體電源切換裝置。

【先前技術】

美國專利申請公開案第US 2006-0145252號描述一包括立式絕緣閘極「MOSFET」之一陣列的電晶體電源切換裝置。電晶體電源切換裝置的操作特性(例如，根據導通電阻及抵銷電壓)基本令人非常滿意。然而與其他電晶體電源切換裝置一樣，該電晶體電源切換裝置在特定情勢中經受突崩崩潰。

突崩崩潰係一種在絕緣材料及半導體材料兩者中皆可能發生的現象。突崩崩潰係當材料中之電場大到足以加速自由電子至該等電子可將其他電子敲擊為自由的點時(當材料中之電子撞擊原子時)可容許非常巨大的電流在本為良好絕緣體的材料中流動的電流倍增形式。因此當新產生之微粒變為程序之部分時，自由電子之數目迅速增加。由於關聯電場可引發電流倍增，此現象可造成操作電壓的上限，且造成過多電流流動(若無限制)及裝置毀壞。

一電晶體電源切換之突崩崩潰易由非箝位感應開關(「UIS」)引起。電源電晶體(諸如金屬氧化物矽場效應電源電晶體(電源MOSFET))本質上具有極快的切換速度。快的切換速度在較慢的切換電路中可能導致遭遇不正常的裝置應力。事實上，切換速度可快到致使在裝置關閉時電路中的一小寄生電感可導致顯著的過壓暫態。若所得電壓暫

態足夠大，則可能迫使切換電晶體突崩(諸如在一MOSFET之情形中，汲極至源極的突崩)。可能要求電晶體禁得起大量重複突崩崩潰發生而不會失效。

美國專利申請公開案第20070176231 A1號描述一種MOSFET電晶體電源切換裝置，其中某些電晶體晶胞具有不同的平台(在諸溝渠閘極之間的區域)大小。在較大之電晶體晶胞中，使用一高黏度蝕刻以減少閘住基極電阻。此蝕刻移除平台區域中的矽，接著以較低阻抗的鋁替代矽。使用許多不接受此蝕刻之較小電晶體晶胞來增加裝置電流容量。藉由保證此等晶胞具有一較低之BVDSS崩潰電壓，而將突崩電流導引至較大之較低閘住基極晶胞，供給較小晶胞突崩保護之措施。

【發明內容】

本發明提供如描述於所附申請專利範圍中的一種電晶體電源切換裝置及電源切換設備。

將參考下文中所描述之實施例來闡明本發明之此等及其他態樣，並使其等變得顯而易見。

【實施方式】

現將描述包含本發明之例示性態樣及實施例之本發明的細節。涉及圖式及以下描述，使用相同的元件符號以識別相同或功能性類似的元件，且欲以一高度簡化之圖表的方式來闡釋例示性實施例的主要特徵。此外，圖式並不傾向於描述實際實施例的各個特徵或所描繪之元件的相對方向，且並未按比例繪製。

圖 1 至 圖 3 繪示在美國專利申請公開案第 US 2006-0145252 號中所描述之類型之包括一陣列基極晶胞之一電晶體電源切換裝置 100，該等基極晶胞各自包括立式絕緣閘極金屬氧化物矽場效應電晶體(「MOSFET」)108。為了在避免崩潰及非箝位感應開關(「UIS」)電壓之相當的劣化的同時減少導通狀態電阻，將此類型之一裝置製成具有一高晶胞密度(每立方釐米幾十萬個或甚至幾百萬個晶胞)的活性半導體基板。應瞭解圖式僅繪示晶胞總數之一非常小的部分，且並非按比例繪製。

電晶體電源切換裝置 100 係一 n 型裝置，但 p 型裝置亦有可能。電晶體電源切換裝置 100 包括由一具有一第一半導體類型(在此實例中為 n 型)之基板 101 所形成之一半導體本體，該半導體本體呈現相對的第一及第二面 104 及 106。電晶體電源切換裝置 100 進一步包括立式電晶體元件 108 之一陣列，在操作時，該陣列於該等第一及第二面 104、106 之間攜載電流。一汲極電極 112 在第二面 106 處與形成於由諸電晶體元件 108 共用之基板 101 中之一 n 型汲極區域 102 接觸，且沉積於第一面 104 上之一源極電極 110 與立式電晶體元件 108 之分開的 n 型源極摻雜物區域 114 接觸。

該陣列之電晶體元件 108 包括：在第一面 104 處具有一第一半導體類型(在此實例中為 n 型源極摻雜物區域)之第一電流攜載電晶體區域 114 之一陣列；及至少一個插入於第一半導體源極區域與第二面 106 之間之具有與第一類型相反之一第二半導體類型(在此實例中為一 p 型區域)之第二電流

攜載電晶體區域。基板101中之第二區域包括一輕微摻雜p型高電壓(「PHV」)本體(或井)區域122，及在PHV區域122中之一較大量地摻雜的p型摻雜(「PSD」)區域124，以及插入於PSD區域124與源極區域114之間的硼保護植入(「BPI」)區域126。雖然MOSFET基極區域可包括彼此分開之第二(本體)區域，但在此實例中，本體區域在諸第一(源極)區域114之間及下方合併在一起，以形成一單個本體區域122。

立式MOSFET基極晶胞108之陣列亦包括用於可切換地控制在本體區域122中之電流之流動的閘極電極116。再次，雖然可提供相連之閘極電極之一陣列，但在此實例中，閘極電極為一單個閘極電極層之元件。電極並不必然是金屬，而是可由其他導電性材料(舉例而言，諸如多晶矽)製成。基板之汲極區域102、p區域122、124、126及源極區域114在基板之面104處出現。閘極電極116藉由一絕緣層118而與面104絕緣，且閘極電極116藉由一絕緣層120而與源極電極110絕緣，而絕緣隔離件121將閘極電極116之邊緣絕緣。下文中，由層118、116、120組成之區塊稱為「閘極堆疊」。

可用各種適合的製造方法生產電晶體電源切換裝置100。美國專利申請公開案第US 2006-0145252描述一種製作包括一陣列立式絕緣閘極「MOSFET」之一電晶體電源切換裝置的方法，該方法可經調適以製造根據本發明之一裝置。

美國專利申請公開案第US 2006-0145252之該電晶體電源切換裝置100可提供一穩健的UIS抗擾性，特別是因為本體區域經合併以提供一單個PHV本體區域122。然而，當增加通過場效應電晶體之十字形分支的突崩電流時，可能活化一寄生雙極性npn電晶體。

圖4至6繪示根據本發明之實施例之一實例之一電晶體電源切換裝置400之一實例。在電晶體電源切換裝置400中，接觸導電層110之立式電晶體元件108之各者的源極區域114包括在第一面104處的複數個臂。在此實例中，若干臂從一共同的起點朝陣列之一鄰近之立式電晶體元件108之一源極區域114的臂徑向地延伸，至少一個本體區域122、124、126在源極區域114之臂的周圍及下方延伸，且在源極區域之各者中向上延伸(通過源極區域114之層)以在鄰近於源極區域114之臂之各者之一末端之一接觸位置402處接觸第一面104處之導電層110。

在本發明之一實施例之此實例中，立式電晶體元件108之各者中至少一個本體區域122、124、126亦在源極區域之各者中向上延伸(通過源極區域之層)，以在個別立式電晶體元件108之源極區域114中心之一接觸位置404處接觸第一面104處之導電層110。

詳言之，電晶體電源切換裝置400與裝置100具有類似處，但電晶體電源切換裝置400在基極晶胞之臂的末端以及基極晶胞中心404具有由出現在基極晶胞中之面104上的PSD區域124提供的PSD接觸件402，在此情形中，電晶體

電源切換裝置400提供四個額外的PSD接觸件402至源極電極110。為調節額外的PSD接觸件，如圖4所繪示，修改分支之末端的閘極堆疊及源極區域形狀。此等額外PSD接觸件增加FET可承受的突崩電流容量，而不活化寄生雙極性npn電晶體。

在電晶體電源切換裝置400中，接觸導電層110之立式電晶體元件108之各者的源極區域114包括複數個在第一個面104處朝陣列之一鄰近之立式電晶體元件108之一源極區域114之一臂徑向地延伸的臂。PHV本體區域122在源極區域114之臂的周圍及下方延伸。PHV本體區域122通過PSD區域124及BPI區域126而連接至導電層110，BPI區域在源極區域之各者中向上延伸，通過BPI區域上方之層，而在鄰近於立式電晶體元件108之源極區域114之臂之各者之一末端之一PSD 124接觸位置402處，接觸在第一個面104處的導電層110。PHV本體區域122亦通過PSD區域124及BPI區域126而連接至導電層110，在源極區域之各者中向上延伸，以在立式電晶體元件108之源極區域114之各者之中心之一接觸位置404處接觸在第一個面104處的導電層110。源極區域114之臂之各者的末端在接觸位置402周圍的第一面104處擴大。

更詳言之，如圖4中所繪示，基極MOSFET晶胞108之閘極堆疊及源極區域114係形成為具有伸長的臂及至該臂之經擴大之圓形末端的十字形。該等臂在遠離末端之一位置各自具有一最小寬度，且在經擴大之圓形末端的臂具有一

比最小寬度大的寬度。更特定而言，在所繪示之實例中，於經擴大之圓形末端之位置的臂具有一最大寬度。此等形狀最初係藉由在面104上形成閘極堆疊及在層之材料中蝕刻十字形狀而定義。

基板101中之第二(本體或井)區域包括一輕微p型摻雜高電壓(「PHV」)之本體區域122，及在PHV本體區域122中較大量地摻雜之p型摻雜(「PSD」)區域124之一陣列。PHV區域(例如)係藉由在形成閘極層116、118及120之後將摻雜物從面104擴散至基板中而形成，其中使用閘極堆疊作為一遮罩，將基極晶胞之分開的PHV區域與在閘極堆疊中的開口自動對準，且接著使摻雜物在基板中縱向及橫向地伸展開一受控距離，使得基極晶胞之分開的PHV區域在諸晶胞間一起出現以形成一連續的PHV本體區域122。在n型源極區域114擴散之前，p型摻雜物被包覆植入於與將來之源極區域114對準之位置處之閘極堆疊中的開口內，以形成將在源極區域114之面下出現的硼保護植入本體(「BPI」)區域126，該BPI區域在各個基極晶胞之源極區域114的末端及中心內的面104處出現，以防止臂之末端的擊穿效應。

源極區域114係在形成該經合併之PHV區域之後形成。源極區域114可藉由以下而形成：對在經擴大之末端處及在面104處之基極晶胞之十字形閘極層開口之各者之中心內之一圓形PSD接觸區域404內的圓形PSD接觸區域402實施光遮罩；且將n型摻雜物從除圓形PSD接觸區域402及

404以外之閘極堆疊中之開口內的面104植入並擴散至基板中。接著，藉由植入而形成PSD本體接觸區域124。經植入的n型及p型摻雜物係藉由退火而同時活化。

在圖4至6之實例中，源極電極110連續覆蓋MOSFET基極晶胞108之陣列，與用於與閘極電極116接觸之一區分開，且透過閘極堆疊116至120中之開口來製造電接觸，其中源極區域114以及PHV區域122通過在接觸件402及404處之BPI區域126且通過PSD區域124，以保證即使在十字形基極晶胞之臂的末端亦無觸發寄生源極-本體-汲極雙極性接面電晶體結構的偏壓電壓。閘極電極116在面104處與PHV本體區域124交疊，使得在操作時，相對於源極電極110施加於閘極電極116之一正電壓將在本體區域122中建立一反轉層，以在閘極電極下方之面104處形成PHV區域122中之一通道，該通道在相對於源極電極114施加一正電壓至汲極電極112時引導裝置的導通電流。導通電流從汲極電極112向上朝鄰近於汲極區域102與PHV本體區域122之間之pn接面的面104流動，且接著通過閘極電極下方的通道至所有FET 108的源極區域114。閘極電極可為共通於所有基極晶胞108之一單層或包括多個具有適合電氣連接之層。至閘極電極之一接觸(在圖1至3或4至6中未繪示)可出現在裝置100或400之一邊緣。至汲極電極112之一接觸可透過將裝置100或400安裝至裝置之護罩(在圖1至圖3或圖4至圖6中未繪示)來製造。可藉由在MOSFET 108上之一位置處將一電氣連接引線128直接地接合至源極電極110之

導電層而製造一電氣連接。在此實例中，電氣連接引線128係一接合導線。

操作時，在關閉狀態下，閘極短接於源極，汲極-源極電壓將基板中之PHV本體區域122與汲極區域102之間的p-n接面反向偏壓。如由圖2、圖5或圖6中之縱向箭頭所繪示，當電壓增加(例如歸因於UIS)至PHV本體區域122與汲極區域102之間的p-n接面超過一臨限值的值時，p-n接面由於突崩效應而崩潰。PHV區域122透過PSD及BPI區域之於源極區域114之臂的末端處與源極電極110的電氣連接402防止(例如由於洩漏電流)在PHV區域122中沿源極區域114之臂建立一電壓梯度。PHV區域122在源極區域之中心處與源極電極110的電氣連接404有助於進一步防止此類電壓梯度。在關閉狀態中，相對於圖1至圖3之其他可比較裝置，圖4至圖6之切換裝置的突崩電流容量增加。

然而，閘極堆疊係插入於源極電極110與基板101之間，且限制與基板101密切接觸之源極電極110的面積。此接觸面積的限制不僅聚集電流的流動，增加局部電流密度，及因電流通過基板之電阻性材料而局部化熱量的產生，而且此外閘極堆疊的電絕緣亦為一熱絕緣，限制源極電極材料擷取所產生之熱量的能力。在一實例中，由於在UIS條件中，對於30 V之一源極-汲極電壓而言，流經裝置400之電流可達到幾百安培，因此熱效應係重要的。

圖7至圖9繪示根據本發明之一實施例之一實例之一電晶體電源切換裝置700，該電晶體電源切換裝置700包括類似

於圖4至6之電晶體之一陣列立式絕緣閘極金屬氧化物矽場效應電晶體(「MOSFET」)108。此外，裝置700包含半導體本體101中之一反向偏壓立式突崩二極體702，該反向偏壓立式突崩二極體702與電晶體108之陣列電氣並聯，用於在裝置之關閉狀態中引導裝置700之面104與106之間的崩潰電流，二極體702具有與導電源極電極層110連接之一第一電流攜載區域704及與第二面106電氣連接且位於第一電流攜載區域704下方之一第二半導體區域706。重複突崩二極體702之第一電流攜載區域704具有與MOSFET 108之p區域122至126相同之第二導電類型，且第二半導體區域706具有與MOSFET 108之汲極區域102相同之第一導電類型(在此實例中為n型)。

在電源切換裝置700操作時，於MOSFET 108之導通狀態中，閘極116因略微大於MOSFET 108之臨限電壓 V_{th} 之一電壓而係相對於源極電極110正向偏壓，且汲極電極係相對於源極電極110正向偏壓，在此狀態中，重複突崩二極體702係反向偏壓。

在MOSFET 108正常操作時，於導通狀態中，電流首先自汲極區域102中之汲極電極112朝PHV本體區域122之周邊的面104向上縱向通過，接著橫向通過PHV區域122中之閘極電極下的通道，該PHV區域122係在MOSFET 108之源極區域114的周邊處。在MOSFET 108之關閉狀態中，閘極電極116短接於源極電極110，通過二極體702之突崩電流首先縱向地通過基板101中之第二電流攜載區域706，接著

通過第一電流攜載區域704之層，出現一短電流引導路徑(如圖8及圖9中之粗箭頭所繪示)，將熱量之產生最小化。在MOSFET 108中之突崩電流亦縱向通過p區域122、124及126，但受限於因所插入之閘極堆疊116至120，而小於MOSFET 108陣列之總區域之在面104處之一聚集區域(如圖8及圖9中細箭頭所繪示)。導電源極電極層110覆蓋突崩二極體702以及MOSFET 108，而具有引導性電極層110之第一電流攜載區域704的電熱接觸件在面104處之二極體702之第一電流攜載區域的全部區上係大體上連續，不受絕緣體材料之任何層的阻礙。突崩二極體702經定尺寸以承受重複突崩電流，且將在下文中稱作一重複突崩二極體702。據此，最小化電流密度，且最大化透過源極電極110來疏散二極體702中因電流而產生的熱量。

更詳言之，在本發明之一實施例之此實例中，二極體之第一電流攜載區域704包括：一輕微摻雜p型PHV本體區域708；在PHV區域708中之一較大量地摻雜之PSD區域710；及從PSD區域710延伸至面104且接觸源極電極110之一BPI區域712。在本發明之一實施例之此實例中，PHV本體區域708、PSD區域710及BPI區域712係使用適當遮罩以MOSFET 108之PHV本體區域708、PSD區域710及BPI區域712的製造步驟同時形成。

圖10繪示裝置700之等效電路1000之一實例，該圖繪示M個MOSFET基極晶胞之總體中之一者及N個重複突崩二極體之總體中之一者。一節點1002表示在MOSFET 108之

NSD源極區域114與PHV本體區域122之間之p-n接面的n型側，由一節點1004表示p型側，且由一二極體1006表示p-n接面。一電阻Rsource表示在節點1002與源極電極110之間串聯之源極區域114之材料的電阻。一節點1008表示在MOSFET 108之n型汲極區域102與PHV本體區域122之間之p-n接面的n型側，由節點1004表示p型側，且由一二極體1010表示p-n接面。一電阻Rdrain表示在節點1008與汲極電極112之間串聯之汲極區域102之材料的電阻。一電阻Rbulk表示在由二極體1004與1010所表示之p-n接面之p型側與源極電極110之連接之間串聯之PHV、PSD及BPI p區域122、124及126之材料的電阻。

重複突崩二極體702與電晶體108之陣列經電氣並聯地連接，以在裝置之關閉狀態中，於汲極電極112與源極電極110(分別在第一面106與104處)之間引導崩潰電流。在重複突崩二極體702之n型區域706與重複突崩二極體702之p型區域704之間的p-n接面係由一二極體1012表示，該n型側係連接至節點1008。一電阻1014表示在由二極體1012表示之p-n接面之p型側與源極電極110之連接之間之串聯p區域704之材料的電阻。p區域704形成與導電源極電極層110接觸之一第一電流攜載區域，且重複突崩二極體702之n型區域706形成一與在第二面106處之汲極電極112電氣連接的第二半導體區域。

在本發明之一實施例之一個實例中，有一個用於MOSFET 108之一陣列的重複突崩二極體702。電氣連接引

線128接合至重複突崩二極體702之第一電流攜載區域704上之一位置(如圖8及圖9中繪示)處之源極電極110的導電層，以代替將電氣連接引線128接合至在MOSFET 108之陣列上之一位置的源極電極110(如圖2及圖3或圖5及圖6中所繪示)。由於此配置，當源極電極110與汲極電極112之間的電壓達到崩潰電壓時，該電場聚集在於MOSFET 108之前首先引導突崩電流之基板101中的二極體702內。與電晶體108不同，在二極體702中之電流係不受絕緣層阻礙，使得二極體中之突崩電流相較於圖1至3或圖5及6之MOSFET中之突崩電流較少聚集。此外，不存在插入於源極電極110與二極體702之間的絕緣層，使得源極電極110接觸二極體702的區域可以完全有助於將熱量從二極體中引導出去。如本發明之一實施例之此實例所繪示，電氣連接引線128包括一導線，其從源極電極110之導電層延伸開，以便驅散來自二極體702的熱量。

最初，突崩電流之大多數通過具有小於立式MOSFET 108之一崩潰電壓的重複突崩二極體702，但隨著突崩電流繼續，重複突崩二極體702溫度增加，重複突崩二極體702的崩潰電壓增加，且MOSFET 108在更大程度上參與在汲極電極與源極電極112及110之間引導突崩電流。

在上述之本發明之一實施例的實例中，二極體702之面積(且更明確而言，在第一面104處且與源極電極導電層110接觸之二極體702之p區域704的面積)係調適於連接引線之直徑及至接觸件之接合的長度，且比單獨MOSFET

108的面積大出幾個數量級。如上所提及，應瞭解圖式並非按比例繪製。在一實例中，一單獨MOSFET基極晶胞108測得為 $50\text{ }\mu\text{m}^2$ 至 $100\text{ }\mu\text{m}^2$ 且電氣連接引線128直徑約為 $250\text{ }\mu\text{m}$ 至 $380\text{ }\mu\text{m}$ ，而二極體702測得為 $500000\text{ }\mu\text{m}^2$ 。然而，陣列中之MOSFET比二極體多出幾個數量級，使得在此實例中，重複突崩二極體面積表示總晶粒面積之10%至30%之間。

在本發明之一實施例之另一實例中，裝置700包括在一單個晶粒上之半導體本體101中的複數個反向偏壓重複突崩二極體702，該等反向偏壓重複突崩二極體702之各者被一個或多個MOSFET晶胞圍繞。圖11繪示此類裝置1100之一實例，該實例包括十四個二極體702。在另一實例中，裝置1100包括十個二極體702及六十萬個MOSFET晶胞108。

在圖11中所繪示及圖12中所繪示之類型之本發明之一實施例之一個實例中，裝置1200包括一重複導線電氣連接引線128，該重複導線電氣連接引線128在重複突崩二極體702之各者之第一電流攜載區域704上之一位置1202處接合至源極電極110的導電層。在圖12之實例中，一單導線電氣連接引線128在重複突崩二極體之各者上之一位置處接合至源極電極110的導電層。

在圖11中所繪示及圖13中所繪示之類型之本發明之一實施例之又一實例中，裝置1300包括一個或多個導線電氣連接引線128，該等導線電氣連接引線128接合至在重複突崩

二極體 702 之多者之第一電流攜載區域上之複數個位置 1302 處之源極電極 110 的導電層。在此實例中，相同導線電氣連接引線 128 在多於兩個重複突崩二極體 702 上接合。

在本發明之一實施例之又一實例中，導電接觸凸塊在重複突崩二極體 702 上之源極電極 110 上增長，且接著由連接 128 接觸。在源極電極 110 之導電層上可使用各種電氣連接材料，諸如鋁帶、銅螺栓、金或焊錫凸塊。

圖 14 繪示在圖 4 至圖 6 中所繪示之種類之一電晶體電源切換裝置 400 上之 UIS 重複突崩測試的結果(由虛線 1400 繪示)與繪示於圖 7 至圖 9 中具有相同晶粒尺寸及類似製程之種類之一電晶體電源切換裝置 700 上之一類似測試的結果(由實線 1402 繪示)的比較。在裝置之穩健性中，獲得 10 倍的改良。應瞭解，與裝置 400 之導通電阻比較，使用一部分晶粒面積用於二極體 702 以減少可用於 MOSFET 108 的晶粒面積可增加切換裝置 700 的導通電阻 R_{dson} 。然而，與裝置 400 之 UIS 比較，裝置 700 之 UIS 穩健性的增加使裝置 700 的各種操作特性可調整至一不同的折衷，以補償 R_{dson} 的增加。

在前述說明書中，已參考本發明之實施例的特定實例來描述本發明。然而，顯然在如所附隨之申請專利範圍中所陳述之本發明之更廣泛的精神及範圍，可作各種修改及改變。例如，連接可為適合於將信號(例如經由媒介裝置)從各別節點、單位或裝置中轉換或轉換成各別節點、單位或裝置之任何類型的連接。據此，除非另有暗示或規定，否

則連接可為(例如)直接連接或間接連接。

其中內文承認，應瞭解本文中所描述之半導體基體可為任何半導體材料或材料的組合物，諸如砷化鎵、鍺化矽、矽上絕緣體(SOI)、矽、單晶矽等等及以上之組合物。

其中實施本發明之設備係熟悉此項技術者所已知的電子組件及電路所構成，未在認為理解及瞭解本發明之以下概念之所需以外，更大程度地解釋電路細節。

其中內文承認，在描述及申請專利範圍中，若有任何術語「前」、「後」、「頂端」、「底端」、「上方」、「下方」等等，其等係用於描述之目的，且不必然用於描述永久的相對位置或順序。應瞭解如此使用之術語在適當的情勢下可互換，使得本文中所描述之實施例(例如)可在其他方向上，而非本文中所繪示或描述之方向上操作。

其中內文承認，所繪示之硬體元件可為位於一單個積體電路上或在一相同裝置中的電路，或者可能包含複數個分開的積體電路，或彼此互連之分開的裝置。同樣地，在本發明之一實施例中的硬體元件可由本發明之一實施例中的軟體或代碼表示取代。

此外，應瞭解所描述或所繪示之本發明之一實施例中之電路元件的功能性及/或操作之間的界限僅為闡釋性。多個操作的功能性可經組合成一單個操作，及/或一單個操作的功能性可分散於另外的操作中。此外，替代實施例可包含一特定操作之多個實例，且可改變各種其他實施例中之操作的順序。

在申請專利範圍中，放置於括弧之間的任何引用符號不應解釋為對技術方案的限制。其中內文承認，諸如「第一」及「第二」之術語係用以任意地區別在此類術語所描述的元件，且不必然希望將此等術語用於指示此類元件之暫時或其他的優先順序。

【圖式簡單說明】

以上本發明之細節、態樣及實施例僅係以實例的方式參考圖式來進行描述。圖中之元件係繪示用於簡化及闡明，且不必然是按比例繪製。

圖1繪示美國專利申請案第10/518158號之已知電晶體電源切換裝置之一部分之一平面圖；

圖2繪示沿圖1之線A-A'所取之圖1之裝置之一剖面；

圖3繪示沿圖1之線B-B'所取之圖1之裝置之一剖面；

圖4繪示根據本發明之實施例之一電晶體電源切換裝置之一實例之部分之一平面圖；

圖5繪示沿圖4之線A-A'所取之圖4之裝置之一剖面；

圖6繪示沿圖4之線B-B'所取之圖4之裝置之一剖面；

圖7係根據本發明之一實施例之具有突崩二極體保護之一電晶體電源切換裝置之一實例之部分之一剖面；

圖8繪示沿圖7之線A-A'所取之圖7之裝置之一剖面；

圖9繪示沿圖7之線B-B'所取之圖7之裝置之一剖面；

圖10繪示圖7之實例之一示意性等效電路圖；

圖11繪示圖7之實例之一較大部分之一平面圖；

圖12繪示一與圖11所繪示之圖7之電晶體電源切換裝置

之部分之平面圖類似的平面圖，該平面圖繪示在本發明之一實施例之一個實例中之導線之一組態；

圖 13 繪示一與圖 12 所繪示之圖 7 之電晶體電源切換裝置之部分之平面圖類似的平面圖，該平面圖繪示在本發明之一實施例之另一實例中之導線之一組態；及

圖 14 繪示一曲線圖，該曲線圖繪示圖 7 中所繪示之類型之一裝置之重複性非箝位感應開關電流脈衝的穩健性，其係與圖 4 中所繪示之類型之一裝置相比較。

【主要元件符號說明】

100	電晶體電源切換裝置
101	半導體本體
102	汲極區域
104	第一面
106	第二面
108	立式電晶體元件
110	源極電極
112	汲極電極
114	源極區域
116	閘極電極
118	絕緣層
120	絕緣層
121	隔離件
122	p型高電壓區域
124	p型摻雜區域

126	硼保護植入區域
400	電晶體電源切換裝置
402	接觸位置
404	接觸位置
700	電晶體電源切換裝置
702	立式突崩二極體
704	攜載第一電流之區域
706	第二半導體區域
708	PHV本體區域
710	PSD區域
712	BPI區域
1000	裝置700之等效電路
1002	n型側
1004	p型側
1006	p-n接面
1008	n型側
1010	p-n接面
1012	p-n接面
1014	電阻
1100	包括複數個二極體之裝置
1200	包括一重複導線電氣連接引線之裝置
1300	包括一個或多個導線電氣連接引線之裝置

七、申請專利範圍：

1. 一種電晶體電源切換裝置(400、700)，其包括呈現相對之第一及第二面(104、106)之一半導體本體(101)，該切換裝置包括用於在該等第一及第二面(104、106)之間攜載電流之立式場效應電晶體元件(108)之一陣列，電晶體元件(108)之該陣列包括：在該第一面(104)處具有一第一半導體類型之源極區域(114)之一陣列；至少一個插入於該等源極區域(114)與該第二面(106)之間之具有與該第一類型相反之一第二半導體類型的本體區域(122、124、126)；至少一個與該第二面(106)電氣連接之具有該第一半導體類型的汲極區域(102)；及至少一個用於可切換地控制該電流流經該至少一個本體區域(122、124、126)的控制電極(116)；以及接觸該等源極區域(114)且藉由至少一個絕緣層(120、121)而與該控制電極(116)絕緣之一導電層(110)，

其中接觸該導電層(110)之該等立式電晶體元件(108)之各者之該源極區域(114)包括：複數個在該第一面(104)處朝該陣列之一鄰近立式電晶體元件(108)之一源極區域(114)之一臂徑向延伸的臂；該至少一個本體區域(122、124、126)，其在該等源極區域(114)之該等臂的周圍及下方延伸及在該等立式電晶體元件(108)之間合併以形成一連續的本體區域，且該至少一個本體區域(122、124、126)在該等源極區域之各者中向上延伸，以在鄰近該等源極區域(114)之該等臂之各者之一末端之一接觸位置

(402)處接觸在該第一面(104)處之該導電層(110)。

2. 如請求項1之電晶體電源切換裝置，其中該至少一個本體區域(122、124、126)亦在該等源極區域之各者中向上延伸，以在該等立式電晶體元件(108)之該等源極區域(114)之各者之中心之一接觸位置(404)處，接觸在該第一面(104)處之該導電層(110)。
3. 如請求項1或2之電晶體電源切換裝置，其中該等源極區域(114)之該等臂之各者之該末端在該接觸位置(402)之周圍之該第一面(104)處擴大。
4. 如請求項1之電晶體電源切換裝置，其中該切換裝置亦包括至少一個在該半導體本體(101)中之反向偏壓立式突崩二極體(702)，該反向偏壓立式突崩二極體與電晶體(108)之該陣列電氣並聯，用於在該裝置之關閉狀態中引導在該等第一與第二面(104、106)之間的崩潰電流，且該反向偏壓立式突崩二極體(702)具有與該第一面(104)及該導電層(110)接觸之具有該第二半導體類型之一第一電流攜載二極體區域(704)，及與該第二面(106)電氣連接之具有該第一半導體類型之一第二半導體區域(706)。
5. 如請求項4之電晶體電源切換裝置，且包含在該第一電流攜載二極體區域(704)上之一位置處接合至該導電層(110)之一電氣連接引線(128)。
6. 如請求項5之電晶體電源切換裝置，其中該電氣連接引線(128)包括一引線，該引線從該導電層(110)延伸開以驅散來自該二極體(702)之熱量。

7. 如請求項5之電晶體電源切換裝置，其中該電氣連接引線(128)包括位於該導電層(110)之頂端上之一接觸凸塊，以驅散來自該二極體(402)之熱量。
8. 如請求項5或6之電晶體電源切換裝置，且在該半導體本體(101)中包含複數個該反向偏壓突崩二極體(702)，其中該等電氣連接引線(128)之至少一者係接合至在該等突崩二極體(702)之各者之該第一電流攜載二極體區域(704)之上的該導電層(110)。
9. 如請求項7之電晶體電源切換裝置，其中該等電氣連接引線(128)之至少一者係在該等突崩二極體(702)之多者之該等第一電流攜載二極體區域(704)上之複數個位置處接合至該導電層(110)。
10. 如請求項1、2、4、5、6、7或9中任何一項之電晶體電源切換裝置，其中該等第一電流攜載電晶體區域(114)每一者在大體上小於該反向偏壓突崩二極體(702)之該第一電流攜載二極體區域(704)接觸該導電層(110)之一面積的面積上接觸該導電層(110)。
11. 如請求項1、2、4至7或9中任何一項之電晶體電源切換裝置，其中該反向偏壓突崩二極體(702)具有一小於該陣列之該等立式電晶體元件之一崩潰電壓的崩潰電壓。

八、圖式：

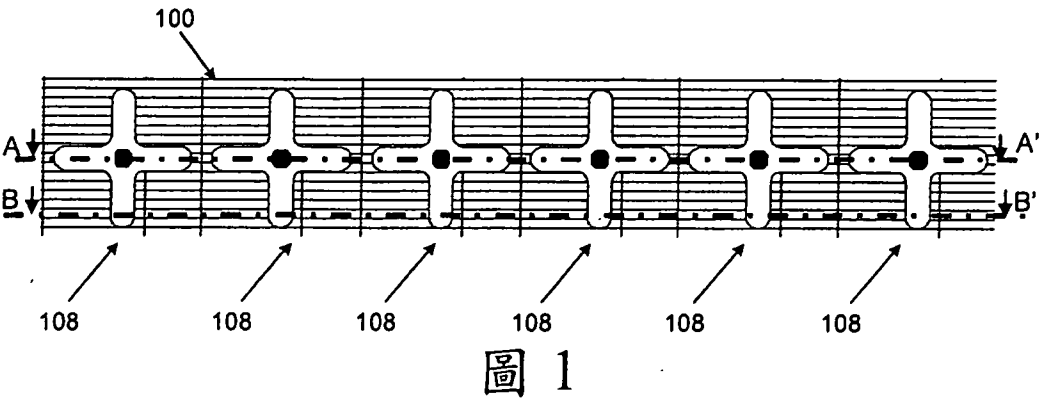


圖 1

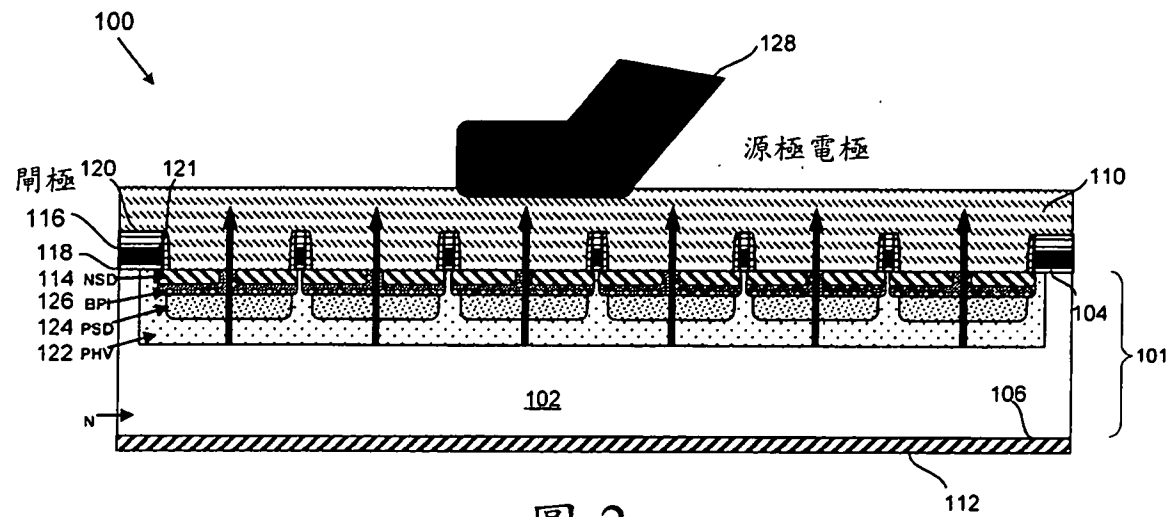


圖 2

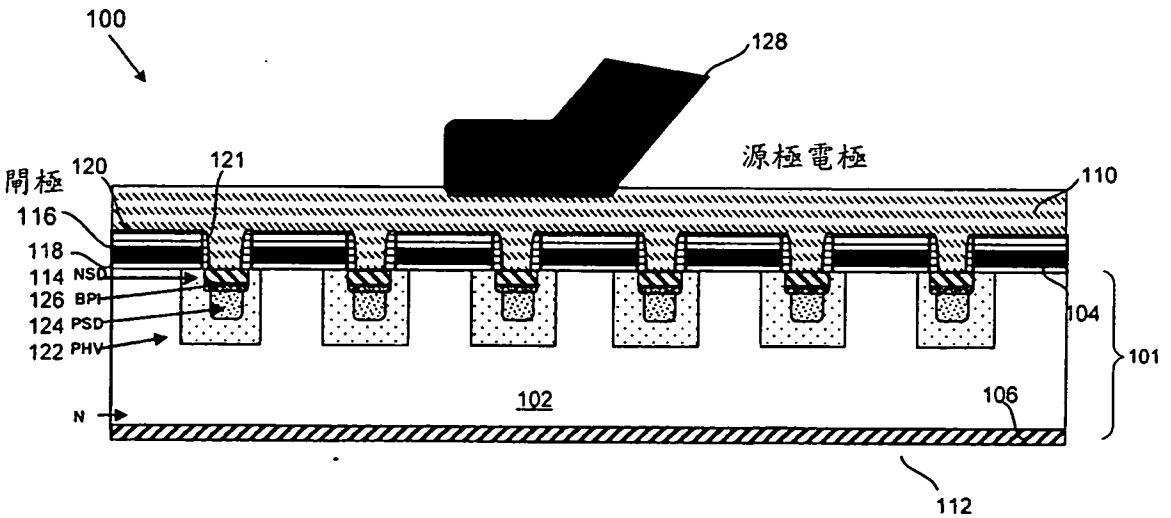


圖 3

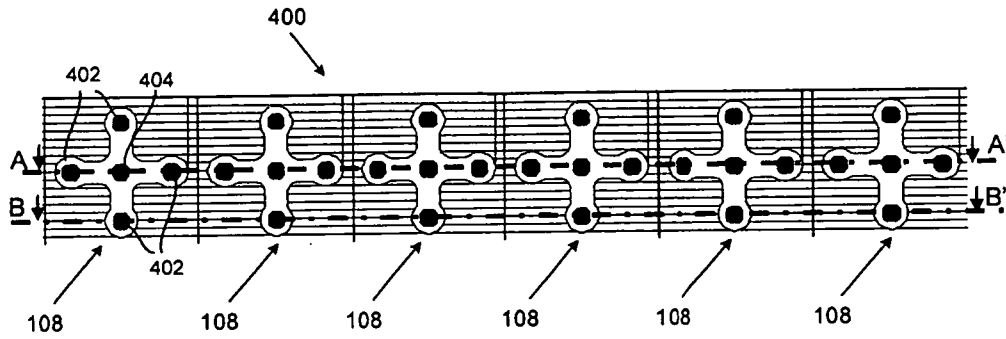


圖 4

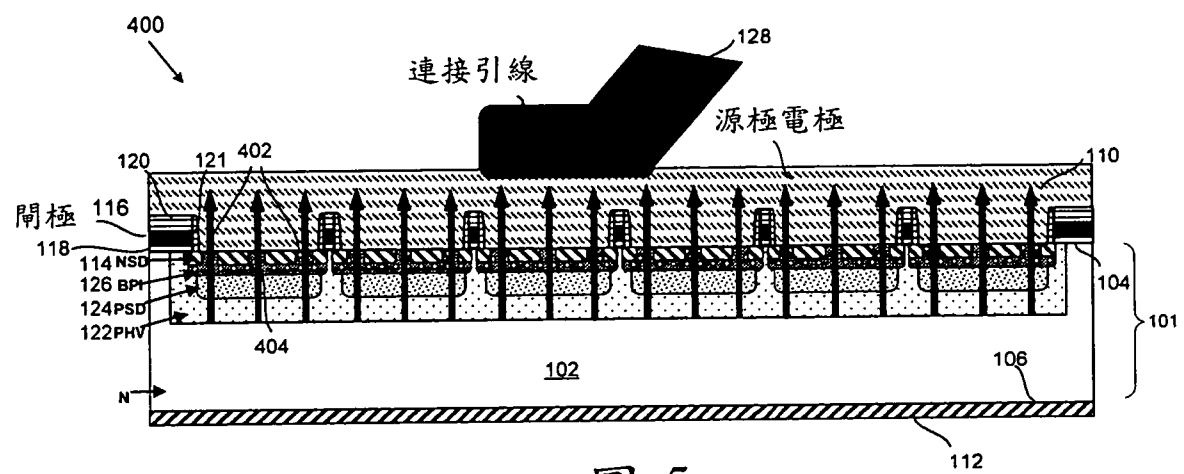


圖 5

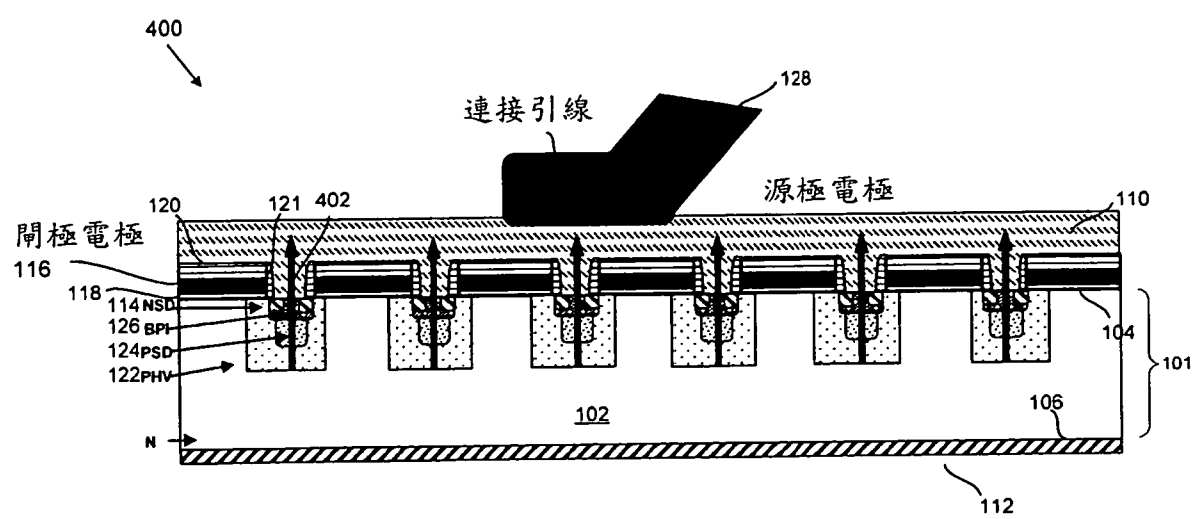


圖 6

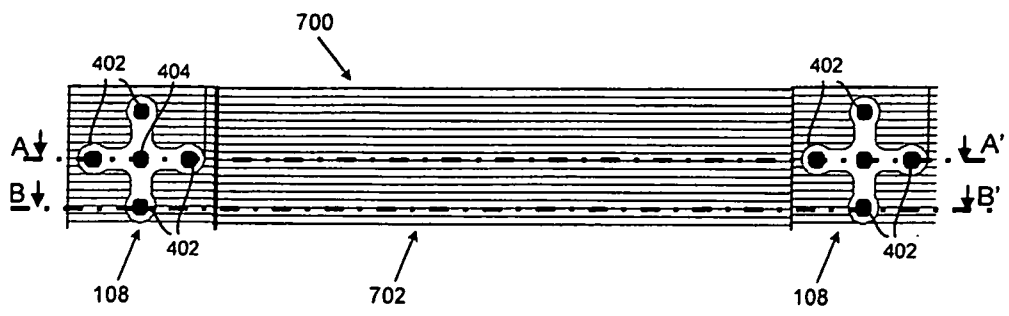


圖 7

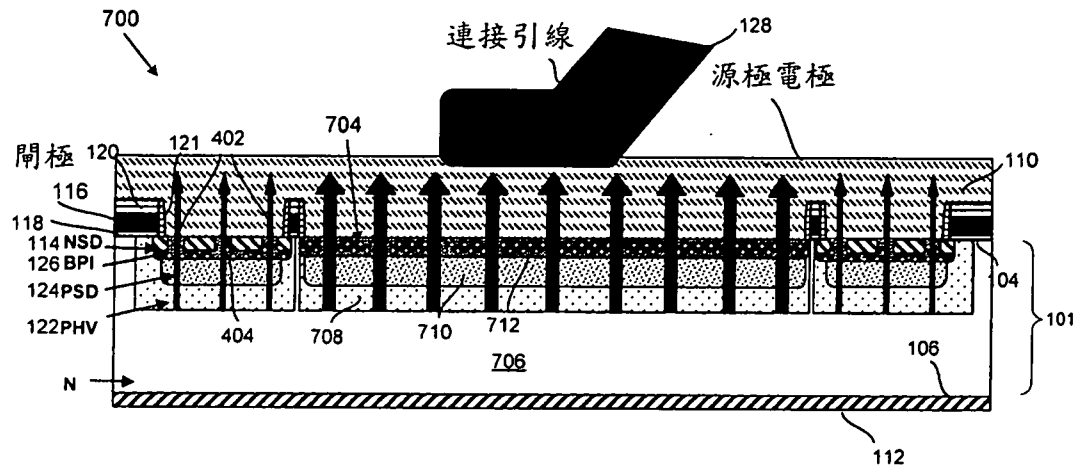


圖 8

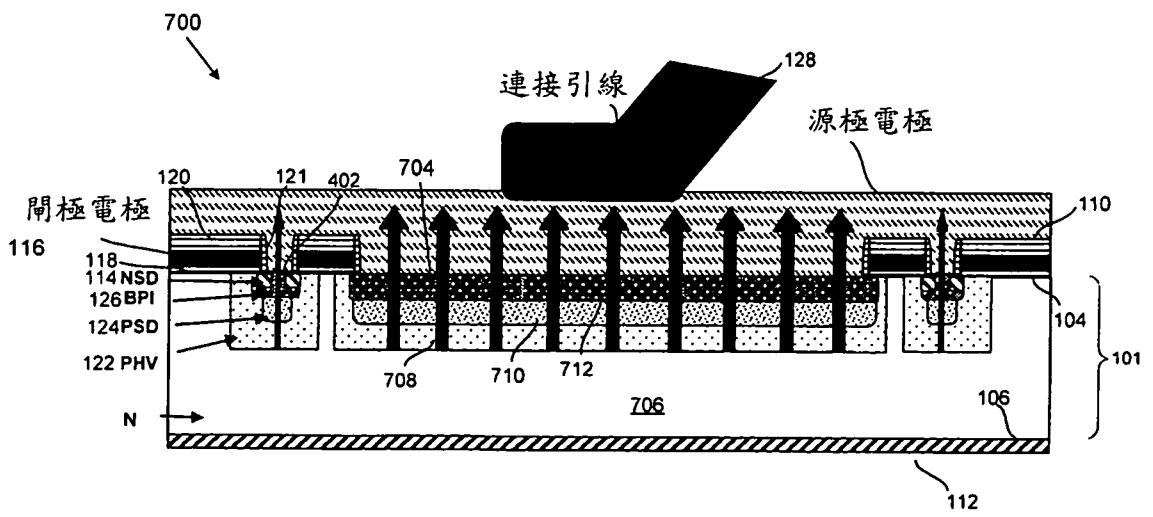


圖 9

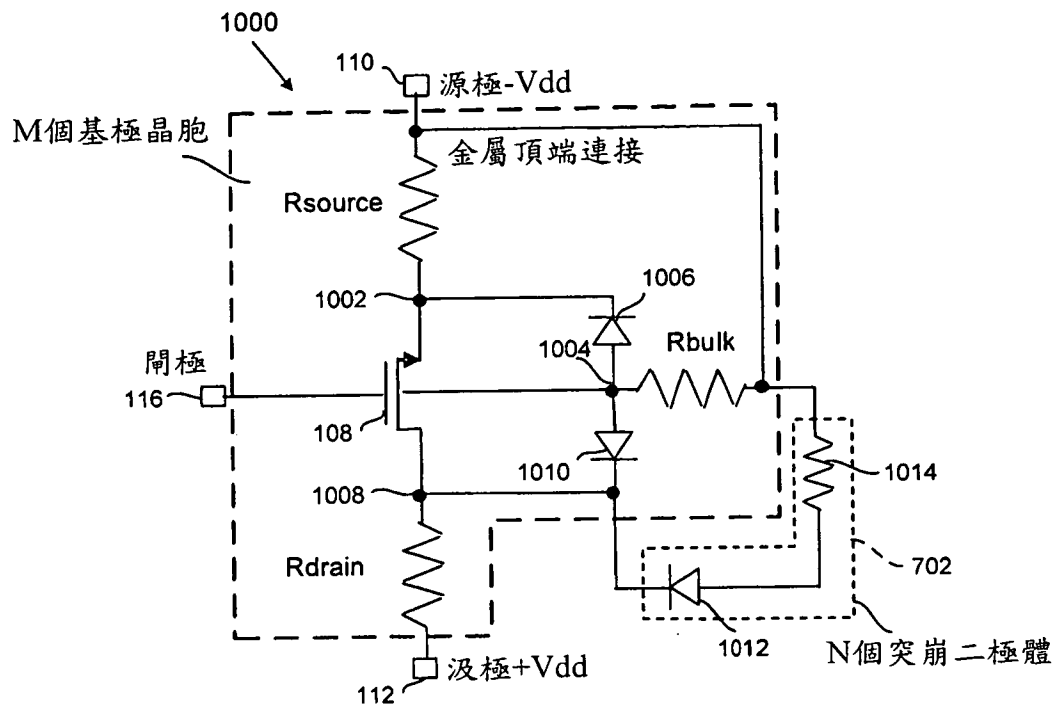


圖 10

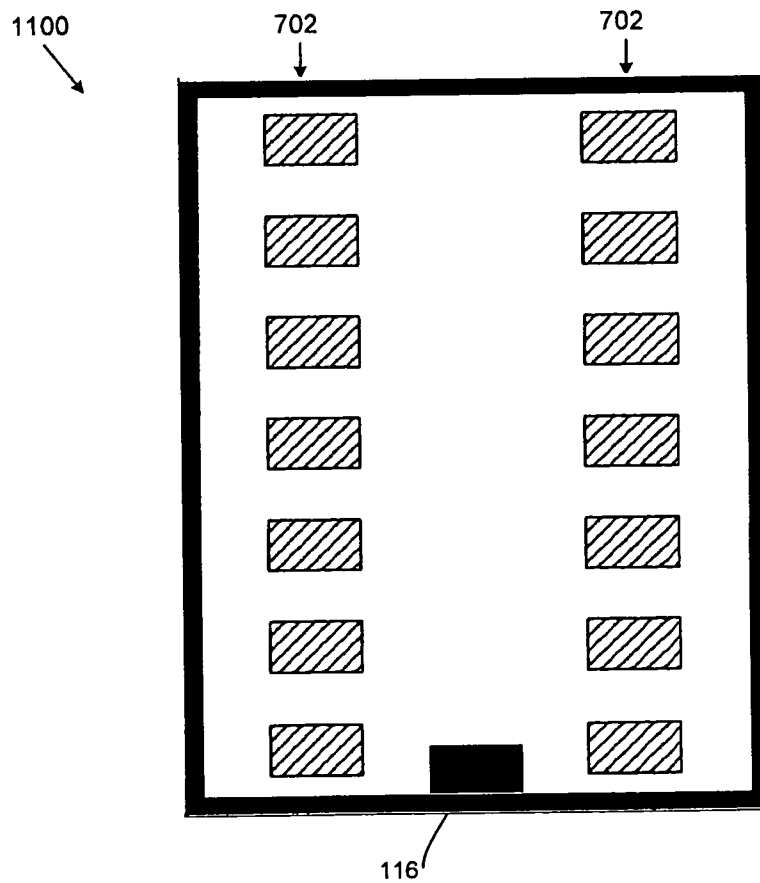


圖 11

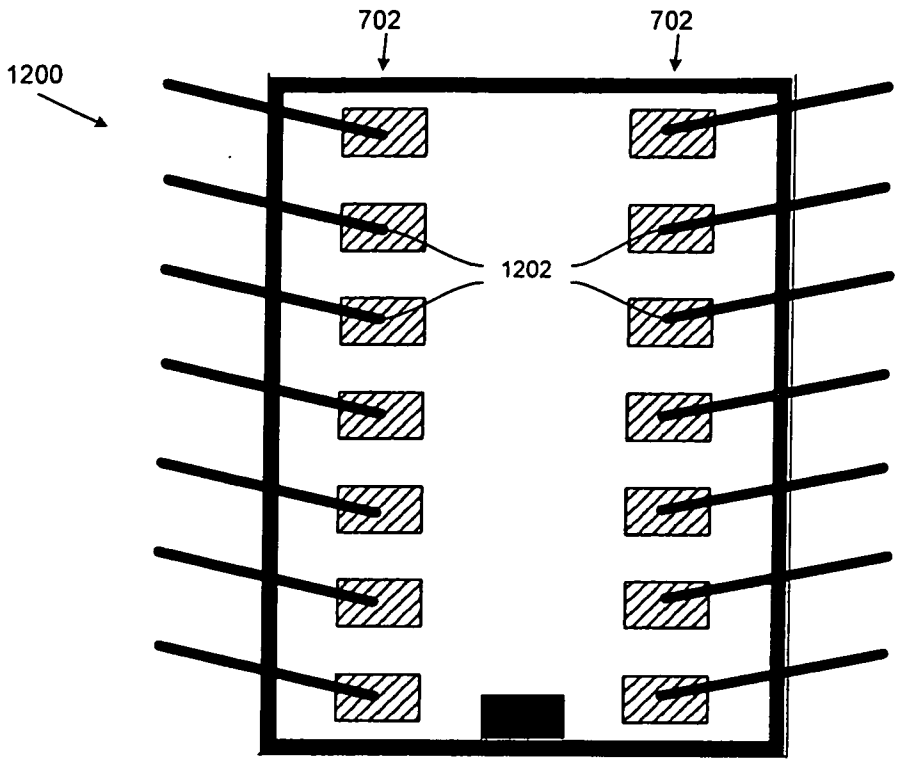


圖 12

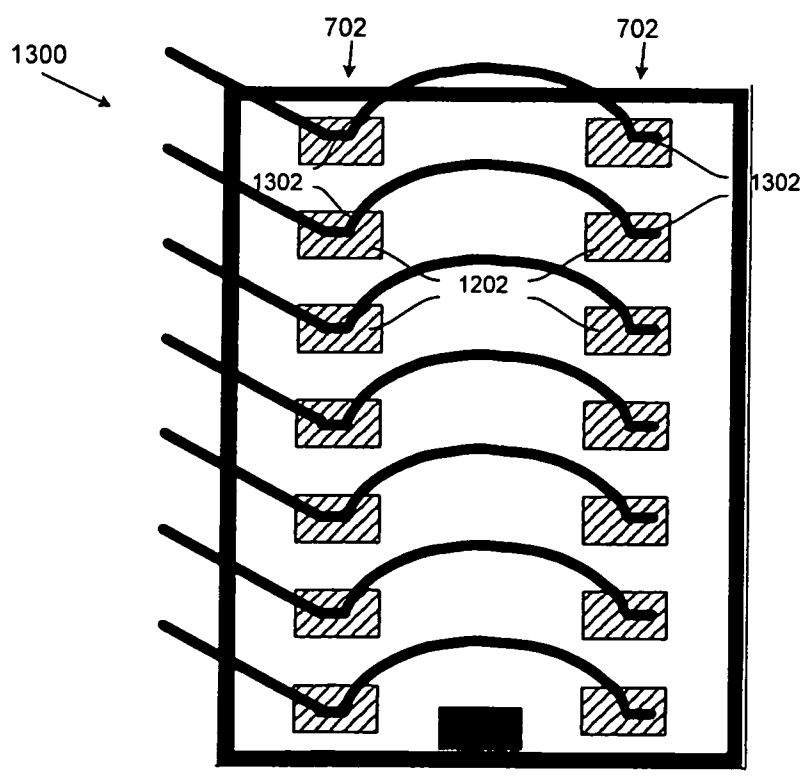


圖 13

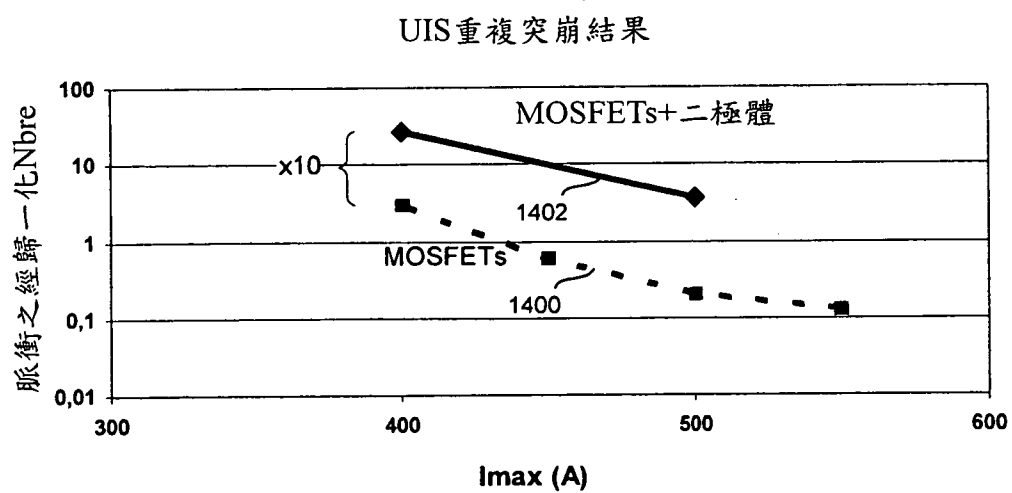


圖 14