

公 告 本

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 921355171

※ 申請日期： 92.12.16

※IPC 分類： G11C11/56

壹、發明名稱：(中文/日文)

非揮發性磁性記憶裝置及其製造方法

不揮發性磁気メモリ装置及びその製造方法

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日商新力股份有限公司

SONY CORPORATION

代表人：(中文/英文)

安藤 國威

ANDO, KUNITAKE

住居所或營業所地址：(中文/英文)

日本東京都品川區北品川六丁目七番35號

7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU, TOKYO, JAPAN

國 籍：(中文/英文)

日本 JAPAN

參、發明人：(共 1 人)

姓 名：(中文/英文)

元吉 真

MOTOYOSHI, MAKOTO

住居所地址：(中文/英文)

日本東京都品川區北品川六丁目七番35號

7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU, TOKYO, JAPAN

國 籍：(中文/英文)

日本 JAPAN

肆、聲明事項：

☐ 本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間，其日期為： 年 月 日。

☒ 本案申請前已向下列國家（地區）申請專利：

1. 日本；2003年01月06日；特願2003-000486

2.

3.

4.

5.

☒ 主張國際優先權(專利法第二十四條)：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本；2003年01月06日；特願2003-000486

2.

3.

4.

5.

☐ 主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明係關於一種非揮發性磁性記憶裝置及其製造方法，更詳細而言，係關於稱之為TMR(隧道磁阻)型之MRAM(磁性隨機存取記憶體)之非揮發性磁性記憶裝置及其製造方法。

【先前技術】

隨著資訊通信機器，特別是攜帶式終端等個人用小型機器之快速普及，對於構成此等之記憶體及邏輯等各種半導體裝置，要求高積體化、快速化、低電力化等進一步之高性能化。特別是非揮發性記憶體可以說在資訊裝置無所不在的時代是不可或缺的。即使因電源消耗、出現問題及伺服器與網路發生某種故障而斷開時，仍可藉由非揮發性記憶體來儲存、保護重要資訊。此外，最近之攜帶式機器係使不需要之電路區塊處於待用狀態，設計成儘可能抑制耗電，不過，若是可實現可兼顧快速之工作記憶體及大容量之儲存記憶體之非揮發性記憶體，即可消除耗電與記憶體之浪費。此外，只要可實現快速且大容量之非揮發性記憶體，即可發揮於接通電源時可瞬間啟動「立即接通」之功能。

非揮發性記憶體如使用半導體材料之快閃記憶體及使用強電介質材料之強電介質型非揮發性半導體記憶體(FERAM, Ferroelectric Random Access Memory)等。但是快閃記憶體之寫入速度係微秒規格，存在寫入速度慢之缺

點。另外，FERAM可重寫次數為 $10^{12} \sim 10^{14}$ ，將SRAM及DRAM替換成FERAM時，FERAM可重寫次數仍嫌不足，此外，強電介質層之微細加工困難之問題亦為人所詬病。

不存在此等缺點之非揮發性記憶體，係一種稱為MRAM(磁性隨機存取記憶體)之非揮發性磁性記憶裝置。初期之MRAM係以使用GMR(巨大磁阻)效應之自旋閥為基礎者。但因負荷之記憶胞電阻低達 $10 \sim 100 \Omega$ ，所以讀取時每位元之耗電大，因而存在大容量化困難之缺點。

另外，使用TMR(隧道磁阻)效應之MRAM於開發初期之電阻變化率，在室溫下僅約 $1 \sim 2\%$ ，不過近年來已可獲得將近 20% 之電阻變化率，因而使用TMR效應之MRAM深受矚目。TMR型之MRAM構造簡單，且定標(Scaling)容易，此外，因係藉由磁性瞬間旋轉來進行記錄，因此可重寫次數大。再者，預期存取時間亦非常快速，據說已可以 100 MHz 來動作。

圖40顯示先前TMR型之MRAM(以下簡稱為MRAM)之模式部分剖面圖。該MRAM係由：包含MOS型FET之選擇用電晶體TR與隧道磁阻元件130構成。

隧道磁阻元件130具有：第一強磁性體層、隧道絕緣膜134及第二強磁性體層之疊層構造。第一強磁性體層進一步具體而言，如具有自下起為反強磁性體層132與磁化固定層133(亦稱為固著層)之兩層構造，並藉由在此等兩層之間運作之交換相互作用，而具有強之一個方向之磁性各向異性。磁化方向較容易旋轉之第二強磁性體層亦稱為自由

層或記錄層135。隧道絕緣膜134切斷記錄層135與磁化固定層133間之磁性結合，並且擔任流入隧道電流之角色。連接MRAM與MRAM之位元線BL係形成於第三層間絕緣層128上。設於位元線BL與記錄層135之間之上方塗敷膜136用於防止構成位元線BL之原子與構成記錄層135之原子相互擴散，降低接觸電阻及防止記錄層135之氧化。圖中之參考符號131係表示形成於反強磁性體層132與第二層間絕緣層125間之障壁層。

再者，於隧道磁阻元件130之下方，經由第二層間絕緣層125而配置有寫入字線RWL。另外，寫入字線RWL之延伸方向(第一方向)與位元線BL之延伸方向(第二方向)通常係正交。

另外，選擇用電晶體TR係形成於被元件分離區域111所包圍之矽半導體基板110之部分，並被第一層間絕緣層121覆蓋。而後，一方之源極/汲極區域114B係經由包含鎢插塞之第一連接孔123、定位焊墊(Landing Pad)124及第二連接孔127，而連接於障壁層131、反強磁性體層132及磁化固定層133。亦即，第二連接孔127包含：障壁層131、反強磁性體層132及磁化固定層133之延伸部。此外，另一方之源極/汲極區域114A係經由接觸孔115而連接於感測線116。圖中之參考符號112表示閘極，參考符號113表示閘極絕緣膜。

MRAM陣列係於位元線BL及寫入字線RWL構成之格柵交叉點上配置有MRAM。

對如此構成之MRAM寫入資料時，係於位元線BL及寫入字線RWL內流入電流，而藉由其結果所形成之合成磁場，改變第二強磁性體層(記錄層135)之磁化方向，在第二強磁性體層(記錄層135)上記錄「1」或「0」。

另外，資料之讀取，係使選擇用電晶體TR處於接通狀態，在位元線BL內流入電流，並藉由以感測線116檢測磁阻效應造成隧道電流變化來進行。記錄層135與磁化固定層133之磁化方向相等時，成為低電阻(如將該狀態設定為「0」)，記錄層135與磁化固定層133之磁化方向反平行時，成為高電阻(如將該狀態設定為「1」)。

以下，參照半導體基板等之模式一部分剖面圖之圖34之(A)，(B)及圖35~圖40來說明圖40所示之先前MRAM之製造方法概要。

[步驟－10]

首先，以熟知之方法，將發揮選擇用電晶體TR功能之MOS型FET形成於包含矽半導體基板之半導體基板110上。其次，全面形成第一層間絕緣層之下層後，依據微影技術及RIE法，而在源極/汲極區域114A上方之第一層間絕緣層之下層形成開口部，其次，在包含開口部內之第一層間絕緣層之下層上，以CVD法形成摻雜有雜質之多晶矽層。其次，藉由將第一層間絕緣層下層上之多晶矽層予以圖案化，可在第一層間絕緣層之下層上形成感測線116。感測線116與源極/汲極區域114A係經由形成於第一層間絕緣層下層之接觸孔115連接。而後，全面形成第一層間絕緣層

之上層。另外，以下合併第一層間絕緣層之下層與第一層間絕緣層之上層，簡稱為第一層間絕緣層 121。

[步驟－20]

而後，以 RIE 法在源極/汲極區域 114B 上方之第一層間絕緣層 121 形成第一開口部 122 後，在第一開口部 122 內形成連接於選擇用電晶體 TR 之源極/汲極區域 114B 之第一連接孔 123。

而後，在第一層間絕緣層 121 上形成寫入字線 RWL，同時在第一連接孔 123 之頂面形成定位焊墊 124。而後，全面形成第二層間絕緣層 125。如此可獲得圖 34(A) 所示之構造。

[步驟－30]

而後，藉由微影技術，在第二層間絕緣層 125 上形成於定位焊墊 124 上方形成有開口 141 之光阻層 140 (參照圖 34 之 (B))。其次，將光阻層 140 作為掩模，蝕刻第二層間絕緣層 125，於第二層間絕緣層 125 上形成第二開口部 126 後，藉由灰化技術來除去光阻層 140。如此可獲得圖 35 所示之構造。其次，為求獲得良好之接觸，對露出於第二開口部 126 底部之定位焊墊 124 實施氫濺射處理。

[步驟－40]

而後，以濺射法，包含第二開口部 126 內而全面地依序形成障壁層 131、反強磁性體層 132、磁化固定層 133、隧道絕緣膜 134、記錄層 135 及上方塗敷膜 136。在第二開口部 126 之側壁及底面亦堆積障壁層 131 至上方塗敷膜 136。

如此可獲得圖36所示之構造。

[步驟－50]

其次，藉由微影技術及RIE法，將上方塗敷膜136、記錄層135及隧道絕緣膜134予以圖案化，保留磁化固定層133、反強磁性體層132及障壁層131，進一步可獲得包含障壁層131、反強磁性體層132及磁化固定層133之延伸部之第二連接孔127。如此可獲得圖37所示之構造。

[步驟－60]

而後，將磁化固定層133、反強磁性體層132及障壁層131予以圖案化(參照圖38)，全面形成第三層間絕緣層128後，以CMP法將第三層間絕緣層128予以平坦化，使上方塗敷膜136露出(參照圖39)。其次，在第三層間絕緣層128上形成與上方塗敷膜136連接，而延伸於與第一方向正交之第二方向(圖式之左右方向)上之位元線BL(參照圖40)。另外，此時亦合併形成周邊電路之配線(圖上未顯示)及接合焊墊區域(圖上未顯示)。再者，以電漿CVD法全面堆積氮化矽膜(圖上未顯示)，將接合焊墊部(圖上未顯示)開口於氮化矽膜上，完成MRAM之製造步驟。

[發明所欲解決之問題]

如上述，MRAM雖具有快速、高積體化容易之優點，但是上述之先前製程具有以下說明之問題。

隧道磁阻元件130基底之第二層間絕緣層125上要求數埃以下非常高之平坦性。隧道磁阻元件130之記錄層135及磁化固定層133之磁化方向須與隧道磁阻元件130之表面平

行。然而，第二層間絕緣層125表面存在凹凸時，記錄層135及磁化固定層133即成凹凸狀態，而在記錄層135及磁化固定層133之磁化方向上產生垂直成分，造成隧道磁阻元件130之特性惡化，或是隧道磁阻元件130特性偏差擴大。再者，第二層間絕緣層125表面存在凹凸時，在約1 nm之非常薄之隧道絕緣膜134膜厚上亦產生偏差，而發生隧道磁阻元件130之特性偏差。

在上述之[步驟－30]中，自第二層間絕緣層125除去光阻層140時，在第二層間絕緣層125上生成凹凸。再者，藉由定位焊墊124之氬濺射處理，在第二層間絕緣層125上亦生成凹凸。圖35模式顯示該第二層間絕緣層125表面粗糙之狀態。

此外，第二連接孔127包含障壁層131、反強磁性體層132及磁化固定層133之延伸部。構成隧道磁阻元件130之各層之膜厚薄，形成各層用之濺射裝置須為高精確度、平坦且可抑制膜厚偏差之規格，濺射亦可在室溫下進行。因而，亦存在第二開口部126之敷層比使用一般之濺射裝置時為差，在磁化固定層133、反強磁性體層132及障壁層131上容易產生階差之問題。

因此，本發明之目的在提供一種可確實達成構成隧道磁阻元件之各層平坦化，且具有可賦予電性連接隧道磁阻元件與選擇用電晶體之連接孔高度可靠性之構造之非揮發性磁性記憶裝置及其製造方法。

【發明內容】

為求達成上述目的，本發明之非揮發性磁性記憶裝置(更具體而言，係TMR型之MRAM)之特徵為具有：

- (a)選擇用電晶體，其係形成於半導體基板上；
- (b)第一層間絕緣層，其係覆蓋選擇用電晶體；
- (c)第一連接孔，其係形成於設置在第一層間絕緣層之第一開口部內，並與選擇用電晶體連接；
- (d)第一配線，其係形成於第一層間絕緣層上，並延伸於第一方向；
- (e)第二層間絕緣層，其係覆蓋第一層間絕緣層及第一配線；
- (f)隧道磁阻元件，其係形成於第二層間絕緣層上，並以強磁性體層夾著隧道絕緣膜來構成；
- (g)第三層間絕緣層，其係覆蓋隧道磁阻元件及第二層間絕緣層；
- (h)第二配線，其係形成於第三層間絕緣層上，並與隧道磁阻元件之一端電性連接，而延伸於與第一方向不同(如正交)之第二方向上；及
- (i)第二連接孔，其係形成於設置在第二層間絕緣層之第二開口部內，並與第一連接孔連接；

且隧道磁阻元件之另一端之延伸部端面與第二連接孔接觸。

本發明之非揮發性磁性記憶裝置中，第二配線係與隧道磁阻元件之一端電性連接，不過此種構造包含第二配線與隧道磁阻元件之一端間接連接之形態。

為求達成上述目的，本發明第一態樣之非揮發性磁性記憶裝置(更具體而言，係TMR型之MRAM)之製造方法之特徵為：係製造本發明之非揮發性磁性記憶裝置用之方法，且包含以下步驟：

- (A)於半導體基板上形成選擇用電晶體；
- (B)全面形成第一層間絕緣層；
- (C)在第一層間絕緣層上設置第一開口部，在該第一開口部內形成與選擇用電晶體連接之第一連接孔；
- (D)將延伸於第一方向之第一配線形成於第一層間絕緣層上；
- (E)全面形成第二層間絕緣層；
- (F)在第二層間絕緣層上形成至少包含：第一強磁性體層、隧道絕緣膜及第二強磁性體層之疊層構造；
- (G)在位於第一連接孔上方之疊層構造及第二層間絕緣層之部分形成第二開口部；
- (H)包含第二開口部內而全面地形成導體層；
- (I)將導體層、第二強磁性體層及隧道絕緣膜予以圖案化，藉以在第二開口部內獲得連接於第一連接孔之第二連接孔；
- (J)將第一強磁性體層予以圖案化，藉以獲得隧道絕緣膜被第一及第二強磁性體層夾著而形成之隧道磁阻元件，同時獲得端面與第二連接孔接觸之第一強磁性體層之延伸部；
- (K)全面形成第三層間絕緣層；及

(L)在第三層間絕緣層上形成與第二強磁性體層電性連接，並延伸於與第一方向不同(如正交)之第二方向之第二配線。

本發明第一態樣之非揮發性磁性記憶裝置之製造方法，其第一強磁性體層如後述地，自下起包含反強磁性體層與磁化固定層時，在前述步驟(I)中，除導體層、第二強磁性體層及隧道絕緣膜之外，亦可將磁化固定層予以圖案化，此時在前述步驟(J)中，係將第一強磁性體層予以圖案化，具體而言，將反強磁性體層予以圖案化，而可獲得端面與第二連接孔接觸之第一強磁性體層之延伸部(更具體而言，係反強磁性體層之延伸部)。

為求達成上述目的，本發明第二態樣之非揮發性磁性記憶裝置(更具體而言，係TMR型之MRAM)之製造方法之特徵為：係製造本發明之非揮發性磁性記憶裝置用之方法，且包含以下步驟：

- (A)於半導體基板上形成選擇用電晶體；
- (B)全面形成第一層間絕緣層；
- (C)在第一層間絕緣層上設置第一開口部，在該第一開口部內形成與選擇用電晶體連接之第一連接孔；
- (D)將延伸於第一方向之第一配線形成於第一層間絕緣層上；
- (E)全面形成第二層間絕緣層；
- (F)在第二層間絕緣層上形成至少包含：第一強磁性體層、隧道絕緣膜及第二強磁性體層之疊層構造；

(G)將第二強磁性體層及隧道絕緣膜予以圖案化；

(H)在位於第一連接孔上方之第一強磁性體層及第二層間絕緣層之部分形成第二開口部；

(I)包含第二開口部內而全面地形成導體層；

(J)將導體層予以圖案化，藉以在第二開口部內獲得連接於第一連接孔之第二連接孔；

(K)將第一強磁性體層予以圖案化，藉以獲得隧道絕緣膜被第一及第二強磁性體層夾著而形成之隧道磁阻元件；

(L)全面形成第三層間絕緣層；及

(M)在第三層間絕緣層上形成與第二強磁性體層電性連接，並延伸於與第一方向不同(如正交)之第二方向之第二配線。

本發明第二態樣之非揮發性磁性記憶裝置之製造方法，其第一強磁性體層如後述地，自下起包含反強磁性體層與磁化固定層時，在前述步驟(G)中，除第二強磁性體層及隧道絕緣膜之外，亦可將磁化固定層予以圖案化，此時在前述步驟(H)中，具體而言，係在位於第一連接孔上方之反強磁性體層及第二層間絕緣層之部分形成第二開口部，於前述步驟(K)中，係將第一強磁性體層予以圖案化，具體而言，將反強磁性體層予以圖案化。藉此，可獲得端面與第二連接孔接觸之第一強磁性體層之延伸部(更具體而言，係反強磁性體層之延伸部)。

本發明第二態樣之非揮發性磁性記憶裝置之製造方法，亦可構成於前述步驟(G)之後包含以下步驟，亦即將第一

強磁性體層予以圖案化，藉以獲得隧道絕緣膜被第一及第二強磁性體層夾著而形成之隧道磁阻元件，且獲得第一強磁性體層之延伸部，

前述步驟(H)中，在位於第一連接孔上方之第一強磁性體層之延伸部及第二層間絕緣層之部分形成第二開口部，

於前述步驟(J)後，省略前述步驟(K)，而執行步驟(L)。

另外，為求方便，而將此種非揮發性磁性記憶裝置之製造方法稱為本發明第三態樣之非揮發性磁性記憶裝置之製造方法。

本發明第一態樣~第三態樣之非揮發性磁性記憶裝置之製造方法，其第二配線係與第二強磁性體層電性連接，不過此種構造包含第二配線與第二強磁性體層間接連接之形態。

本發明之非揮發性磁性記憶裝置及本發明第一態樣~第三態樣之非揮發性磁性記憶裝置之製造方法(以下，有時將此等簡稱為本發明)，其第一強磁性體層，更具體而言，宜自下起具有反強磁性體層與磁化固定層(亦稱為固著層)之兩層構造，藉此，藉由在此等兩層之間運作之交換相互作用，而具有強之一個方向之磁性各向異性。磁化方向較容易旋轉之第二強磁性體層亦稱為自由層或記錄層。隧道絕緣膜切斷第二強磁性體層(記錄層)與磁化固定層間之磁性結合，並且擔任流入隧道電流之角色。

磁化固定層(固著層)及第二強磁性體層(記錄層、自由層)如可由轉移金屬磁性元件，具體而言，可由鎳(Ni)、鐵

(Fe)或鈷(Co)構成之強磁性體，或是以此等之合金(如鈷－鐵、鈷－鐵－鎳、鎳－鐵等)為主要成分之強磁性體構成。此外，亦可使用所謂半金屬強磁性體材料及稱為鐵化鈷－硼(CoFe－B)之非晶質強磁性體材料。構成反強磁性體層之材料如：鐵－錳合金、鎳－錳合金、白金－錳合金、鈱－錳合金、銻－錳合金、鈷氧化物、鎳氧化物等。此等層如可藉由濺射法、離子束堆積法、真空蒸鍍法等之物理性氣相生長法(PVD法)、及ALD(原子層沉積)法等之CVD法而形成。

構成隧道絕緣膜之絕緣材料可採用如鋁氧化物(AlO_x)、鋁氮化物(AlN)、鎂氧化物(MgO)、鎂氮化物、矽氧化物、矽氮化物，再者可採用鍺、氧化鎳、鎘氧化物(CdO_x)、氧化鉛、五氧化二鉍、氮化硼、硫化鋅。隧道絕緣膜如可藉由將濺射法所形成之金屬膜予以氧化或氮化而獲得。更具體而言，構成隧道絕緣膜之絕緣材料使用鋁氧化物(AlO_x)時，如可採用：在大氣中氧化濺射法所形成之鋁之方法；電漿氧化濺射法所形成之鋁之方法；以IPC電漿氧化濺射法所形成之鋁之方法；在氧中自然氧化濺射法所形成之鋁之方法；以氧自由基來氧化濺射法所形成之鋁之方法；可在氧中自然氧化濺射法所形成之鋁時，照射紫外線之方法；以反應性濺射法形成鋁膜之方法；及以濺射法形成氧化鋁膜之方法等。或是，亦可藉由ALD法來形成隧道絕緣膜。

第一配線(寫入字線)或第二配線(位元線)如包含：鋁、

鋁－銅等鋁系合金、銅(Cu)，如可藉由濺射法等之PVD法、化學氣相生長法(CVD法)、電解電鍍法等之電鍍法等而形成。此外，導體層如包含：鋁、鋁－銅等鋁系合金、銅(Cu)、鈹、氮化鈹、鈦、氮化鈦、鎢、氮化鎢、鈦(Ru)，如可藉由濺射法等之PVD法、CVD法及電鍍法而形成。第二連接孔包含該導體層。

第一連接孔可包含：摻雜有雜質之多晶矽、鎢、鈦、鉑、鈮、銅、鎢化鈦、氮鎢化鈦、矽化鎢、矽化鉬等高熔點金屬及金屬矽化物，並可依據CVD法及濺射法等之PVD法而形成。

疊層構造之圖案化及選擇性除去，如可藉由反應性離子蝕刻(RIE)法及離子銑削法來進行。此外，有時亦可採用所謂剝落法來進行圖案化。

選擇用電晶體如包含：熟知之MIS型FET、MOS型FET及雙極電晶體。

構成各種層間絕緣膜之材料如：氧化矽(SiO_2)、氮化矽(SiN)、氧氮化矽、SOG、NSG、BPSG、PSG、BSG、FSG、氧碳化矽、碳化矽、有機膜(所謂Low-k材料)，或是LTO、氧化鋁(Al_2O_3)。

本發明第一態樣之非揮發性磁性記憶裝置之製造方法中，由於係在步驟(F)之後執行步驟(G)，因此可確實防止在第二層間絕緣層表面產生凹凸。此外，由於係在步驟(H)及步驟(I)中形成第二連接孔，因此可使電性連接隧道磁阻元件與選擇用電晶體之第二連接孔具備高度可靠性。

本發明第二態樣或第三態樣之非揮發性磁性記憶裝置之製造方法中，由於係在步驟(F)之後執行步驟(H)，因此可確實防止在第二層間絕緣層表面產生凹凸。此外，由於係在步驟(I)及步驟(J)中形成第二連接孔，因此可使電性連接隧道磁阻元件與選擇用電晶體之第二連接孔具備高度可靠性。

【實施方式】

以下參照圖式，並依據發明之實施形態(以下簡稱為實施形態)來說明本發明。

(第一種實施形態)

第一種實施形態係關於本發明之非揮發性磁性記憶裝置(以下稱為MRAM)及本發明第一態樣之MRAM之製造方法。圖8顯示第一種實施形態之TMR型之MRAM之模式一部分剖面圖。

該MRAM具有：選擇用電晶體TR、第一層間絕緣層21、第一連接孔23、第一配線(寫入字線RWL)、第二層間絕緣層25、隧道磁阻元件30、第三層間絕緣層26、第二配線(位元線BL)及第二連接孔52。

此處，由MOS型FET構成之選擇用電晶體TR係形成於由矽半導體基板構成之半導體基板10上。更具體而言，選擇用電晶體TR係形成於被元件分離區域11所包圍之活性區域內，並包含：閘極12、閘極絕緣膜13、源極/汲極區域14A，14B。如包含氧化矽及BPSG之第一層間絕緣層21覆蓋選擇用電晶體TR。包含鎢插塞之第一連接孔23係形成於

設於第一層間絕緣層21之第一開口部22內，並與選擇用電晶體TR之一方源極/汲極區域14B連接。第一連接孔23進一步與形成在第一層間絕緣層21上之定位焊墊24連接。第一配線(寫入字線RWL)係由銅(Cu)構成，形成在第一層間絕緣層21上，並延伸於第一方向(圖式之紙面垂直方向)。由氧化矽構成之第二層間絕緣層25覆蓋第一層間絕緣層21及寫入字線RWL。另外，選擇用電晶體TR之另一方源極/汲極區域14A係經由接觸孔15而連接於感測線16。

隧道磁阻元件30形成在第二層間絕緣層25上，自下起具有：第一強磁性體層、由鋁氧化物構成之隧道絕緣膜34、及由鎳-鐵合金構成之第二強磁性體層35(亦稱為自由層或記錄層)之疊層構造。更具體而言，第一強磁性體層自下起具有：由鐵-錳合金構成之反強磁性體層32，及由鎳-鐵合金構成之磁化固定層33之兩層構造。該磁化固定層33藉由與反強磁性體層32之交換結合來固定(pinning)磁化方向。藉由外部施加磁場，第二強磁性體層(記錄層)35之磁化方向變成對磁化固定層33平行或反平行。在反強磁性體層32與第二層間絕緣層25之間設有由氮化鈦、鉭或氮化鉭構成之障壁層31。另外，參照符號36係由與障壁層31相同材料構成之上方塗敷膜。上方塗敷膜36係擔任防止構成位元線BL之原子與構成第二強磁性體層(記錄層)35之原子相互擴散，降低接觸電阻及防止第二強磁性體層(記錄層)35氧化之角色。

由氧化矽構成之第三層間絕緣層26覆蓋隧道磁阻元件

30、第二層間絕緣層25、與磁化固定層33、反強磁性體層32及障壁層31之延伸部37。此外，第二配線之位元線BL形成在第三層間絕緣層26上，與隧道磁阻元件30之一端(更具體而言，係第二強磁性體層(記錄層)35)電性連接，並延伸於與第一方向不同(更具體而言係正交)之第二方向(圖式之左右方向)。

由鉮構成之第二連接孔52形成於設置在第二層間絕緣層25上之第二開口部50內，並與第一連接孔23連接。更具體而言，第二連接孔52係與定位焊墊24接觸。第二連接孔52之頂部形成於上方塗敷膜36上。

而後，隧道磁阻元件之另一端之延伸部37(更具體而言，係延伸在第二層間絕緣層25上之磁化固定層33、反強磁性體層32及障壁層31之延伸部)之端面與第二連接孔52接觸。

第一種實施形態或後述之第二種實施形態~第六種實施形態之MRAM動作及陣列構造，基本上與先前之MRAM之動作(寫入動作、讀取動作)及陣列構造相同。

以下，參照半導體基板10等之模式一部分剖面圖之圖1~圖8，說明第一種實施形態之MRAM之製造方法。

[步驟－100]

首先，將發揮選擇用電晶體TR功能之MOS型FET形成於由矽半導體基板構成之半導體基板10上。因而係依據熟知之方法來形成具有溝渠構造之元件分離區域11。另外，元件分離區域亦可具有LOCOS構造，亦可組合LOCOS構造與

溝渠構造。而後，如藉由高溫(Pyrogenic)法氧化半導體基板10之表面，而形成閘極絕緣膜13。其次，以CVD法全面形成摻雜有雜質之多晶矽層後，將多晶矽層予以圖案化，而形成閘極12。另外，亦可由聚化物(Polycide)及金屬矽化物構成閘極12，來取代由多晶矽層構成。其次，在半導體基板10上佈植離子，而形成LDD構造(圖上未顯示)。而後，全面以CVD法形成氧化矽層後，藉由回蝕該氧化矽層，而在閘極12側面形成閘極側壁(圖上未顯示)。其次，在半導體基板10上佈植離子後，藉由進行佈植有離子之雜質之活化退火處理，而形成源極/汲極區域14A，14B。

[步驟－105]

其次，以CVD法全面形成由氧化矽構成之第一層間絕緣層之下層後，以化學性/機械性研磨法(CMP法)研磨第一層間絕緣層之下層。而後，依據微影技術及RIE法，在源極/汲極區域14A上方之第一層間絕緣層下層形成開口部，其次，以CVD法在包含開口部內之第一層間絕緣層下層上形成摻雜有雜質之多晶矽層。其次，藉由將第一層間絕緣層下層上之多晶矽層予以圖案化，可在第一層間絕緣層下層上形成感測線16。感測線16及源極/汲極區域14A係經由形成於第一層間絕緣層下層之接觸孔15來連接。而後，以CVD法全面形成由BPSG構成之第一層間絕緣層之上層。另外，在由BPSG構成之第一層間絕緣層之上層形成後，宜在氮氣氣氛中，如以 $900^{\circ}\text{C} \times 20$ 分鐘，平坦化熱處理第一層間絕緣層之上層。再者，宜依需要，如以CMP法化學性

及機械性研磨第一層間絕緣層之上層頂面，將第一層間絕緣層之上層予以平坦化，或藉由光阻回蝕法將第一層間絕緣層之上層予以平坦化。另外，合併第一層間絕緣層之下層與第一層間絕緣層之上層，以下簡稱為第一層間絕緣層21。

[步驟－110]

而後，以RIE法在源極/汲極區域14B上方之第一層間絕緣層21上形成開口部22後，在第一開口部22內形成連接於選擇用電晶體TR之源極/汲極區域14B之第一連接孔23。第一連接孔23之頂面存在於與第一層間絕緣層21表面大致相同之平面上。如可藉由覆蓋鎢CVD法，以鎢插塞埋入開口部22來形成第一連接孔23。另外，以鎢埋入第一開口部22之前，宜以磁控管濺射法，在包含第一開口部22內之第一層間絕緣層21上依序形成鈦層及氮化鈦層。此處形成鈦層及氮化鈦層之理由，係為求獲得歐姆型低接觸電阻，防止覆蓋鎢CVD法造成半導體基板10損傷，及提高鎢之密合性。圖式中省略鈦層及氮化鈦層之顯示，第一層間絕緣層21上之鎢層、氮化鈦層級鈦層亦可藉由CMP法除去。此外，亦可使用摻雜有雜質之多晶矽來取代鎢。

[步驟－115]

而後，在第一層間絕緣層21上以濺射法形成銅層，藉由將該銅層予以圖案化，來形成第一配線(寫入字線RWL)及定位焊墊24。

另外，亦可採用所謂之金屬鑲嵌法形成第一配線(寫入

字線RWL)及定位焊墊24。亦即，係在第一層間絕緣層21上形成絕緣膜，並在須形成第一配線(寫入字線RWL)及定位焊墊24之絕緣膜部分形成凹部。而後，分別以濺射法形成厚度為20 nm之鈹膜及厚度為0.1 μm 之銅膜後，進行銅電鍍，以銅層埋入凹部，其次，如以CMP法除去絕緣膜上之銅層、銅膜及鈹膜。

[步驟－120]

而後，全面以CVD法形成由氧化矽構成之第二層間絕緣層25，而形成在第一配線(寫入字線RWL)上之厚度為50 nm(參照圖1)。在該狀態下，第二層間絕緣層25表面非常平滑。另外，依需要，亦可採用CMP法進行第二層間絕緣層25之平坦化處理。

[步驟－125]

而後，在第二層間絕緣層25上形成至少由第一強磁性體層、隧道絕緣膜34及第二強磁性體層(記錄層)35構成之疊層構造。

具體而言，係以PVD法依序形成障壁層31、反強磁性體層32、磁化固定層33、隧道絕緣膜34、第二強磁性體層(記錄層)35及採用與障壁層31相同材料構成之上方塗敷膜36。如此可獲得圖2所示之構造。隧道絕緣膜34如由 AlO_x 構成。由於隧道絕緣膜34之膜厚非常薄，僅為0.5 nm~5 nm，因此，以ALD法或濺射法形成鋁薄膜後，宜藉由電漿氧化鋁薄膜來形成，不過並不限定於此種形成方法。

[步驟－130]

其次，依據微影技術，在上方塗敷膜36上形成於定位焊墊24上方設有開口41之光阻層40(參照圖3)。而後，以RIE法在位於第一連接孔23上方之疊層構造(自障壁層31至上方塗敷膜36之疊層構造)及第二層間絕緣層25之部分形成第二開口部50後，藉由灰化技術除去光阻層40。如此可獲得圖4所示之構造。而後，依需要，對露出於第二開口部50底部之定位焊墊24進行氬濺射處理。

[步驟－135]

而後，包含第二開口部50內而全面地以濺射法形成由鉬構成之厚度為50 nm之導體層51(參照圖5)。導體層51亦可以CVD法形成。

[步驟－140]

其次，採用微影技術及RIE法，將導體層51、上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34予以圖案化。如此，在第二開口部50內可獲得連接於第一連接孔23(更具體而言係定位焊墊24)之第二連接孔52(參照圖6)。另外，設定RIE條件使蝕刻終點為隧道絕緣膜34。蝕刻氣體可使用氯、三氯化硼等鹵素之混合氣體，或是在一氧化碳內添加氨之氣體系等。須設定蝕刻條件為第二強磁性體層(記錄層)35與隧道絕緣膜34之蝕刻選擇比為10以上之條件(第二強磁性體層35之蝕刻速度/隧道絕緣膜34之蝕刻速度=10/1以上)，或是降低蝕刻速度，而在薄之隧道絕緣膜34中停止蝕刻。磁化固定層33在厚度方向上被局部蝕刻時，磁化固定層33之平面形狀上產生偏差，而可能造成隧

道磁阻元件30之特性偏差。

[步驟－145]

而後，將第一強磁性體層(磁化固定層33及反強磁性體層32)，且將障壁層31予以圖案化。藉此，可獲得隧道絕緣膜34被第一及第二強磁性體層32，33，35夾著之隧道磁阻元件30，同時可獲得端面與第二連接孔52接觸之第一強磁性體層之延伸部37(磁化固定層33及反強磁性體層32之延伸部，以及障壁層31之延伸部)。如此可獲得圖7所示之構造。

[步驟－150]

其次，以電漿CVD法全面形成由氧化矽構成之厚度為0.3 μm 之第三層間絕緣層26後，以CMP法將第三層間絕緣層26予以平坦化。

[步驟－155]

而後，採用微影技術及蝕刻技術，在第三層間絕緣層26上設置開口，在包含該開口內之第三層間絕緣層26上，採用濺射法、微影技術及蝕刻技術，形成與第二強磁性體層(記錄層)35電性連接(更具體而言係連接於導體層51)，並延伸於與第一方向正交之第二方向(圖式之左右方向)之第二配線(位元線BL)(參照圖8)。另外，此時亦合併形成周邊電路之配線(圖上未顯示)及接合焊墊區域(圖上未顯示)。

[步驟－160]

進一步以電漿CVD法全面堆積氮化矽膜(圖上未顯示)，在氮化矽膜上將接合焊墊部開口，完成MRAM之製造步

驟。

第一種實施形態，於[步驟－130]中除去光阻層40時，由於第二層間絕緣層25係藉由疊層構造所覆蓋，因此第二層間絕緣層25表面不致生成凹凸。此外，依需要對露出於第二開口部50底部之定位焊墊24進行氬濺射處理時，第二層間絕緣層25表面上亦不致生成凹凸。且在[步驟－135]及[步驟－140]中設置第二連接孔52，因此可獲得具有高度可靠性之第二連接孔52。

(第二種實施形態)

第二種實施形態係第一種實施形態之MRAM之製造方法的變形。第二種實施形態在與前述[步驟－140]相同之步驟中，除導體層51、上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34之外，亦將磁化固定層33予以圖案化。而後，在與前述[步驟－145]相同之步驟中，將第一強磁性體層予以圖案化，具體而言係將反強磁性體層32予以圖案化。藉此，可獲得端面與第二連接孔52接觸之第一強磁性體層之延伸部37(更具體而言，係反強磁性體層32之延伸部)。

以下，參照半導體基板10等之模式一部分剖面圖之圖9~圖11，來說明第二種實施形態之MRAM之自造方法。

[步驟－200]

首先，執行與第一種實施形態之[步驟－100]~[步驟－135]相同之步驟。

[步驟－205]

其次，在與第一種實施形態之[步驟－140]相同之步驟中，除導體層51、上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34之外，進一步將磁化固定層33予以圖案化。如此，可獲得圖9所示之構造。另外，須若干過分蝕刻磁化固定層33，避免磁化固定層33局部存在於露出之反強磁性體層32表面。露出之反強磁性體層32表面上局部存在磁化固定層33時，可能造成隧道磁阻元件30之特性偏差。

[步驟－210]

而後，在與第一種實施形態之[步驟－145]相同之步驟中，將構成第一強磁性體層之反強磁性體層32及障壁層31予以圖案化。如此可獲得端面與第二連接孔52接觸之第一強磁性體層之延伸部37(具體而言係反強磁性體層32及障壁層31之延伸部)(參照圖10)。

[步驟－215]

其次，執行與第一種實施形態之[步驟－150]~[步驟－160]相同之步驟，來完成MRAM。另外，圖11顯示與[步驟－155]同樣完成時之構造。

(第三種實施形態)

第三種實施形態係關於本發明之MRAM及本發明第二態樣之MRAM之製造方法。圖17顯示第三種實施形態之TMR型之MRAM之模式一部分剖面圖，除在上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34之側面形成有側壁60，及第二連接孔52之頂部形成在磁化固定層33上之

外，實質上具有與第一種實施形態說明之MRAM相同之構造。

以下，參照半導體基板10等之模式一部分剖面圖之圖12~圖17，來說明第三種實施形態之MRAM之製造方法。

[步驟－300]

在半導體基板10上形成選擇用電晶體TR之步驟；全面地形成第一層間絕緣層21之步驟；在第一層間絕緣層21上設置第一開口部22，於該第一開口部22內形成與選擇用電晶體TR連接之第一連接孔23之步驟；在第一層間絕緣層21上形成延伸於第一方向之第一配線(寫入字線RWL)之步驟；全面形成第二層間絕緣層25之步驟；及在第二層間絕緣層25上形成至少由第一強磁性體層32，33、隧道絕緣膜34、及第二強磁性體層(記錄層)35構成之疊層構造之步驟；實質上可與第一種實施形態之[步驟－100]~[步驟－125]相同，因此省略其詳細說明。

[步驟－305]

其次，採用微影技術，在上方塗敷膜36上形成光阻層(圖上未顯示)後，將上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34予以圖案化，並採用灰化技術除去光阻層。如此可獲得圖12所示之構造。另外，設定RIE條件成蝕刻之終點為隧道絕緣膜34。蝕刻氣體可使用氯及三氯化硼等鹵素之混合氣體，或是使用在一氧化碳內添加氮之氣體系等。須設定蝕刻條件為第二強磁性體層(記錄層)35與隧道絕緣膜34之蝕刻選擇比為10以上之條件(第二

強磁性體層35之蝕刻速度/隧道絕緣膜34之蝕刻速度=10/1以上)，或是降低蝕刻速度，而在薄之隧道絕緣膜34中停止蝕刻。磁化固定層33在厚度方向上被局部蝕刻時，磁化固定層33之平面形狀上產生偏差，而可能造成隧道磁阻元件30之特性偏差。

[步驟－310]

而後，如全面形成氮化矽膜，藉由蝕刻該氮化矽膜，而在上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34之側面形成側壁60(參照圖13)。藉由形成側壁60，於爾後步驟中，形成導體層51時，可確實防止各層藉由導體層51而短路。

[步驟－315]

其次，在位於第一連接孔23上方(更具體而言，係定位焊墊24之上方)之第一強磁性體層(磁化固定層33及反強磁性體層32)與第二層間絕緣層25之部分形成第二開口部50。具體而言，係採用微影技術，全面地形成在定位焊墊24上方設有開口之光阻層(圖上未顯示)。而後，在位於第一連接孔23上方之第一強磁性體層(磁化固定層33及反強磁性體層32)、障壁層31與第二層間絕緣層25之部分，以RIE法形成第二開口部50後，採用灰化技術除去光阻層。如此可獲得圖14所示之構造。而後，依需要對露出於第二開口部50底部之定位焊墊24進行氬濺射處理。

[步驟－320]

而後，包含第二開口部50內而全面地(更具體而言，係

包含第二開口部50內之磁化固定層33上)以濺射法形成由鈹構成之厚度為50 nm之導體層51。另外，導體層51亦可採用CVD法來形成。

[步驟－325]

其次，採用微影技術及蝕刻技術，將導體層51予以圖案化。如此，在第二開口部50內可形成連接於第一連接孔23(更具體而言，係與定位焊墊24接觸)之第二連接孔52(參照圖15)。

[步驟－330]

而後，將第一強磁性體層(磁化固定層33及反強磁性體層32)以及障壁層31予以圖案化。藉此可獲得隧道絕緣膜34被第一及第二強磁性體層32，33，35夾著之隧道磁阻元件30，同時可獲得端面與第二連接孔52接觸之第一強磁性體層之延伸部37(磁化固定層33及反強磁性體層32之延伸部，以及障壁層31之延伸部)。如此可獲得圖16所示之構造。

[步驟－335]

而後，執行全面地形成第三層間絕緣層26之步驟；及在第三層間絕緣層26上形成與第二強磁性體層(記錄層)35電性連接，並延伸於與第一方向不同之第二方向上之第二配線(位元線BL)之步驟。具體而言，只須執行與第一種實施形態之[步驟－150]~[步驟－160]相同之步驟即可。另外，圖17係顯示與[步驟－155]同樣完成時之構造。

第三種實施形態，於[步驟－315]中除去光阻層時，由於

第二層間絕緣層25亦係藉由疊層構造所覆蓋，因此第二層間絕緣層25表面不致生成凹凸。此外，依需要對露出於第二開口部50底部之定位焊墊24進行氬濺射處理時，第二層間絕緣層25表面上亦不致生成凹凸。且在[步驟－320]及[步驟－325]中設置第二連接孔52，因此可獲得具有高度可靠性之第二連接孔52。

(第四種實施形態)

第四種實施形態係第三種實施形態之MRAM之製造方法之變形。

第四種實施形態，在與前述[步驟－305]相同之步驟中，除上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34之外，亦將磁化固定層33予以圖案化。而後，在與前述[步驟－315]相同之步驟中，在位於第一連接孔23上方之反強磁性體層32及第二層間絕緣層25之部分形成第二開口部50。進一步在與前述[步驟－320]相同之步驟中，於包含第二開口部50內之反強磁性體層32上形成導體層51，在與前述[步驟－325]相同之步驟中，將第一強磁性體層予以圖案化，具體而言係將反強磁性體層32予以圖案化。藉此，可獲得端面與第二連接孔52接觸之第一強磁性體層之延伸部37(更具體而言，係反強磁性體層32之延伸部)。另外，在反強磁性體層32上形成第二連接孔52之頂部方面，與第三種實施形態中說明之MRAM不同。

以下，參照半導體基板10等之模式一部分剖面圖之圖18~圖23，來說明第四種實施形態之MRAM之製造方法。

[步驟－400]

首先，執行與第三種實施形態之[步驟－300]相同之步驟。

[步驟－405]

其次，在與第三種實施形態之[步驟－305]相同之步驟中，除上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34之外，亦將磁化固定層33予以圖案化。如此可獲得圖18所示之構造。另外，須若干過分蝕刻磁化固定層33，避免磁化固定層33局部存在於露出之反強磁性體層32表面。露出之反強磁性體層32表面上局部存在磁化固定層33時，可能造成隧道磁阻元件30之特性偏差。

[步驟－410]

而後，在與第三種實施形態之[步驟－310]相同之步驟中，於上方塗敷膜36、第二強磁性體層(記錄層)35、隧道絕緣膜34及磁化固定層33之側面形成側壁60(參照圖19)。

[步驟－415]

其次，在位於第一連接孔23上方(更具體而言，係定位焊墊24之上方)之第一強磁性體層(更具體而言，係反強磁性體層32)與第二層間絕緣層25之部分形成第二開口部50。具體而言，係採用微影技術，全面地形成在定位焊墊24上方設有開口之光阻層(圖上未顯示)。而後，在位於第一連接孔23上方之第一強磁性體層(具體而言，係反強磁性體層32)、障壁層31與第二層間絕緣層25之部分，以RIE法形成第二開口部50後，採用灰化技術除去光阻層。如此

可獲得圖20所示之構造。而後，依需要對露出於第二開口部50底部之定位焊墊24進行氬濺射處理。

[步驟－420]

而後，包含第二開口部50內而全面地(更具體而言，係包含第二開口部50內之反強磁性體層32上)以濺射法形成由鈹構成之厚度為50 nm之導體層51。另外，導體層51亦可採用CVD法來形成。

[步驟－425]

其次，採用微影技術及蝕刻技術，將導體層51予以圖案化。如此，在第二開口部50內可形成連接於第一連接孔23(更具體而言，係與定位焊墊24接觸)之第二連接孔52(參照圖21)。

[步驟－430]

而後，將第一強磁性體層(具體而言，係反強磁性體層32)以及障壁層31予以圖案化。藉此可獲得隧道絕緣膜34被第一及第二強磁性體層32，33，35夾著之隧道磁阻元件30，同時可獲得端面與第二連接孔52接觸之第一強磁性體層之延伸部37(具體而言，係反強磁性體層32之延伸部，以及障壁層31之延伸部)。如此可獲得圖22所示之構造。

[步驟－435]

而後，執行全面地形成第三層間絕緣層26之步驟；及在第三層間絕緣層26上形成與第二強磁性體層(記錄層)35電性連接，並延伸於與第一方向不同之第二方向上之第二配線(位元線BL)之步驟。具體而言，只須執行與第一種實施

形態之[步驟－150]~[步驟－160]相同之步驟即可。另外，圖23係顯示與[步驟－155]同樣完成時之構造。

(第五種實施形態)

第五種實施形態亦係第三種實施形態之MRAM之製造方法之變形，係關於本發明第三態樣之MRAM之製造方法。

圖28顯示第五種實施形態之TMR型之MRAM之模式一部分剖面圖，除在上方塗敷膜36、第二強磁性體層(記錄層)35、隧道絕緣膜34、磁化固定層33、反強磁性體層32及障壁層31之側面形成有側壁60，以及第二連接孔52之頂部形成於磁化固定層33上之外，實質上具有與第一種實施形態中說明之MRAM相同之構造。

第五種實施形態，在與前述[步驟－305]相同之步驟之後，繼續包含將第一強磁性體層予以圖案化，藉以獲得隧道絕緣膜34被第一及第二強磁性體層32，33，35夾著之隧道磁阻元件30，且獲得第一強磁性體層之延伸部37之步驟。此外，在與前述[步驟－315]相同之步驟中，在位於第一連接孔23上方之第一強磁性體層之延伸部37及第二層間絕緣層25之部分形成第二開口部50，在與前述[步驟－325]相同之步驟之後，省略與前述[步驟－330]相同之步驟，而執行與[步驟－335]相同之步驟以後之步驟。第五種實施形態之MRAM之製造方法可獲得端面與第二連接孔52接觸之第一強磁性體層之延伸部37(更具體而言，係磁化固定層33及反強磁性體層32之延伸部)。

以下，參照半導體基板10等之模式一部分剖面圖之圖

24~圖 28，來說明第五種實施形態之MRAM之製造方法。

[步驟－500]

首先，執行與第三種實施形態之[步驟－300]相同之步驟。

[步驟－505]

其次，執行與第三種實施形態之[步驟－305]相同之步驟。

[步驟－510]

而後，採用微影技術及RIE法，將第一強磁性體層予以圖案化，藉以獲得隧道絕緣膜34被第一及第二強磁性體層32，33，35夾著之隧道磁阻元件30。同時獲得第一強磁性體層之延伸部37(具體而言，係磁化固定層33、反強磁性體層32及障壁層31之延伸部)。如此可獲得圖24所示之構造。

[步驟－515]

其次，執行與第三種實施形態之[步驟－310]相同之步驟，在上方塗敷膜36、第二強磁性體層(記錄層)35、隧道絕緣膜34、磁化固定層33、反強磁性體層32及障壁層31之側面形成側壁60(參照圖25)。

[步驟－520]

其次，在位於第一連接孔23上方(更具體而言，係定位焊墊24之上方)之第一強磁性體層(更具體而言，係磁化固定層33及反強磁性體層32)與第二層間絕緣層25之部分形成第二開口部50。具體而言，係採用微影技術，全面地形

成在定位焊墊24上方設有開口之光阻層(圖上未顯示)。而後，在位於第一連接孔23上方之第一強磁性體層(具體而言，係磁化固定層33及反強磁性體層32)、障壁層31與第二層間絕緣層25之部分，以RIE法形成第二開口部50後，採用灰化技術除去光阻層。如此可獲得圖26所示之構造。而後，依需要對露出於第二開口部50底部之定位焊墊24進行氬濺射處理。

[步驟－525]

而後，包含第二開口部50內而全面地(更具體而言，係包含第二開口部50內之磁化固定層33上)以濺射法形成由鉭構成之厚度為50 nm之導體層51。另外，導體層51亦可採用CVD法來形成。

[步驟－530]

其次，採用微影技術及蝕刻技術，將導體層51予以圖案化。如此，在第二開口部50內可形成連接於第一連接孔23(更具體而言，係與定位焊墊24接觸)之第二連接孔52(參照圖27)。

[步驟－535]

而後，執行全面地形成第三層間絕緣層26之步驟；及在第三層間絕緣層26上形成與第二強磁性體層(記錄層)35電性連接，並延伸於與第一方向不同之第二方向上之第二配線(位元線BL)之步驟。具體而言，只須執行與第一種實施形態之[步驟－150]~[步驟－160]相同之步驟即可。另外，圖28係顯示與[步驟－155]同樣完成時之構造。

第五種實施形態，於[步驟－520]中形成第二開口部50時，由於第二層間絕緣層25亦係藉由第一強磁性體層所覆蓋，因此第二層間絕緣層25表面不致生成凹凸。此外，依需要對露出於第二開口部50底部之定位焊墊24進行氬濺射處理時，第二層間絕緣層25表面上亦不致生成凹凸。且在[步驟－525]及[步驟－530]中設置第二連接孔52，因此可獲得具有高度可靠性之第二連接孔52。

(第六種實施形態)

第六種實施形態係第五種實施形態之MRAM之製造方法之變形。

第六種實施形態，在與前述[步驟－505]相同之步驟中，除上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34之外，亦將磁化固定層33予以圖案化。而後，在與前述[步驟－520]相同之步驟中，在位於第一連接孔23上方之反強磁性體層32及第二層間絕緣層25之部分形成第二開口部50。進一步在與前述[步驟－525]相同之步驟中，在包含第二開口部50內之反強磁性體層32上形成導體層51。第六種實施形態之MRAM之製造方法可獲得端面與第二連接孔52接觸之第一強磁性體層之延伸部37(更具體而言，係反強磁性體層32之延伸部)。另外，第二連接孔52之頂部形成於反強磁性體層32上方面，與第五種實施形態中說明之MRAM不同。

以下，參照半導體基板10等之模式一部分剖面圖之圖29~圖33，來說明第六種實施形態之MRAM之製造方法。

[步驟－600]

首先，執行與第三種實施形態之[步驟－300]相同之步驟。

[步驟－605]

其次，在與第三種實施形態之[步驟－305]相同之步驟中，除上方塗敷膜36、第二強磁性體層(記錄層)35及隧道絕緣膜34之外，亦將磁化固定層33予以圖案化。另外，須若干過分蝕刻磁化固定層33，避免磁化固定層33局部存在於露出之反強磁性體層32表面。露出之反強磁性體層32表面上局部存在磁化固定層33時，可能造成隧道磁阻元件30之特性偏差。

[步驟－610]

而後，採用微影技術及RIE法，將第一強磁性體層(更具體而言，係磁化固定層33)予以圖案化，藉以獲得隧道絕緣膜34被第一及第二強磁性體層32，33，35夾著之隧道磁阻元件30。同時獲得第一強磁性體層之延伸部37(具體而言，係反強磁性體層32及障壁層31之延伸部)。如此可獲得圖29所示之構造。

[步驟－615]

其次，執行與第三種實施形態之[步驟－310]相同之步驟，在上方塗敷膜36、第二強磁性體層(記錄層)35、隧道絕緣膜34、磁化固定層33、反強磁性體層32及障壁層31之側面形成側壁60(參照圖30)。

[步驟－620]

而後，在位於第一連接孔23上方(更具體而言，係定位焊墊24之上方)之第一強磁性體層(更具體而言，係反強磁性體層32)與第二層間絕緣層25之部分形成第二開口部50。具體而言，係採用微影技術，全面地形成在定位焊墊24上方設有開口之光阻層(圖上未顯示)。而後，在位於第一連接孔23上方之第一強磁性體層(具體而言，係反強磁性體層32)、障壁層31與第二層間絕緣層25之部分，以RIE法形成第二開口部50後，採用灰化技術除去光阻層。如此可獲得圖31所示之構造。而後，依需要對露出於第二開口部50底部之定位焊墊24進行氬濺射處理。

[步驟－625]

而後，包含第二開口部50內而全面地(更具體而言，係包含第二開口部50內之反強磁性體層32上)以濺射法形成由鉭構成之厚度為50 nm之導體層51。另外，導體層51亦可採用CVD法來形成。

[步驟－630]

其次，採用微影技術及蝕刻技術，將導體層51予以圖案化。如此，在第二開口部50內可形成連接於第一連接孔23(更具體而言，係與定位焊墊24接觸)之第二連接孔52(參照圖32)。

[步驟－635]

而後，執行全面地形成第三層間絕緣層26之步驟；及在第三層間絕緣層26上形成與第二強磁性體層(記錄層)35電性連接，並延伸於與第一方向不同之第二方向上之第二配

線(位元線BL)之步驟。具體而言，只須執行與第一種實施形態之[步驟－150]~[步驟－160]相同之步驟即可。另外，圖33係顯示與[步驟－155]同樣完成時之構造。

以上，係依據發明之實施形態來說明本發明，不過本發明並不限定於此等。構成發明之實施形態中說明之各層之材料，形成各層之方法及MRAM構造等均為舉例說明，可適切變更。

形成隧道絕緣膜34被第一及第二強磁性體層32，33，35夾著之隧道磁阻元件30時，亦可將隧道磁阻元件30之平面形狀形成相對之兩邊與第一方向平行之矩形，亦可形成相對之兩邊與第一方向平行之菱形及平行四邊形。為後者時，其餘之相對之兩邊與第二方向不平行，可將第二強磁性體層(記錄層)35之磁化方向之反轉予以高速化。

發明之效果

本發明由於相當於隧道磁阻元件30基底之第二層間絕緣層之表面，於形成疊層構造後，實質上未實施任何處理，因此可將第二層間絕緣層之表面保持在非常平坦之狀態。此外，由於具有相當於隧道磁阻元件30之引出配線之反強磁性體層32之延伸部，或是反強磁性體層32與磁化固定層33之延伸部之端面，與第二連接孔之側壁接觸之構造，因此不發生第二開口部之覆蓋部階差之問題，可獲得穩定之低電阻之第二層間絕緣層。因而可抑制隧道磁阻元件之特性偏差，而可製造具有高度可靠性及特性穩定性之非揮發性磁性記憶裝置。

【圖式簡單說明】

圖1係說明發明第一種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖2係繼續圖1說明發明第一種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖3係繼續圖2說明發明第一種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖4係繼續圖3說明發明第一種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖5係繼續圖4說明發明第一種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖6係繼續圖5說明發明第一種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖7係繼續圖6說明發明第一種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖8係繼續圖7說明發明第一種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式

一部分剖面圖。

圖9係說明發明第二種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖10係繼續圖9說明發明第二種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖11係繼續圖10說明發明第二種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖12係說明發明第三種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖13係繼續圖12說明發明第三種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖14係繼續圖13說明發明第三種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖15係繼續圖14說明發明第三種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖16係繼續圖15說明發明第三種實施形態之MRAM型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模

式一部分剖面圖。

圖 17 係繼續圖 16 說明發明第三種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 18 係說明發明第四種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 19 係繼續圖 18 說明發明第四種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 20 係繼續圖 19 說明發明第四種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 21 係繼續圖 20 說明發明第四種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 22 係繼續圖 21 說明發明第四種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 23 係繼續圖 22 說明發明第四種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 24 係說明發明第五種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分

剖面圖。

圖 25 係繼續圖 24 說明發明第五種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 26 係繼續圖 25 說明發明第五種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 27 係繼續圖 26 說明發明第五種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 28 係繼續圖 27 說明發明第五種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 29 係說明發明第六種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 30 係繼續圖 29 說明發明第六種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 31 係繼續圖 30 說明發明第六種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 32 係繼續圖 31 說明發明第六種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模

式一部分剖面圖。

圖 33 係繼續圖 32 說明發明第六種實施形態之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 34 之 (A) 及 (B) 係說明先前之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 35 係繼續圖 34(B) 說明先前之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 36 係繼續圖 35 說明先前之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 37 係繼續圖 36 說明先前之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 38 係繼續圖 37 說明先前之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 39 係繼續圖 38 說明先前之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面圖。

圖 40 係繼續圖 39 說明先前之 MRAM 型之非揮發性磁性記憶裝置之製造方法用之半導體基板等之模式一部分剖面

圖。

【圖式代表符號說明】

TR	選擇用電晶體
RWL	第一配線(寫入字線)
BL	第二配線(位元線)
10	半導體基板
11	元件分離區域
12	閘極
13	閘極絕緣膜
14A, 14B	源極/汲極區域
15	接觸孔
16	感測線
21	第一層間絕緣層
22	第一開口部
23	第一連接孔
24	定位焊墊
25	第二層間絕緣層
26	第三層間絕緣層
30	隧道磁阻元件
31	障壁層
32	反強磁性體層
33	磁化固定層
34	隧道絕緣膜
35	第二強磁性體層(記錄層)

36	上方塗敷膜
37	延伸部
40	光阻層
41	開口
50	第二開口部
51	導電材料層
52	第二連接孔
60	側壁

伍、中文發明摘要：

本發明提供一種MRAM，其具有可確實達成構成隧道磁阻(TMR)元件各層之平坦化，且可賦予電性連接TMR元件與選擇用電晶體之連接孔高度可靠性之構造。TMR型之MRAM具有：選擇用電晶體TR；第一連接孔23；第一配線(寫入字線RWL)；覆蓋第一層間絕緣層21及第一配線RWL之第二層間絕緣層25；形成於第二層間絕緣層25上之TMR元件30；形成於第三層間絕緣層26上之第二配線(位元線)；及設於第二層間絕緣層25，而與第一連接孔23連接之第二連接孔52；TMR元件30另一端之延伸部37之端面與第二連接孔52連接。

陸、日文發明摘要：

【課題】トンネル磁気抵抗（TMR）素子を構成する各種の層の平坦化を確実に達成でき、しかも、TMR素子と選択用トランジスタとを電氣的に接続する接続孔に高い信頼性を付与し得る構造を有するMRAMを提供する。

【解決手段】TMRタイプのMRAMは、選択用トランジスタTR、第1の接続孔23、第1の配線（書込みワード線RWL）、第1の層間絶縁層21及び第1の配線RWLを覆う第2の層間絶縁層25、第2の層間絶縁層25上に形成されたTMR素子30、第3の層間絶縁層26上に形成された第2の配線（ビット線）、及び、第2の層間絶縁層25に設けられ、第1の接続孔23と接続された第2の接続孔52を有し、TMR素子30の他端の延在部37の端面は第2の接続孔52と接している。

柒、指定代表圖：

(一)本案指定代表圖為：第（ 8 ）圖。

(二)本代表圖之元件代表符號簡單說明：

TR	選擇用電晶體
RWL	第一配線(寫入字線)
BL	第二配線(位元線)
10	半導體基板
11	元件分離區域
12	閘極
13	閘極絕緣膜
14A, 14B	源極/汲極區域
15	接觸孔
16	感測線
21	第一層間絕緣層
22	第一開口部
23	第一連接孔
24	定位焊墊
25	第二層間絕緣層
26	第三層間絕緣層
30	隧道磁阻元件
31	障壁層
32	反強磁性體層
33	磁化固定層
34	隧道絕緣膜

35	第二強磁性體層(記錄層)
36	上方塗敷膜
37	延伸部
50	第二開口部
51	導電材料層
52	第二連接孔

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

拾、申請專利範圍：

1. 一種非揮發性磁性記憶裝置，其特徵為具有：
 - (a) 選擇用電晶體，其係形成於半導體基板上；
 - (b) 第一層間絕緣層，其係覆蓋選擇用電晶體；
 - (c) 第一連接孔，其係形成於設置在第一層間絕緣層之第一開口部內，並與選擇用電晶體連接；
 - (d) 第一配線，其係形成於第一層間絕緣層上，並延伸於第一方向；
 - (e) 第二層間絕緣層，其係覆蓋第一層間絕緣層及第一配線；
 - (f) 隧道磁阻元件，其係形成於第二層間絕緣層上，並以強磁性體層夾著隧道絕緣膜來構成；
 - (g) 第三層間絕緣層，其係覆蓋隧道磁阻元件及第二層間絕緣層；
 - (h) 第二配線，其係形成於第三層間絕緣層上，並與隧道磁阻元件之一端電性連接，而延伸於與第一方向不同之第二方向上；及
 - (i) 第二連接孔，其係形成於設置在第二層間絕緣層之第二開口部內，並與第一連接孔連接；且隧道磁阻元件之另一端之延伸部端面與第二連接孔相接。
2. 一種非揮發性磁性記憶裝置之製造方法，其特徵為包含以下步驟：
 - (A) 於半導體基板上形成選擇用電晶體；

- (B) 全面形成第一層間絕緣層；
- (C) 在第一層間絕緣層上設置第一開口部，在該第一開口部內形成與選擇用電晶體連接之第一連接孔；
- (D) 將延伸於第一方向之第一配線形成於第一層間絕緣層上；
- (E) 全面形成第二層間絕緣層；
- (F) 在第二層間絕緣層上形成至少包含：第一強磁性體層、隧道絕緣膜及第二強磁性體層之疊層構造；
- (G) 在位於第一連接孔上方之疊層構造及第二層間絕緣層之部分形成第二開口部；
- (H) 包含第二開口部內而全面地形成導體層；
- (I) 將導體層、第二強磁性體層及隧道絕緣膜予以圖案化，藉以在第二開口部內獲得連接於第一連接孔之第二連接孔；
- (J) 將第一強磁性體層予以圖案化，藉以獲得隧道絕緣膜被第一及第二強磁性體層夾著而形成之隧道磁阻元件，同時獲得端面與第二連接孔相接之第一強磁性體層之延伸部；
- (K) 全面形成第三層間絕緣層；及
- (L) 在第三層間絕緣層上形成與第二層間絕緣層電性連接，並延伸於與第一方向不同之第二方向之第二配線。

3. 一種非揮發性磁性記憶裝置之製造方法，其特徵為包含以下步驟：

- (A) 於半導體基板上形成選擇用電晶體；
- (B) 全面形成第一層間絕緣層；
- (C) 在第一層間絕緣層上設置第一開口部，在該第一開口部內形成與選擇用電晶體連接之第一連接孔；
- (D) 將延伸於第一方向之第一配線形成於第一層間絕緣層上；
- (E) 全面形成第二層間絕緣層；
- (F) 在第二層間絕緣層上形成至少包含：第一強磁性體層、隧道絕緣膜及第二強磁性體層之疊層構造；
- (G) 將第二強磁性體層及隧道絕緣膜予以圖案化；
- (H) 在位於第一連接孔上方之第一強磁性體層及第二層間絕緣層之部分形成第二開口部；
- (I) 在包含第二開口部內之全面上形成導體層；
- (J) 將導體層予以圖案化，藉以在第二開口部內形成連接於第一連接孔之第二連接孔；
- (K) 將第一強磁性體層予以圖案化，藉以獲得隧道絕緣膜被第一及第二強磁性體層夾著而形成之隧道磁阻元件；
- (L) 全面形成第三層間絕緣層；及
- (M) 在第三層間絕緣層上形成與第二強磁性體層電性連接，並延伸於與第一方向不同之第二方向之第二配線。

4. 如申請專利範圍第3項之非揮發性磁性記憶裝置之製造方法，其中於前述步驟(G)之後包含以下步驟，亦即將第

一強磁性體層予以圖案化，藉以獲得隧道絕緣膜被第一及第二強磁性體層夾著而形成之隧道磁阻元件，且獲得第一強磁性體層之延伸部，

前述步驟(H)中，在位於第一連接孔上方之第一強磁性體層之延伸部及第二層間絕緣層之部分形成第二開口部，

於前述步驟(J)後，省略前述步驟(K)，而執行步驟(L)。

拾壹、圖式：

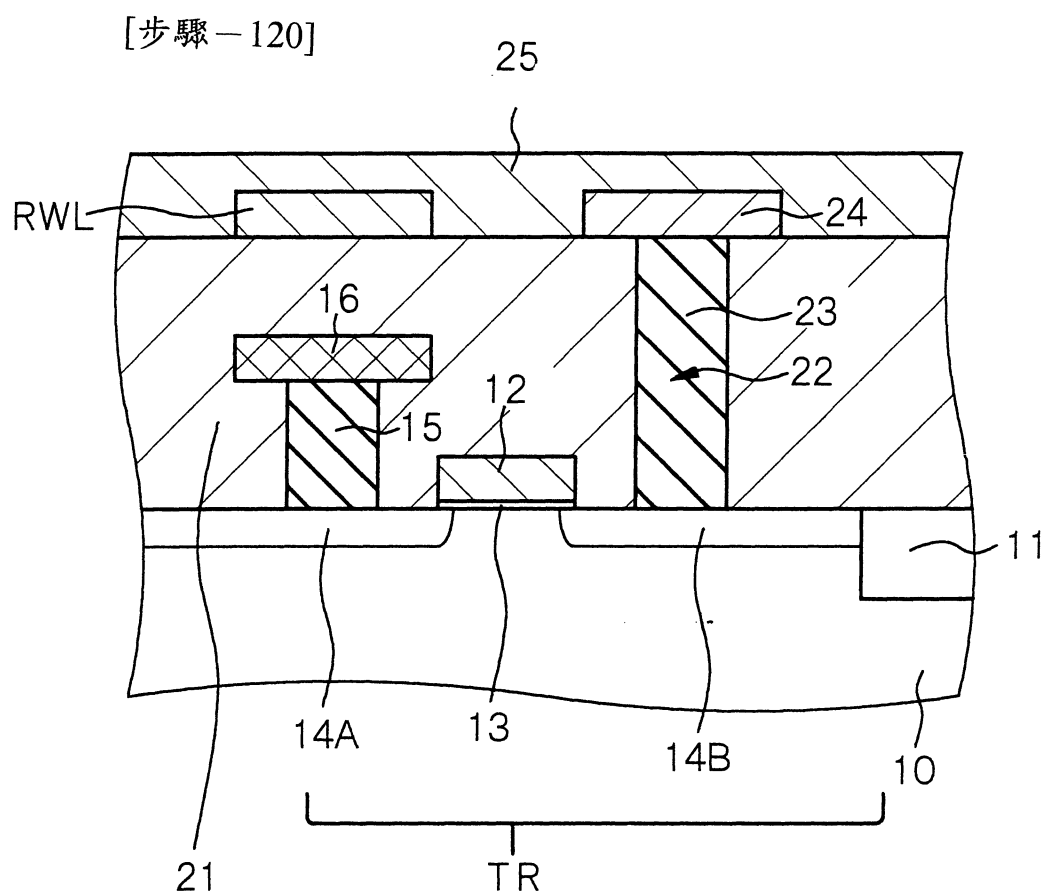


圖 1

[步驟-130]

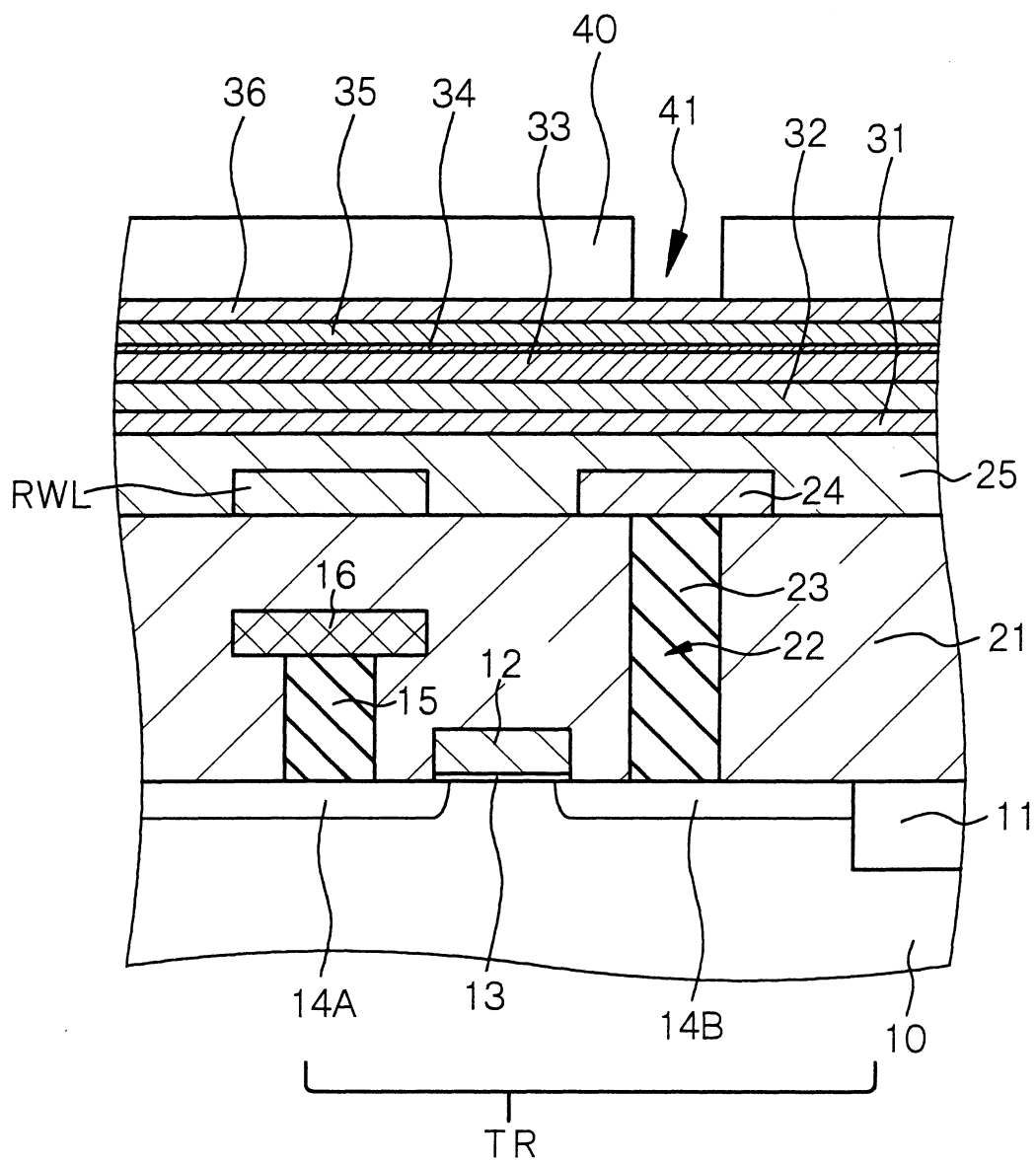


圖 3

繼續[步驟-130]

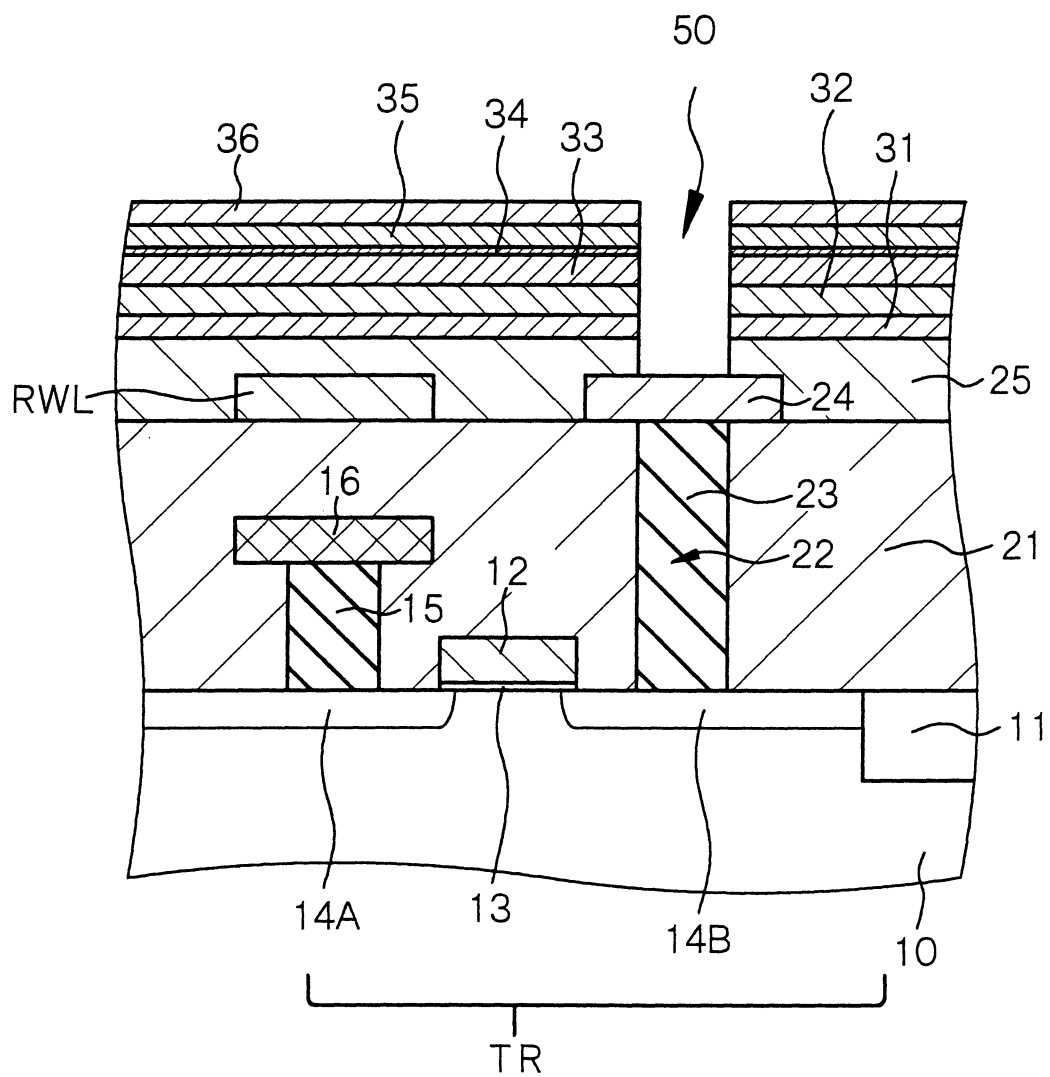


圖 4

[步驟—135]

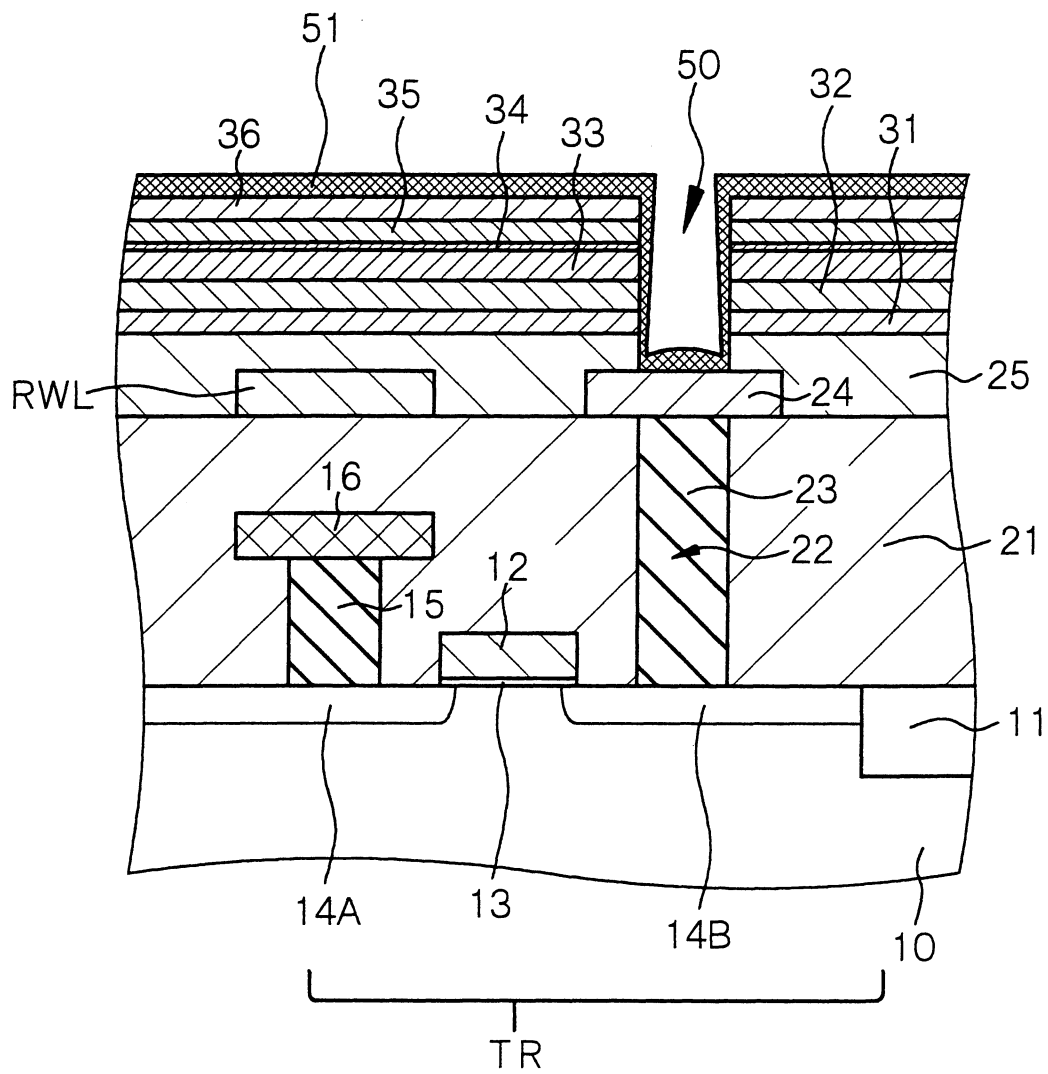


圖 5

[步驟-140]

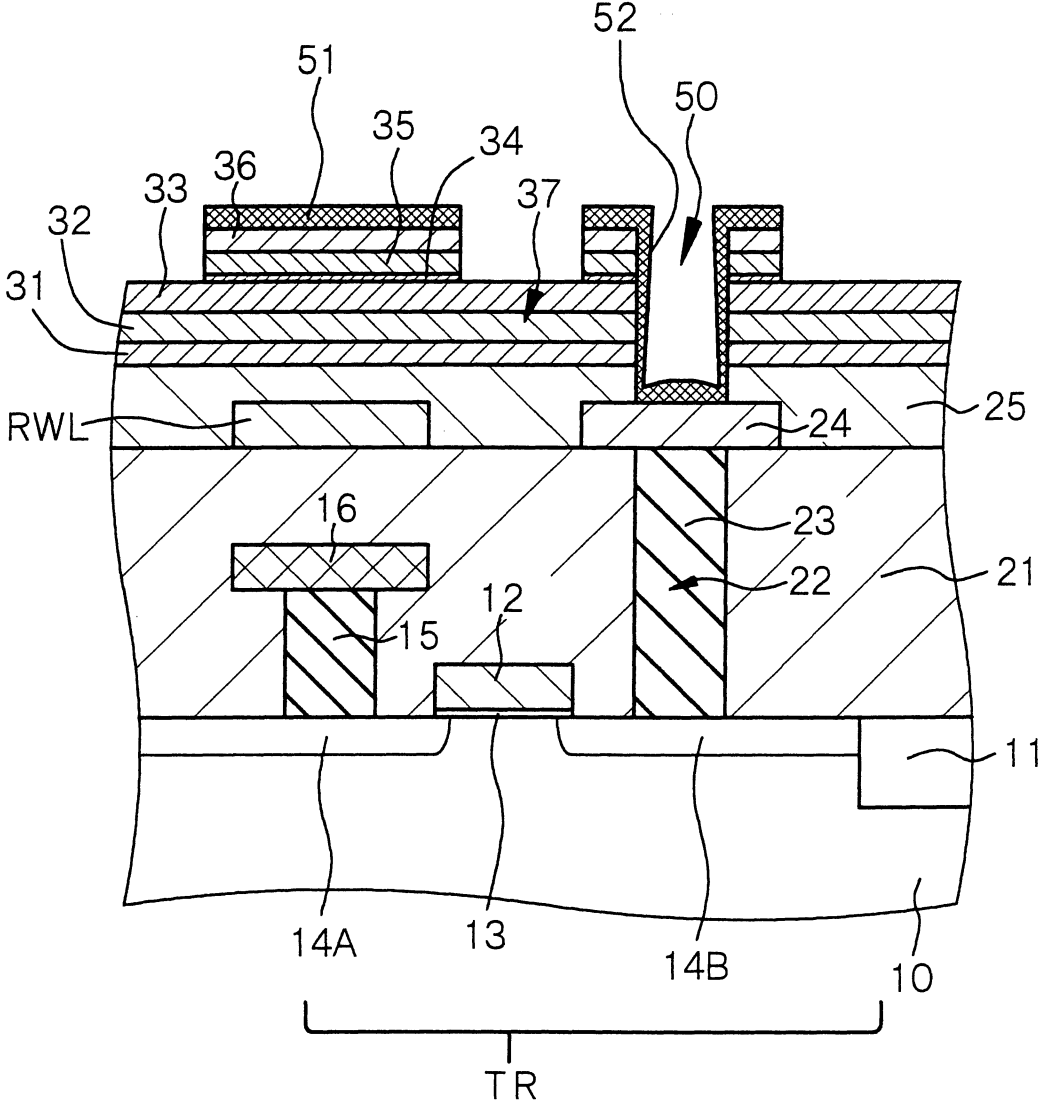


圖 6

[步驟-150]

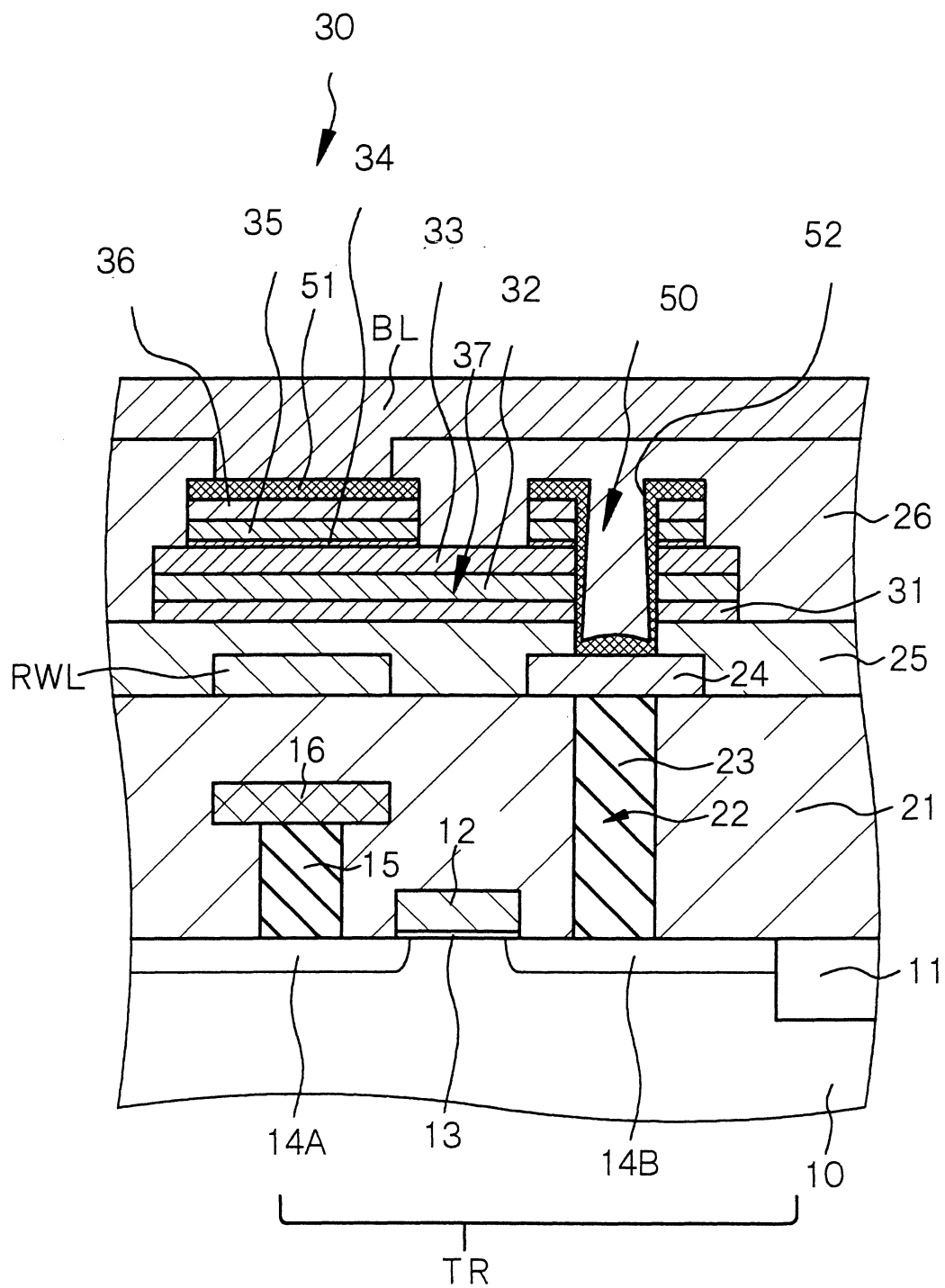


圖 8

[步驟—310]

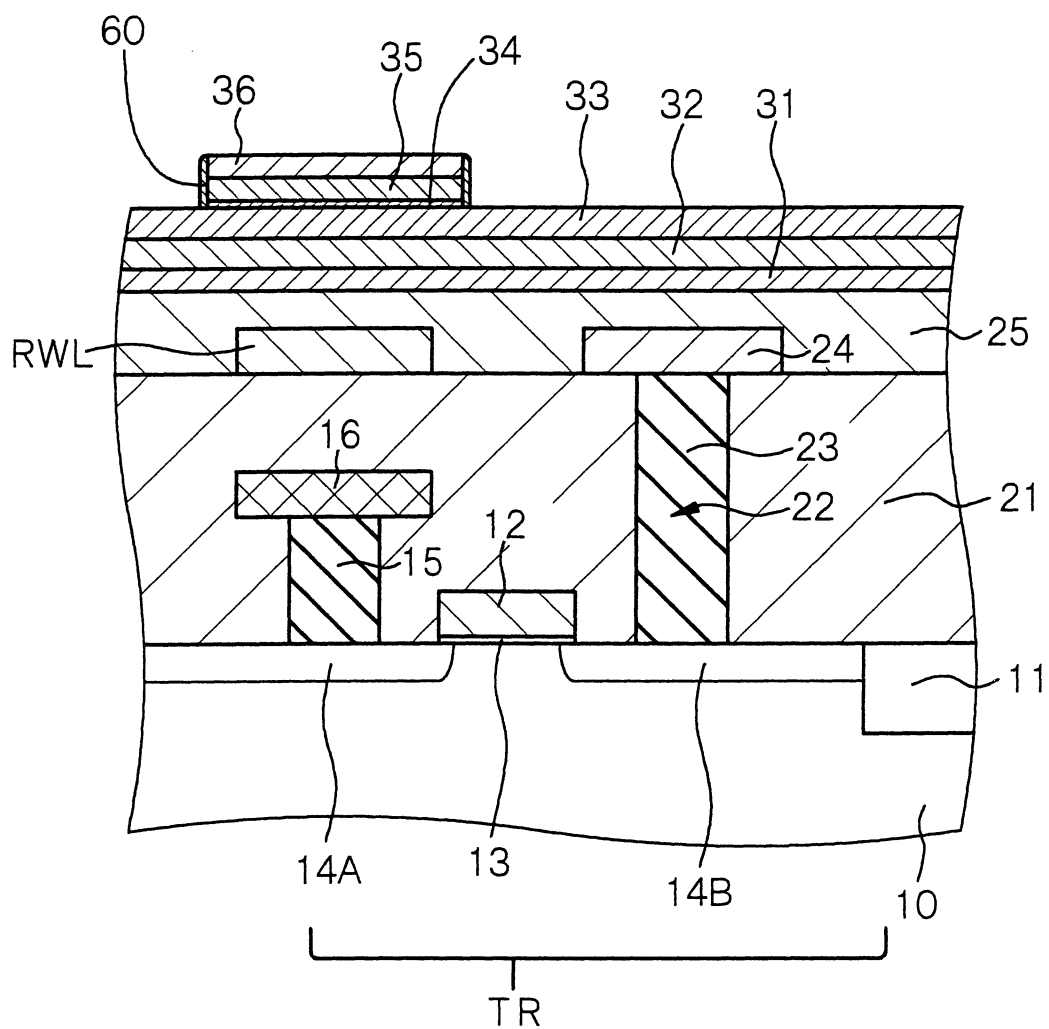


圖 13

[步驟-335]

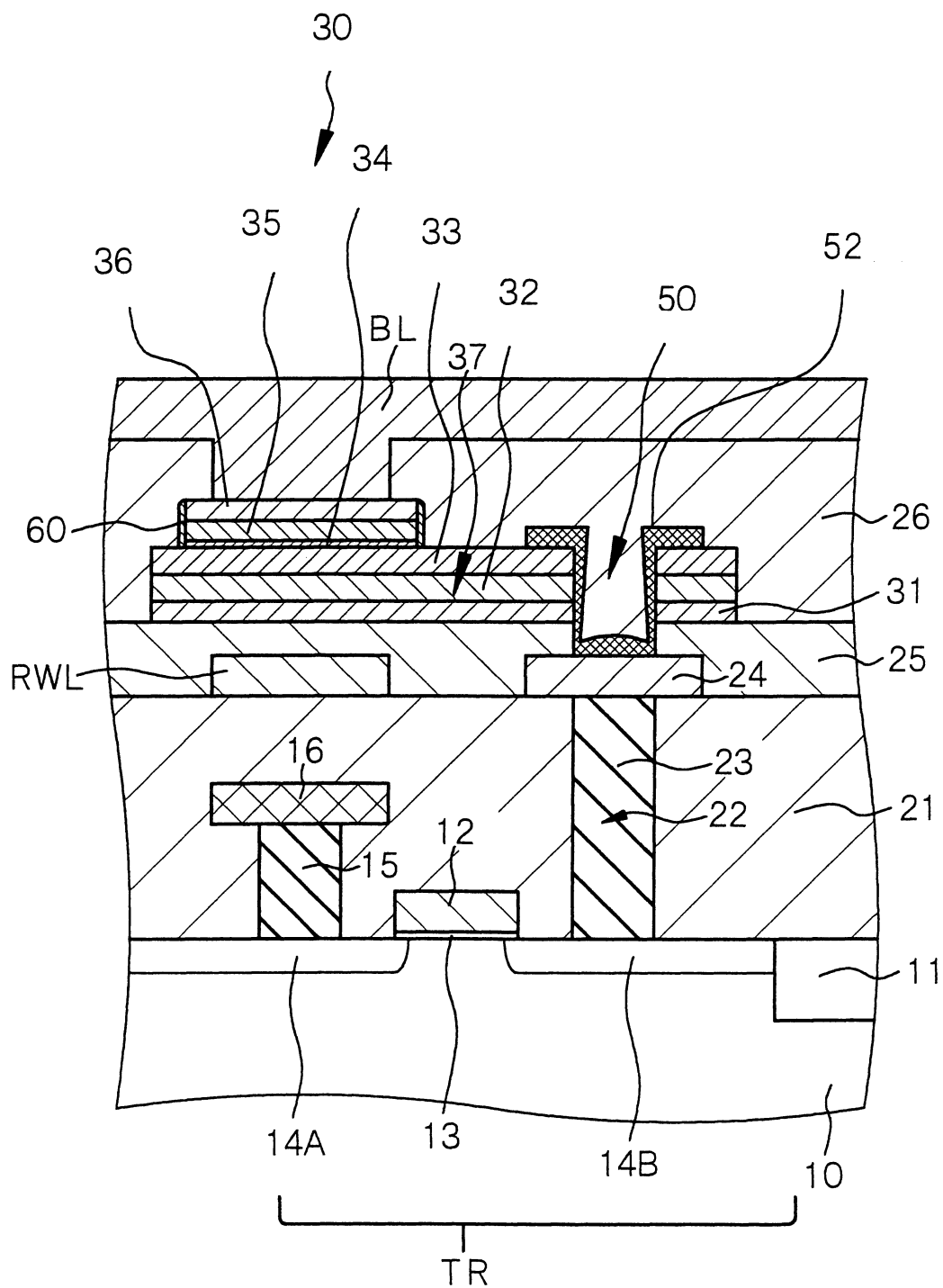


圖 17

[步驟-415]

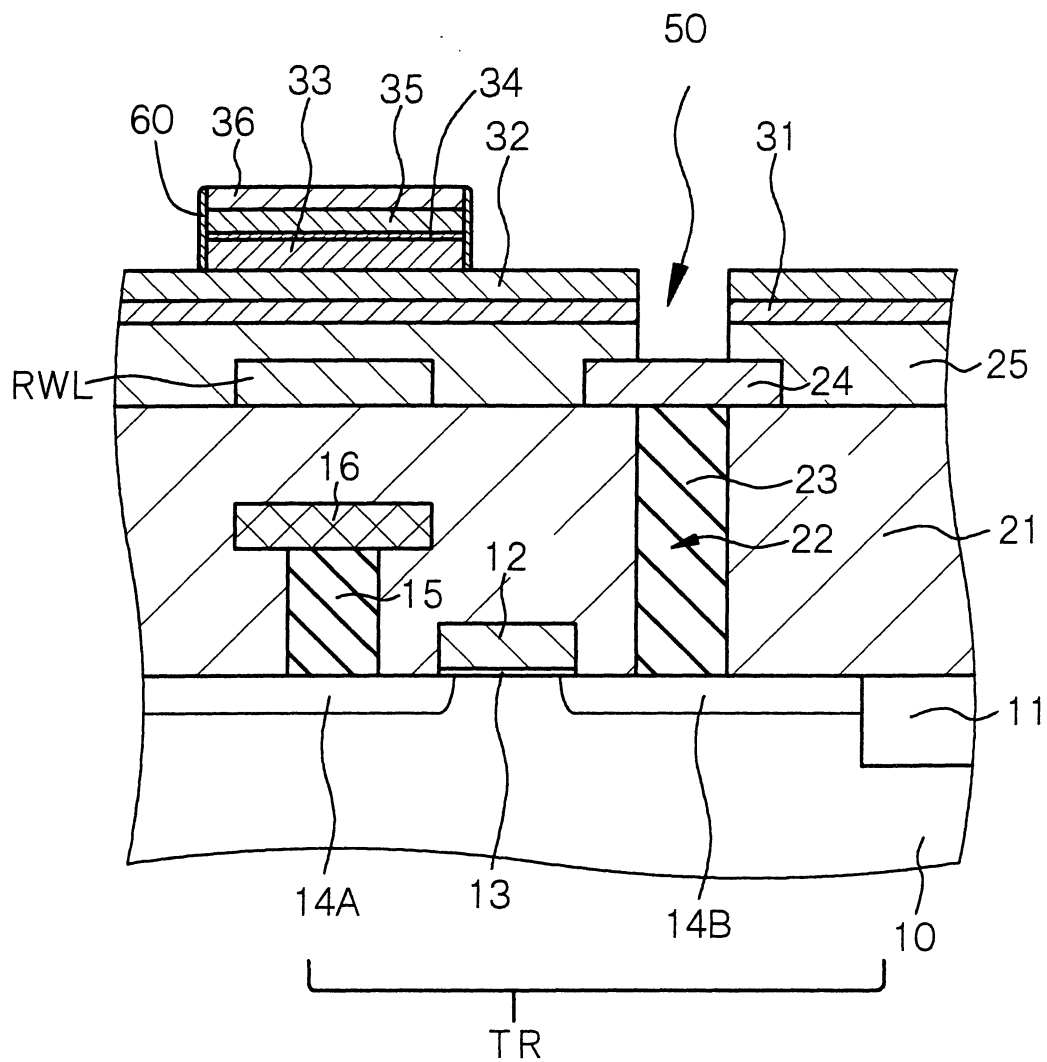


圖 20

[步驟—435]

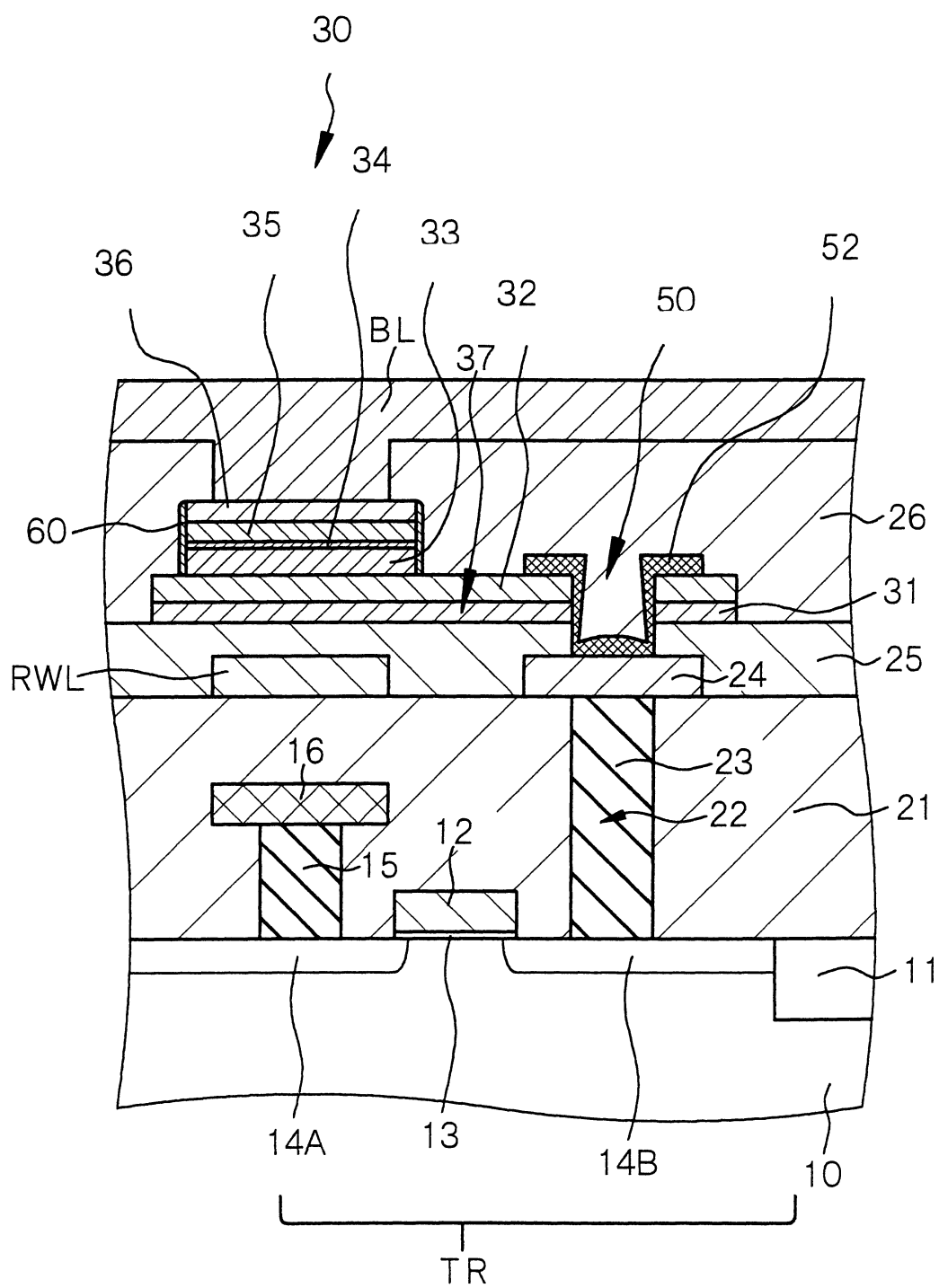


圖 23

[步驟—515]

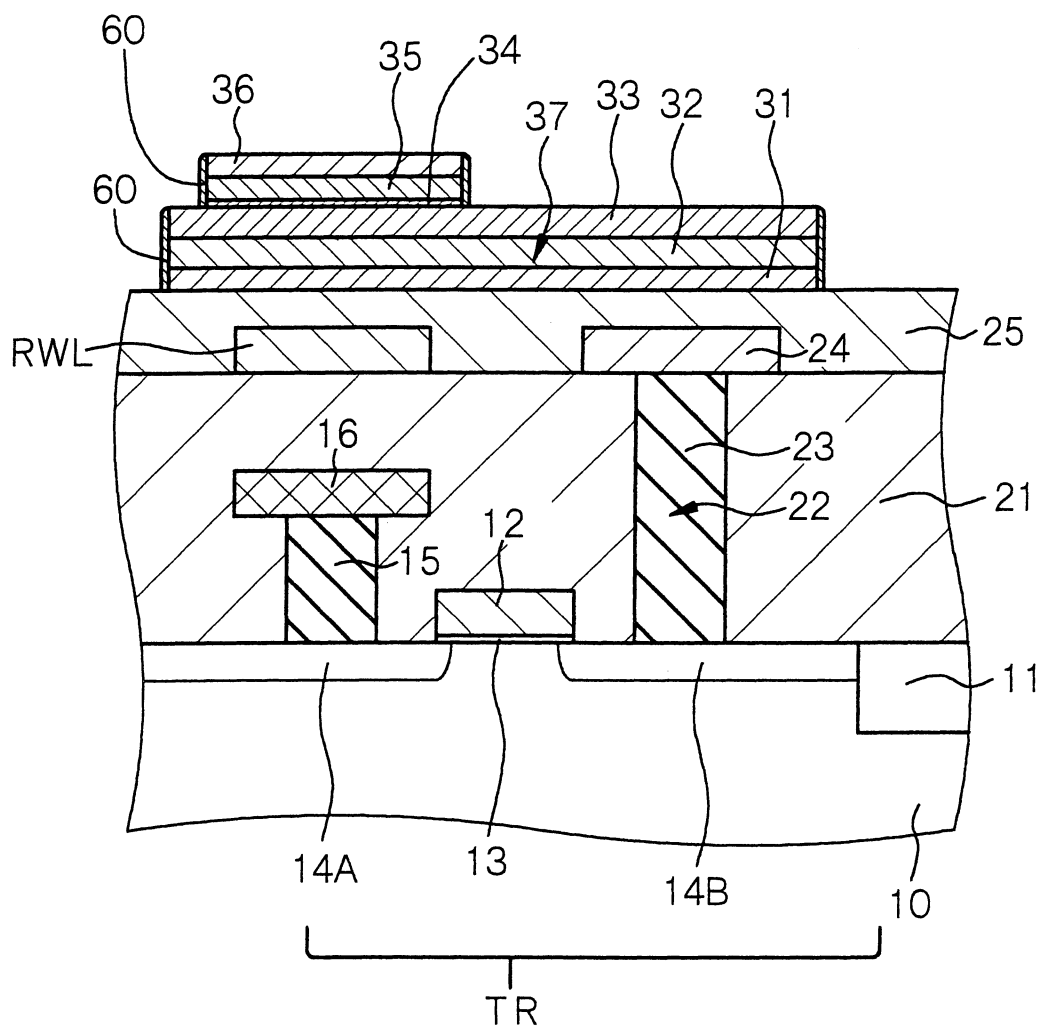


圖 25

[步驟-610]

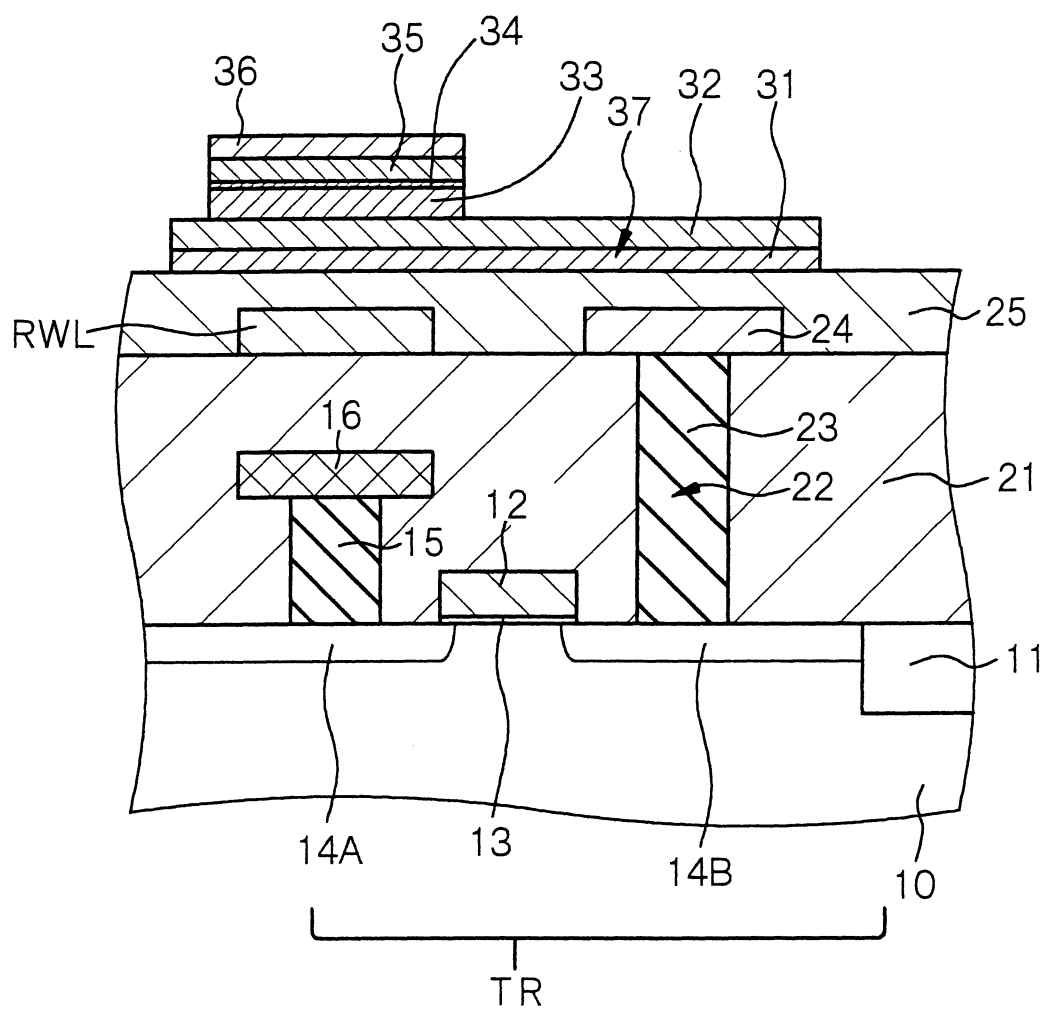


圖 29

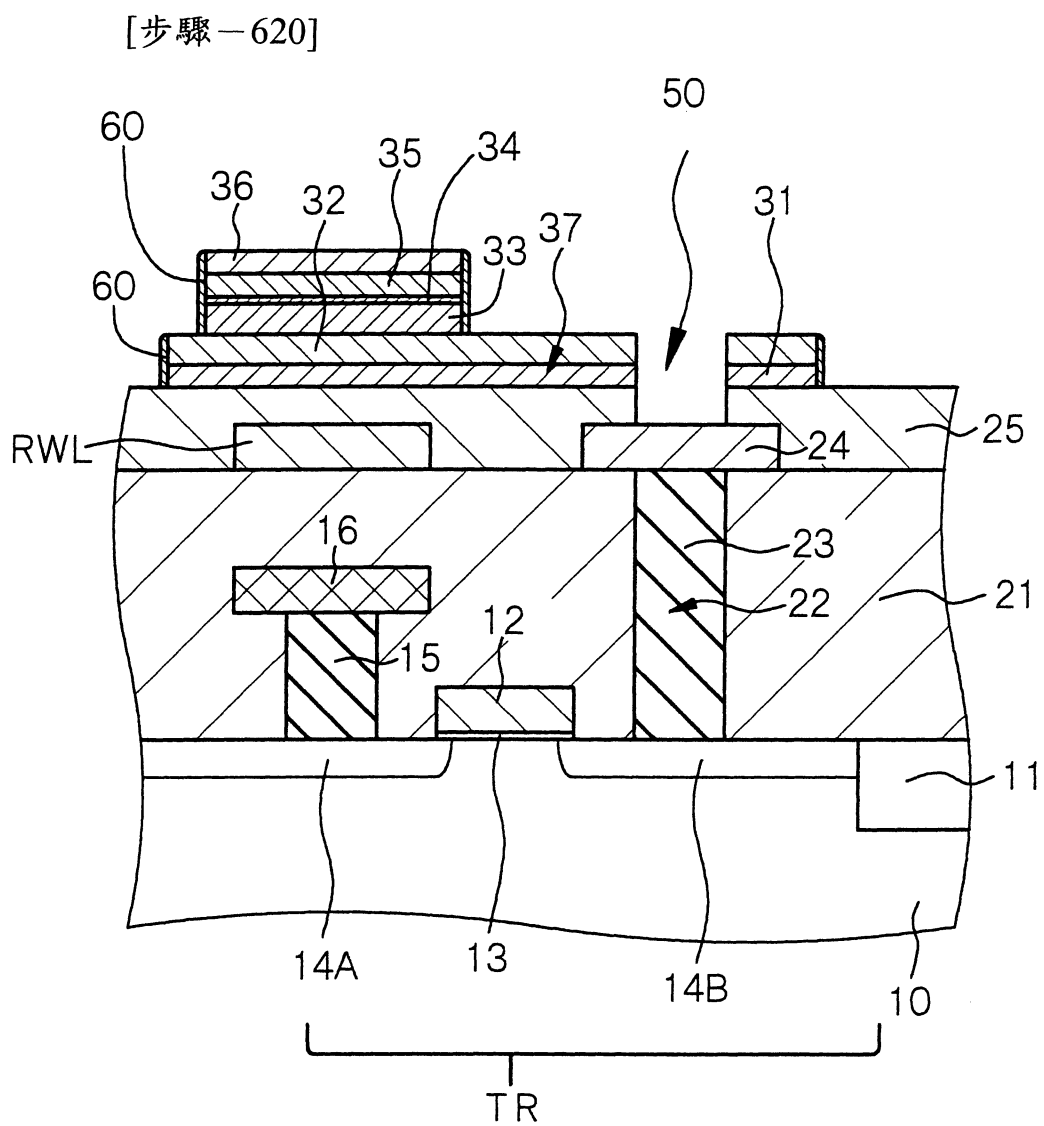


圖 31

[步驟-635]

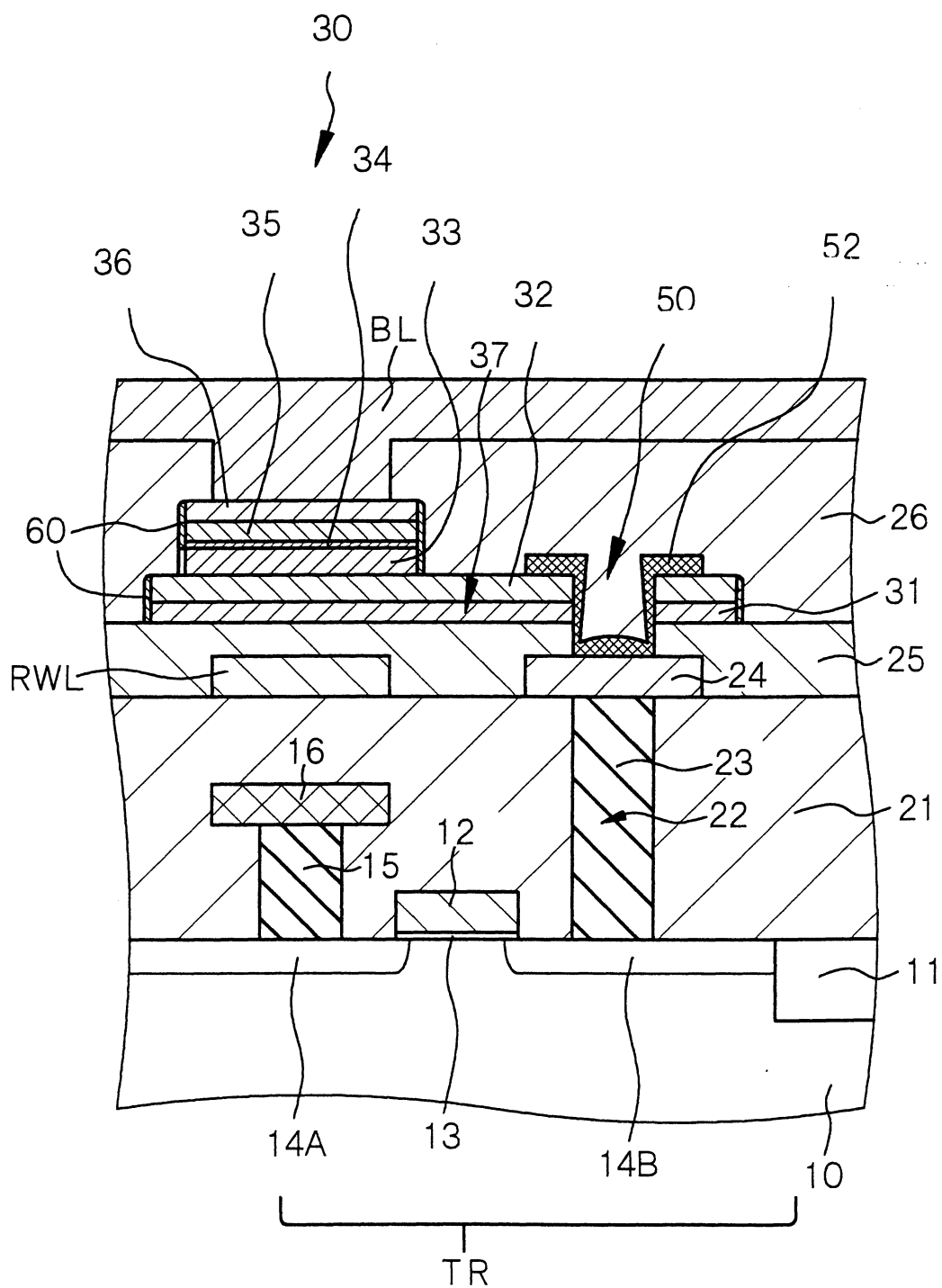
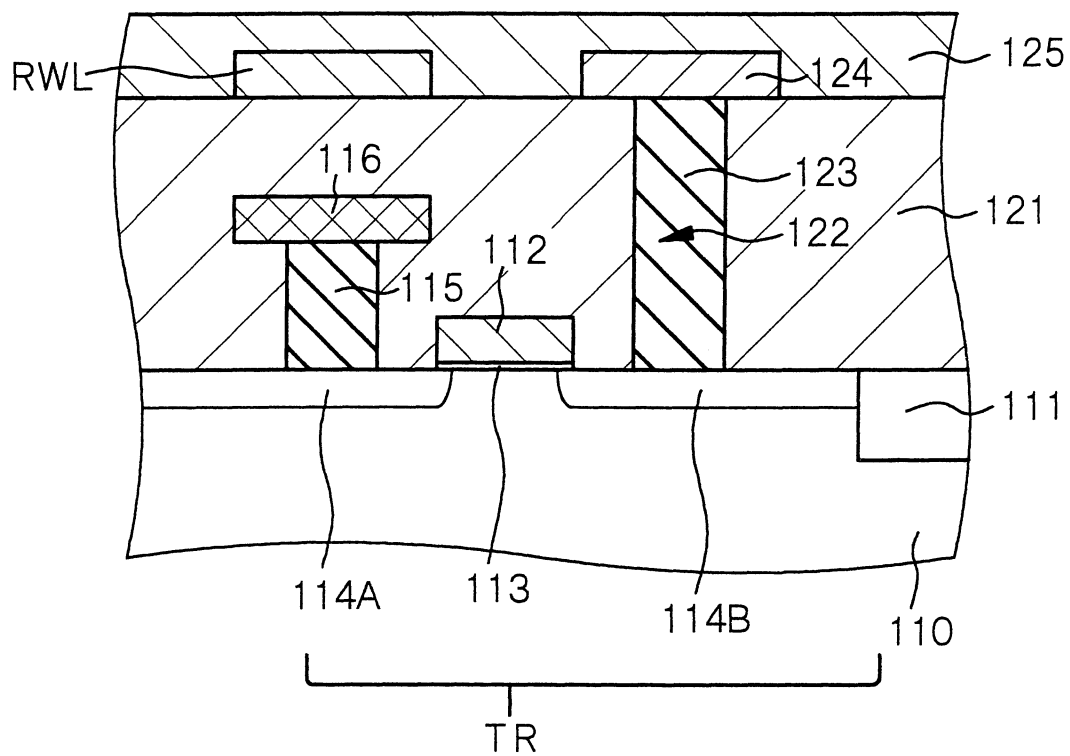


圖 33

(A) [步驟-20]



(B) [步驟-30]

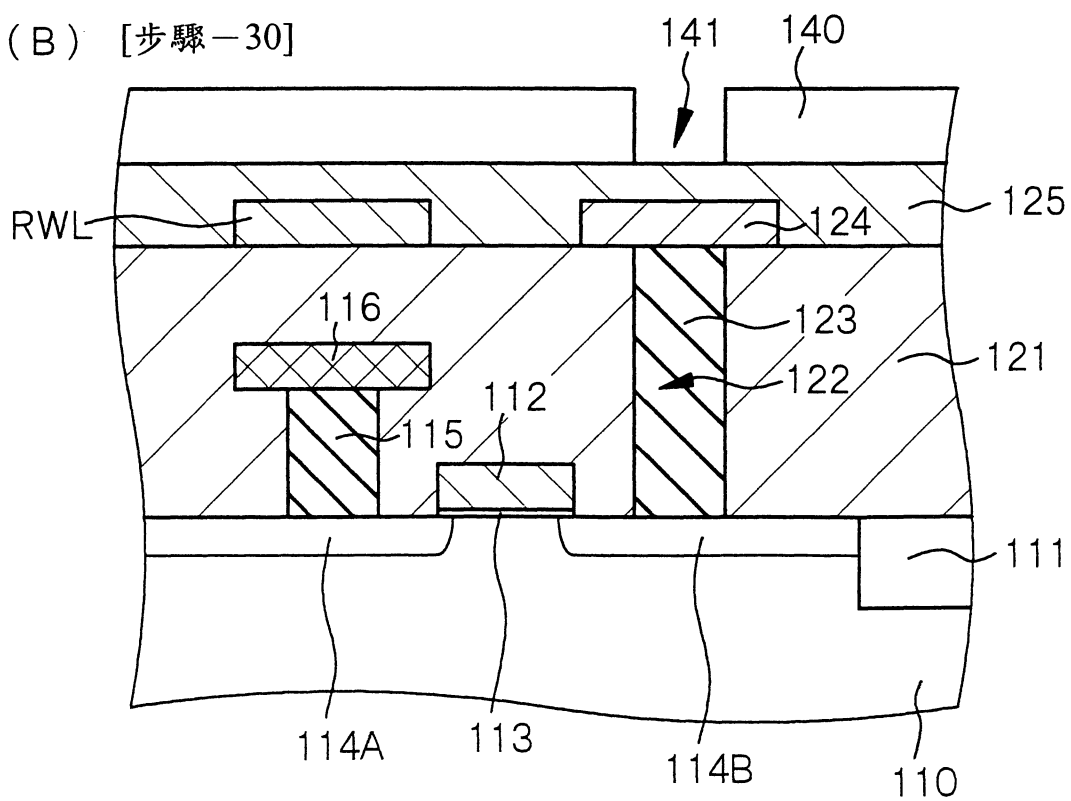


圖 34 (先前技術)

繼續[步驟-30]

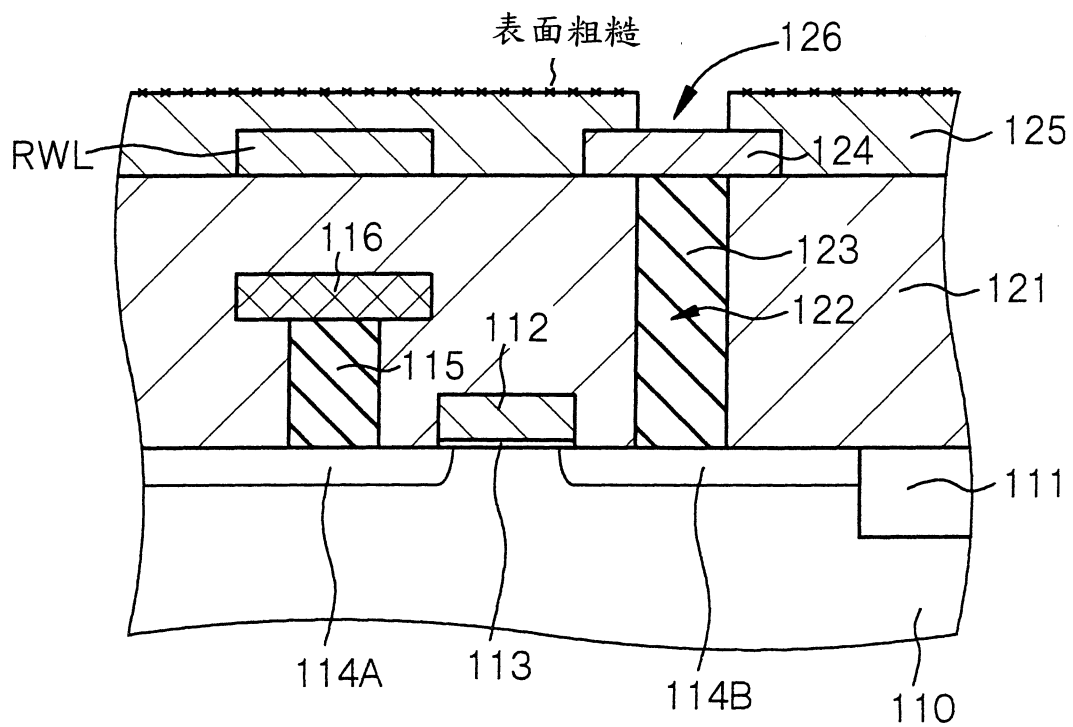


圖 35 (先前技術)

[步驟—40]

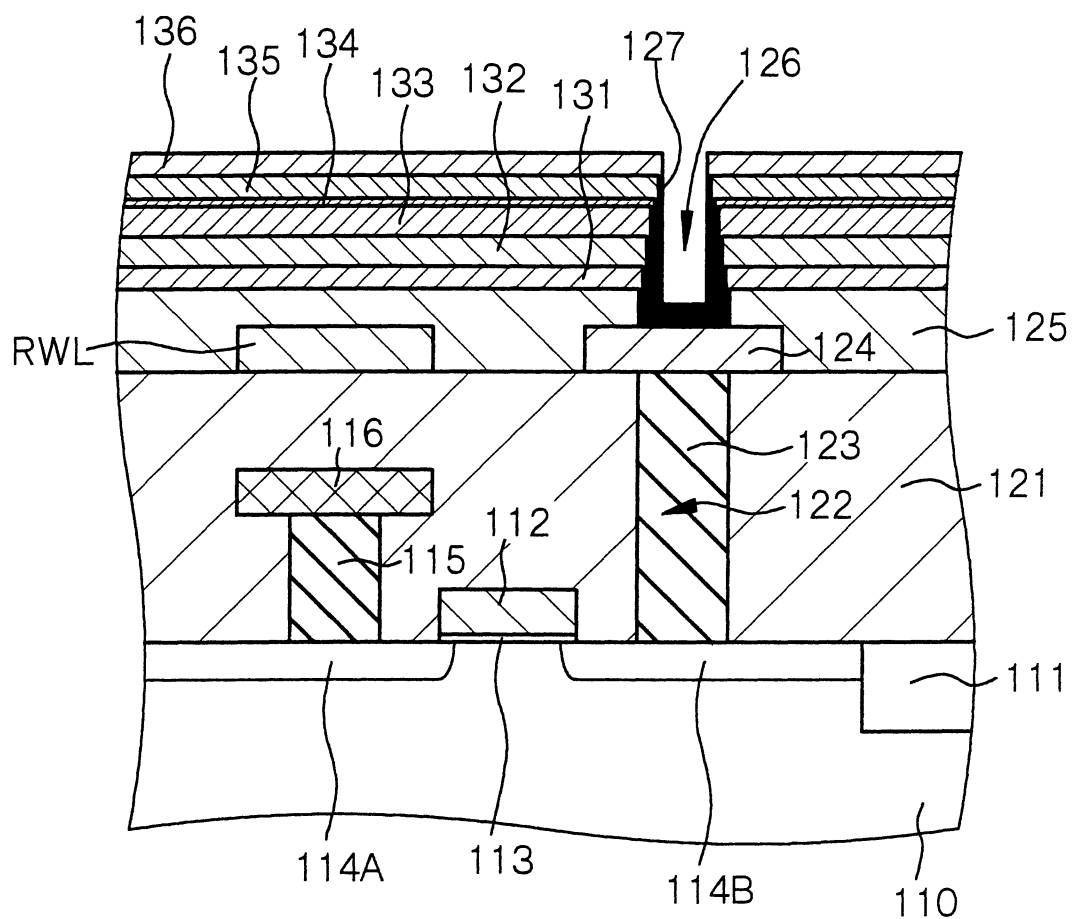


圖 36 (先前技術)

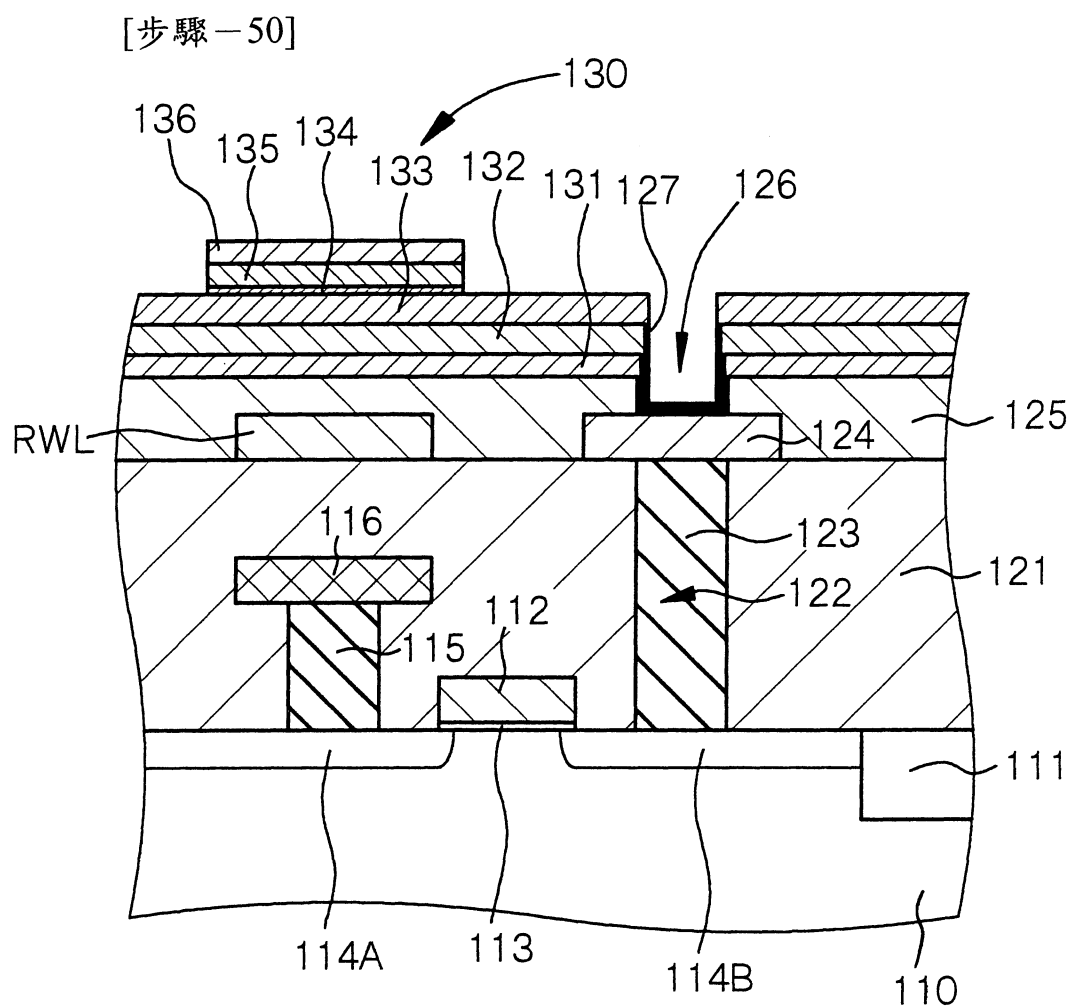


圖 37 (先前技術)

[步驟-60]

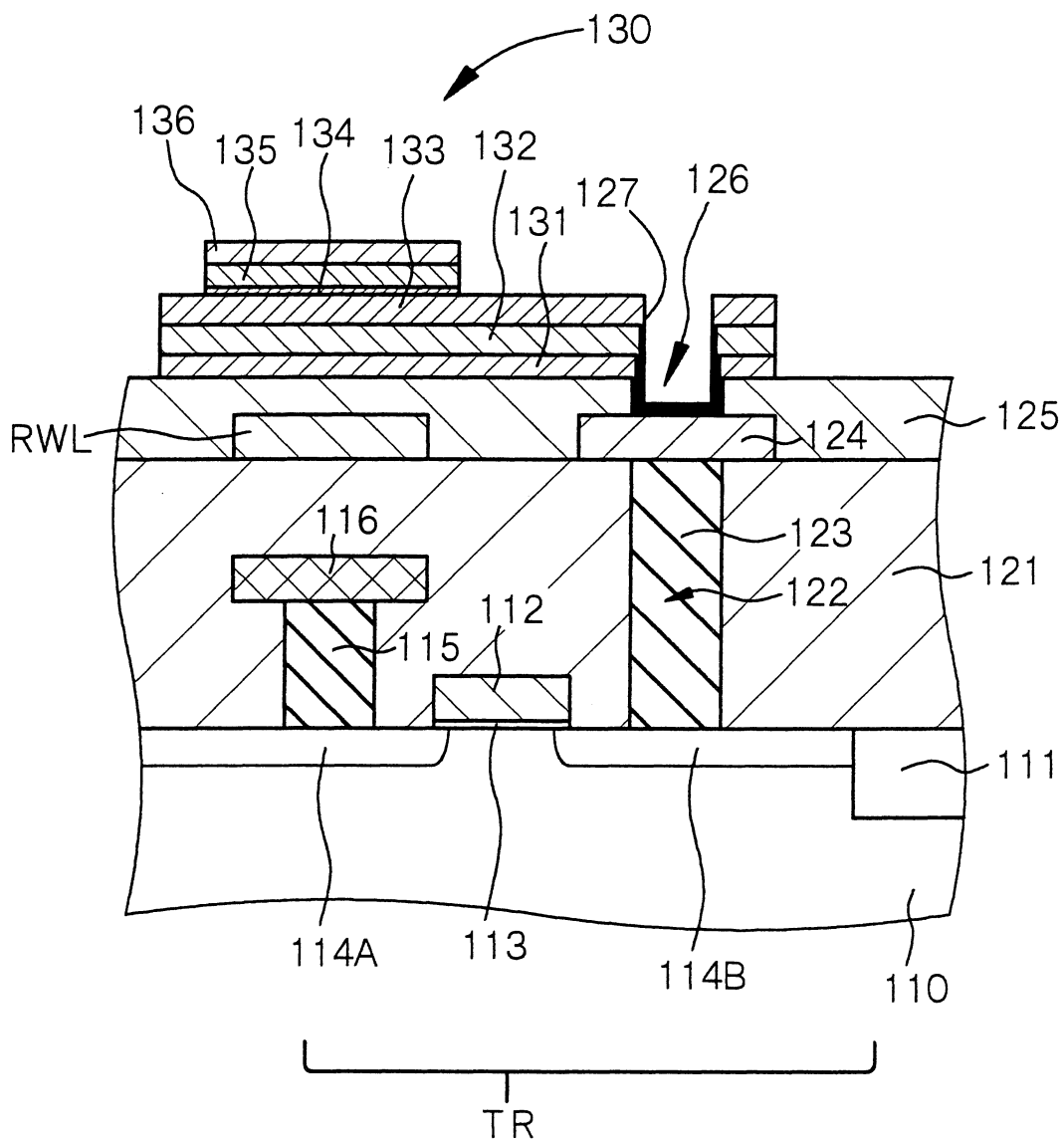


圖 38 (先前技術)

繼續[步驟-60]

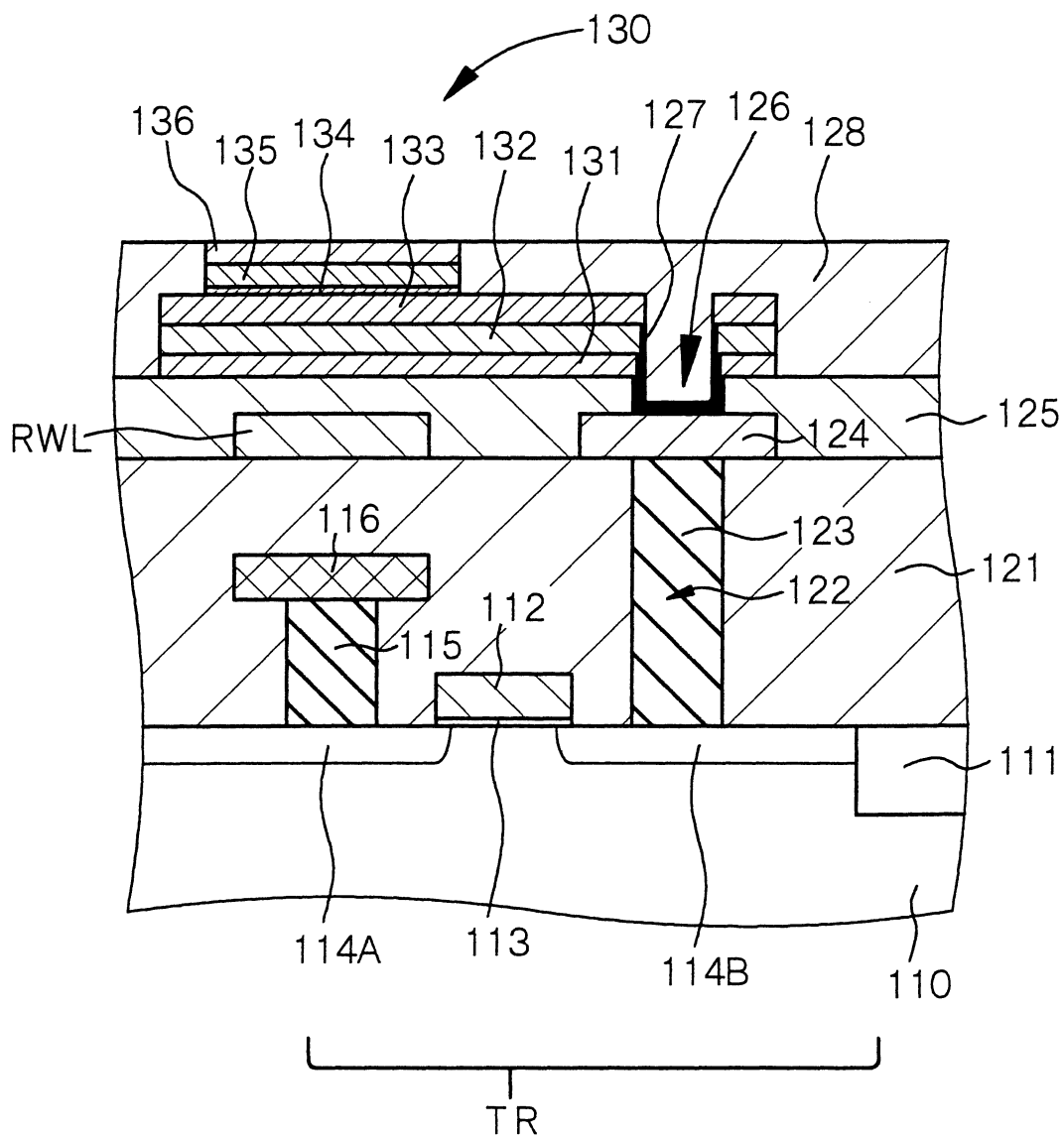


圖 39 (先前技術)

繼續[步驟-60]

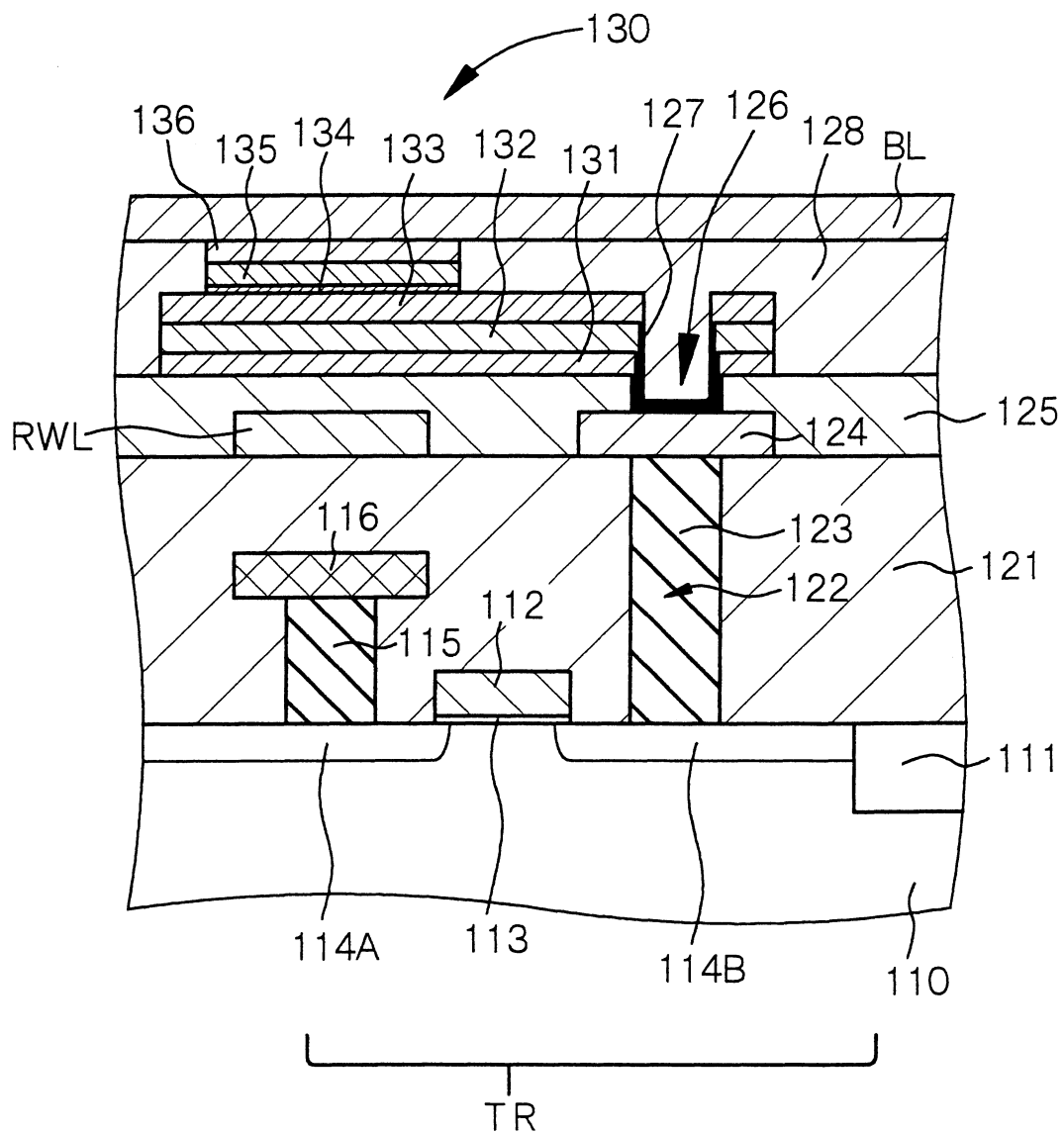


圖 40 (先前技術)