

(12)

Patentschrift

(21) Anmeldenummer: A 50525/2021
(22) Anmeldetag: 25.06.2021
(45) Veröffentlicht am: 15.10.2024

(51) Int. Cl.: **H01L 31/0216** (2006.01)
H01L 31/02 (2006.01)
H01L 31/0224 (2006.01)

(30) Priorität:
30.06.2020 DE 102020117238.9 beansprucht.

(73) Patentinhaber:
First Sensor AG
12459 Berlin (DE)

(56) Entgegenhaltungen:
DE 102011076887 A1
DE 102008034165 A1
DE 102017220258 A1

(54) Anordnung für ein optoelektronisches Bauelement, Verfahren zum Herstellen und optoelektronisches Bauelement

(57) Die Erfindung betrifft eine Anordnung für ein optoelektronisches Bauelement, mit: einem Substrat (7); einem optischen Halbleiterchip (1), welcher auf dem Substrat (7) angeordnet und mit einem ersten substratseitigen elektrischen Anschluss (8) verbunden ist; einem optisch aktiven Bereich (5) des optischen Halbleiterchips (1), welcher eingerichtet ist, im Betrieb Licht zu empfangen und in elektrische Ladungen zu wandeln; einem ersten optisch nicht-aktiven Bereich des optischen Halbleiterchips (1), in welchem ein chipseitiger elektrischer Anschluss (9) und eine Verbindungsstruktur gebildet sind, die den chipseitigen elektrischen Anschluss (9) mit dem optisch aktiven Bereich (5) elektrisch leitend verbindet; einem zweiten optisch nicht-aktiven Bereich des optischen Halbleiterchips (1), der getrennt von dem ersten optisch nicht-aktiven Bereich gebildet und mit einer Schutzschicht bedeckt ist; einer elektrischen Verbindung (11), welche den chipseitigen elektrischen Anschluss (9) mit einem zweiten substratseitigen elektrischen Anschluss (10) verbindet; und einer Beschichtung (4), bei der in einem Schichtstapel in dem optisch aktiven Bereich (5) sowie in dem ersten und dem zweiten optisch nicht-aktiven Bereich jeweils Folgendes vorgesehen ist: eine erste Schicht (3) aus zumindest einem der Materialien SiO_2 und Si_3N_4 und eine zweite Schicht (12) aus einem anorganischen Material, die in dem Schichtstapel oberhalb der ersten Schicht (3) angeordnet ist. Der chipseitige elektrische Anschluss

(9) und die Verbindungsstruktur in dem ersten optisch nicht-aktiven Bereich sowie die Schutzschicht in dem zweiten optisch nicht-aktiven Bereich sind jeweils zwischen der ersten (3) und der zweiten Schicht (12) der Beschichtung angeordnet. Weiterhin sind ein optoelektronisches Bauelement und ein Verfahren zum Herstellen einer Anordnung für ein optoelektronisches Bauelement vorgesehen.

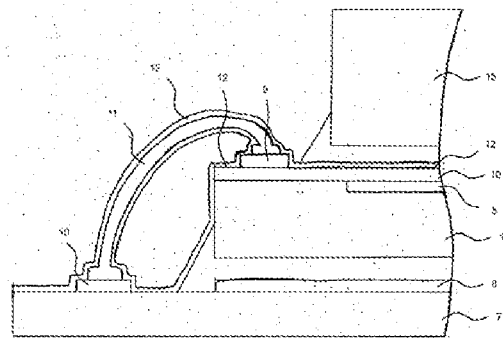


Fig. 3

Beschreibung

ANORDNUNG FÜR EIN OPTOELEKTRONISCHES BAUELEMENT, VERFAHREN ZUM HERSTELLEN UND OPTOELEKTRONISCHES BAUELEMENT

[0001] Die Erfindung betrifft eine Anordnung für ein optoelektronisches Bauelement sowie ein Verfahren zum Herstellen der Anordnung und ein optoelektronisches Bauelement.

HINTERGRUND

[0002] Optoelektronische Bauelemente verfügen üblicherweise über einen optischen Halbleiterchip, der auf einem Substrat angeordnet und mit einem substratseitigen elektrischen Kontakt verbunden ist. Der optoelektronische Halbleiterchip weist einen optischen aktiven Bereich auf, der eingerichtet ist, im Betrieb Licht zu empfangen und / oder abzugeben. Anschlüsse des optischen Halbleiterchips werden mit substratseitigen Anschlüssen verbunden, beispielsweise mittels Drahtbonden.

[0003] Ein solches optoelektronisches Bauelement ist beispielsweise aus dem Dokument WO 2015 / 044 529 A1 bekannt. Auf dem Substrat des optoelektronischen Bauelements ist eine Schutzschicht vorgesehen, welche sich über den Verbund von Substrat und optischen Halbleiterchip bedeckend erstreckt. Hierbei ist ein auf dem Substrat gebildeter elektrischer Anschluss unterhalb der Schutzschicht angeordnet.

[0004] Im Dokument DE 10 2009 058 796 A1 sind ein optoelektronisches Bauelement sowie ein Verfahren zum Herstellen offenbart. Das optoelektronische Bauelement weist ein anorganisches optoelektronisch aktives Halbleiterbauelement mit einem optisch aktiven Bereich auf, der geeignet ist, im Betrieb Licht abzustrahlen oder zu empfangen. Auf zumindest einem Oberflächenbereich ist ein mittels Atomlagenabscheidung aufgebracht Versiegelungsmaterial angeordnet, welches den Oberflächenbereich hermetisch dicht bedeckt.

[0005] Im Dokument US 7,939,932 B2 ist bei einem Halbleiterchip vorgesehen, diesen oberflächenseitig mit einem anorganischen dielektrischen Filmmaterial, insbesondere AL_2O_3 oder TiO_2 , zu beschichten, was auch eine Beschichtung der elektrischen Anschlüsse einschließt.

[0006] Im Dokument WO 2018 / 019 921 A1 ist ein optischer Sensor offenbart, bei dem eine Schicht aus einem fotoleitenden Material mit einer äußeren Deckschicht versehen ist.

ZUSAMMENFASSUNG

[0007] Aufgabe der Erfindung ist es, eine Anordnung für eine optoelektronisches Bauelement sowie ein optoelektronisches Bauelement und ein Verfahren zum Herstellen anzugeben, mit denen die antireflektiven Eigenschaften am optoelektronischen Bauelement einer äußeren Oberfläche verbessert sind.

[0008] Zur Lösung sind eine Anordnung für ein optoelektronisches Bauelement nach dem unabhängigen Anspruch 1 sowie ein optoelektronisches Bauelement nach dem nebengeordneten Anspruch 10 geschaffen. Weiterhin ist ein Verfahren zum Herstellen einer Anordnung für ein optoelektronisches Bauelement nach dem unabhängigen Anspruch 11 vorgesehen. Ausgestaltungen sind Gegenstand von abhängigen Unteransprüchen.

[0009] Nach einem Aspekt ist eine Anordnung für ein optoelektronisches Bauelement geschaffen, welches Folgendes aufweist: ein Substrat; einen optischen Halbleiterchip, welcher auf dem Substrat angeordnet und mit einem ersten substratseitigen elektrischen Anschluss verbunden ist; einen optisch aktiven Bereich des optischen Halbleiterchips, welcher eingerichtet ist, im Betrieb Licht zu empfangen und in elektrische Ladungen zu wandeln; einen ersten optisch nicht-aktiven Bereich des optischen Halbleiterchips, in welchem ein chipseitiger elektrischer Anschluss und eine Verbindungsstruktur gebildet sind, die den chipseitigen elektrischen Anschluss mit dem optisch aktiven Bereich elektrisch leitend verbindet; einen zweiten optisch nicht-aktiven Bereich des optischen Halbleiterchips, der getrennt von dem ersten optisch nicht-aktiven Bereich gebildet und

mit einer Schutzschicht bedeckt ist; eine elektrische Verbindung, welche den chipseitigen elektrischen Anschluss mit einem zweiten substratseitigen elektrischen Anschluss verbindet; und eine Beschichtung, bei der in einem Schichtstapel in dem optisch aktiven Bereich sowie in dem ersten und dem zweiten optisch nicht-aktiven Bereich jeweils Folgendes vorgesehen ist: eine erste Schicht aus zumindest einem der Materialien SiO_2 und Si_3N_4 und eine zweite Schicht aus einem anorganischen Material, die in dem Schichtstapel oberhalb der ersten Schicht angeordnet ist; wobei in dem ersten optisch nichtaktiven Bereich der chipseitige elektrische Anschluss und die Verbindungsstruktur sowie in dem zweiten optisch nicht-aktiven Bereich die Schutzschicht jeweils zwischen der ersten und der zweiten Schicht der Beschichtung angeordnet sind.

[0010] Nach einem weiteren Aspekt ist ein Verfahren zum Herstellen einer Anordnung für ein optoelektronisches Bauelement geschaffen, welches Folgendes aufweist: Bereitstellen eines Substrats; Anordnen eines optischen Halbleiterchips auf dem Substrat, wobei der optische Halbleiterchip hierbei mit einem ersten substratseitigen Anschluss elektrisch verbunden wird und einen optisch aktiven Bereich aufweist, welcher eingerichtet ist, im Betrieb Licht zu empfangen und in elektrische Ladungen zu wandeln; Herstellen eines chipseitigen elektrischen Anschlusses und einer Verbindungsstruktur, die den chipseitigen elektrischen Anschluss mit dem optisch aktiven Bereich elektrisch leitend verbindet, in einem ersten optisch nichtaktiven Bereich des optischen Halbleiterchips; Herstellen einer Schutzschicht in einem zweiten optisch nicht-aktiven Bereich des optischen Halbleiterchips, der getrennt von dem ersten optisch nicht-aktiven Bereich gebildet wird; Herstellen einer elektrischen Verbindung zwischen dem chipseitigen elektrischen Anschluss und einem zweiten substratseitigen elektrischen Anschluss; und Herstellen einer Beschichtung, bei der in einem Schichtstapel in dem optisch aktiven Bereich sowie dem ersten und dem zweiten optisch nicht-aktiven Bereich jeweils Folgendes vorgesehen ist: eine erste Schicht aus zumindest einem der Materialien SiO_2 und Si_3N_4 und eine zweite Schicht aus einem anorganischen Material, die in dem Schichtstapel oberhalb der ersten Schicht angeordnet wird; wobei in dem ersten optisch nicht-aktiven Bereich der chipseitige elektrische Anschluss und die Verbindungsstruktur sowie in dem zweiten optisch nicht-aktiven Bereich die Schutzschicht jeweils zwischen der ersten und der zweiten Schicht der Beschichtung angeordnet werden.

[0011] Weiterhin ist ein optoelektronisches Bauelement mit einer solchen Anordnung vorgesehen.

[0012] Bei der vorgesehenen Anordnung für das optoelektronische Bauelement weist die Beschichtung im optisch aktiven Bereich sowie dem ersten und dem zweiten optisch nicht-aktiven Bereich des optischen Halbleiterchips einen unterschiedlichen Schichtaufbau auf, was insbesondere Folge der Einbindung des chipseitigen elektrischen Anschlusses, der Verbindungsstruktur sowie der Schutzschicht zwischen der ersten und der zweiten Schicht der Beschichtung ist. Auf diese Weise können in dem optisch aktiven Bereich sowie den optisch nicht-aktiven Bereichen jeweils gewünschte (unterschiedliche) Eigenschaften, insbesondere Reflexionseigenschaften, für auf die Oberfläche der Anordnung oder die Oberfläche des optoelektronischen Bauelements einfallendes Licht ausgebildet werden.

[0013] Die erste Schicht der Beschichtung kann in den verschiedenen Bereichen, welche sie erfasst, also optisch aktiver Bereich sowie erster und zweiter optisch nicht-aktiver Bereich mit unterschiedlicher Schichtdicke gebildet sein.

[0014] Die Beschichtung kann neben der ersten und der zweiten Schicht mindestens eine weitere Schicht aufweisen.

[0015] Die Schutzschicht ist eingerichtet, den Lichteinfall im Halbleiterchip im Bereich außerhalb des optisch aktiven Bereichs zu mindern. In einem Ausführungsbeispiel kann die Schutzschicht aus dem gleichem Material wie die Verbindungsstruktur sein.

[0016] Der erste optisch nicht-aktive Bereich kann Bereiche aufweisen, die nicht von der Verbindungsstruktur und dem chipseitigen elektrischen Anschluss erfasst sind. In diesen Bereichen kann die erste Schicht aus mindestens einem der Materialien SiO_2 und Si_3N_4 bestehen. Eine ausgebildete Schichtdicke kann von der im optisch aktiven Bereich verschieden sein.

[0017] Der erste optisch nicht-aktive Bereich kann den zweiten optisch nicht-aktiven Bereich teilweise oder vollständig umgeben.

[0018] Die verschiedenen elektrischen Anschlüsse können zum Beispiel mit einem sogenannten Kontaktpad und / oder Leiterbahnen gebildet sein. Die elektrische Verbindung zwischen dem chipseitigen elektrischen Anschluss und dem zweiten substratseitigen elektrischen Anschluss kann zum Beispiel mittels Drahtbonden ausgebildet sein.

[0019] Beim Anordnen auf dem Substrat kann der optische Halbleiterchip beispielsweise aufgeklebt werden.

[0020] Für optische Sensorsysteme ermöglicht die vorgeschlagene Technik eine hohe Sensitivität und eine hohe Zuverlässigkeit. Um eine hohe Sensitivität zu erreichen, kann die gesamte Chipoberfläche, die mit sensitivem (optisch aktivem) und nicht-sensitivem (optisch nichtaktivem) Bereich gebildet ist, für eine Zielwellenlänge oder einen Zielwellenlängenbereich entspiegelt werden. Die Entspiegelung in dem optisch aktiven Bereich dient dazu, eine hohe Lichtleistung im Sensor zu erreichen, die in ein elektrisches Signal gewandelt werden kann. Dies ist von Bedeutung für eine hohe Sensitivität. Die Entspiegelung in dem / den optisch nicht-aktiven Bereich(en) dient insbesondere dazu, Rückreflexionen auf den optisch aktiven Bereich zu minimieren und hierdurch hervorgerufene Fehlsignale zu vermeiden.

[0021] Für eine hohe Zuverlässigkeit der Systeme, in denen der Sensorchip verbaut wird, kann die aktive Chipoberfläche so mit einem Schutz versehen werden, der verhindert, dass Halogenide oder andere Verunreinigungen mit den Kontaktpads, Leiterbahnen und Metallstrukturen in Kontakt kommen. Diese Verunreinigungen werden, zum Beispiel beim Vergießen von Bonddrähten (Glob Top), Verkleben der Chipoberfläche mit optischen Systemkomponenten oder dem Vergießen des Systems aufgebracht („Dam and Fill“ oder „Molding“). Die für diese oder weitere Verfahren verwendeten gefüllten oder ungefüllten Polymere enthalten oft Bestandteile, die eine Korrosion des Chips begünstigen oder auslösen.

[0022] Mittels der Beschichtung können für einen optischen (Ziel-)Wellenlängenbereich zwischen einer ersten und einer zweiten Wellenlänge in dem optisch aktiven Bereich eine erste Reflektivität und in dem ersten und dem zweiten optisch nicht-aktiven Bereich jeweils eine zweite Reflektivität ausgebildet sein, welche für den Wellenlängenbereich jeweils größer als die erste Reflektivität ist. Die zweite Reflektivität in dem ersten und dem zweiten optisch nichtaktiven Bereich kann gleich oder verschieden sein, wobei sie für den Wellenlängenbereich stets größer als die erste Reflektivität ist. Die Beschichtung kann daher auch als Antireflexionsbeschichtung bezeichnet werden.

[0023] In einer Ausführungsform ist vorgesehen, dass der optische Wellenlängenbereich Wellenlängen von etwa 840nm bis etwa 980nm umfasst, alternativ einen Wellenlängenbereich von etwa 880nm bis etwa 915nm. Auch eine Ausbildung des Reflektivitätsverhaltens in anderen Wellenlängenbereichen kann vorgesehen sein. Die Mehrschichtausbildung der Beschichtung ermöglicht es, verschiedenen Materialien für die Schichten auszuwählen.

[0024] Die erste Reflektivität kann in dem optisch aktiven Bereich für den Wellenlängenbereich nicht größer als etwa 10 Prozent sein. In einer Ausgestaltung kann vorgesehen sein, dass die erste Reflektivität in dem optisch aktiven Bereich nicht größer als etwa 6 Prozent ist, alternativ nicht größer als etwa 3 Prozent. In dem optisch aktiven Bereich findet eine Restreflexion statt, die größer als 0 Prozent ist.

[0025] Die zweite Reflektivität in dem optisch nicht-aktiven Bereich kann für den Wellenlängenbereich nicht größer als etwa 50 Prozent sein. Die zweite Reflektivität in dem optisch nichtaktiven Bereich kann in einer Ausgestaltung nicht größer als etwa 40 Prozent sein, alternativ nicht größer als etwa 30 Prozent. Die Antireflexionswirkung im Bereich des chipseitigen elektrischen Anschlusses beruht auf dem Zusammenwirken der ersten und der zweiten Schicht der Beschichtung sowie der Mehrschichtanordnung des chipseitigen elektrischen Anschlusses, die hierzwischen angeordnet ist.

[0026] Die Beschichtung kann in dem optisch aktiven Bereich und in dem ersten und dem zweiten

optisch nicht-aktiven Bereich jeweils als durchgehende Beschichtung ausgeführt sein. Ergänzend kann vorgesehen sein, dass die Beschichtung auch in einem Bereich zwischen dem optisch aktiven Bereich und den optisch nicht-aktiven Bereichen durchgehend ausgebildet ist. Die Beschichtung kann bei dem Verbund mit Substrat und optischen Halbleiterchip eine gesamte deckseitige Oberfläche erfassend ausgebildet sein. Ist die Anordnung in einem optoelektronischen Bauelement vorgesehen, kann ein Oberflächenbereich, auf den im Betrieb Licht fallen kann, im Wesentlichen vollständig mit der Beschichtung bedeckt sein.

[0027] Es können auch Oberflächenbereiche des optischen Halbleiterchips bis in den Bereich des Substrats mit der Beschichtung bedeckt sein, die nicht quer zur Lichteinfallrichtung verlaufen, beispielsweise auch Oberflächenbereiche, die eher in der Lichteinfallrichtung ausgerichtet sind.

[0028] Oberhalb des optisch aktiven Bereichs kann auf der Beschichtung ein optisches Fensterbauteil angeordnet sein. Das optische Fensterbauteil kann aus einem Glasmaterial sein. Das optische Fensterbauteil kann optische Filtereigenschaften aufweisen, zum Beispiel dahingehend, dass es eingerichtet ist, nur Licht in einem Zielwellenlängenbereich durchzulassen, zum Beispiel im Bereich von etwa 840nm bis etwa 980nm. Zum Anordnen im optisch aktiven Bereich kann das Fensterbauteil aufgeklebt werden, insbesondere direkt auf die Beschichtung.

[0029] Die elektrische Verbindung kann eine elektrische Leitung oder einen elektrischen Leitungsabschnitt aufweisen, die oberflächenseitig zumindest abschnittsweise von der zweiten Schicht der Beschichtung bedeckt ist. Die elektrische Verbindung kann mittels eines Drahts gebildet sein, dessen Oberfläche mit der zweiten Schicht der Beschichtung bedeckt ist. Das Herstellen der elektrischen Verbindung mittels Drahtbonden kann vorgesehen sein.

[0030] Der Mehrschichtaufbau des chipseitigen elektrischen Anschlusses kann eine erste Schicht aus einem Aluminiummaterial aufweisen. Die erste Schicht aus dem Aluminiummaterial kann in dem Mehrschichtaufbau des chipseitigen elektrischen Anschlusses eine unterste Schicht bilden. Auf der untersten Schicht sind eine Schicht oder mehrere weitere Schichten im Mehrschichtaufbau angeordnet. Die erste Schicht des Mehrschichtaufbaus des chipseitigen elektrischen Anschlusses aus Aluminiummaterial kann in direktem Kontakt mit der ersten Schicht der Beschichtung angeordnet sein, also auf dieser abgeschieden sein. Das Aluminiummaterial kann Aluminium oder eine Aluminiumlegierung umfassen, beispielsweise AlSi, AlSiCu oder AlCu. Für die erste Schicht, zum Beispiel bei der Ausbildung aus dem Aluminiummaterial, kann allgemein eine Schichtdicke von etwa 300nm bis etwa 1400nm vorgesehen sein.

[0031] Die elektrisch leitfähige Verbindungsstruktur kann mindestens eine Metallschicht aus einem Metallmaterial aus der folgenden Gruppe aufweisen: Al, Cr, Ti, W, Ni, V, einem Oxid von Al, Cr, Ti, W, Ni oder V und einer Legierung, deren Hauptbestandteil Al, Cr, Ti, W, Ni oder V ist. Die elektrisch leitfähige Verbindungsstruktur kann einschichtig oder mit einem Mehrschichtaufbau gebildet sein. Im Fall des Mehrschichtaufbaus gelten die vorangehend genannten Ausgestaltungsoptionen für jede der Schicht im Stapel entsprechend. Beim Mehrschichtaufbau kann eine Metallschicht die oberste Schicht bilden. In einer möglichen Ausführungsform kann der Schichtstapel aus zwei Schichten bestehen, zum Beispiel einer Aluminiumschicht und einer hierauf angeordneten Chromschicht. Mögliche Schichtbeispiele umfassen wenigstens eine Anordnung aus der folgenden Gruppe: Al; AlSi (eine mit Si legierte Al-Schicht); Al + Cr (Aluminium mit Chromschicht hierauf); Al + Cr₂O₃ (Aluminium mit Chromoxidschicht hierauf) und AlSi + Cr + Cr₂O₃ (Aluminium mit Chromoxidschicht und darauf Titan).

[0032] Die vorangehenden Erläuterungen zum Schichtaufbau und den Materialien gelten entsprechend für den chipseitigen elektrischen Anschluss. In einem Ausführungsbeispiel ist dieser einschichtig gebildet, zum Beispiel als Aluminiumschicht. Eine solche Ausbildung kann beispielsweise dadurch hergestellt werden, dass die Bereiche von chipseitigem elektrischen Anschluss und elektrisch leitfähige Verbindungsstruktur zunächst jeweils als zweischichtiger Aufbau hergestellt werden und im weiteren Verlauf die obere Schicht, zum Beispiel die Chromschicht im Bereich des chipseitigen elektrischen Anschlusses wieder entfernt wird.

[0033] Die vorangehend im Zusammenhang mit der Anordnung für das optoelektronische Bauelement beschriebenen Ausgestaltungen können im Zusammenhang mit dem optoelektronischen Bauelement sowie dem Verfahren zum Herstellen der Anordnung entsprechend vorgesehen sein.

[0034] Bei dem Herstellungsverfahren kann vorgesehen sein, die erste Schicht der Beschichtung aufzubringen, während der optische Halbleiterchip noch im Wafer-Verbund angeordnet ist, bevor dann der Schritt zum Vereinzeln der Chips ausgeführt wird. Die erste Schicht der Beschichtung wird so sowohl im optisch aktiven Bereich wie auch im optisch nicht-aktiven Bereich ausgebildet. Nach dem Vereinzeln des Wafers zur Ausbildung der optischen Halbleiterchips wird der Halbleiterchip auf dem Substrat aufgebracht, beispielsweise mittels Aufkleben. Nachdem die elektrischen Verbindungen ausgebildet sind, kann die zweite Schicht der Beschichtung abgeschieden werden, wozu beispielsweise die Technologie „Atomic Layer Deposition“ nutzbar ist. Auch die zweite Schicht wird sowohl im optisch aktiven Bereich wie auch im optisch nicht-aktiven Bereich aufgebracht, in dem der chipseitige elektrische Anschluss mit seinem Mehrschichtaufbau angeordnet ist. Die Abscheidung der zweiten Schicht der Beschichtung kann bei niedrigen Temperaturen erfolgen, beispielsweise bei Temperaturen von etwa 150°C bis etwa 300°C. Dieses ermöglicht ein Abscheiden der zweiten Schicht der Beschichtung während eines Packaging-Prozesses.

[0035] Die zweite Schicht der Beschichtung kann im Wesentlichen den Gesamtverbund von Substrat und optischem Halbleiterchip erfassen, wobei eine Rückseite des Substrats unbeschichtet verbleiben kann.

[0036] Im Herstellungsprozess können dann weitere Schritte folgen, beispielsweise das Aufbringen eines optischen Fensterbauteils im optisch aktiven Bereich auf der Vorderseite des optischen Halbleiterchips, zum Beispiel mittels Aufkleben.

[0037] Die Beschichtung kann eine Feuchtigkeitsbarriere bilden, um Feuchtigkeit von der Chipoberfläche und den elektrischen Anschlüssen fernzuhalten. Die Beschichtung kann daher auch als Antireflexions- und Schutzbeschichtung (Multifunktionsbeschichtung) bezeichnet werden.

BESCHREIBUNG VON AUSFÜHRUNGSBEISPIELEN

[0038] Im Folgenden werden weitere Ausführungsbeispiele unter Bezugnahme auf Figuren einer Zeichnung erläutert. Hierbei zeigen:

[0039] Fig. 1 eine schematische perspektivische Darstellung eines vereinzelt optischen Halbleiterchips, welcher deckseitig eine erste Schicht einer funktionellen Beschichtung aufweist;

[0040] Fig. 2 eine schematische Darstellung einer Anordnung, bei der der optische Halbleiterchip auf einem Substrat angeordnet ist und ein chipseitiger elektrischer Anschluss elektrisch verbunden ist, wobei der Gesamtverbund mit einer zweiten Schicht der funktionellen Beschichtung bedeckt ist; und

[0041] Fig. 3 eine schematische Darstellung der Anordnung aus Fig. 2, bei der in einem optisch aktiven Bereich des optischen Halbleiterchips ein optisches Fensterbauteil auf dem optischen Halbleiterchip angeordnet ist; und

[0042] Fig. 4 eine schematische Darstellung einer weiteren Anordnung, bei der der optische Halbleiterchip auf einem Substrat angeordnet ist, in Draufsicht.

[0043] Fig. 1 zeigt eine schematische Darstellung eines optischen Halbleiterchips 1, der aus einem Wafer-Verbund vereinzelt wurde und auf einer deckseitigen Oberfläche 2 eine erste Schicht 3 einer Beschichtung 4 aufweist. Die erste Schicht 3 wurde noch auf Wafer-Level abgeschieden und ist sowohl in einem optisch aktiven Bereich 5 sowie einem ersten optisch nichtaktiven Bereich 6 des optischen Halbleiterchips 1 durchgehend ausgebildet. Die erste Schicht 3 kann zum Beispiel aus SiO_2 , Si_3N_4 oder einer Kombination dieser Materialien bestehen.

[0044] Die erste Schicht 3 der Beschichtung 4 ist aus zumindest einem der Materialien SiO_2 und Si_3N_4 . Hierbei kann SiO_2 und / oder Si_3N_4 eine jeweilige Schichtdicke von etwa 5nm bis etwa 250nm und Si_3N_4 von etwa 5nm bis 250nm vorgesehen sein.

[0045] Fig. 2 zeigt eine schematische Darstellung einer Anordnung, bei der der optische Halbleiterchip 1 nun auf einem Substrat 7 angeordnet ist, beispielsweise mittels eines Klebematerials 7a. Der optische Halbleiterchip 1 ist über einen ersten substratseitigen elektrischen Anschluss 8 elektrisch kontaktiert. Das Substrat 7 kann beispielsweise mittels einer Leiterplatte gebildet sein, die für die elektrischen Anschlüsse über Leiterbahnen verfügt.

[0046] Auf der deckseitigen Oberfläche 2 des optischen Halbleiterchips 1 ist auf der ersten Schicht 3 ein chipseitiger elektrischer Anschluss 9 mit einem Mehrschichtaufbau hergestellt. Zwischen dem chipseitigen elektrischen Anschluss 9 und einem zweiten substratseitigen elektrischen Anschluss 10 ist eine elektrische Verbindung 11 ausgebildet, beispielsweise mittels Drahtbonden. Bei dem chipseitigen elektrischen Anschluss 9 und / oder den substratseitigen elektrischen Anschlüssen 8, 10 kann es sich um Kontaktpads oder Leiterbahnen handeln.

[0047] Die gesamte Oberfläche des in Fig. 2 gezeigten Verbundes erfassend ist eine zweite Schicht 12 der Beschichtung 4 aufgebracht, also sowohl im optisch aktiven Bereich 5 wie auch im ersten optisch-nicht aktiven Bereich 6, aber auch auf substratseitigen Abschnitten 13 und Seitenflächen 14 des optischen Halbleiterchips 1. Die zweite Schicht 12 ist aus einem anorganischen Material. Es kann sich um einen Mehrschichtaufbau mit zwei oder mehr Materialien handeln, die einen unterschiedlichen Brechungsindex aufweisen und abwechselnd abgeschieden sein können. Im einfachsten Fall ist es ein Zweischichtsystem. In einem Ausführungsbeispiel kann Folgendes vorgesehen sein: Al_2O_3 (20nm) und darauf Ta_2O_5 (65nm). Diese beiden Schichten können aber auch in dünneren Schichten immer wieder abwechselnd nacheinander abgeschieden werden, auch mit unterschiedlichen Dicken (zum Beispiel 20 Schichtfolgen von Al_2O_3 und Ta_2O_5 mit jeweils unterschiedlichen Schichtdicken). Die Gesamtdicke des Mehrschichtaufbaus kann zum Beispiel geringer als etwa 250nm sein. Die Einzelschichten weisen mindestens eine Schichtdicke von etwa 1nm auf.

[0048] Mit Hilfe der Beschichtung 4 ist die Reflektivität bei der Anordnung mit dem optischen Halbleiterchip 1 und dem Substrat 7 oberflächenseitig (wellenlängenselektiv) gemindert, wobei im optische aktiven Bereich 5 sowie im ersten optisch nicht-aktiven Bereich 6 mit dem chipseitigen elektrischen Anschluss 9 ein unterschiedliches Reflexionsvermögen (Reflektivität) ausgebildet ist. Hierbei ist die Reflektivität im optisch aktiven Bereich 5 für einen ausgewählten Wellenlängenbereich deutlich geringer als im ersten optisch nicht-aktiven Bereich 6. Beispielsweise ist die optische Reflektivität für eine Zielwellenlänge oder einen Zielwellenbereich im optischen Bereich 5 geringer als etwa 6%, alternativ geringer als etwa 3% oder etwa 1%. Im ersten optisch nicht-aktiven Bereich 6 mit dem chipseitigen elektrischen Anschluss 9 kann die optische Reflektivität für die Zielwellenlänge oder den Zielwellenlängenbereich hingegen geringer als etwa 50% sein, alternativ geringer als etwa 30% oder geringer als etwa 10%.

[0049] Im Herstellungsprozess ist dann gemäß Fig. 3 vorgesehen, im optisch aktiven Bereich 5 des optischen Halbleiterchips 1 ein optisches Fensterbauteil 15 aufzubringen, beispielsweise mittels Aufkleben. Das optische Fensterbauteil 15 kann beispielsweise aus einem Glasmaterial bestehen und wahlweise optische Filtereigenschaften bereitstellen.

[0050] In einer Ausgestaltung kann vorgesehen sein, dass die zweite Schicht 12 der Beschichtung 4 aufgebracht oder abgeschieden wird, bevor die elektrische Verbindung 11 ausgebildet wird. In diesem Fall erfolgt das Herstellen der elektrischen Verbindung 11 durch die zweite Schicht 12 hindurch, beispielsweise mittels Drahtbonden. Die zweite Schicht 12 bildet hierbei einen Schutz gegen Verunreinigungen, die beim Drahtbonden auftreten können. Mittels der zweiten Schicht 12 der Beschichtung 4 wird auch der chipseitige elektrische Anschluss 9 vor Verunreinigungen geschützt, beispielsweise beim Aufkleben oder anderen Packaging-Prozessen nach dem Ausbilden der elektrischen Verbindung 11, was beispielsweise mittels Drahtbonden erfolgt.

[0051] Fig. 4 zeigt eine schematische Darstellung einer weiteren Anordnung, bei der der optische Halbleiterchip 1 auf einem Substrat 7 angeordnet ist, in Draufsicht. Für gleiche Merkmale werden dieselben Bezugszeichen verwendet. In dem ersten optisch nicht-aktiven Bereich 6 ist der chipseitige elektrische Anschluss 9 angeordnet, die über eine elektrisch leitfähige Verbindungsstruktur 16 mit dem optischen Halbleiterchip 1 verbunden ist. Die elektrisch leitfähige Verbindungs-

struktur 16 kann eine Metallschicht aus mindestens einem Metall aus der folgenden Gruppe aufweisen: Al, Cr, Ti, W, Ni, V, einem Oxid von Al, Cr, Ti, W, Ni oder V und einer Legierung, deren Hauptbestandteil Al, Cr, Ti, W, Ni oder V ist. Die elektrisch leitfähige Verbindungsstruktur kann einschichtig oder mit einem Mehrschichtaufbau gebildet sein. Im Fall des Mehrschichtaufbaus gelten die vorangehend genannten Ausgestaltungsoptionen für jede der Schicht im Stapel entsprechend. Beim Mehrschichtaufbau kann eine Metallschicht die oberste Schicht bilden. In einer möglichen Ausführungsform kann der Schichtstapel aus zwei Schichten bestehen, zum Beispiel einer Aluminiumschicht und einer hierauf angeordneten Chromschicht.

[0052] Außerhalb des optisch aktiven Bereichs 5 ist neben dem ersten optisch nicht-aktiven Bereich 6 und ein zweiter optisch nicht-aktiver Bereich 17 gebildet, in dem eine Schutzschicht 18 abgeschieden ist, die das Eindringen von Licht in den optischen Halbleiterchip 1 in dem zweiten optisch nicht-aktiven Bereich 17 mindert oder im Wesentlichen vollständig verhindert. Der Schichtaufbau kann gleich dem Schichtaufbau der elektrisch leitfähigen Verbindungsstruktur 16 sein.

[0053] Nachfolgend werden weitere Ausgestaltungsoptionen erläutert.

[0054] In einer Ausgestaltung kann die erste Schicht 3 als eine Schicht mit einer Dicke von etwa 20nm aus SiO₂ hergestellt werden.

[0055] Bei dieser oder anderen Ausgestaltungen kann der chipseitige elektrische Anschluss 9 in einem Mehrschichtaufbau eine Metallisierung mit folgenden Schichten aufweisen: 1,1µm Al und 60nm Cr.

[0056] In den verschiedenen Ausgestaltungen kann die zweite Schicht 12 der Beschichtung 4 mit einer Schichtdicke von etwa 80 µm aus AlN gebildet sein. Aber auch andere elektrisch isolierende Materialien (Isolatormaterialien) können zum Einsatz kommen, wobei eine Schichtdicke von etwa 10nm bis etwa 250nm vorgesehen sein kann.

[0057] Weitere Ausführungsbeispiele können eine oder mehrere der folgenden Ausgestaltungen vorsehen:

- HfO₂ (95nm) auf einem Schichtstapel auf dem optischen Halbleiterchip: Pixel (SiO₂ 20nm) / Metall (etwa 1µm Al + 60nm Cr)
- Al₂O₃ (105nm) auf einem Schichtstapel auf dem optischen Halbleiterchip: Pixel (SiO₂ 20nm) / Metall (etwa 1µm + 60nm Cr)
- Al₂O₃ 30nm + AlN 50nm auf einem Schichtstapel auf dem optischen Halbleiterchip: Pixel (SiO₂ 20nm) / Metall (etwa 1µm + 60nm Cr)
- Al₂O₃ 30nm + AlN 50nm auf einem Schichtstapel auf dem optischen Halbleiterchip: Pixel (SiO₂ 20nm) / Metall (etwa 1µm + 100nm Ti)
- Al₂O₃ 20nm + Ta₂O₅ 65nm auf einem Schichtstapel auf dem optischen Halbleiterchip: Pixel (SiO₂ 20nm) / Metall (etwa 1µm + 60nm Cr)

Patentansprüche

1. Anordnung für ein optoelektronisches Bauelement, mit:
 - einem Substrat (7);
 - einem optischen Halbleiterchip (1), welcher auf dem Substrat (7) angeordnet und mit einem ersten substratseitigen elektrischen Anschluss (8) verbunden ist;
 - einem optisch aktiven Bereich (5) des optischen Halbleiterchips (1), welcher eingerichtet ist, im Betrieb Licht zu empfangen und in elektrische Ladungen zu wandeln;
 - einem ersten optisch nicht-aktiven Bereich (6) des optischen Halbleiterchips (1), in welchem ein chipseitiger elektrischer Anschluss (9) und eine Verbindungsstruktur (16) gebildet sind, die den chipseitigen elektrischen Anschluss (9) mit dem optisch aktiven Bereich (5) elektrisch leitend verbindet;
 - einem zweiten optisch nicht-aktiven Bereich (17) des optischen Halbleiterchips (1), der getrennt von dem ersten optisch nicht-aktiven Bereich (6) gebildet und mit einer Schutzschicht (18) bedeckt ist;
 - einer elektrischen Verbindung (11), welche den chipseitigen elektrischen Anschluss (9) mit einem zweiten substratseitigen elektrischen Anschluss (10) verbindet; und
 - einer Beschichtung (4),
dadurch gekennzeichnet, dass bei der Beschichtung (4) in einem Schichtstapel in dem optisch aktiven Bereich (5) sowie in dem ersten (6) und dem zweiten optisch nicht-aktiven Bereich (17) jeweils Folgendes vorgesehen ist:
 - eine erste Schicht (3) aus zumindest einem der Materialien SiO_2 und Si_3N_4 und
 - eine zweite Schicht (12) aus einem anorganischen Material, die in dem Schichtstapel oberhalb der ersten Schicht (3) angeordnet ist;wobei
 - der chipseitige elektrische Anschluss (9) und die Verbindungsstruktur (16) in dem ersten optisch nicht-aktiven Bereich (6) sowie
 - die Schutzschicht (18) in dem zweiten optisch nicht-aktiven Bereich (17)jeweils zwischen der ersten und der zweiten Schicht (3, 12) der Beschichtung (4) angeordnet sind.
2. Anordnung nach Anspruch 1, **dadurch gekennzeichnet**, dass mittels der Beschichtung (4) für einen optischen Wellenlängenbereich zwischen einer ersten und einer zweiten Wellenlänge in dem optisch aktiven Bereich (5) eine erste Reflektivität und in dem ersten (6) und dem zweiten optisch nicht-aktiven Bereich (17) jeweils eine zweite Reflektivität ausgebildet ist, welche für den Wellenlängenbereich jeweils größer als die erste Reflektivität ist.
3. Anordnung nach Anspruch 2, **dadurch gekennzeichnet**, dass die erste Reflektivität in dem optisch aktiven Bereich (5) für den Wellenlängenbereich nicht größer als 10 Prozent ist.
4. Anordnung nach Anspruch 2 oder 3, **dadurch gekennzeichnet**, dass die zweite Reflektivität in dem ersten (6) und dem zweiten optischen nicht-aktiven Bereich (17) für den Wellenlängenbereich jeweils nicht größer als 50 Prozent ist.
5. Anordnung nach mindestens einem der vorangehenden Ansprüche, **dadurch gekennzeichnet**, dass die Beschichtung (4) in dem optischen aktiven Bereich (5) und in dem ersten (6) und dem zweiten optisch nicht-aktiven Bereich (17) jeweils als durchgehende Beschichtung ausgeführt ist.
6. Anordnung nach mindestens einem der vorangehenden Ansprüche, **dadurch gekennzeichnet**, dass oberhalb des optisch aktiven Bereichs (5) auf der Beschichtung (4) ein optisches Fensterbauteil (15) angeordnet ist.
7. Anordnung nach mindestens einem der vorangehenden Ansprüche, **dadurch gekennzeichnet**, dass die elektrische Verbindung (11) eine elektrische Leitung aufweist, die oberflächenständig zumindest abschnittsweise von der zweiten Schicht (12) der Beschichtung (4) bedeckt ist.

8. Anordnung nach mindestens einem der vorangehenden Ansprüche, **dadurch gekennzeichnet**, dass der Mehrschichtaufbau des chipseitigen elektrischen Anschlusses (9) eine erste Schicht aus einem Aluminiummaterial aufweist.
9. Anordnung nach mindestens einem der vorangehenden Ansprüche, **dadurch gekennzeichnet**, dass die elektrisch leitfähige Verbindungsstruktur (16) eine Metallschicht aus einem Metallmaterial aus der folgenden Gruppe aufweist: Al, Cr, Ti, W, Ni, V, einem Oxid von Al, Cr, Ti, W, Ni oder V und einer Legierung, deren Hauptbestandteil Al, Cr, Ti, W, Ni oder V ist.
10. Optoelektronisches Bauelement, mit einer Anordnung nach mindestens einem der vorangehenden Ansprüche.
11. Verfahren zum Herstellen einer Anordnung für ein optoelektronisches Bauelement, mit:
 - Bereitstellen eines Substrats (7);
 - Anordnen eines optischen Halbleiterchips (1) auf dem Substrat (7), wobei der optische Halbleiterchip (1) hierbei mit einem ersten substratseitigen Anschluss (8) elektrisch verbunden wird und einen optisch aktiven Bereich (5) aufweist, welcher eingerichtet ist, im Betrieb Licht zu empfangen und in elektrische Ladungen zu wandeln;
 - Herstellen eines chipseitigen elektrischen Anschlusses (9) und einer Verbindungsstruktur (16), die den chipseitigen elektrischen Anschluss (9) mit dem optisch aktiven Bereich (5) elektrisch leitend verbindet, in einem ersten optisch nicht-aktiven Bereich (6) des optischen Halbleiterchips (1);
 - Herstellen einer Schutzschicht (18) in einem zweiten optisch nicht-aktiven Bereich (17) des optischen Halbleiterchips (1), der getrennt von dem ersten optisch nicht-aktiven Bereich (6) gebildet wird;
 - Herstellen einer elektrischen Verbindung (11) zwischen dem chipseitigen elektrischen Anschluss (9) und einem zweiten substratseitigen elektrischen Anschluss (10); und
 - Herstellen einer Beschichtung (4),
dadurch gekennzeichnet, dass bei der Beschichtung (4) in einem Schichtstapel in dem optisch aktiven Bereich (5) sowie dem ersten und dem zweiten optisch nicht-aktiven Bereich (6; 17) jeweils Folgendes vorgesehen ist:
 - eine erste Schicht (3) aus zumindest einem der Materialien SiO_2 und Si_3N_4 und
 - eine zweite Schicht (12) aus einem anorganischen Material, die in dem Schichtstapel oberhalb der ersten Schicht (3) angeordnet wird;wobei
 - der chipseitige elektrische Anschluss (9) und die Verbindungsstruktur (16) in dem ersten optisch nicht-aktiven Bereich (6) sowie
 - die Schutzschicht (18) in dem zweiten optisch nicht-aktiven Bereich (17)jeweils zwischen der ersten (3) und der zweiten Schicht (12) der Beschichtung (4) angeordnet werden.

Hierzu 4 Blatt Zeichnungen

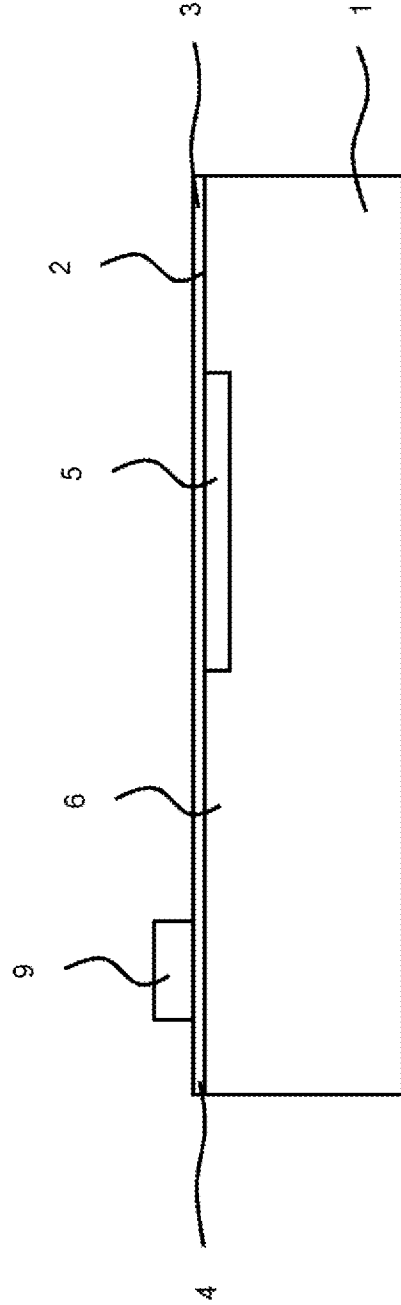


Fig. 1

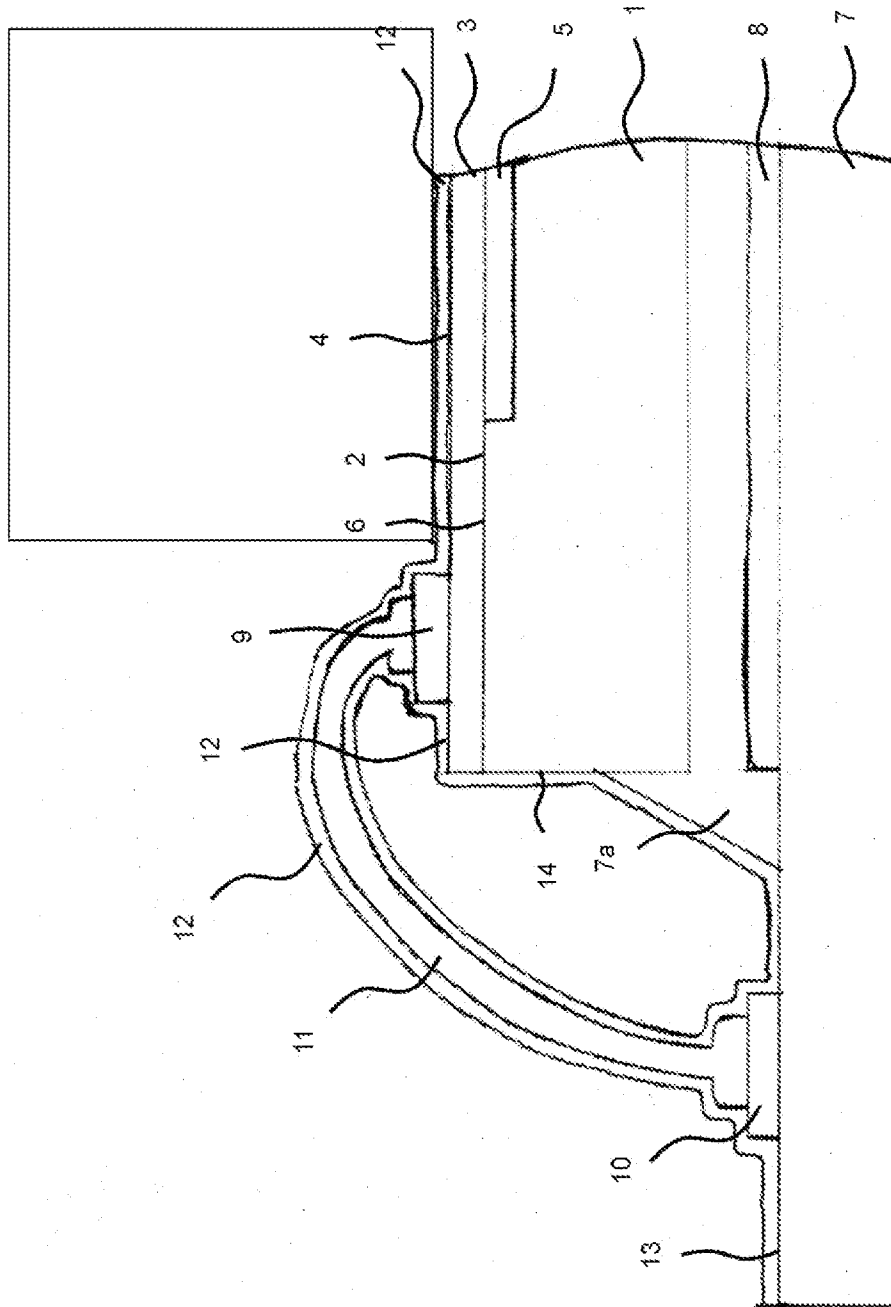


Fig. 2

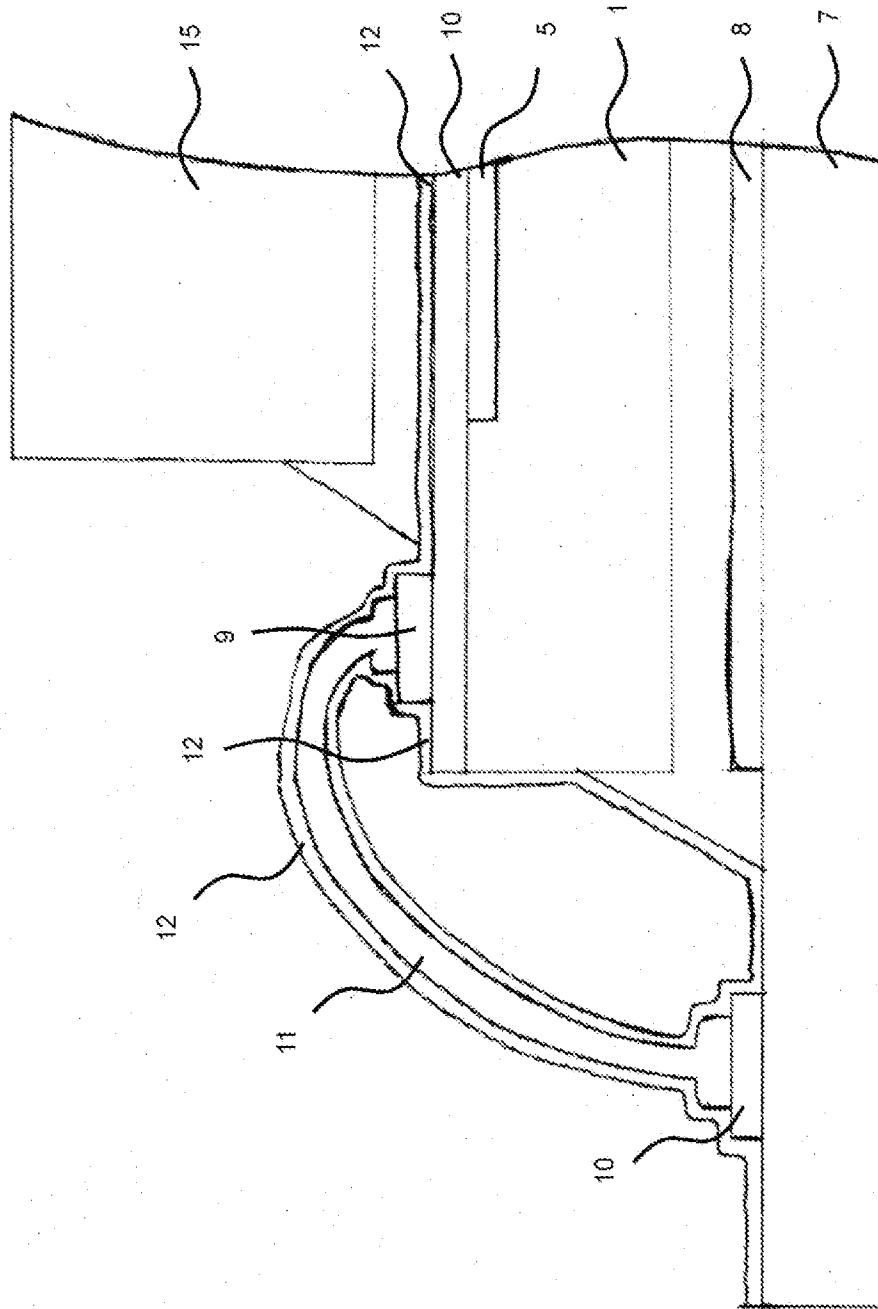


Fig. 3

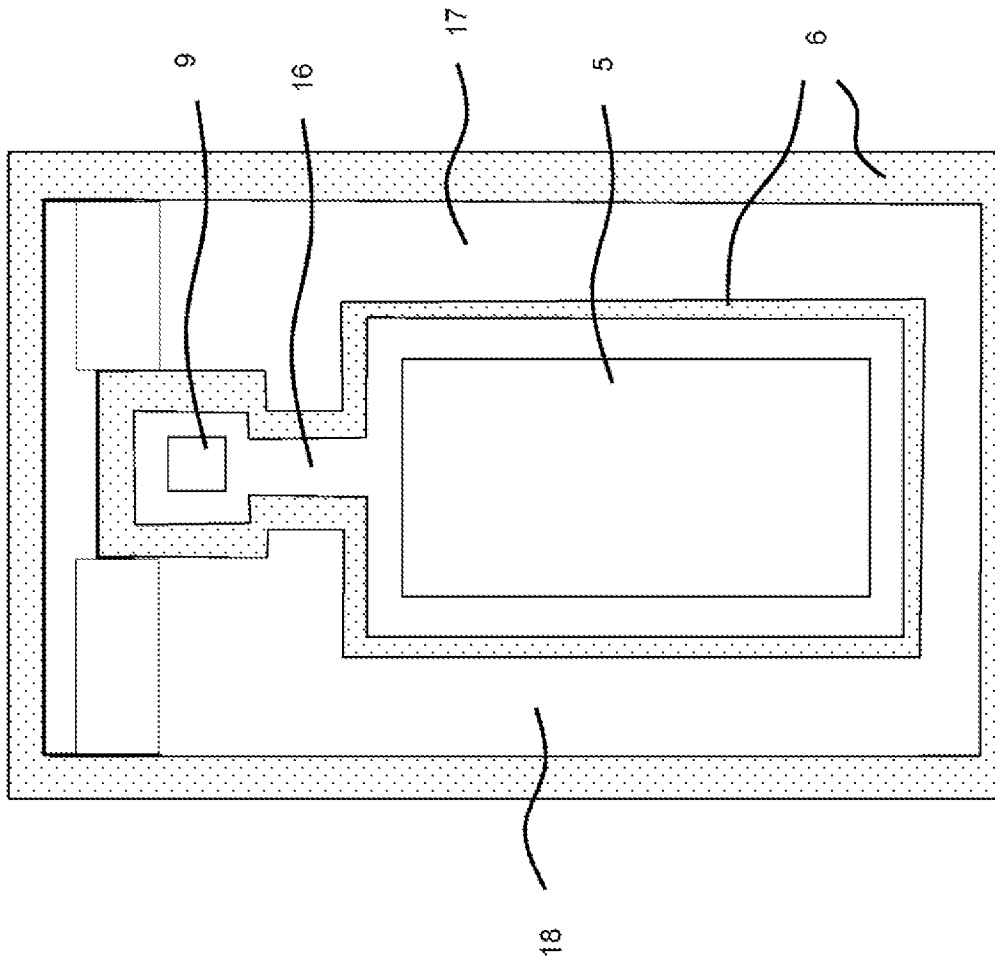


Fig. 4