

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4395941号
(P4395941)

(45) 発行日 平成22年1月13日(2010.1.13)

(24) 登録日 平成21年10月30日(2009.10.30)

(51) Int.Cl.

F I

H O 1 L 21/822 (2006.01)

H O 1 L 27/04

B

H O 1 L 27/04 (2006.01)

H O 1 L 21/82

F

H O 1 L 21/82 (2006.01)

H O 1 L 27/14

B

H O 1 L 27/148 (2006.01)

H O 4 N 5/335

Z

H O 4 N 5/335 (2006.01)

請求項の数 2 (全 9 頁)

(21) 出願番号 特願平11-312806

(22) 出願日 平成11年9月29日(1999.9.29)

(65) 公開番号 特開2001-102533(P2001-102533A)

(43) 公開日 平成13年4月13日(2001.4.13)

審査請求日 平成18年3月20日(2006.3.20)

(73) 特許権者 000002185

ソニー株式会社

東京都港区港南1丁目7番1号

(74) 代理人 100114627

弁理士 有吉 修一朗

(72) 発明者 谷川 公一

鹿児島県国分市野口北5番1号 ソニー国
分株式会社内

審査官 大嶋 洋一

最終頁に続く

(54) 【発明の名称】 任意電圧発生構造及びこれを用いた固体撮像素子

(57) 【特許請求の範囲】

【請求項1】

半導体基板上に第1の絶縁膜を介して設けられた複数のヒューズと、該ヒューズの上層に設けられた第2の絶縁膜とを有し、前記ヒューズに所定の電圧を印加することで同ヒューズの少なくともいずれか1つを切断して所望の出力電圧を取り出せる構成とした任意電圧発生回路において、

前記ヒューズ上の前記第2の絶縁膜の少なくとも一部は、前記ヒューズの周辺領域上の前記第2の絶縁膜より薄膜であり、

前記ヒューズ上の前記第2の絶縁膜の薄膜部分の膜厚は300nm～1500nmであると共に、

前記ヒューズ下の前記第1の絶縁膜の膜厚は前記第2の絶縁膜の薄膜部分の膜厚の4倍以下であり、かつ、前記ヒューズ下の前記第1の絶縁膜の膜厚は300nm～700nmである

任意電圧発生回路。

【請求項2】

半導体基板上に第1の絶縁膜を介して設けられた複数のヒューズと、該ヒューズの上層に設けられた第2の絶縁膜とを有し、前記ヒューズに所定の電圧を印加することで同ヒューズの少なくともいずれか1つを切断して所望の出力電圧を取り出せる構成とした任意電圧発生回路を備える固体撮像素子において、

前記ヒューズ上の前記第2の絶縁膜の少なくとも一部は、前記ヒューズの周辺領域上の

前記第2の絶縁膜より薄膜であり、

前記ヒューズ上の前記第2の絶縁膜の薄膜部分の膜厚は300nm～1500nmであると共に、

前記ヒューズ下の前記第1の絶縁膜の膜厚は前記第2の絶縁膜の薄膜部分の膜厚の4倍以下であり、かつ、前記ヒューズ下の前記第1の絶縁膜の膜厚は300nm～700nmである

固体撮像素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、任意電圧発生構造及びこれを用いた固体撮像素子に関する。特に、基板上に複数のヒューズを設けて該ヒューズの特定の切断により任意の電圧を得るようにした任意電圧発生構造、及びこれを用いた固体撮像素子に関するものである。本発明の任意電圧発生構造は、任意電圧発生を要する各種機器等で汎用することができ、また、本発明の固体撮像素子はこのような任意電圧発生構造を内蔵して、利用することができるものである。

【0002】

【従来の技術】

基板上に複数のヒューズを設けて、特定の電圧の印加により数本のヒューズを切断することで、所望の出力電圧を取り出せるようにした任意電圧発生回路が知られている。たとえばCCD等の固体撮像素子においては、希望する任意の出力電圧を得る場合に、その希望する電圧を外部印加でなく、チップ内部で発生させるために、このような任意電圧発生回路を使用することがある。たとえば図7に示す回路が知られている（特開平6-153079号公報）。

【0003】

この回路は、抵抗（たとえばポリシリコンで形成）の横に接続したヒューズ（たとえばポリシリコンで形成）の両端に、振幅数10V/時間、幅数msecのパルス状サージ電圧を数回印加し、ヒューズを切断する構造になっている。全ヒューズの内、数本を切断することで、この回路から所望の出力電圧（Vout）を取り出すことができる。

【0004】

図7に示す任意電圧発生回路についてさらに詳細に説明すると、次のとおりである。ある電圧VとアースGRNの間に抵抗R0, R1, ..., Rn-1, Rn（たとえばポリシリコンで形成）を直列に接続し、それらの横にヒューズF1, F2, ..., Fn-1, Fn（たとえばポリシリコンで形成）を配置する。ヒューズの両端にサージ電圧を与え、n個のヒューズの内、いくつかを選択的に切る。たとえば、ヒューズF1を切る場合は、パッドP1とCPにサージ電圧を印加する。これにより、0（V）～V（V）の間の任意の電圧を出力電圧Voutとして得ることができる。

【0005】

図8に示す任意電圧発生回路は、上記の変形で、抵抗とヒューズとを並列に接続したものであるが、同様な作用を示す。

【0006】

上記したような任意電圧発生回路を基板上に形成して、基板上に複数のヒューズを設け、該ヒューズに所定の電圧を印加することにより該ヒューズの少なくともいずれか1つを切断することで所望の出力電圧を取り出せるようにした任意電圧発生構造を組む場合、従来、次のような問題点がある。

【0007】

図9に、従来構造を示す。これはサージ電圧印加前のヒューズ部分の構造の断面を示すものである。図9の構造は、基板1（シリコン基板等）上に、絶縁膜2（SiO₂等）を介してヒューズ3（ポリシリコン等で形成）を形成し、該ヒューズ3の両端に電圧を印加するための配線5（アルミニウム配線等）を形成し、かつ、該配線5とヒューズ3との間に絶縁膜4を介在させたものである。図9の構造はさらに2層の保護膜16及び保護膜

10

20

30

40

50

2 7を備えた例であるが、1層の場合もある。ここでは保護膜が2層の場合について説明する。

【0008】

ヒューズ3の両端につながっているアルミニウム配線5にサージ電圧を印加してヒューズ3を切った場合、理想的には図10のようになり、ヒューズ3は完全に切断し、かつ他の部分には影響を与えない。しかしサージ電圧が小さい場合には、図11に示すように、ヒューズ3が完全には切れない現象が起こる。これを防止するために、ヒューズ3に大きなサージ電圧を印加すると、図12に示すように、ヒューズ3と基板1とが導通してしまうことがある。

【0009】

上記のようなショートが発生すると、この回路から希望する任意の電圧を取り出すことができなくなり、問題である。このショートの発生は、ヒューズ3に大きなサージ電圧を印加するとサージ電圧印加時のダメージが基板方向(図の下方)に向かうために、ヒューズ3 - シリコン基板1間の絶縁膜2が破壊されるためと考えられる。

【0010】

【発明が解決しようとする課題】

本発明は、上記の問題点に鑑みてなされたもので、基板上に複数のヒューズを設け、該ヒューズに所定の電圧を印加することにより該ヒューズの少なくともいずれか1つを切断することで所望の出力電圧を取り出せる構成とした任意電圧発生構造について、また該任意電圧発生構造を用いた固体撮像素子について、ヒューズ - 基板間のショートを防止できるとともに、適正なヒューズ切断により所望の電圧が得られるようにした任意電圧発生構造及びこれを用いた固体撮像素子を提供することを目的とする。

【0011】

【課題を解決するための手段】

本発明に係る任意電圧発生構造は、基板上に複数のヒューズを設け、該ヒューズにはその両端に電圧を印加し得る構成とするとともに、該ヒューズに所定の電圧を印加することにより該ヒューズの少なくともいずれか1つを切断することで所望の出力電圧を取り出せる構成とした任意電圧発生構造において、上記ヒューズと基板とを絶縁する基板側の絶縁膜と、該ヒューズの基板とは反対側の絶縁材料との膜厚の関係を、ヒューズ切断用印加電圧において該基板側の絶縁膜が絶縁機能を維持し得る膜厚の関係としたことを特徴とするものである。

【0012】

本発明に係る固体撮像素子は、基板上に複数のヒューズを設け、該ヒューズにはその両端に電圧を印加し得る構成とするとともに、該ヒューズに所定の電圧を印加することにより該ヒューズの少なくともいずれか1つを切断することで所望の出力電圧を取り出せる構成とした任意電圧発生構造を備える固体撮像素子において、上記任意電圧発生構造について、上記ヒューズと基板とを絶縁する基板側の絶縁膜と、該ヒューズの基板とは反対側の絶縁材料との膜厚の関係を、ヒューズ切断用印加電圧において該基板側の絶縁膜が絶縁機能を維持し得る膜厚の関係としたことを特徴とするものである。

【0013】

本発明は、本発明者による次のような知見に基づいてなされたものである。すなわち、従来構造においては、ヒューズ3の上側(基板1とは逆の側)の絶縁材料の膜厚(ヒューズ3上の絶縁膜4及び保護膜6, 7の合計膜厚)が厚いため、ヒューズ3の破壊時のダメージが上方(基板1と逆の側の方向)に抜けず、基板1の方に向かい、その結果、基板1側の絶縁膜2が破壊され、ヒューズ3と基板1とがショートすると考えられる。具体的には、ヒューズ3の下の基板1側の絶縁膜2の膜厚(数100nm)に比べ、ヒューズ3の上の絶縁材料の膜厚が1000nm程度と厚い(保護膜1, 6の膜厚が厚い、もしくは、ヒューズ3 - 配線5間の絶縁膜4が厚い)ので、図12に示すようにサージ電圧印加時のダメージは下方(基板1側)に向かって、これによりヒューズ3 - 基板1間の絶縁膜2が破壊され、よってヒューズ3と基板1とがショートに到ると考えられる。

【0014】

本発明は、上記知見に立ち、ヒューズの基板とは逆の側（上側）の絶縁材料の膜厚が適正であれば、サージ電圧印加時のダメージが下方（基板1側）に向かうことが抑制され、ヒューズと基板とのショートが防止できることを発見して、本発明に到達したものである。

【0015】

すなわち、本発明によれば、ヒューズと基板とを絶縁する基板側の絶縁膜と、該ヒューズの基板とは反対側の絶縁材料との膜厚の関係を適正に設定することによって、基板側の絶縁膜に向かうダメージを緩和し、該絶縁膜の破壊を防止して、ヒューズ-基板間のショートを防止し、適正なヒューズ切断により所望の電圧が得られるようにできるのである。

【0016】

本発明によれば、ヒューズの基板とは反対側の絶縁材料の膜厚を適正なものとするにより、ヒューズが切れはじめるサージ電圧と、ヒューズと基板が導通しはじめるサージ電圧との差を十分にでき、適正なサージ電圧を選択できるようになる。従来技術に見られる、上記電圧差が小さいことに起因する、適正なサージ電圧の選択ができないという問題点が解決できる。

【0017】

【発明の実施の形態】

以下、本発明の実施の形態についてさらに説明し、また、その好ましい具体例を図面を参照して説明する。なお当然のことではあるが、本発明は図示実施の形態例に限定されるものではない。

【0018】

本発明においては、ヒューズと基板とを絶縁する基板側の絶縁膜と、該ヒューズの基板とは反対側の絶縁材料との膜厚の関係を、ヒューズ切断用印加電圧において該基板側の絶縁膜が絶縁機能を維持し得る膜厚の関係とするに際して、上記ヒューズと基板とを絶縁する基板側の絶縁膜の膜厚に対し、該ヒューズの基板とは反対側の絶縁材料の膜厚を、該基板側の絶縁膜の膜厚と同程度もしくはそれ以下とする形態をとることができる。

【0019】

また本発明においては、上記ヒューズの基板とは反対側の絶縁材料の膜厚を、数100nm程度とする形態をとることができる。

【0020】

以下の具体的な実施の形態例の記述においては、任意電圧発生構造を固体撮像素子に適用する場合で本発明を説明するが、本発明はその他、この種の任意電圧発生構造を用いる各種装置、たとえば電子材料、半導体デバイス等へも同様に応用できるものである。

【0021】

実施の形態例1

図1（サージ電圧印加前のヒューズ部の構造）を参照する。本例においては、基板1（シリコン基板等）上に、絶縁膜2（ SiO_2 等）を介してヒューズ3（ポリシリコン等で形成）を形成し、該ヒューズ3の両端に電圧を印加するための配線5（アルミニウム配線等）を形成し、かつ、該配線5とヒューズ3との間に絶縁膜4（ SiO_2 等）を介在させる構造について、ヒューズ3上の絶縁材料（ SiO_2 等の絶縁膜4、 SiN 等の保護膜等）の膜厚を適正にしたものである。図1の構造では、2層の保護膜16及び保護膜27のうち、保護膜16は、ヒューズ3上から除去すること、及びヒューズ3上の絶縁膜4を一部薄くすることで、ヒューズ3上の絶縁材料の厚さを小さくした。

【0022】

すなわち、ヒューズ3上の絶縁材料（ SiO_2 、 SiN 等）を、必ずしもすべて除去する必要は無く、ヒューズ3が切れはじめるサージ電圧と、ヒューズ3と基板1が導通しはじめるサージ電圧との電圧差が十分で、適正なサージ電圧が選択できる厚さとする。ヒューズ3上の絶縁材料の膜厚は、ヒューズ3下の絶縁膜2の膜厚の4倍以下であることが好ましい。該ヒューズ3上の絶縁材料の膜厚は、ヒューズ3下の絶縁膜2の膜厚と同程度（数100nm）、もしくは、それ以下にすることがさらに望ましい。具体的には、ヒューズ

10

20

30

40

50

3 下の絶縁膜 2 の膜厚は一般に 300 nm ~ 700 nm とすることが好ましいので、その場合ヒューズ 3 上の絶縁材料の膜厚は、300 nm ~ 1500 nm であることが適切で好ましい。

【0023】

本例において、ヒューズ 3 上の絶縁材料の厚さを適正に（小さく）する手段として、図 1 に示すように、ヒューズ 3 上の保護膜 1 6 を除去すること（これによりヒューズ 3 上には凹入 9 が形成される）、及びヒューズ 3 上の絶縁膜 4 を一部薄くすることを行ったが、この構造は、次の工程で製造することができる。図 2 ないし図 6 を参照する。

【0024】

図 2 に示すように、基板 1（シリコン基板等）上に、絶縁膜 2（SiO₂ 等）を介してヒューズ 3（ポリシリコン等で形成）を形成し、絶縁膜 4（SiO₂ 等）を形成し、ヒューズ 3 の両端に電圧を印加する配線 5（アルミニウム配線等）を形成し、さらに保護膜 1 6 を形成した構造を得る。

10

【0025】

レジスト 8 をコーティングして、図 3 の構造とする。

【0026】

レジスト 8 をパターニングして、ヒューズ 3 に該当する部分のレジスト 8 を除去し、図 4 の構造とする。

【0027】

上記パターニングしたレジスト 8 をマスクとして、ヒューズ 3 上の膜をエッチングする。すなわち、ヒューズ 3 上の保護膜 1 6 をエッチング除去する。このとき、ヒューズ 3 上の絶縁膜 4 も、多少エッチングされてよい。これにより、図 5 の構造を得る。

20

【0028】

レジスト 8 を除去して、図 6 の構造を得る。さらに保護膜 2 7 を形成して、図 1 の構造を得る。

【0029】

本例によれば、ヒューズ 3 上の絶縁材料の膜厚を適正にした（薄膜にした）ことにより、ヒューズ 3 にサージ電圧を印加する際に発生するダメージを基板 1 方向（下方）に向かうことを防ぎ、ヒューズ 3 と基板 1 との導通を防止できる。

【0030】

本例によれば、ヒューズ 3 が切れはじめるサージ電圧と、ヒューズ 3 と基板 1 とが導通する電圧の差を広げることができ、適切なサージ電圧を選択できる。つまり、安定した条件でヒューズ 3 を切ることができる。

30

【0031】

本例によれば、CCD 撮像素子について、適正に任意電圧を発生させることが可能になった。なお、同様の任意電圧発生回路を用いる他の半導体製品等についても、同様に好ましく適用できる。

【0032】

【発明の効果】

本発明によれば、基板上に複数のヒューズを設け、該ヒューズに所定の電圧を印加することにより該ヒューズの少なくともいずれか 1 つを切断することで所望の出力電圧を取り出せる構成とした任意電圧発生構造について、また該任意電圧発生構造を用いた固体撮像素子について、ヒューズ - 基板間のショートを防止できるとともに、適正なヒューズ切断により所望の電圧が得られるようにできるという効果を奏する。

40

【図面の簡単な説明】

【図 1】 本発明の実施の形態例 1 のヒューズ部を示す断面図である。

【図 2】 本発明の実施の形態例 1 の構造を得る製造工程を示す断面図である（1）。

【図 3】 本発明の実施の形態例 1 の構造を得る製造工程を示す断面図である（2）。

【図 4】 本発明の実施の形態例 1 の構造を得る製造工程を示す断面図である（3）。

【図 5】 本発明の実施の形態例 1 の構造を得る製造工程を示す断面図である（4）。

50

【図 6】 本発明の実施の形態例 1 の構造を得る製造工程を示す断面図である (5)。

【図 7】 本発明を適用できる任意電圧発生回路の例を示す。

【図 8】 本発明を適用できる任意電圧発生回路の例を示す。

【図 9】 従来技術を示す図である。

【図 10】 従来技術を示す図である。

【図 11】 従来技術の問題点を示す図である。

【図 12】 従来技術の問題点を示す図である。

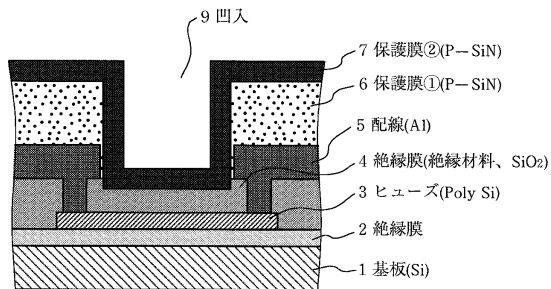
【符号の説明】

1・・・基板、2・・・(基板側の)絶縁膜、3・・・ヒューズ、4・・・絶縁膜(基板と逆の側の絶縁材料)、5・・・配線、6・・・保護膜 1 (基板と逆の側の絶縁材料)、7・・・保護膜 2 (基板と逆の側の絶縁材料)

10

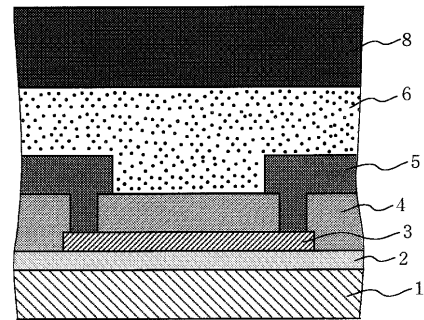
【図 1】

実施の形態例 1 におけるヒューズ部の構造



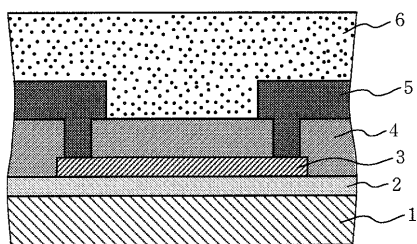
【図 3】

実施の形態例 1 の製造工程 (2)



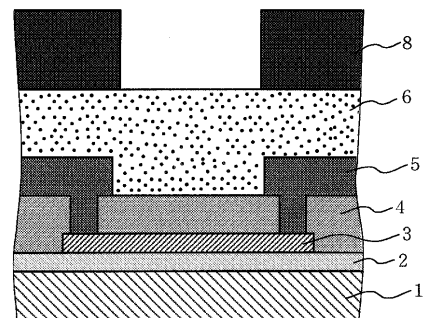
【図 2】

実施の形態例 1 の製造工程 (1)



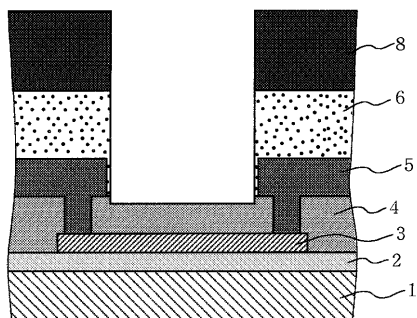
【図 4】

実施の形態例 1 の製造工程 (3)



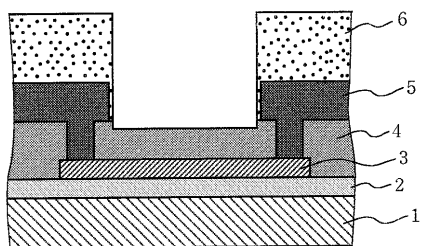
【図 5】

実施の形態例 1 の製造工程 (4)



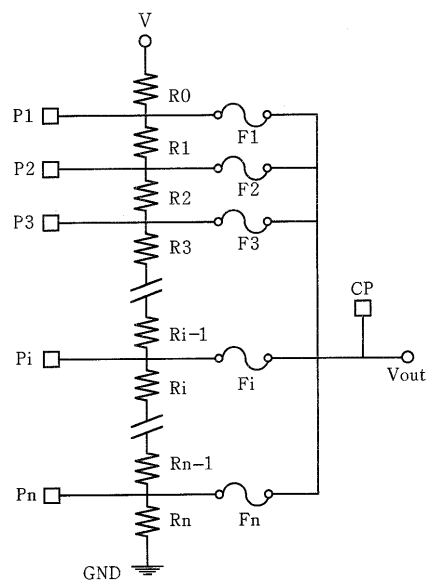
【図 6】

実施の形態例 1 の製造工程 (5)



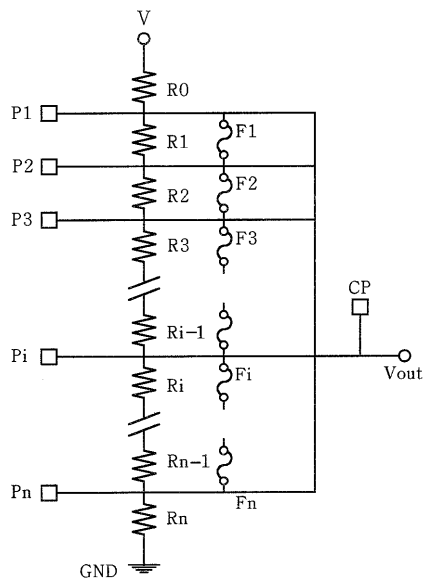
【図 7】

任意電圧発生回路の例



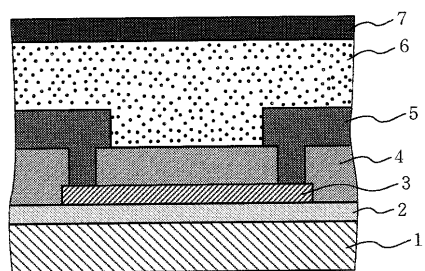
【図 8】

任意電圧発生回路の例



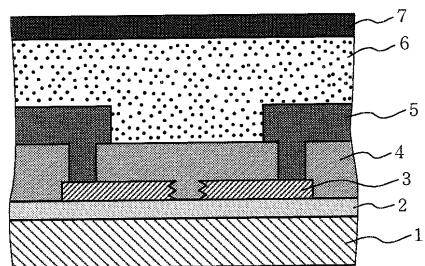
【図 9】

従来の技術



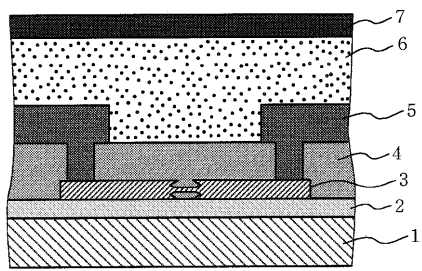
【図 10】

従来の技術



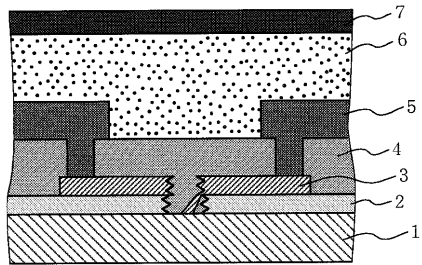
【図 1 1】

従来技術の問題点



【図 1 2】

従来技術の問題点



フロントページの続き

(56)参考文献 特開平 0 1 - 2 3 1 3 4 7 (J P , A)
特開平 0 9 - 0 5 1 0 3 8 (J P , A)
特開平 0 7 - 2 8 4 0 2 6 (J P , A)
特開平 0 3 - 1 3 8 9 6 3 (J P , A)
特開昭 5 8 - 2 0 9 0 3 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01L 21/822
H01L 21/82
H01L 27/04
H01L 27/148
H04N 5/335