

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4319251号  
(P4319251)

(45) 発行日 平成21年8月26日(2009.8.26)

(24) 登録日 平成21年6月5日(2009.6.5)

(51) Int.Cl.	F I
HO 1 L 21/822 (2006.01)	HO 1 L 27/04 E
HO 1 L 27/04 (2006.01)	

請求項の数 4 (全 8 頁)

(21) 出願番号	特願平8-516697	(73) 特許権者	507219491
(86) (22) 出願日	平成7年10月16日(1995.10.16)		エヌエックスピー ビー ヴィ
(65) 公表番号	特表平9-508502		オランダ国 5656エイジー アインド
(43) 公表日	平成9年8月26日(1997.8.26)		ーフエン ハイ テク キャンパス 60
(86) 国際出願番号	PCT/IB1995/000879	(74) 代理人	100147485
(87) 国際公開番号	W01996/016443		弁理士 杉村 憲司
(87) 国際公開日	平成8年5月30日(1996.5.30)	(74) 代理人	100143568
審査請求日	平成14年10月15日(2002.10.15)		弁理士 英 貢
審査番号	不服2008-25508(P2008-25508/J1)	(74) 代理人	100153017
審査請求日	平成20年10月3日(2008.10.3)		弁理士 大倉 昭人
(31) 優先権主張番号	94203386.1	(72) 発明者	デッケル ロナルド
(32) 優先日	平成6年11月22日(1994.11.22)		オランダ国 5621 ベーアー アイ
(33) 優先権主張国	オランダ(NL)		ドーフエン フルーネヴァウツウェッハ
			1

最終頁に続く

(54) 【発明の名称】 半導体素子を有し導体トラックが形成されている基板が接着層により結合されている支持本体を有する半導体装置

#### (57) 【特許請求の範囲】

##### 【請求項 1】

絶縁材料層からなる基板の第1の側に局所的に存在するシリコンアイランド部に半導体素子が形成され、さらに前記基板の第1の側に前記半導体素子に接続された導体トラック及び外部接続するためのボンディングパッドを有する導体トラックのパターンが形成され、前記ボンディングパッドは前記シリコンアイランド部に隣接して前記基板上に直接形成され、前記基板および前記導体トラックのパターンの上に支持本体が接着層で結合された後に、前記基板の前記ボンディングパッドの領域に前記支持本体とは反対の第2の側から外部接続のための窓が形成されていることを特徴とする半導体装置。

##### 【請求項 2】

請求項1に記載の半導体装置において、前記基板は第1の側に埋め込み絶縁層が形成されたシリコンスライス第2の側から前記埋め込み絶縁層まで除去して形成したことを特徴とする半導体装置。

##### 【請求項 3】

請求項2に記載の半導体装置において、前記埋め込み絶縁層が、シリコンと共に絶縁性材料を構成するイオンのイオン注入によりシリコンスライス中に形成されていることを特徴とする半導体装置。

##### 【請求項 4】

請求項3に記載の半導体装置において、前記埋め込み絶縁層が、窒素又は酸素のイオン注入によりシリコンスライス中に形成されていることを特徴とする半導体装置。

10

20

## 【発明の詳細な説明】

【0001】

## 【産業上の利用分野】

本発明は、基板が接着層により結合されている支持本体を有する半導体装置であって、前記基板には、前記支持本体と対向する第1の側に半導体素子が形成され、さらに基板の支持本体とは反対の第2の側から外部接続するための接点電極（又は、ボンディングパッド）を有する導体トラックのパターンが形成されている半導体装置に関するものである。

【0002】

## 【従来の技術】

半導体装置は単一の半導体素子又は多数の半導体素子を有し、前者の場合ディスクリートの半導体装置となり、後者の場合集積化された半導体装置となる。半導体素子は、例えばバイポーラトランジスタ又は電界効果トランジスタとすることができる。これらの能動素子に加えて、半導体装置は、例えばコイル、キャパシタ及び光導波路のような受動素子を有することもできる。

【0003】

基板は、実際に半導体素子の製造中に200 を超える温度に数回加熱される。この場合、例えば半導体領域の形成中約900 まで加熱され、半導体材料層のエピタキシャル成長中には約1000 まで加熱され、絶縁性材料層の体積中約400 ~ 700 まで加熱される。半導体装置が形成された後、基板はさらに別の処理工程において、約200 以上の温度に加熱される。従って、半導体素子を有する基板は、例えばエポキシ又はアクリル接着剤のような合成樹脂の接着剤によりガラスから成る支持本体に接合することができる。ガラスは半導体材料の膨張係数とは異なる膨張係数を有することが許容されている。

【0004】

米国特許第4980308号明細書には、冒頭部で述べた型式の半導体装置において、導体トラックのパターンが支持本体と対向する第1の側及び支持本体とは反対側の第2の側にそれぞれ部分的に形成されている半導体装置が開示されている。これら基板の両方の側に形成されている導体トラックのパターンの部分は基板に形成した接続領域により相互接続されている。半導体装置の外部接続は基板の第2の側で行われる。

【0005】

基板の第1の側のパターンの部分は、基板が接着剤により支持本体に接合される前に形成され、第2の側のパターン部分はこの接合後に形成されている。実際には、接合処理の前に行われる処理工程は半導体素子の製造に好適な特別のクリーンルームで実行され、接合処理自身及びその後の処理工程は好ましくは最終装置に好適なクリーン度の低いクリーンルームで行われる。この場合、導体トラックのパターンの2個の部分は別の室内で形成される。これら2個の比較的複雑なパターン部分の製造は微細な寸法の導体トラックを形成するための金属化処理が必要となるので、両方のルーム内に極めて高価な体積装置及びリソグラフィ装置を設置する必要がある。

【0006】

## 【発明が解決しようとする課題】

本発明の目的は、冒頭部で述べた半導体装置において、クリーンルームに設置されるべき高価な体積装置及びリソグラフィ装置を有する2個の別々の室内で製造されるが、他方の室内は最終の装着処理に好適な室内とされるように改善することにある。

【0007】

## 【課題を解決するための手段】

この目的を達成するため、本発明による半導体装置は、外部接続用の接点電極を有する導体トラックのパターンが基板の第1の側に形成され、基板のボンディングパッドの領域に第2の側から外部接続するための窓が形成されていることを特徴とする。

【0008】

基板の半導体素子が形成されている側と同一の側に形成されている導体トラックのパターンは、体積装置及びリソグラフィ装置を有する極めて高いクリーン度の空間（クリーンル

10

20

30

40

50

ーム)内で形成することができる。導体トラックのパターンには外部接続用のボンディングパッドが形成される。これらのボンディングパッドすなわち接点電極は、実際には例えば100 $\mu\text{m}$ の長さ及び幅を有し比較的大きなものである。基板が支持本体に接合された後、外部接続用の窓が最終の装着工程に適当な空間内において第2の側から基板に形成することができる。これらの窓は、例えば90 $\mu\text{m}$ の長さ及び幅を有する接点電極よりも僅かに小さい。このため、これらの窓は比較的大きく、簡単な手段により安価な方法で、高価な体積装置やリソグラフィ装置を用いることなく、形成することができる。これらの窓は簡単なコンタクトマスクを用いて通常の方法でフォトリソ層に規定することができる。その後エッチング途中で基板に窓をエッチング形成することができる。この半導体装置は、このようにして形成した窓を介して外部へ接触させることができる。

10

**【0009】**

基板は半導体材料の通常のフライスとすることができる。半導体素子及び接点電極を有する導体トラックのパターンはスライスの第1の側に形成することができる。外部接続用の窓は第2の側からエッチング形成される。この場合、スライスが厚いことは欠点となる。この厚さは、接点電極及び接点窓の長さ及び幅に比べて大きい。好ましくは、基板は、これらの寸法よりも小さい厚さ、例えば10 $\mu\text{m}$ 以下とする。

**【0010】**

基板が絶縁材料層で構成され半導体素子が基板に存在するシリコン層に形成される場合、基板は極めて薄くすることができる。これにより、1 $\mu\text{m}$ 以下の厚さの基板を実現することができる。上記寸法の窓を簡単に形成することができる。基板を形成する絶縁層は、その全表面に亘ってシリコン層でおおることができる。次に、接点電極を有する導体トラックのパターンをシリコン層上に形成する。この場合、外部接続用の窓は絶縁層だけをエッチングすることにより又は絶縁層及びシリコン層をエッチングすることにより形成することができる。前者の場合設けられる外部接点素子と接点電極との間に薄いシリコン層が存在し、後者の場合シリコン層は存在しない。前者の場合、シリコン層の接点電極の領域に高濃度の不純物を添加することにより小さい接点抵抗を実現することができる。後者の場合、接点抵抗は最小になる。しかしながらいずれの場合にも、設けられる接点層は、半導体素子の設計に配慮されるべきシリコンに接続される。

20

**【0011】**

好ましくは、シリコン層は半導体素子が存在するアイランド部に隣接するシリコン酸化物に変換され、接点電極はこのアイランド部と隣接するシリコン酸化物上に形成する。或いは、シリコン層はアイランド部の形態として基板上に局部的に存在し、接点電極はシリコンアイランド部に隣接する基板上に形成する。前者の場合、接点窓は基板だけでなく、シリコン酸化物にも形成される。いずれの場合においても、接点電極は窓のエッチング形成中に露出されるので、配置される接点素子は接点電極と直接接触する。従って、接触抵抗は最小になる。接点抵抗は半導体から十分に分離されるので、接点抵抗は十分に独立して設計することができる。

30

**【0012】**

基板がシリコンスライスで形成され、このシリコンスライスの第1の側に埋込絶縁層まで除去する場合、半導体装置を簡単な方法で作ることができる。この場合、半導体素子は、クリーンルーム中において通常の方法で第1の側の埋込絶縁層の上側に存在するシリコン層のシリコンスライスに形成することができる。この後、シリコン層が第1の側から局部的に除去された後、導体トラックのパターンを形成することができる。次に、スライスを、その第1の側において接合層により支持本体に結合することができ、この後シリコンを第2の側から埋込絶縁層まで除去する。最後に、支持本体とは反対の第2の側から窓を形成することができる。

40

**【0013】**

以下図面を参照して本発明を詳細に説明する。

**【0014】****【実施例】**

50

図1は接着層2により基板3が結合されている支持本体1を有する半導体装置を線図的断面図として示す。この基板3には、その支持本体と対向する第1の側4に半導体素子5が形成され、さらに基板の支持本体と反対側の第2の側8からの外部接点用の接点電極又はボンディングパッド7を有する導体トラックのパターンが形成されている。

【0015】

本例では、単一の半導体素子5、ここではバイポーラトランジスタを形成する。しかしながら、実際にはこの半導体装置は多数のこのような素子を有することができる。前者の場合は個別の半導体装置に関係し、後者の場合は集積化された半導体装置に関連する。この半導体素子は、図示のバイポーラトランジスタ5の代わりに電界効果トランジスタとすることができる。この半導体装置は、これら能動素子に加えて例えばコイル、キャパシタ、及び光導波路のような能動素子を有することができる。

10

【0016】

本発明では、外部接続用の接点電極7を有する導体トラック6のパターンを基板3の第1の側4に形成し、この第1の側に接点電極7の領域で第2の側8から外部接続用の窓9を形成する。

【0017】

接着層2により基板3を支持本体に結合する工程に先立つ処理工程は半導体素子を製造するのに好適な特別なクリーンルームで行い、接着自身及びその後の処理工程は好ましくは最終の装着のために設置されているよりクリーン度の低いクリーンルームの外部で行う。半導体素子及び導体パターンを形成するためには複雑な処理が必要であり、このためには極めて高価な堆積装置及びリソグラフィ装置が用いられる。本発明の半導体装置の製造における最終の装着空間には、このような高価な装置は不要である。

20

【0018】

半導体素子と同一の側に形成されている導体トラックのパターンは堆積装置及びリソグラフィ装置によりクリーンルーム内で形成することができる。導体トラック6のパターンには、この工程中に外部接続用の接点電極7を形成する。ボンディングパッドとも称されるこれらの接点電極は、比較的大きく、実際には例えば100 $\mu\text{m}$ の長さ及び幅を有する。次に、基板3を支持本体に結合した後、第2の側8からの外部接続用の窓9を最終的な実装に好適な空間内で基板に形成する。これらの窓は接点電極7よりも僅かに小さく例えば約90 $\mu\text{m}$ の長さ及び幅を有する。このため、これらの窓は比較的大きく、堆積装置やリソグラフィ装置を用いることなく、簡単な手段により安価に形成することができる。窓8は、通常の方法で簡単な接点マスクによりフォトレデスト層に規定することができ、その後エッチング浴内で基板をエッチングすることにより形成することができる。この接点素子10を有する半導体装置は、このようにして形成した窓9を介して外部から接触することができる。

30

【0019】

図1の実施例の基板3は絶縁材料層とし、半導体素子5はこの基板3上に存在するシリコン層11に形成する。以下の説明から明らかなように、この基板3は窓9の長さ及び幅よりも小さい厚さのものとして形成することができる。この厚さは1 $\mu\text{m}$ 以下とすることができる。上記寸法の窓9は簡単な方法で形成できる。これは、基板が通常の半導体材料のスライスか否かによる。このスライスの厚さは窓をエッチングする際の欠点となる。この厚さは接点電極及び接点窓の長さ及び幅に比べて大きい。

40

【0020】

図1の実施例において、基板3を形成する絶縁層はその全表面をシリコン層11で覆う。接点電極7を有する導体トラックのパターン6はシリコン層上に形成する。外部接続用の窓9は基板層3だけをエッチングすることにより形成する。シリコン層11は、設けられる外部の接点素子10と接点電極7との間に存在する。接点素子と接点電極との間接触抵抗を小さくするため、シリコン層11の接点電極の領域には高濃度の不純物を添加する。シリコン層11はシリコン酸化物の絶縁性部分12により島状部分13及び14に副分割して、接点素子10がシリコン層11の半導体素子5が形成されている部分と接触するの

50

を防止する。島状部分 13 は半導体素子 5 を含み、島状部分 14 は接点素子 10 を接点電極 7 に接続する。接続性部分 12 はシリコン層 11 を局部酸化することにより通常の方法で形成することができる。

【0021】

窓 8 は基板 3 だけでなくシリコン層 11 にも形成することができる。この場合、接点素子 10 は接点電極 7 に直接接触する。図示されていないこの場合にも、窓がエッチング形成されるシリコン層の部分 14 は半導体素子が形成されている部分 13 から絶縁する必要がある。この場合、分離部分 12 はシリコン層 11 を局部酸化することにより通常の方法で形成することができる。

【0022】

図 2 に示す実施例において、図 1 の実施例の対応する構成要素には同一の符号が付されており、シリコン層は、半導体素子 5 が形成される島状部分 15 に隣接する全表面にわたって局部酸化により絶縁性シリコン酸化部分に変換する。接点電極 7 は島状部分 15 に隣接する絶縁層 12 に形成する。窓 9 は基板 3 だけでなる絶縁層 12 もエッチングすることにより形成する。接点電極 7 は窓 9 のエッチングにより露出するので、設けられる接点素子 10 は接点電極 7 と直接接触する。従って、接点抵抗は小さくなる。

【0023】

図 3 に示す実施例において、図 1 の実施例と対応する構成要素には同一の符号が付されており、シリコン層は島状部分 15 の形態として基板 3 に局部的に存在し、接点電極 7 はこの島状部分 15 に隣接する基板 3 上に直接形成する。接点電極 7 は窓 9 にエッチング形成により露出するので、設けられる接点素子 10 は接点電極 7 と直接接触する。従って、接点抵抗は最小になる。接点電極 7 は半導体素子から十分に分離される。

【0024】

図 4 ~ 7 は図 3 の半導体装置の数個の製造工程を断面図及び平面図として線図的に示す。このスライスの第 1 の側 4 に、厚さが約  $0.4 \mu\text{m}$  のシリコン酸化物の絶縁層 3、cc 当たり約  $10^{20}$  原子の比較的高い不純物濃度で厚さが約  $0.1 \mu\text{m}$  のシリコン層 17、及び cc 当たり約  $10^{16}$  原子の比較的低い不純物濃度で厚さが約  $0.1 \mu\text{m}$  のシリコン層 18 を形成する。このスライス通常はウェファボンディング技術により製造することができる。この技術により、シリコン酸化物上部層が形成されている第 1 のシリコンスライスを、この上部層側に第 2 のシリコンスライスに結合し、その後酸化層上にシリコンの薄い層だけが残存するまで第 1 のスライスの側からシリコンを除去する。好ましくは、埋め込み絶縁層 3 をイオン注入によりシリコンスライスに形成し、これら窒素や酸素イオンはシリコンと共に絶縁性材料を構成する。例えば酸素イオン注入によりシリコン酸化層 3 を約  $0.1 \mu\text{m}$  の深さに形成し、このシリコン酸化層 3 上の約  $0.1 \mu\text{m}$  の厚さの層 17 にリンを上記濃度に添加し、最後に不純物濃度層 18 を層 17 上にエピタキシャル成長させることにより、シリコン酸化物層 3 及び不純物が添加されたシリコン層 17 及び 18 を有するスライス 16 がシリコンスライスとして得られる。

【0025】

図 5 及び 6 は平面図及び断面図であり、絶縁性のアイランド部 15 をシリコン層に形成する。このため、本例では絶縁層 3 から層 17 及び 18 の一部を除去する。その後、パイポラトランジスタ 5 をシリコンアイランド部 15 に通常の方法で形成し、約  $5 \times 10^{17}$  のボロン原子が添加されているベース領域 19 及び約  $10^{20}$  の砒素原子が添加されているエミッタ領域 20 を形成する。次に、シリコンアイランド部にシリコン酸化層 21 を形成し、窓 22 及び 23 を形成してベース領域 19 及びエミッタ領域 20 にコンタクトを形成する。

【0026】

トランジスタ 5 を形成した後、接点電極 7 を有する導体トラック 6 のパターンを基板 3 上にアルミニウムを堆積することにより形成する。図面を明瞭にするため、この半導体装置は図面上スケール通りに表示されていない。例えば、導体トラック 6 は実際には約  $1 \sim 10 \mu\text{m}$  の幅を有し、接点電極は例えば約  $100 \mu\text{m}$  の長さ及び幅を有している。

10

20

30

40

50

## 【0027】

これに、基板全体に別の絶縁層24を形成し、その第1の側4を接着層2により支持本体1に結合する。この接着材は、例えばエポキシ又はアクリル接着剤とし、支持本体1は例えばガラスプレートとする。次にシリコンスライス6を形成層3まで除去する。このため、スライス6の第2の側8に、絶縁層3が数 $\mu\text{m}$ に近づくまでケミカル-メカニカルポリッシング処理を施し、その後絶縁層3をKOHのエッチング沿にさらす。このエッチング処理は、絶縁性酸化シリコン層3に到達する瞬時に停止する。

## 【0028】

トランジスタ5の製造中に、スライス6は200 $^{\circ}\text{C}$ を超える温度に数回加熱される。すなわち、層18のエピタキシャル成長中に約1000 $^{\circ}\text{C}$ まで加熱し、半導体領域19及び20の形成中に約900 $^{\circ}\text{C}$ に加熱され、絶縁性材料21及び24の層体積中に約100 $^{\circ}\text{C}$ ~700 $^{\circ}\text{C}$ まで加熱する。トランジスタが形成された後、エポキシ又はアクリル接着層の剛性樹脂接着層2によりスライス16をガラス支持体本体1に結合する。ガラスは、半導体材料の膨張係数とは異なる膨張係数を有することができる。

10

## 【0029】

最後に、約90 $\mu\text{m}$ の長さ及び幅を有する窓9を基板3に通常の方法で接点マスク及びHFを含むエッチング沿を用いて形成する。最終的に、接点素子10は第2の側から設けることができる。本例の接点素子は、通常のワイヤボンディング技術により形成する。或いは、接点素子は電気化学的に成長した金属部材(パンプ)により形成することもできる。

20

## 【図面の簡単な説明】

## 【0030】

【図1】本発明による半導体装置の第1実施例を線図的断面図として示す。

【図2】本発明による半導体装置の第2実施例を線図的断面図として示す。

【図3】本発明による半導体装置の第3実施例を線図的断面図として示す。

【図4】図3に示す半導体装置の製造工程を示す線図的断面図である。

【図5】図3に示す半導体装置の製造工程を示す線図的平面図である。

【図6】図3に示す半導体装置の製造工程を示す線図的断面図である。

【図7】図3に示す半導体装置の製造工程を示す線図的断面図である。

【 図 1 】

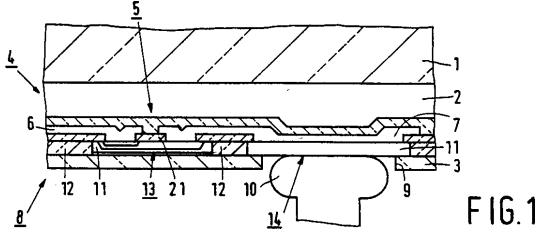


FIG.1

【 図 2 】

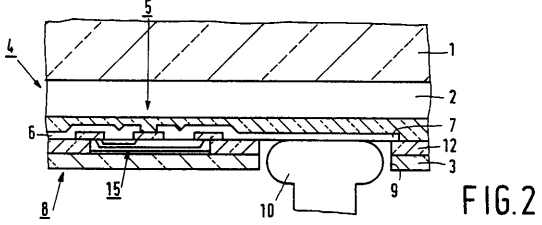


FIG.2

【 図 3 】

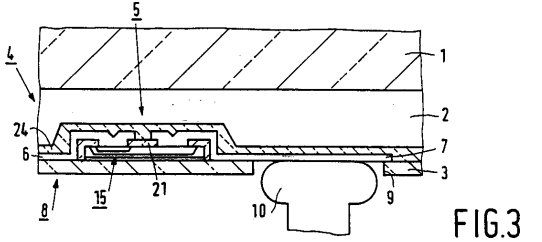


FIG.3

【 図 7 】

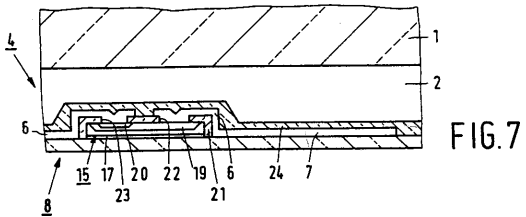


FIG.7

【 図 4 】

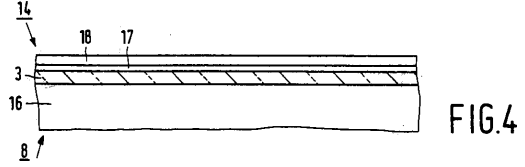


FIG.4

【 図 5 】

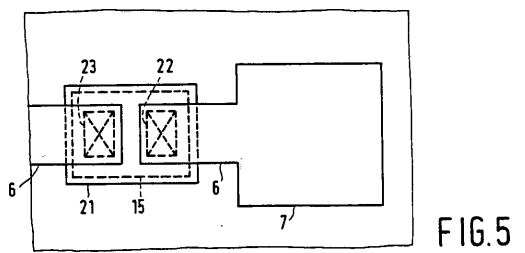


FIG.5

【 図 6 】

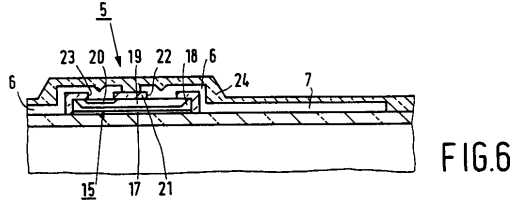


FIG.6

---

フロントページの続き

(72)発明者 マース ヘンリクス ホデフリダス ラファエル  
オランダ国 5621 ベーアー アインドーフエン フルーネヴァウツウェッハ 1

合議体

審判長 北島 健次

審判官 安田 雅彦

審判官 近藤 幸浩

(56)参考文献 特開平06-075244(JP,A)  
特開平05-041478(JP,A)  
特開平04-279054(JP,A)  
特開平04-115560(JP,A)  
特開平05-257171(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/04

H01L 21/28

H01L 23/12