

水 4 0 0 0 番地 1 ソニーセミコンダクタマニ
ュファクチャリング株式会社内 Kumamoto (JP).
菅原 伸浩(SUGAWARA, Nobuhiro); 〒8691102
熊本県菊池郡菊陽町大字原水 4 0 0 0 番地
1 ソニーセミコンダクタマニュファクチャ
リング株式会社内 Kumamoto (JP).

(74) 代理人: 特 許 業 務 法 人 つ ば さ 国 際 特 許
事 務 所 (TSUBASA PATENT PROFESSIONAL
CORPORATION); 〒1600022 東 京 都 新 宿
区 新 宿 1 丁 目 1 5 番 9 号 さ わ だ ビ
ル 3 階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

disposed on the first dielectric layer and that is electrically connected to the second conductive-type layer via the opening.

(57) 要約: 本開示の一実施形態の発光素子は、第1面および第2面を有すると共に、第1面側から順に、第1導電型層、活性層および第2導電型層を積層してなる半導体層と、半導体層の第2面側に設けられると共に、開口を有する第1の誘電体層と、半導体層の第1面側において、第1導電型層と電氣的に接続された第1の電極と、第1の誘電体層上に設けられると共に、開口を介して第2導電型層と電氣的に接続された第2の電極とを備える。

明 細 書

発明の名称：発光素子および画像表示装置

技術分野

[0001] 本開示は、半導体の積層方向に光を射出する発光素子およびこれを備えた画像表示装置に関する。

背景技術

[0002] 近年、発光ダイオード（ＬＥＤ）等の発光素子を複数個集めて構成した照明装置や画像表示装置が普及してきている。その中でも、ＬＥＤを表示画素に用いたＬＥＤディスプレイは軽量で薄型のディスプレイとして注目を集めており、発光効率の向上等の様々な改良がなされてきている。

[0003] 例えば、特許文献１では、第１導電型層、活性層および第２導電型層を有する半導体層とコンタクト層とが積層された構成において、光取り出し面側に形成されたコンタクト層上に所定の屈折率を有する透明材料からなる絶縁層を設けることで、正面方向の光取り出し効率を向上させた発光素子が開示されている。

先行技術文献

特許文献

[0004] 特許文献１：特開２０１６－４８９２号公報

発明の概要

[0005] ところで、照明装置や表示装置を構成する発光素子では、通電電極との接続性と光取り出し効率との両立が求められている。

[0006] 通電電極との接続性と光取り出し効率とを両立させることが可能な発光素子および画像表示装置を提供することが望ましい。

[0007] 本開示の一実施形態の発光素子は、第１面および第２面を有すると共に、第１面側から順に、第１導電型層、活性層および第２導電型層を積層してなる半導体層と、半導体層の第２面側に設けられると共に、開口を有する第１の誘電体層と、半導体層の第１面側において、第１導電型層と電氣的に接続

された第1の電極と、第1の誘電体層上に設けられると共に、開口を介して第2導電型層と電氣的に接続された第2の電極とを備えたものである。

[0008] 本開示の一実施形態の画像表示装置は、複数の発光素子として、上記一実施形態の発光素子を備えたものである。

[0009] 本開示の一実施形態の発光素子および一実施形態の画像表示装置では、第1導電型層、活性層および第2導電型層が積層されてなる半導体層の第2面側に開口を有する第1の誘電体層を設け、第2導電型層と、第1の誘電体層上に設けた第2の電極とを開口を介して電氣的に接続するようにした。これにより、例えば、発光素子上に配設される、例えば外部配線と第2の電極との位置ずれマージンを拡大しつつ、第2の電極の形成領域を削減することが可能となる。

図面の簡単な説明

[0010] [図1A]本開示の第1の実施の形態に係る発光素子の構成の一例を表す断面模式図（A）および平面模式図（B）である。

[図1B]本開示の第1の実施の形態に係る発光素子の構成の他の例を表す断面模式図である。

[図1C]本開示の第1の実施の形態に係る発光素子の構成の他の例を表す断面模式図である。

[図2A]図1に示した発光素子への外部配線の接続の一例を表す平面模式図である。

[図2B]図2Aに示した発光素子と外部配線との構成を表す断面模式図である。

[図3A]図1に示した発光素子への外部配線の接続の他の例を表す平面模式図である。

[図3B]図3Aに示した発光素子と外部配線との構成を表す断面模式図である。

[図4A]図1に示した発光素子を複数備えた発光ユニットの構成の一例を表す斜視図である。

[図4B]図4 Aに示した発光ユニットの断面構成を表す模式図である。

[図5]一般的な発光素子の構成の一例を表す断面模式図（A）および平面模式図（B）である。

[図6]本開示の第2の実施の形態に係る発光素子の構成の一例を表す断面模式図（A）および平面模式図（B）である。

[図7A]本開示の第3の実施の形態に係る発光素子の構成の一例を表す断面模式図である。

[図7B]図7 Aに示した発光素子の平面模式図である。

[図8]本開示の変形例に係る発光素子の構成の一例を表す平面模式図である。

[図9]適用例として、図1等 に示した発光素子を備えた表示装置の構成の一例を表す斜視図である。

[図10]図9 に示した表示装置のレイアウトの一例を表した模式図である。

[図11A]適用例としての照明装置の一例を表す平面図である。

[図11B]図11 Aに示した照明装置の斜視図である。

[図12A]適用例としての照明装置の他の例を表す平面図である。

[図12B]図12 Aに示した照明装置の斜視図である。

[図13A]適用例としての照明装置の他の例を表す平面図である。

[図13B]図13 Aに示した照明装置の斜視図である。

発明を実施するための形態

[0011] 以下、本開示における一実施形態について、図面を参照して詳細に説明する。以下の説明は本開示の一具体例であって、本開示は以下の態様に限定されるものではない。また、本開示は、各図に示す各構成要素の配置や寸法、寸法比等についても、それらに限定されるものではない。なお、説明する順序は、下記の通りである。

1. 第1の実施の形態（第2導電型層上に誘電体層を設け、誘電体層に設けられた開口を介して第2導電型層と第2電極とを電氣的に接続した例）

1-1. 発光素子の構成

1-2. 発光ユニットの構成

1－3. 作用・効果

2. 第2の実施の形態（第2電極を単層構造とした例）
3. 第3の実施の形態（第2電極の周囲に凹凸構造を設けた例）
4. 変形例（第2電極を光取り出し面の対角線上に配置した例）
5. 適用例

[0012] <1. 第1の実施の形態>

図1A（A）は、本開示の第1の実施の形態に係る発光素子（発光素子10）の断面構成を模式的に表したものであり、図1A（B）は、図1A（A）に示した発光素子10の平面構成を模式的に表したものである。なお、図1A（A）は、図1A（B）に示したI－I線における断面を表している。この発光素子10は、LEDチップであり、例えば所謂LEDディスプレイと呼ばれる画像表示装置（例えば、表示装置2、図9参照）の表示画素として好適に用いられるものである。

[0013] 発光素子10は、第1導電型層12、活性層13および、例えば2層からなる第2導電型層14、15がこの順に積層されてなる半導体層11（半導体層）を有するものである。この第1導電型層12の下面が半導体層11における裏面（面S1；第1面）であり、第2導電型層15の上面が半導体層11における光取り出し面（面S2；第2面）である。発光素子10の側面（面S3）は、図1A（A）に示したように、各層の積層方向（Y軸方向）と交差する傾斜面となっており、具体的には、発光素子10の断面が逆台形状となっている。発光素子10は、半導体層11の面S1側に第1電極21が、半導体層11の面S2側に第2電極22が設けられている。本実施の形態の発光素子10は、半導体層11の第2導電型層15上に誘電体層19（第1の誘電体層）が設けられており、この誘電体層19に設けられた開口19Hを介して、第2導電型層15と第2電極22とが電氣的に接続されている。半導体層11の側面（面S3）ならびに半導体層11の下面（面S1）には、誘電体層16、金属層17および誘電体層18が積層された積層膜が設けられており、第1電極21は、この積層膜に設けられた開口16Hを介

して第1導電型層12と電氣的に接続されている。

[0014] (1-1. 発光素子の構成)

発光素子10は、所定の波長体の光を上面（光取り出し面、面S2）から出射する固体発光素子であり、具体的にはLED（Light Emitting Diode）チップである。LEDチップとは、結晶成長に用いたウェハから切り出した状態のものを指しており、成形した樹脂等で覆われたパッケージタイプのものではないことを指している。LEDチップは、例えば5 μ m以上100 μ m以下のサイズとなっており、いわゆるマイクロLEDと呼ばれるものである。LEDチップの平面形状は、例えば、略正方形となっている。LEDチップは薄片状となっており、LEDチップのアスペクト比（高さ／幅）は、光が吸収を受けないようにするため、例えば0.1以上1未満が望ましい。

[0015] 以下に、発光素子10を構成する各部材について説明する。

[0016] 半導体層を構成する第1導電型層12、活性層13および第2導電型層14、15は、所望の波長帯の光によって適宜材料を選択する。具体的には、赤色帯の光を得る場合には、例えばAlGaInP系の半導体材料を用いることが好ましい。緑色帯の光あるいは青色帯の光を得る場合には、例えばAlGaInN系の半導体材料を用いることが好ましい。

[0017] 第1導電型層12は、第1電極21と電氣的に接続され、例えばn型のAlGaInPを含んで構成されている。活性層13は、例えば、相互に組成の異なる半導体によりそれぞれ形成された井戸層と障壁層との多重量子井戸構造を有し、所定波長の光を発することが可能に構成される。本実施形態に係る活性層23は、発光波長が例えば500nm以上700nm以下の赤色の光を発することが可能である。活性層23は、例えば、GaInPを含む約3～20層の井戸層と、AlGaInPを含む約2～19層の障壁層からなり、井戸層および障壁層が相互に積層されている。例えば、青と緑の発光の場合、第1導電型層12はn型のAlGaInN、活性層23は、例えば、GaInNを含む約1～20層の井戸層と、GaInNを含む約0～19層の障壁層を用いることが好ましい。発光波長が例えば400nm以上60

0 nm以下の光を発することが可能である。

[0018] 第2導電型層14は、活性層13上に形成され、例えばp型のAlGaInPを含んで構成されている。第2導電型層15は、第2導電型層14上に設けられたものであり、第2電極22と電氣的に接続されるものである。第2導電型層15は、平面視において半導体層11の光取り出し面（面S2）全体に設けられ、第2電極22が形成されない領域が発光素子10の光取り出し領域を構成している。第2導電型層15は、第2電極22とオーミックコンタクトが可能な材料を用いることが好ましく、例えばp型のGaPを含んで構成されている。例えば、青と緑の発光の場合、第2導電型層14はn型のAlGaInN、第2導電型層15はp型のAlInNを含む層を用いることが好ましい。

[0019] 誘電体層16は、金属層17と半導体層11とを電氣的に絶縁するためのものである。誘電体層16は、半導体層11の側面（面S3）全体に設けられており、さらに、第1電極21を構成する接触部21Aの表面の周縁部分を覆うように設けられている。誘電体層16の材料としては、活性層13から出射された光を透過可能な材料を用いることが好ましく、例えば、酸化シリコン（SiO_x）、窒化シリコン（SiN_x）、酸化アルミニウム（AlO_x）、酸化チタン（TiO_x）および窒化チタン（TiN）等が挙げられる。誘電体層16の厚みは、例えば0.1 μm～1 μm程度であり、成膜方向によってほぼ均一な厚さとなっている。なお、誘電体層16は、製造誤差に起因する厚さの不均一性を有していてもよい。また、半導体ウェハは上側もしくは下側から製膜されることが多いので、半導体層11の側面（面S3）に形成される誘電体層16は、膜厚が薄くなる傾向がある。

[0020] 金属層17は、活性層13から出射された光を遮蔽もしくは反射するためのものである。金属層17は、誘電体層16の表面に接して形成されている。金属層17の光取り出し面S2側の端部は、例えば第2導電型層15の光取り出し面S2側と同一面に形成されている。一方、金属層17の第2電極22側の端部は、例えば誘電体層16を間にして第1電極21の端部近傍に

形成されている。即ち、金属層 17 と、半導体層 11、第 2 電極 22 および第 1 電極 21 とは誘電体層 16 によって絶縁分離（電氣的に分離）されている。金属層 17 の材料としては、活性層 13 から出射される光を遮蔽もしくは反射する材料を用いることが好ましく、例えば、チタン（Ti）、アルミニウム（Al）、銅（Cu）、金（Au）、銀（Ag）およびニッケル（Ni）あるいはそれらの合金が挙げられる。金属層 17 の厚みは、例えば 0.1 μm ~ 1 μm 程度であり、成膜方向によってほぼ均一な厚さとなっている。なお、金属層 17 は、製造誤差に起因する厚さの不均一性を有していてもよい。また、半導体ウェハは上側もしくは下側から製膜されることが多いので、半導体層 11 の側面（面 S3）に形成される金属層 17 は、誘電体層 16 と同様に、膜厚が薄くなる傾向がある。また、金属層 17 は、誘電体層 19 と、誘電体層 16 および誘電体層 18 との会合部（面 S2 と面 S3 が交差する部分）において、製法によっては、図 1A のとおりに誘電体層 19、誘電体層 16 および誘電体層 18 に囲まれた構造になることもあるが、製法によっては一部が露出している場合がある。

[0021] 誘電体層 18 は、発光素子 10 を実装用の基板（例えば、配線基板 52（図 2B 参照））に実装する際に、第 1 電極 21 を構成するパッド部 21B と実装用の基板とを互いに接合する導電性材料（例えば、半田、めっきまたはスパッタ金属）と、金属層 17 とが互いに短絡するのを防止するためのものである。誘電体層 18 は、金属層 17 の表面と、第 1 電極 21 の接触部 22A の周縁を覆う誘電体層 16 の表面に接して形成されている。誘電体層 18 は、金属層 17 の表面全体に形成されると共に、誘電体層 16 の全体または一部に形成されている。誘電体層 18 の材料としては、誘電体層 16 と同様の材料を用いることができ、例えば、酸化シリコン（ SiO_x ）、窒化シリコン（ SiN_x ）、酸化アルミニウム（ AlO_x ）、酸化チタン（ TiO_x ）および窒化チタン（ TiN ）等が挙げられる。また、誘電体層 18 は、上記材料のうち複数の材料から形成されていてもよい。誘電体層 18 の厚みは、例えば 0.1 μm ~ 1 μm 程度であり、成膜方向によってほぼ均一な厚さとなって

いる。なお、誘電体層 18 は、製造誤差に起因する厚さの不均一性を有していてもよい。また、半導体ウェハは上側もしくは下側から製膜されることが多いので、半導体層 11 の側面（面 S3）に形成される誘電体層 18 は、誘電体層 16 および金属層 17 と同様に、膜厚が薄くなる傾向がある。

[0022] 誘電体層 19 は、第 2 導電型層 15 上に設けられたものであり、半導体層 11（具体的には、第 2 導電型層 15 の表面）の保護および発光素子 10 の正面方向の発光強度を向上させるためのものである。誘電体層 19 は、詳細は後述するが、第 2 導電型層 15 上に、例えば直接設けられた第 2 電極 22 を構成する接触部 21A が露出するように、開口 19H が設けられており、開口 19H の近傍は、接触部 21A の周縁を覆うように一部が接触部 21A 上に形成されている。

[0023] 誘電体層 19 の材料としては、光透過性を有し、第 2 導電型層 15 との屈折率差が 0.3 以上、より好ましくは、1.0 以上異なり、第 2 導電型層 15 の屈折率より小さいものが好ましい。このような材料としては、例えば、アルミナ (Al_xO_y) や酸化シリコン (SiO_x) および窒化シリコン (Si_xN_y) 等が挙げられる。誘電体層 19 は、上記材料からなる単層膜あるいは積層膜として構成されている。あるいは、誘電体層 19 は、酸化チタン (TiO_x) および窒化チタン (TiN) 等を用いてもよい。これにより、発光素子 10 の光取り出し面（面 S1）の絶縁性を担保しつつ、正面方向の発光強度を向上させることが可能となる。誘電体層 19 の厚みは、例えば $100\mu m$ 以上 $800\mu m$ 以下であることが好ましく、より好ましくは、 $400\mu m$ 以上 $600\mu m$ 以下であり、ほぼ均一な厚さとなっている。なお、誘電体層 19 は、製造誤差に起因する厚さの不均一性を有していてもよい。

[0024] 第 1 電極 21 は、半導体層 11 の下面（面 S1）即ち、第 1 導電型層 12 と電氣的に接続されるものである。即ち、第 1 電極 21 は、第 1 導電型層 12 とオーミック接触しており、例えば n 電極として形成されるものである。第 1 電極 21 は、例えば第 1 導電型層 12 上に、例えば直接設けられた接触部 21A と、誘電体層 16 および誘電体層 18 上に設けられたパッド部 21

Bとから構成されている。パッド部21Bは、誘電体層16に設けられた開口16Hを介して接触部21Aと電氣的に接続されている。

[0025] 第1電極21は金属電極であり、例えば、チタン(Ti)/白金(Pt)/金(Au)あるいは金とゲルマニウムの合金(AuGe)/Ni(ニッケル)/Au等の多層体として構成されている。この他、銀(Ag)やアルミニウム(Al)等の高反射性の金属材料を含んで構成されていてもよい。第1電極21を構成する接触部21Aおよびパッド部21Bは、互いに同じ材料を用いて形成されていてもよいが、接触部21Aは、第1導電型層12を構成するGaAsとオーミックコンタクトを取るといった観点から、例えばAuGeNi/Auを用いることが好ましい。パッド部21Bは、その後の配線接続の観点から、例えばTiPtAuを用いて形成することが好ましい。

[0026] 更に、接触部21Aは、例えば、図1Bに示したように、コンタクト層21A1と金属層21A2との積層膜として形成するようにしてもよい。コンタクト層21A1は、第1導電型層12とオーミックコンタクトが可能な材料を用いることが好ましく、例えば、例えばn型のGaAs等が挙げられる。金属層21A2には、金(Au)、ゲルマニウム(Ge)およびニッケル(Ni)を用いることが好ましい。このように、接触部21Aをコンタクト層21A1と金属層21A2との積層膜とすることにより、第1導電型層12とのオーミックコンタクトを取りつつ、コンタクト層21A1を構成するn型のGaAs等の半導体材料による光吸収を避けることが可能となる。

[0027] 第2電極22は、光取り出し面(面S1)側に設けられ、第2導電型層15に接すると共に、第2導電型層15と電氣的に接続されている。即ち、第2電極22は、第2導電型層15とオーミック接触しており、例えばp電極として形成されるものである。第2電極22は、例えば図1Aの(B)に示したように、例えばアスペクト比1以上、より好ましくは2以上の、長手方向および短手方向を有する横長の平面形状を有する。ここで、長手方向はX軸方向とし、短手方向はZ軸方向とする。具体的には、第2電極22は、開

□ 1 9 H に対応する位置に例えば略円形状を有する接続部 2 2 X と、接続部 2 2 X を間に互いに反対方向に延在すると共に、接続部 2 2 X の直径よりも小さい幅を有する拡張部 2 2 Y とを備えた略対称構造を有する。更に、本実施の形態の第 2 電極 2 2 は、例えば第 2 導電型層 1 5 上に直接設けられた接触部 2 2 A と、誘電体層 1 9 上に設けられたパッド部 2 2 B とから構成されている。

[0028] 接触部 2 2 A は、第 2 導電型層 1 5 上の直上に、例えば略円形状に形成されている。接触部 2 2 A の一軸方向（例えば、X 軸方向）の大きさ（ a_1 ）は、例えば、第 1 導電型層 1 2 および接触部 2 1 A が活性層 1 3 から発せられる光を吸収しない場合には、例えば、図 1 A に示したように、上述した第 1 電極 2 1 の接触部 2 1 A の一軸方向（例えば、X 軸方向）の大きさ（ b_1 ）以下（ $a_1 \leq b_1$ ）であることが好ましい。また、例えば、第 1 導電型層 1 2 および接触部 2 1 A のどちらか一方あるいは両方が活性層 1 3 から発せられる光を吸収する場合には、例えば図 1 C に示したように、上述した第 1 電極 2 1 の接触部 2 1 A の一軸方向（例えば、X 軸方向）の大きさ（ b_1 ）以上（ $a_1 \geq b_1$ ）であることが好ましい。但し、この場合の吸収というのは半導体のバンドギャップが発光波長のエネルギーより小さいことでの吸収を指し、フリーキャリアやドーパントによる吸収は含まないものとする。パッド部 2 2 B は、誘電体層 1 9 に設けられた開口 1 9 H を介して接触部 2 2 A と電氣的に接続されている。パッド部 2 2 B は、上記第 2 電極 2 2 の平面形状を構成するものであり、平面視において、例えばアスペクト比 1 以上、より好ましくは 2 以上の、例えば X 軸方向が長手方向、Z 軸方向が短手方向となる横長の形状を有し、中央部分に接続部 2 2 X を、その両端に拡張部 2 2 Y を有する。即ち、パッド部 2 2 B は、開口 1 9 H を挟んで略対称構造を有する。接続部 2 2 X は、誘電体層 1 9 の開口 1 9 H を覆い、接触部 2 2 A と接続されるものである。拡張部 2 2 Y は、第 2 電極 2 2 と、後述する配線 5 1（例えば、図 2 A 参照）との電氣的接続を担保するためのものである。また、パッド部 2 2 B の最小径（図 1 A では Z 軸方向の幅）は、第 1 電極 2

1のパッド部21Bの最小径（例えば、Z軸方向の幅）よりも小さいことが好ましい。

[0029] 第2電極22は金属電極であり、例えば、チタン（Ti）、白金（Pt）、アルミニウム（Al）、金（Au）、ロジウム（Rh）および銅（Cu）あるいはそれらの多層体として構成されている。第2電極22を構成する接触部22Aおよびパッド部22Bは、互いに同じ材料を用いて形成されていてもよいが、接触部22Aは、半導体接続の観点から、例えばチタン（Ti）、白金（Pt）、アルミニウム（Al）および金（Au）を用いることが好ましく、パッド部22Bは、配線接続と光反射の観点から、例えばチタン（Ti）、白金（Pt）、アルミニウム（Al）、金（Au）、ロジウム（Rh）および銅（Cu）を用いて形成することが好ましい。

[0030] 図2Aは、平面視において、本実施の形態の発光素子10と、例えば、後述する表示装置2において複数配置された発光素子10の駆動を制御するための外部配線（配線51）との接続の一例を模式的に表したものである。図2Bは、図2Aの断面構成を模式的に表したものである。図3Aは、平面視において、本実施の形態の発光素子10と、例えば、後述する表示装置2において複数配置された発光素子10の駆動を制御するための外部配線（配線51）との接続の他の例を模式的に表したものである。図3Bは、図3Aの断面構成を模式的に表したものである。本実施の形態では、配線51の延伸方向（図2Aでは、Z軸方向）に対して発光素子10を、第2電極22を構成するパッド部21Bの長手方向（例えば、X軸方向）が、配線51の延伸方向と交差するように配置することで、第2電極22と配線51との位置ずれのマージンを拡大することが可能となる。また、第1電極21は、図2Bに示したように、例えば、メッキやはんだ接合を用いてn電極接続のための配線基板52に接合される。

[0031] （1-2. 発光ユニットの構成）

図4Aは、発光ユニット1の概略構成の一例を斜視的に表したものである。図4Bは、図4Aの発光ユニット1のI-I線における断面構成の一

例を表したものである。発光ユニット 1 は、例えば、後述する表示装置 2 において表示画素として好適に適用可能なものであり、複数の発光素子 10 を薄い肉厚の樹脂で被った微小パッケージである。

[0032] 発光ユニット 1 内には、上記発光素子 10 が他の発光素子 10 と所定の間隙を介して一列に配置されている。この発光ユニット 1 は、例えば、発光素子 10 の配設方向に延在する細長い形状となっている。互いに隣り合う 2 つの発光素子 10 の隙間は、例えば、各発光素子 10 のサイズと同等か、それよりも大きくなっている。なお、上記の隙間は、場合によっては各発光素子 10 のサイズより狭くなっているもよい。

[0033] 各発光素子 10 は、互いに異なる波長帯の光を発するようになっている。例えば、図 4 A に示したように、3 つの発光素子 10 は、緑色帯の光を発する発光素子 10 G と、赤色帯の光を発する発光素子 10 R と、青色帯の光を発する発光素子 10 B とにより構成されている。例えば、発光ユニット 1 が発光素子 10 の配列方向に延在する細長い形状となっている場合に、発光素子 10 G は、例えば、発光ユニット 1 の短辺近傍に配置され、発光素子 10 B は、例えば、発光ユニット 1 の短辺のうち発光素子 10 G の近接する短辺とは異なる短辺の近傍に配置されている。発光素子 10 R は、例えば、発光素子 10 G と発光素子 10 B との間に配置されている。なお、発光素子 10 R, 10 G, 10 B のそれぞれの位置は、上記に限定されるものではないが、以下では、発光素子 10 R, 10 G, 10 B が上で例示した箇所に配置されているものとして、他の構成要素の位置関係を説明する場合がある。

[0034] 発光ユニット 1 は、さらに、図 4 A, 図 4 B に示したように、各発光素子 10 を覆うチップ状の絶縁体 40 と、各発光素子 10 に電氣的に接続された端子電極 31, 32 とを備えている。端子電極 31, 32 は、絶縁体 40 の底面側に配置されている。

[0035] 絶縁体 40 は、各発光素子 10 を、少なくとも各発光素子 10 の側面側から上面の一部囲むと共に保持するものであり、各発光素子 10 上に開口 40 H1 を有している。絶縁体 40 は、例えば、シリコン、アクリル、エポキ

シ等の樹脂材料によって構成されている。絶縁体40は、一部にポリイミド等の別材料を含んでいてもよい。絶縁体40は、各発光素子10の配列方向に延在する細長い形状（例えば、直方体形状）となっている。絶縁体40の高さは、各発光素子10の高さよりも高くなっており、絶縁体40の横幅（短辺方向の幅）は、各発光素子10の幅よりも広がっている。絶縁体40自体のサイズは、例えば、1mm以下となっている。絶縁体40は、薄片状となっている。絶縁体40のアスペクト比（最大高さ／最大横幅）は、発光ユニット1を転写する際に発光ユニット1が横にならない程度に小さくなっており、例えば、1／5以下となっている。

[0036] 絶縁体40は、例えば、図4B示したように、各発光素子10の直下に対応する箇所に開口40H2を有している。各開口40H2の底面には、少なくとも上記パッド部21B（図4Bでは図示せず）が露出している。パッド部21Bは、例えば所定の導電性部材（例えば、半田、めっき金属）を介して端子電極31に接続されている。バンプ33は絶縁体40に埋め込まれた柱状の導電性部材であり、接続部34は絶縁体40の上面に形成された帯状の導電性部材であり、例えば、図2Aおよび図2Bに示した配線51に相当する。端子電極31、32は、例えば、主にTi（チタン）やCu（銅）を含んで構成されている。端子電極31、32の表面の一部が、例えば、Au（金）等の酸化されにくい材料で被覆されていてもよい。

[0037] （1－3．作用・効果）

次に、本実施の形態の発光素子10の作用・効果について説明する。

[0038] 前述したように、複数のLEDを表示画素に用いたLEDディスプレイは軽量で薄型のディスプレイとして注目を集めており、発光効率の向上等の様々な改良がなされてきている。発光効率を向上させる方法としては、例えば、第1導電型層、活性層および第2導電型層を有する半導体層とコンタクト層とが積層された構成において、光取り出し面となるコンタクト層上に所定の屈折率を有する透明材料からなる絶縁層を設けることで、正面方向の光取り出し効率を向上させる方法がある。これにより、正面方向の発光強度が向

上し、発光効率を向上させることが可能となる。

[0039] 図5（A）は、一般的な発光素子1000の断面構成を模式的に表したものであり、図5（B）は、図5（A）に示した発光素子1000の平面構成を模式的に表したものである。なお、図5（A）は、図5（B）に示したI-I'-I-I-I線における断面を表している。一般的な発光素子1000では、第1導電型層1012、活性層1013および第2導電型層1014からなる半導体層1011に積層されたコンタクト層1015上にp電極1022が設けられており、半導体層1011の下面にn電極1021が設けられた構成を有する。なお、半導体層1011およびコンタクト層1015の側面および半導体層1011の下面には、誘電体層1016、金属層1017および誘電体層1018の順に積層された積層膜が形成されている。

[0040] 発光素子1000では、コンタクト層1015上のp電極1022の形成領域外には誘電体層1019が設けられており、その誘電体層1019は、一部がコンタクト層1015の周縁を覆うように設けられている。このため、複数の発光素子1000が配置されたLEDディスプレイにおいて、各表示画素に配置された発光素子1000の駆動を制御する外部配線をp電極1022と接続する際には、p電極1022と誘電体層1019との積層部分を跨ぐこととなる。このため、p電極1022は、外部配線との接続を確保するためにp電極1022を大きく形成する必要がある、その分、光を遮り吸収するため光取り出し効率が低下する虞がある。

[0041] これに対して、本実施の形態では、半導体層11の光取り出し面（面S2）側の第2導電型層15と電氣的に接続される第2電極22を、第2導電型層15上に直接設けられた接触部22Aと、第2導電型層15上に設けられた誘電体層19上に設けられたパッド部22Bとから構成するようにした。接触部22Aとパッド部22Bとは、接触部22Aに対応する誘電体層19に設けられた開口19Hを介して接続されている。これにより、第2導電型層15上に形成される第2電極22の形成領域（具体的には、第2導電型層15上に直接形成される接触部22A）の形成領域を削減することが可能と

なり、誘電体層 19 による反射領域を増大させることが可能となる。

[0042] 以上、本実施の形態の発光素子 10 では、活性層 13 を含む半導体層 11 の光取り出し面（面 S2）を構成する第 2 導電型層 15 上の所定の位置に開口 19H を有する誘電体層 19 を設け、この誘電体層 19 上に開口 19H を介して第 2 導電型層 15 と電氣的に接続される第 2 電極 22 を設けるようにした。具体的には、第 2 電極 22 として、第 2 導電型層 15 上に、第 2 導電型層 15 との電氣的な接続を確保する接触部 22A を設け、この接触部 22A 上に設けられた開口 19H を介して接触部 22A と電氣的に接続されるパッド部 22B を誘電体層 19 上に設けるようにした。これにより、第 2 導電型層 15 上に直接形成される第 2 電極 22（具体的には、接触部 22A）の形成領域が削減され、誘電体層 19 による反射領域を増大させることが可能となる。即ち、通電電極（配線 51）との接続性を確保しつつ、光取り出し効率を向上させることが可能となる。

[0043] また、本実施の形態では、第 2 電極 22 を、接触部 22A およびパッド部 22B の 2 つの部材から構成するようにしたので、例えば、接触部 22A をオーミック形成用に、パッド部 22B を配線接続用に、その機能に分けてそれぞれに適した材料を選択することが可能となる。

[0044] 更に、本実施の形態の発光素子 10 は、上記のように、誘電体層 19 上にパッド部 22B を設け、誘電体層 19 に設けられた開口 19H を介して、第 2 導電型層 15 上に形成された接触部 22A と電氣的に接続するようにしたので、後述する複数の発光素子 10 が表示画素に配置された LED ディスプレイ（表示装置 2）において、各表示画素に配置された発光素子 10 の駆動を制御する配線 51（例えば、接続部 34）は、上記発光素子 1000 のように、p 電極 1022 と誘電体層 1019 との積層部分を跨ぐことなく直接第 2 電極 22 に接続することが可能となる。よって、配線 51 と第 2 電極 22 との位置ずれに対するマージンを拡大することが可能となり、製造歩留まりおよび信頼性を向上させることが可能となる。

[0045] 更にまた、本実施の形態では、例えば、第 1 導電型層 12 および接触部 2

1 Aが活性層1 3から発せられる光を吸収しない場合には、図1 Aに示したように、第2電極2 2の接触部2 2 Aの、例えばX軸方向の大きさ(a 1)が第1電極2 1の接触部2 1 Aの、例えばX軸方向の大きさ(b 1)以下となるようにした。また、例えば、第1導電型層1 2および接触部2 1 Aのどちらか一方あるいは両方が活性層1 3から発せられる光を吸収する場合には、第1電極2 1の接触部2 1 Aの、例えばX軸方向の大きさが第2電極2 2の接触部2 2 Aの、例えばX軸方向の大きさ以下となるようにした。更に、パッド部2 2 Bの最小径(Z軸方向の幅)が、第1電極2 1のパッド部2 1 Bの最小径(例えば、同様にZ軸方向の幅)よりも小さくなるようにした。これにより、光取り出し効率が向上する共に、発光素子1 0を支持しやすくなる。

[0046] 次に、第2、第3の実施の形態および変形例について説明する。なお、第1の実施の形態の発光素子1 0に対応する構成要素には同一の符号を付して説明を省略する。

[0047] <2. 第2の実施の形態>

図6 (A)は、本開示の第2の実施の形態に係る発光素子(発光素子6 0)の断面構成を模式的に表したものであり、図6 (B)は、図6 (A)に示した発光素子6 0の平面構成を模式的に表したものである。なお、図6 (A)は、図6 (B)に示したI V-I V線における断面を表したものである。この発光素子6 0は、上記第1の実施の形態と同様に、例えば所謂LEDディスプレイと呼ばれる画像表示装置(例えば、表示装置2)の表示画素として好適に用いられるものである。

[0048] 発光素子6 0は、第1導電型層1 2、活性層1 3および、例えば2層からなる第2導電型層1 4、1 5がこの順に積層されてなる半導体層1 1(半導体層)を有するものである。発光素子6 0の側面(面S 3)は、図6 (A)に示したように、各層の積層方向(Y軸方向)と交差する傾斜面となっており、具体的には、発光素子6 0の断面が逆台形状となるような傾斜面となっている。発光素子6 0は、半導体層1 1の面S 1側に第1電極2 1が、半導

体層 1 1 の面 S 2 側に第 2 電極 6 2 が設けられている。半導体層 1 1 の側面および下面には、側面（面 S 3）側から順に、誘電体層 1 6、金属層 1 7 および誘電体層 1 8 が積層された積層膜が設けられており、第 1 電極 2 1 は、この積層膜を介して第 1 導電型層 1 2 と電氣的に接続されている。本実施の形態の発光素子 6 0 は、第 2 電極 6 2 が一括成形された、再成膜した境界のないベタ膜連続層として誘電体層 1 9 上に設けられており、誘電体層 1 9 に設けられた開口 1 9 H を介して第 2 導電型層 1 5 と電氣的に接続されている点が上記第 1 の実施の形態とは異なる。

[0049] 以上のように、本実施の形態の発光素子 6 0 では、半導体層 1 1 の光取り出し面（面 S 2）を構成する第 2 導電型層 1 5 上に設けられた誘電体層 1 9 上に、第 2 電極 6 2 としてベタ膜構造を有する金属層を形成するようにした。これにより、本実施の形態では、上記第 1 の実施の形態における発光素子 1 0 よりも第 2 導電型層 1 5 と第 2 電極 6 2 の接続部分が平坦となるため、上記第 1 の実施の形態における効果に加えて、第 2 電極 6 2 と外部配線（例えば、配線 5 1）との電氣的接続をより容易に行うことができるという効果を奏する。更に、上記第 1 の実施の形態における発光素子 1 0 よりも、その形成工程が削除されるため、コストを削減することが可能となる。

[0050] < 3. 第 3 の実施の形態 >

図 7（A）は、本開示の第 3 の実施の形態に係る発光素子（発光素子 7 0）の断面構成を模式的に表したものであり、図 7（B）は、図 7（A）に示した発光素子 7 0 の平面構成を模式的に表したものである。なお、図 7（A）は、図 7（B）に示した V-V 線における断面を表したものである。この発光素子 7 0 は、上記第 1 の実施の形態と同様に、例えば LED チップであり、例えば所謂 LED ディスプレイと呼ばれる画像表示装置（例えば、表示装置 2）の表示画素として好適に用いられるものである。

[0051] 発光素子 7 0 は、第 1 導電型層 1 2、活性層 1 3 および、例えば 2 層からなる第 2 導電型層 1 4、1 5 がこの順に積層されてなる半導体層 1 1（半導体層）を有するものである。発光素子 7 0 の側面（面 S 3）は、図 7（A）

に示したように、各層の積層方向（Ｙ軸方向）と交差する傾斜面となっており、具体的には、発光素子 70 の断面が逆台形状となるような傾斜面となっている。発光素子 70 は、半導体層 11 の面 S1 側に第 1 電極 21 が、半導体層 11 の面 S2 側に第 2 電極 22 が設けられている。半導体層 11 の側面および下面には、側面（面 S3）側から順に、誘電体層 16、金属層 17 および誘電体層 18 が積層された積層膜が設けられており、第 1 電極 21 は、この積層膜を介して第 1 導電型層 12 と電氣的に接続されている。本実施の形態の発光素子 70 は、例えば、半導体層 11 の光取り出し面（面 S2）の第 2 電極 22 の形成領域外に凹凸構造（例えば、凹部 X）を設けた点が上記第 1 および第 2 の実施の形態とは異なる。なお、図 7A に示したように、凹凸構造として凹部を形成する場合には、第 2 導電型層 15 層、または、第 2 導電型層 14 および第 2 導電型層 15 の両方を加工し、活性層 13 までは加工しないことが望ましい。

[0052] 以上のように、本実施の形態の発光素子 70 では、半導体層 11 の光取り出し面（面 S2）に複数の凹部 X を設けることにより、光取出し効率を大きく増大させることが可能となる。更に、光取り出し面（面 S2）から取り出される発光を所望の放射角に調整することが可能となり、例えば、ランバート配光を得ることが可能となる。

[0053] <4. 変形例>

図 8 は、本開示の変形例に係る発光素子（発光素子 80）の平面構成を模式的に表したものである。この発光素子 80 は、上記第 1 の実施の形態と同様に、例えば LED チップであり、例えば所謂 LED ディスプレイと呼ばれる画像表示装置（例えば、表示装置 2）の表示画素として好適に用いられるものである。本変形例の発光素子 80 は、第 1 電極 82 の長手方向を、略矩形形状を有する発光素子 80 の対角線方向に配置した点が上記第 1、第 2 および第 3 の実施の形態とは異なる。

[0054] このように、第 1 電極 81 の長手方向が、略矩形形状を有する発光素子 80 の対角線方向と略平行となるように設けることにより、拡張部を長手方向

に大きく形成することが可能となる。これにより、配線 5 1 と第 1 電極 8 1 との位置ずれのマージンをさらに拡大することが可能となる。

[0055] < 5. 適用例 >

以下に、上記第 1 ～ 第 3 の実施の形態および変形例において説明した発光素子 1 0, 6 0, 7 0, 8 0 の適用例について説明する。上記第 1 ～ 第 3 の実施の形態の発光素子 1 0, 6 0, 7 0, 8 0 は、例えば、複数の発光素子を用いた発光ユニット（例えば、上記発光ユニット 1）を表示画素として備えた画像表示装置、または、発光素子を個別に、あるいは発光ユニットとして用いた照明装置に適用することができる。以下にその一例を示す。

[0056] （適用例 1）

図 9 は、画像表示装置（表示装置 2）の概略構成の一例を斜視的に表したものである。表示装置 2 は、いわゆる L E D ディスプレイと呼ばれるものであり、表示画素として L E D が用いられたものである。表示装置 2 は、例えば図 9 に示したように、表示パネル 2 1 0 と、表示パネル 2 1 0 を駆動する駆動回路（図示せず）とを備えている。

[0057] 表示パネル 2 1 0 は、実装基板 2 2 0 と、透明基板 2 3 0 とを互いに重ね合わせたものである。透明基板 2 3 0 の表面が映像表示面となっており、中央部分に表示領域 2 A を有し、その周囲に、非表示領域であるフレーム領域 2 B を有している。

[0058] 図 1 0 は、実装基板 2 2 0 の透明基板 2 3 0 側の表面のうち表示領域 2 A に対応する領域のレイアウトの一例を表したものである。実装基板 2 2 0 の表面のうち表示領域 2 A に対応する領域には、例えば図 1 0 に示したように、複数のデータ配線 2 2 1 が所定の方に延在して形成されており、かつ所定のピッチで並列配置されている。実装基板 2 2 0 の表面のうち表示領域 2 A に対応する領域には、さらに、例えば、複数のスキャン配線 2 2 2 がデータ配線 2 2 1 と交差（例えば、直交）する方に延在して形成されており、且つ、所定のピッチで並列配置されている。データ配線 2 2 1 およびスキャン配線 2 2 2 は、例えば、C u（銅）等の導電性材料からなる。

[0059] スキャン配線 222 は、例えば、最表層に形成されており、例えば、基材表面に形成された絶縁層（図示せず）上に形成されている。なお、実装基板 220 の基材は、例えば、ガラス基板、または樹脂基板等からなり、基材上の絶縁層は、例えば、 SiN_x 、 SiO_x 、または Al_xO_y からなる。一方、データ配線 221 は、スキャン配線 222 を含む最表層とは異なる層（例えば、最表層よりも下の層）内に形成されており、例えば、基材上の絶縁層内に形成されている。絶縁層の表面上には、スキャン配線 222 の他に、例えば、必要に応じてブラックが設けられている。ブラックは、コントラストを高めるためのものであり、光吸収性の材料によって構成されている。ブラックは、例えば、絶縁層の表面のうち少なくとも後述のパッド電極 221B、222B の非形成領域に形成されている。なお、ブラックは、必要に応じて省略することも可能である。

[0060] データ配線 221 とスキャン配線 222 との交差部分の近傍が表示画素 223 となっており、複数の表示画素 223 が表示領域 3A 内においてマトリクス状に配置されている。各表示画素 223 には、複数の発光素子 10 を含む発光ユニット 1 が実装されている。なお、図 10 には、3 つの発光素子 10R、10G、10B で一つの表示画素 223 が構成されており、発光素子 10R から赤色の光を、発光素子 10G から緑色の光を、発光素子 10B から青色の光をそれぞれ出力することができるようになっている場合が例示されている。

[0061] 発光ユニット 1 には、例えば発光素子 10R、10G、10B ごとに一對の端子電極 31、32 が設けられている。そして、一方の端子電極 31 がデータ配線 221 に電氣的に接続されており、他方の端子電極 32 がスキャン配線 222 に電氣的に接続されている。例えば、端子電極 31 は、データ配線 221 に設けられた分枝 221A の先端のパッド電極 221B に電氣的に接続されている。また、例えば、端子電極 32 は、スキャン配線 222 に設けられた分枝 222A の先端のパッド電極 222B に電氣的に接続されている。

- [0062] 各パッド電極 2 2 1 B, 2 2 2 B は、例えば、最表層に形成されており、例えば、図 1 0 に示したように、各発光ユニット 1 が実装される部位に設けられている。ここで、パッド電極 2 2 1 B, 2 2 2 B は、例えば、Au (金) 等の導電性材料からなる。
- [0063] 実装基板 2 2 0 には、さらに、例えば、実装基板 2 2 0 と透明基板 2 3 0 との間の間隔を規制する複数の支柱 (図示せず) が設けられている。支柱は、表示領域 3 A との対向領域内に設けられていてもよいし、フレーム領域 3 B との対向領域内に設けられていてもよい。
- [0064] 透明基板 2 3 0 は、例えば、ガラス基板、または樹脂基板等からなる。透明基板 2 3 0 において、発光ユニット 1 側の表面は平坦となってもよいが、粗面となっていることが好ましい。粗面は、表示領域 2 A との対向領域全体に渡って設けられていてもよいし、表示画素 2 2 3 との対向領域にだけ設けられていてもよい。粗面は、発光素子 1 0 R, 1 0 G, 1 0 B から発せられた光が当該粗面に入細かな凹凸を有している。粗面の凹凸は、例えば、サンドブラストや、ドライエッチング等によって作製可能である。
- [0065] 駆動回路は、映像信号に基づいて各表示画素 2 2 3 (各発光ユニット 1) を駆動するものである。駆動回路は、例えば、表示画素 2 2 3 に接続されたデータ配線 2 2 1 を駆動するデータドライバと、表示画素 2 2 3 に接続されたスキャン配線 2 2 2 を駆動するスキャンドライバとにより構成されている。駆動回路は、例えば、実装基板 2 2 0 上に実装されていてもよいし、表示パネル 2 1 0 とは別体で設けられ、かつ配線 (図示せず) を介して実装基板 2 2 0 と接続されていてもよい。
- [0066] (適用例 2)
- 図 1 1 A および図 1 1 B は、発光素子 1 0 (または、発光素子 6 0, 7 0, 8 0) を用いた照明装置の一例である照明装置 2 0 0 A の平面構成 (図 1 1 A) および斜視方向 (図 1 1 B) の構成を表したものである。図 1 1 A および図 1 1 B に示したように、発光素子 1 0 は、円上に実装用ステージ (実装基板) 上に、例えば 4 つの発光素子 1 0 が、例えば、点対称に配置されて

いる。勿論、発光素子 10 の配置方法は、点対称以外の方法で配置されていてもよい。

[0067] 図 1 2 A および図 1 2 B は、発光素子 10 を用いた照明装置の他の例である照明装置 200 B の平面構成（図 1 2 A）および斜視方向（図 1 2 B）の構成を表したものである。図 1 2 A および図 1 2 B に示したように、発光素子 10 は、円環状の実装用ステージ（実装基板）上に、例えば 8 つの発光素子 10 が配置されている。

[0068] 図 1 3 A および図 1 3 B は、発光素子を用いた照明装置の他の例である照明装置 200 C の平面構成（図 1 3 A）および斜視方向（図 1 3 B）の構成を表したものである。図 2 4 3 および図 1 3 B に示したように、例えば、長方形の実装用ステージに 9 個の発光素子 10 が配置されている。この照明装置 200 C は、シーリングライト用カバーを備えていてもよい。

[0069] 以上、第 1 ～第 3 の実施の形態および変形例を挙げて本開示を説明したが、本開示は上記実施の形態等に限定されるものではなく、種々変形が可能である。例えば、上記第 1 の実施の形態等では、第 2 導電型層を第 2 導電型層 1 4 と第 2 導電型層 1 5 との積層構造として例を示したが、第 2 導電型層は積層構造である必要はなく、単層構造であってもよい。

[0070] なお、本開示は以下のような構成をとることも可能である。以下の構成の本技術によれば、第 1 導電型層、活性層および第 2 導電型層がこの順に積層されると共に、第 1 導電型層側を第 1 面、第 2 導電型層側を第 2 面とする半導体層の第 2 面側に第 1 の誘電体層および第 2 の電極を順に設け、第 2 導電型層と第 2 の電極とを、第 1 の誘電体層に設けられた開口を介して電氣的に接続するようにしたので、例えば、発光素子上に配設される例えば外部配線と第 2 の電極との位置ずれマージンが拡大され、第 2 の電極の形成領域を削減することが可能となる。よって、通電電極との接続性を確保しつつ、光取り出し効率を向上させることが可能となる。なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれの効果であってもよい。

(1)

第1面および第2面を有すると共に、前記第1面側から順に、第1導電型層、活性層および第2導電型層を積層してなる半導体層と、

前記半導体層の前記第2面側に設けられると共に、開口を有する第1の誘電体層と、

前記半導体層の前記第1面側において、前記第1導電型層と電氣的に接続された第1の電極と、

前記第1の誘電体層上に設けられると共に、前記開口を介して前記第2導電型層と電氣的に接続された第2の電極と

を備えた発光素子。

(2)

前記第2の電極は、長手方向および短手方向を有する平面形状を有し、そのアスペクト比が1よりも大きい、前記(1)に記載の発光素子。

(3)

前記第2の電極は、前記開口を挟んで略対称構造を有する、前記(1)または(2)に記載の発光素子。

(4)

前記第2の電極は、前記開口を覆い前記第2導電型層と電氣的に接続される接続部と、前記接続部を間に互いに反対方向に延在する拡張部とを有する、前記(1)乃至(3)のうちのいずれかに記載の発光素子。

(5)

前記接続部は略円形状を有し、前記拡張部は前記接続部の直径よりも小さい幅で延在している、前記(4)に記載の発光素子。

(6)

前記第2の電極は、前記第2導電型層上に設けられると共に、少なくとも周縁の一部が前記第1の誘電体層によって覆われた接触部と、前記第1の誘電体層上に設けられると共に、前記開口内に延在して前記接触部と接続されるパッド部とを有する、前記(1)乃至(5)のうちのいずれかに記載の発

光素子。

(7)

前記半導体層は、前記第2の電極の形成領域の外側に凹凸構造を有する、前記(1)乃至(6)のうちのいずれかに記載の発光素子。

(8)

前記半導体層の側面から前記第1の半導体層の第1面にかけて金属層が設けられている、前記(1)乃至(7)のうちのいずれかに記載の発光素子。

(9)

前記金属層は第2の誘電体層と積層膜を形成し、前記第2の誘電体層を介して前記半導体層の側面から前記第1の半導体層の第1面にかけて前記金属層が設けられている、前記(8)に記載の発光素子。

(10)

前記第2の電極には外部配線が接続されている、前記(1)乃至(9)のうちのいずれかに記載の発光素子。

(11)

前記第2の電極は、長手方向および短手方向を有する平面形状を有し、
前記外部配線は、前記第2の電極の長手方向と交差するように配設されている、前記(10)に記載の発光素子。

(12)

前記第1の電極は、前記第1導電型層上に設けられると共に、少なくとも周縁の一部が前記半導体層の側面から前記半導体層の第1面にかけて設けられた第2の誘電体層によって覆われた接触部と、前記第2の誘電体層に設けられた開口内に延在して前記接触部と接続されるパッド部とを有し、

前記第1導電型層および前記第1の電極の前記接触部が前記活性層から発せられる光を吸収しない場合、前記第2の電極の前記接触部の一軸方向の大きさは、前記第1の電極の前記接触部の一軸方向の大きさ以下である、前記(6)乃至(11)のうちのいずれかに記載の発光素子。

(13)

前記第 1 の電極は、前記第 1 導電型層上に設けられると共に、少なくとも周縁の一部が前記半導体層の側面から前記半導体層の第 1 面にかけて設けられた第 2 の誘電体層によって覆われた接触部と、前記第 2 の誘電体層に設けられた開口内に延在して前記接触部と接続されるパッド部とを有し、

前記第 1 導電型層および前記第 1 の電極の前記接触部の少なくとも一方が前記活性層から発せられる光を吸収する場合、前記第 2 の電極の前記接触部の一軸方向の大きさは、前記第 1 の電極の前記接触部の一軸方向の大きさ以上である、前記 (6) 乃至 (11) のうちのいずれかに記載の発光素子。

(14)

前記第 1 の電極は、前記第 1 導電型層上に設けられると共に、少なくとも周縁の一部が前記半導体層の側面から前記半導体層の第 1 面にかけて設けられた第 2 の誘電体層によって覆われた接触部と、前記第 2 の誘電体層に設けられた開口内に延在して前記接触部と接続されるパッド部とを有し、

前記第 2 の電極の前記パッド部の最小径は、前記第 1 の電極の前記パッド部の最小径よりも小さい、前記 (6) 乃至 (13) のうちのいずれかに記載の発光素子。

(15)

前記第 1 の電極は配線電極を有する構造体と電氣的に接続されている、前記 (1) 乃至 (14) のうちのいずれかに記載の発光素子。

(16)

前記第 1 導電型層は n 型半導体層、前記第 2 導電型層は p 型半導体層であり、

前記第 1 の電極は n 電極、前記第 2 の電極は p 電極である、前記 (1) 乃至 (15) のうちのいずれかに記載の発光素子。

(17)

複数の発光素子を有し、

前記複数の発光素子は、

第 1 面および第 2 面を有すると共に、前記第 1 面側から順に、第 1 導電型

層、活性層および第2導電型層を積層してなる半導体層と、

前記半導体層の前記第2面側に設けられると共に、開口を有する第1の誘電体層と、

前記半導体層の前記第1面側において、前記第1導電型層と電氣的に接続された第1の電極と、

前記第1の誘電体層上に設けられると共に、前記開口を介して前記第2導電型層と電氣的に接続された第2の電極と

を備えた画像表示装置。

[0071] 本出願は、日本国特許庁において2018年10月19日に出願された日本特許出願番号2018-197374号を基礎として優先権を主張するものであり、この出願の全ての内容を参照によって本出願に援用する。

[0072] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 第1面および第2面を有すると共に、前記第1面側から順に、第1導電型層、活性層および第2導電型層を積層してなる半導体層と、
前記半導体層の前記第2面側に設けられると共に、開口を有する第1の誘電体層と、
前記半導体層の前記第1面側において、前記第1導電型層と電氣的に接続された第1の電極と、
前記第1の誘電体層上に設けられると共に、前記開口を介して前記第2導電型層と電氣的に接続された第2の電極と
を備えた発光素子。
- [請求項2] 前記第2の電極は、長手方向および短手方向を有する平面形状を有し、そのアスペクト比が1よりも大きい、請求項1に記載の発光素子。
- [請求項3] 前記第2の電極は、前記開口を挟んで略対称構造を有する、請求項1に記載の発光素子。
- [請求項4] 前記第2の電極は、前記開口を覆い前記第2導電型層と電氣的に接続される接続部と、前記接続部を間に互いに反対方向に延在する拡張部とを有する、請求項1に記載の発光素子。
- [請求項5] 前記接続部は略円形状を有し、前記拡張部は前記接続部の直径よりも小さい幅で延在している、請求項4に記載の発光素子。
- [請求項6] 前記第2の電極は、前記第2導電型層上に設けられると共に、少なくとも周縁の一部が前記第1の誘電体層によって覆われた接触部と、前記第1の誘電体層上に設けられると共に、前記開口内に延在して前記接触部と接続されるパッド部とを有する、請求項1に記載の発光素子。
- [請求項7] 前記半導体層は、前記第2の電極の形成領域の外側に凹凸構造を有する、請求項1に記載の発光素子。
- [請求項8] 前記半導体層の側面から前記半導体層の第1面にかけて金属層が設

けられている、請求項 1 に記載の発光素子。

[請求項9] 前記金属層は第 2 の誘電体層と積層膜を形成し、前記第 2 の誘電体層を介して前記半導体層の側面から前記半導体層の第 1 面にかけて前記金属層が設けられている、請求項 8 に記載の発光素子。

[請求項10] 前記第 2 の電極には外部配線が接続されている、請求項 1 に記載の発光素子。

[請求項11] 前記第 2 の電極は、長手方向および短手方向を有する平面形状を有し、

前記外部配線は、前記第 2 の電極の長手方向と交差するように配設されている、請求項 10 に記載の発光素子。

[請求項12] 前記第 1 の電極は、前記第 1 導電型層上に設けられると共に、少なくとも周縁の一部が前記半導体層の側面から前記半導体層の第 1 面にかけて設けられた第 2 の誘電体層によって覆われた接触部と、前記第 2 の誘電体層に設けられた開口内に延在して前記接触部と接続されるパッド部とを有し、

前記第 1 導電型層および前記第 1 の電極の前記接触部が前記活性層から発せられる光を吸収しない場合、前記第 2 の電極の前記接触部の一軸方向の大きさは、前記第 1 の電極の前記接触部の一軸方向の大きさ以下である、請求項 6 に記載の発光素子。

[請求項13] 前記第 1 の電極は、前記第 1 導電型層上に設けられると共に、少なくとも周縁の一部が前記半導体層の側面から前記半導体層の第 1 面にかけて設けられた第 2 の誘電体層によって覆われた接触部と、前記第 2 の誘電体層に設けられた開口内に延在して前記接触部と接続されるパッド部とを有し、

前記第 1 導電型層および前記第 1 の電極の前記接触部の少なくとも一方が前記活性層から発せられる光を吸収する場合、前記第 2 の電極の前記接触部の一軸方向の大きさは、前記第 1 の電極の前記接触部の一軸方向の大きさ以上である、請求項 6 に記載の発光素子。

[請求項14] 前記第1の電極は、前記第1導電型層上に設けられると共に、少なくとも周縁の一部が前記半導体層の側面から前記半導体層の第1面にかけて設けられた第2の誘電体層によって覆われた接触部と、前記第2の誘電体層に設けられた開口内に延在して前記接触部と接続されるパッド部とを有し、

前記第2の電極の前記パッド部の最小径は、前記第1の電極の前記パッド部の最小径よりも小さい、請求項6に記載の発光素子。

[請求項15] 前記第1の電極は配線電極を有する構造体と電氣的に接続されている、請求項1に記載の発光素子。

[請求項16] 前記第1導電型層はn型半導体層、前記第2導電型層はp型半導体層であり、

前記第1の電極はn電極、前記第2の電極はp電極である、請求項1に記載の発光素子。

[請求項17] 複数の発光素子を有し、

前記複数の発光素子は、

第1面および第2面を有すると共に、前記第1面側から順に、第1導電型層、活性層および第2導電型層を積層してなる半導体層と、

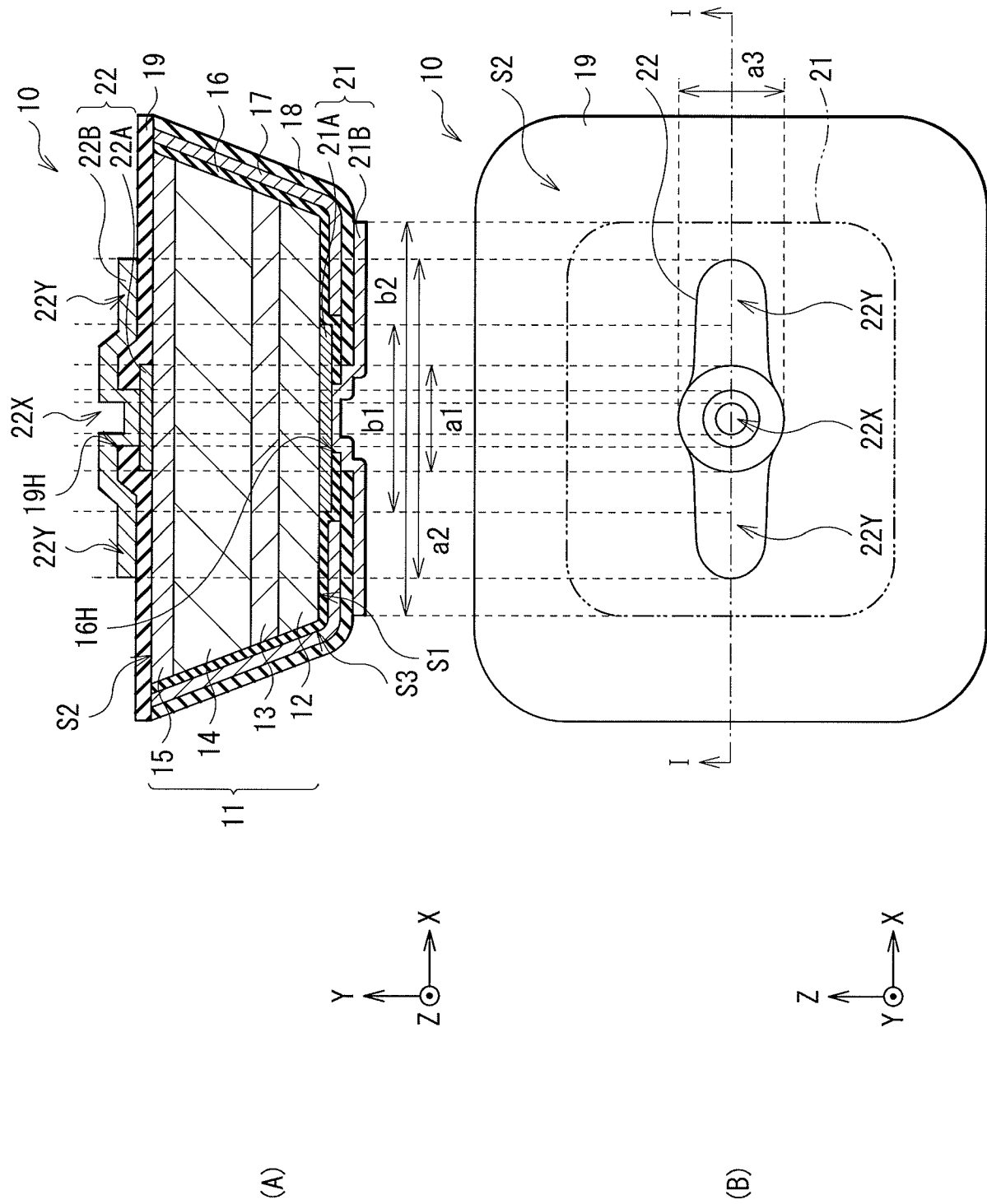
前記半導体層の前記第2面側に設けられると共に、開口を有する第1の誘電体層と、

前記半導体層の前記第1面側において、前記第1導電型層と電氣的に接続された第1の電極と、

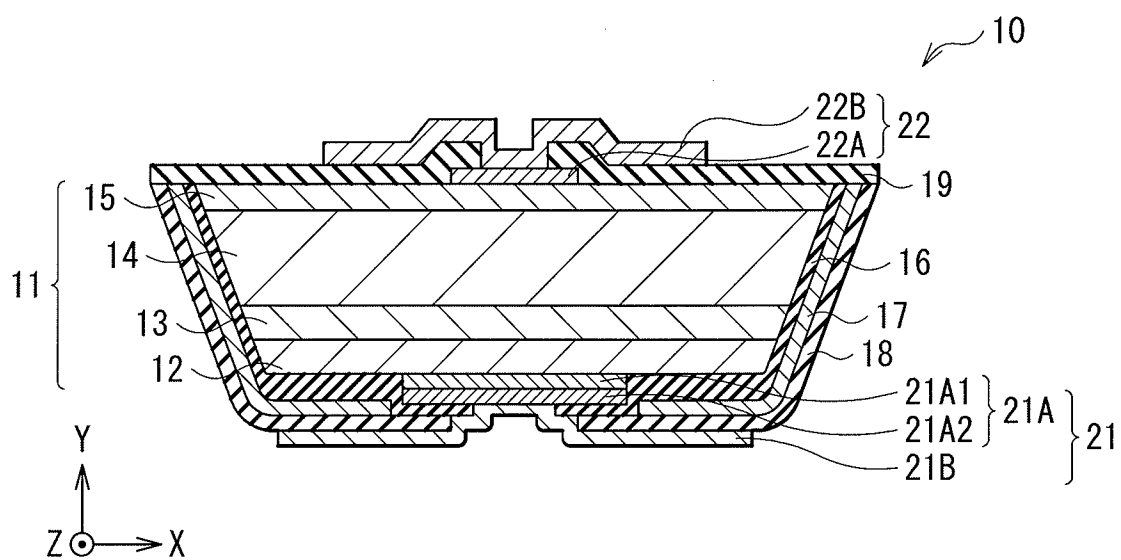
前記第1の誘電体層上に設けられると共に、前記開口を介して前記第2導電型層と電氣的に接続された第2の電極と

を備えた画像表示装置。

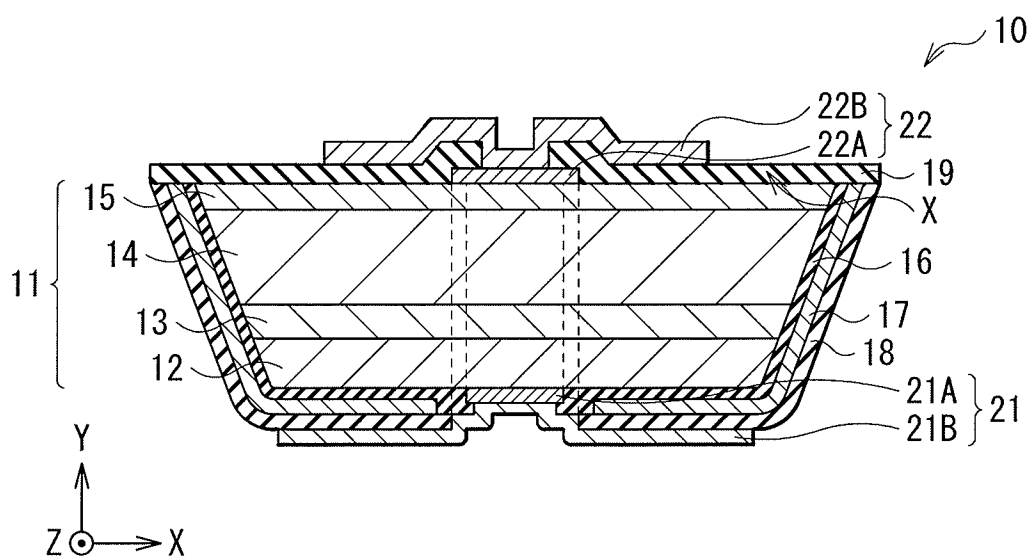
[図1A]



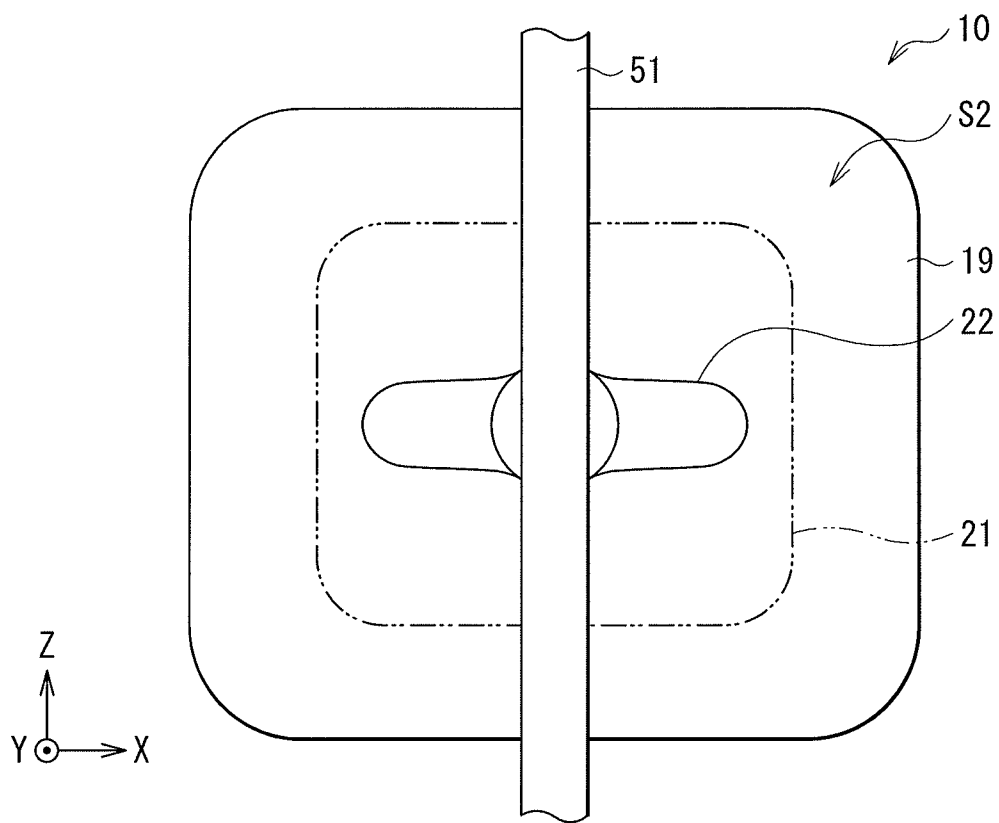
[図1B]



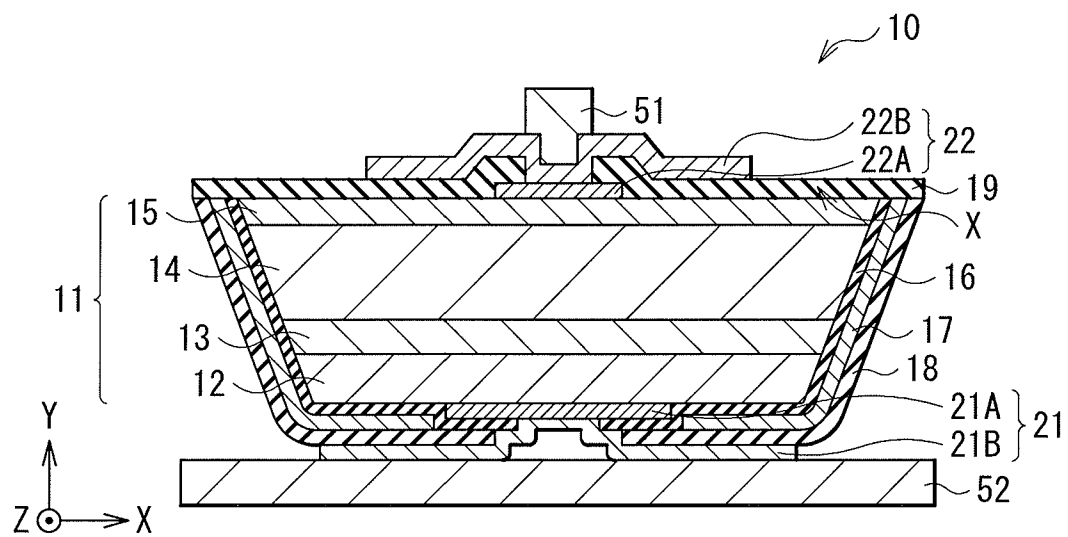
[図1C]



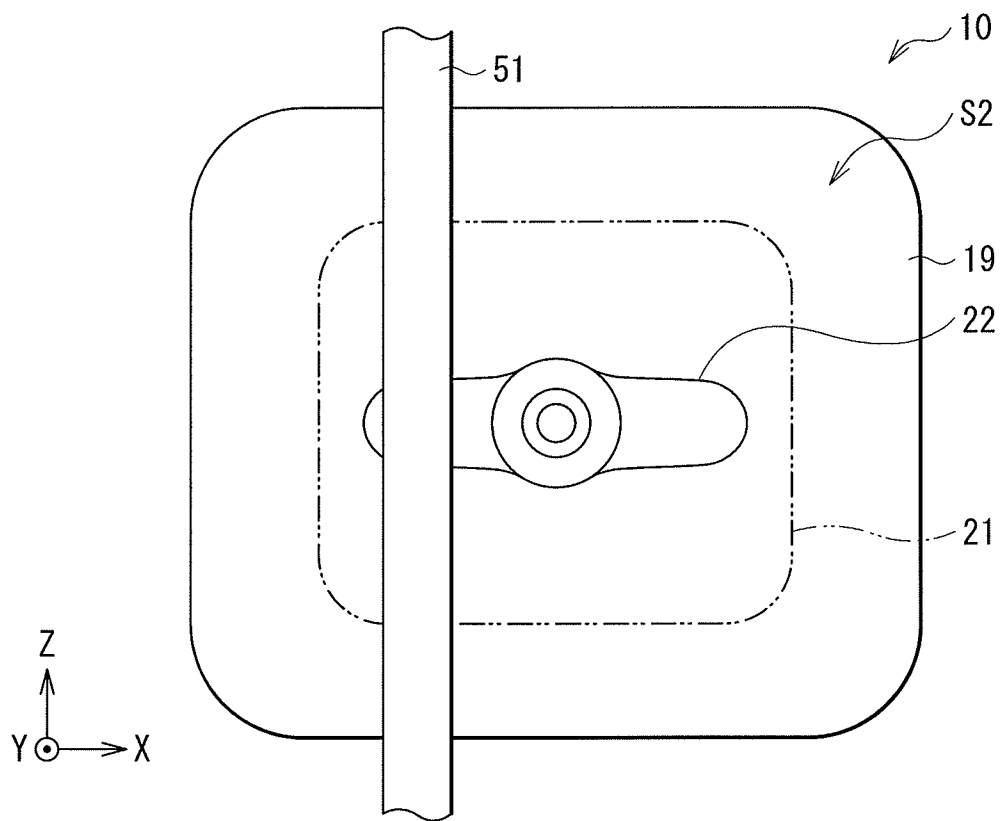
[図2A]



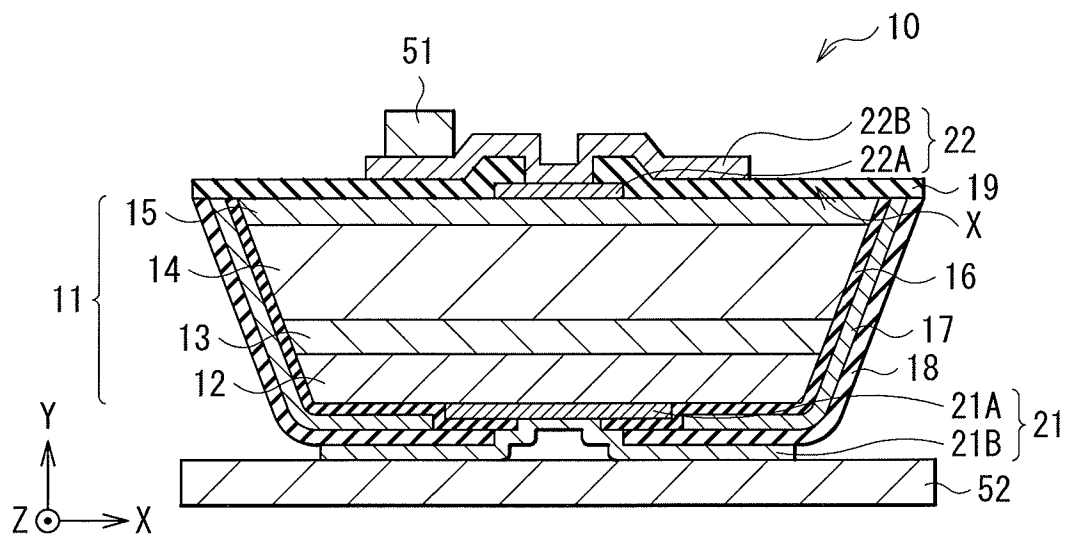
[図2B]



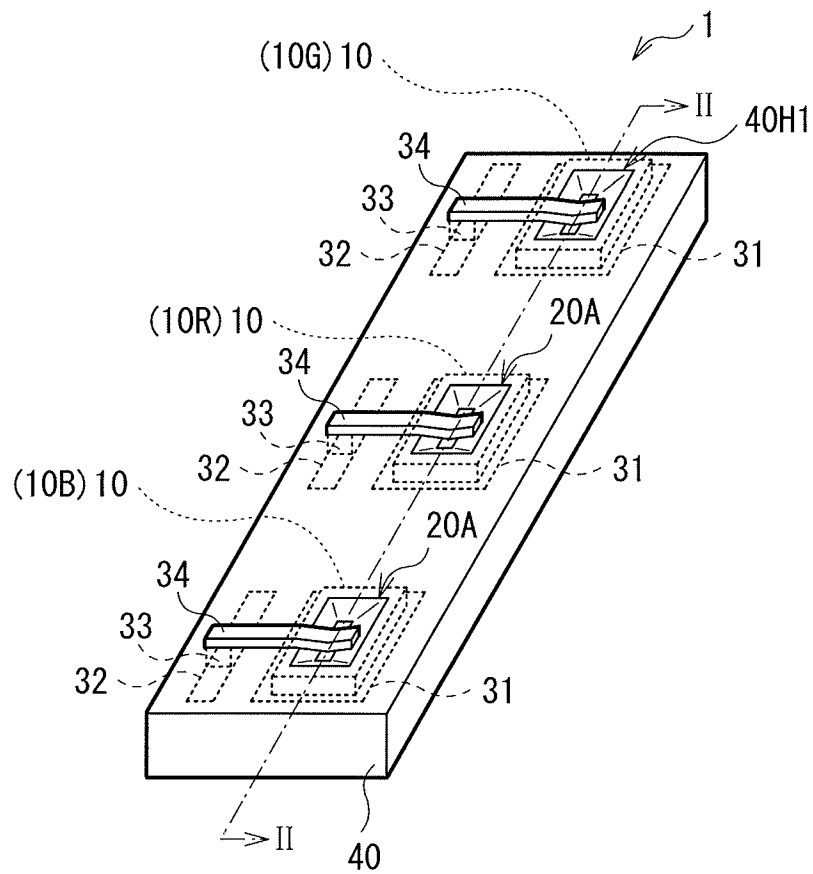
[図3A]



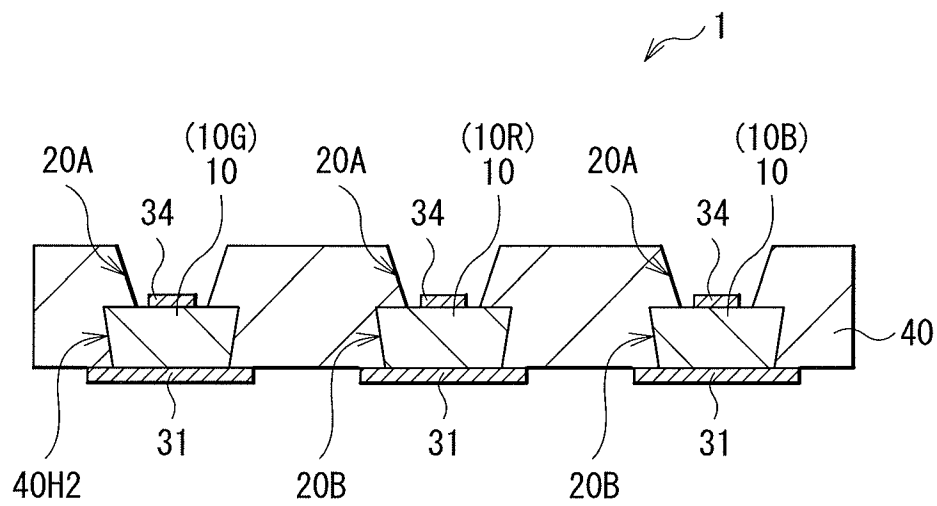
[図3B]



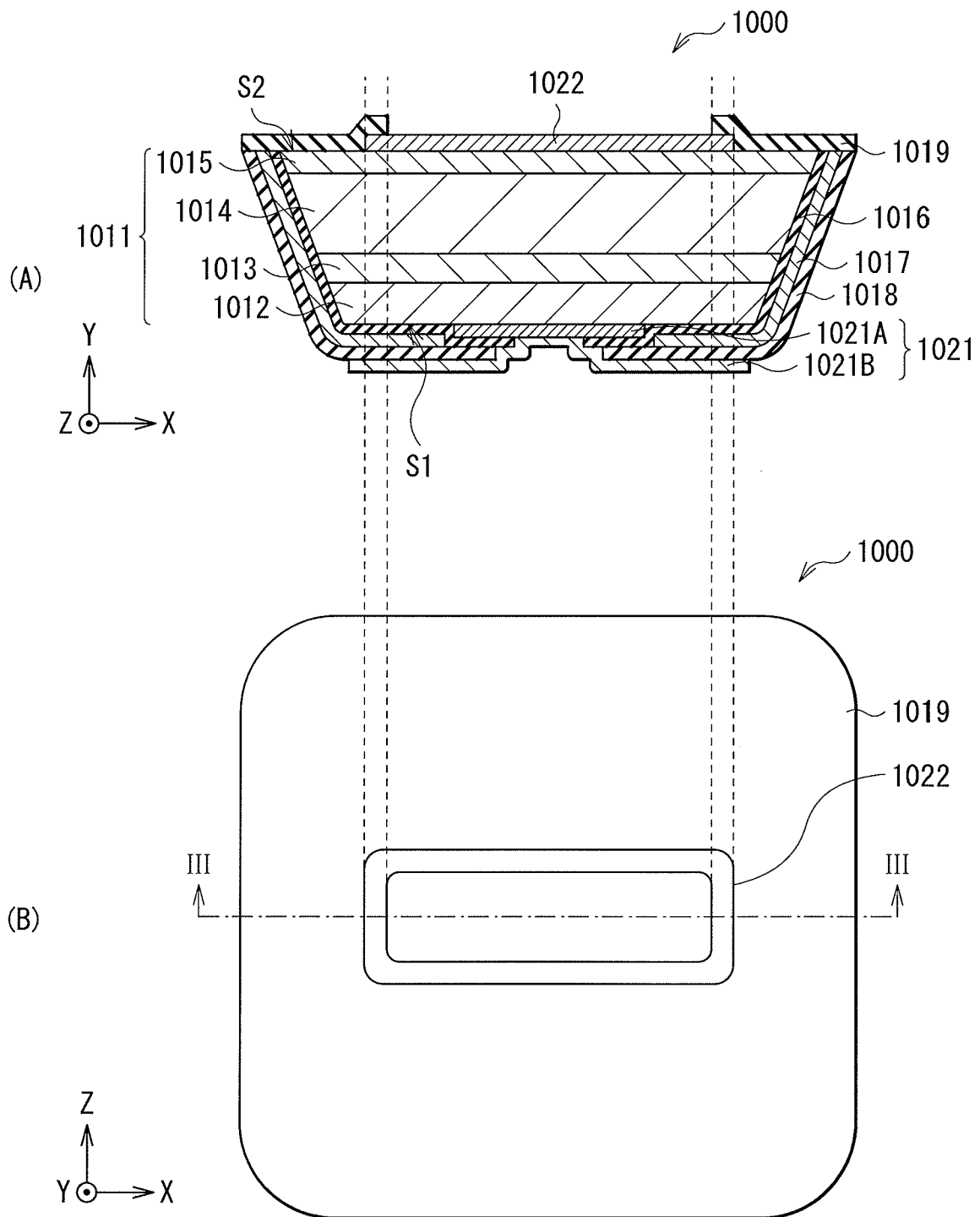
[図4A]



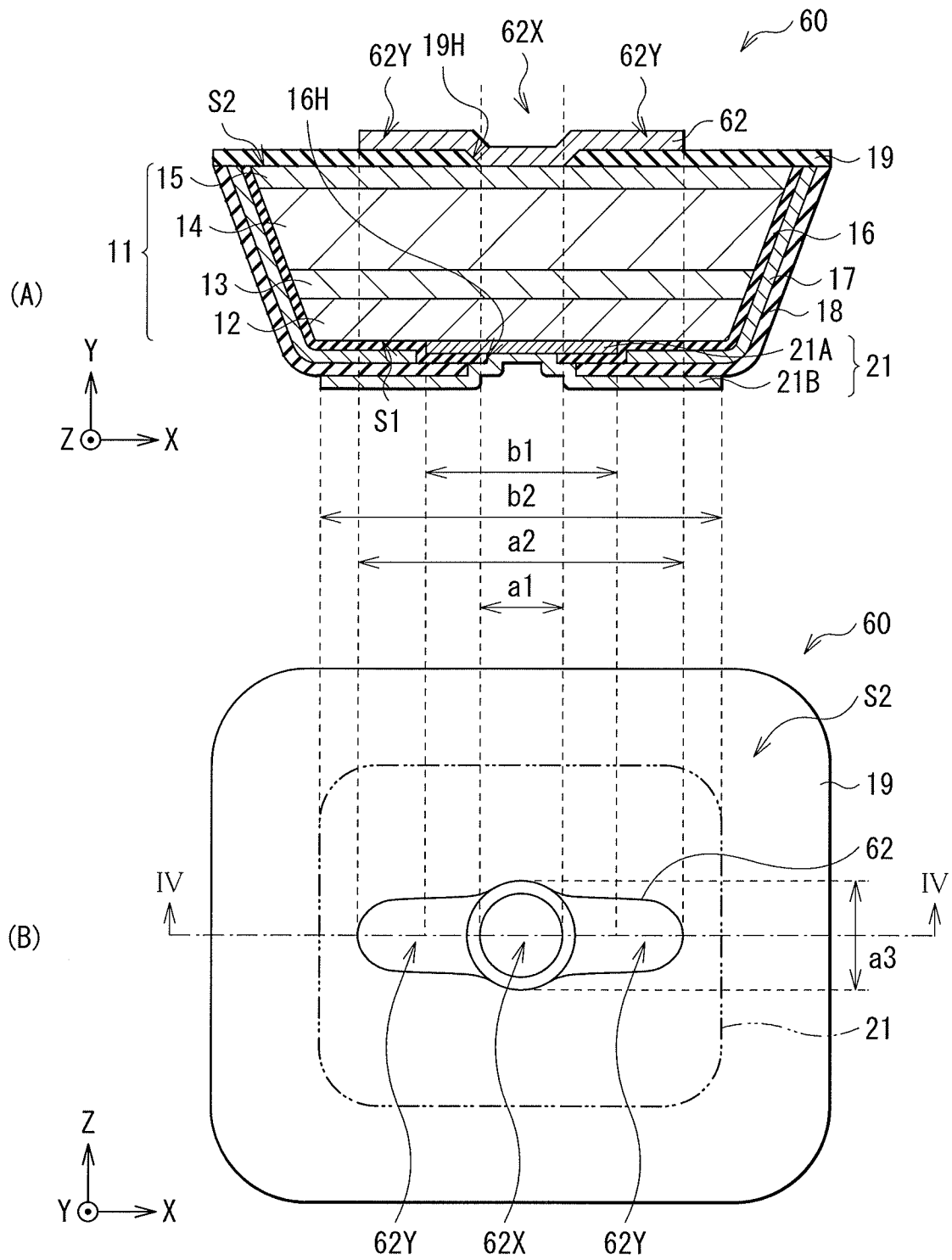
[図4B]



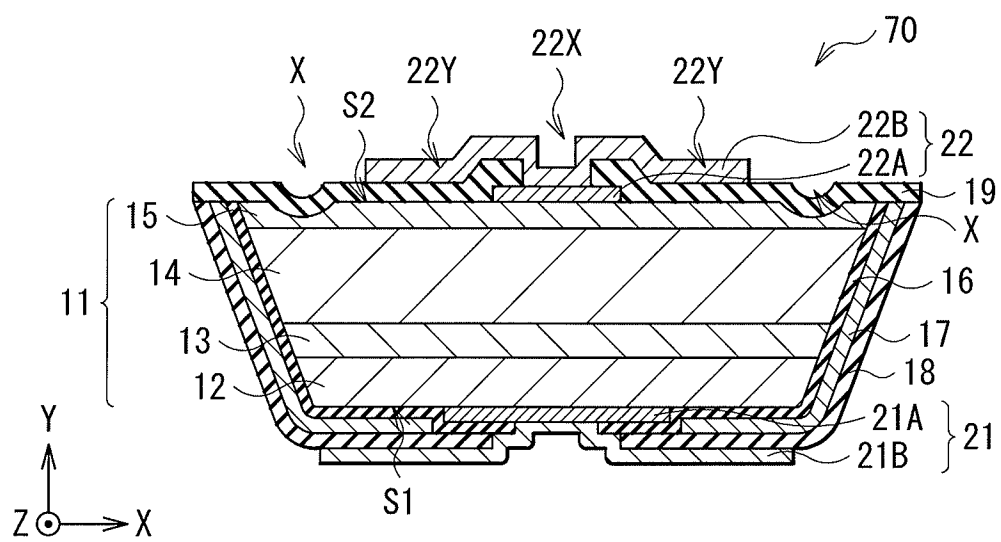
[図5]



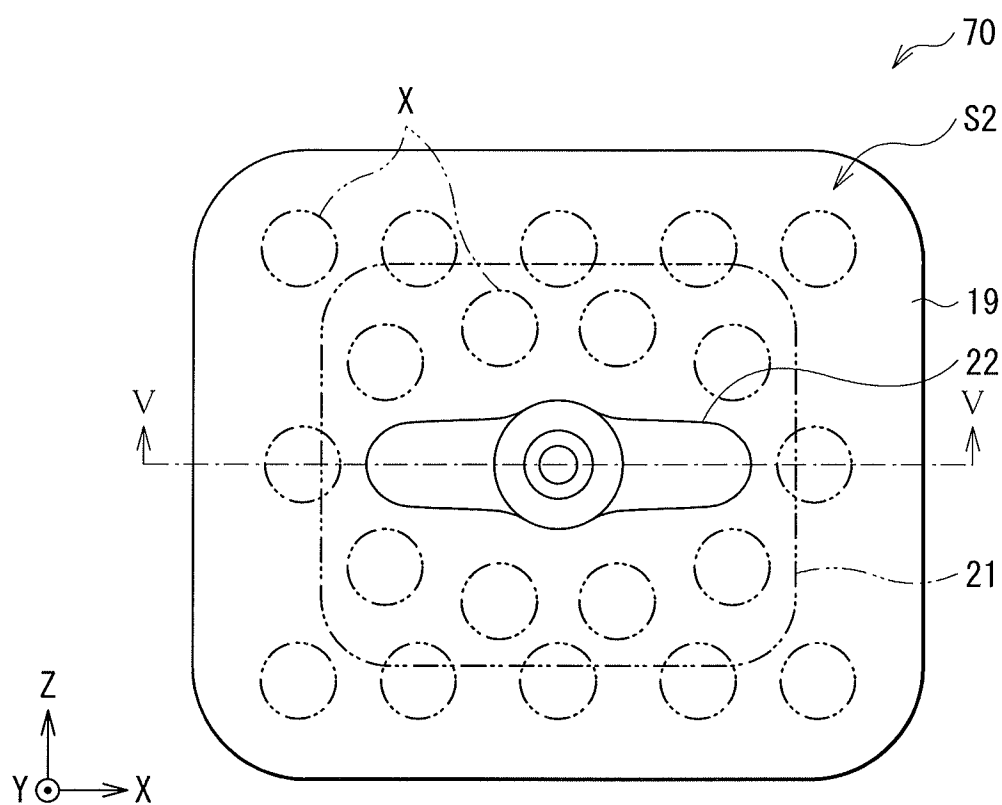
[図6]



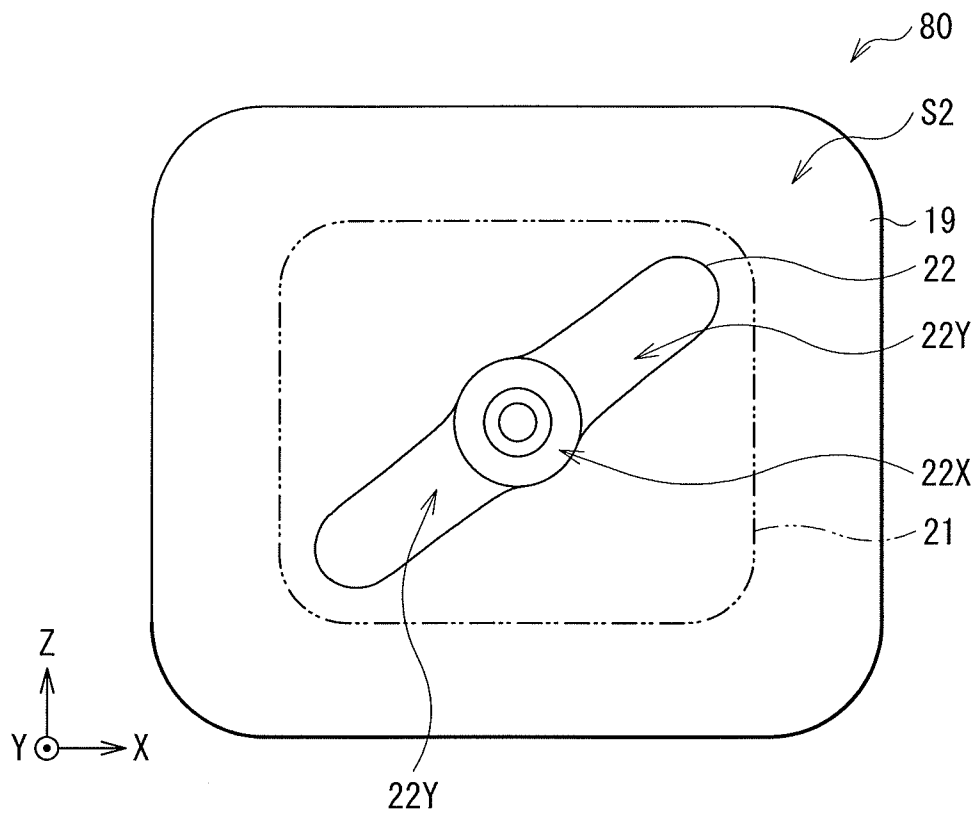
[図7A]



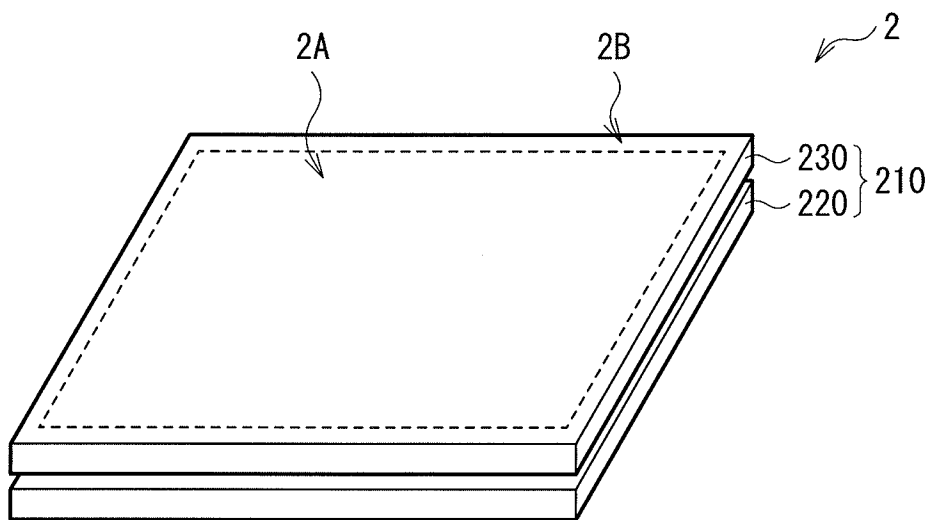
[図7B]



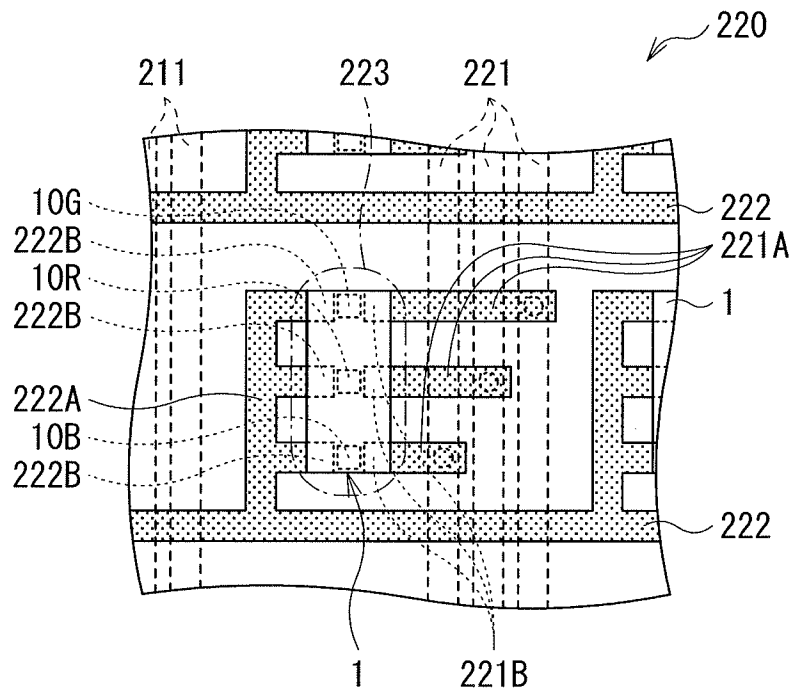
[図8]



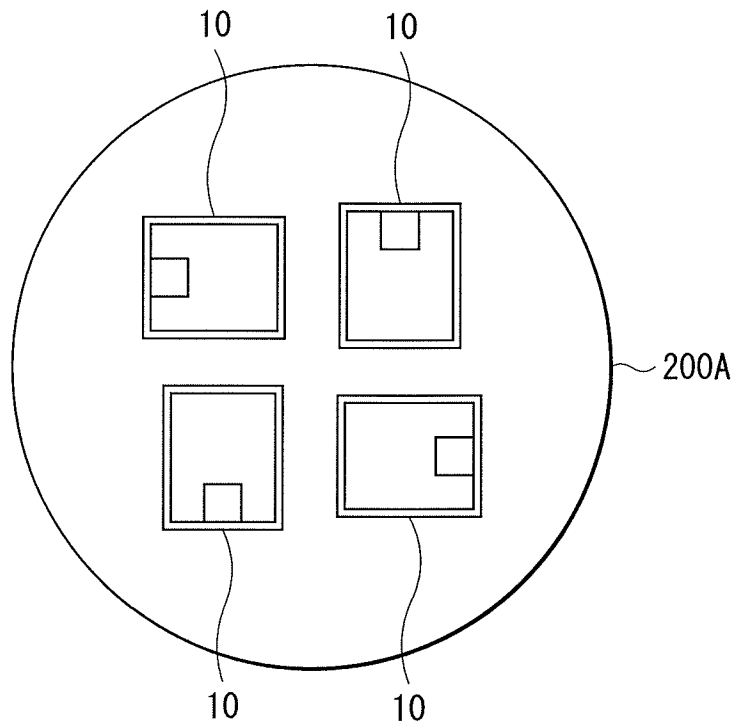
[図9]



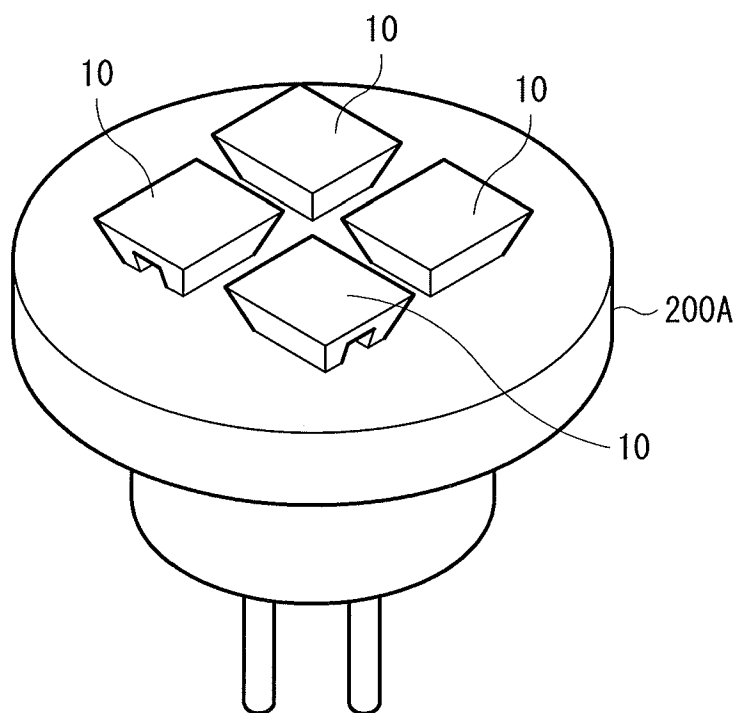
[図10]



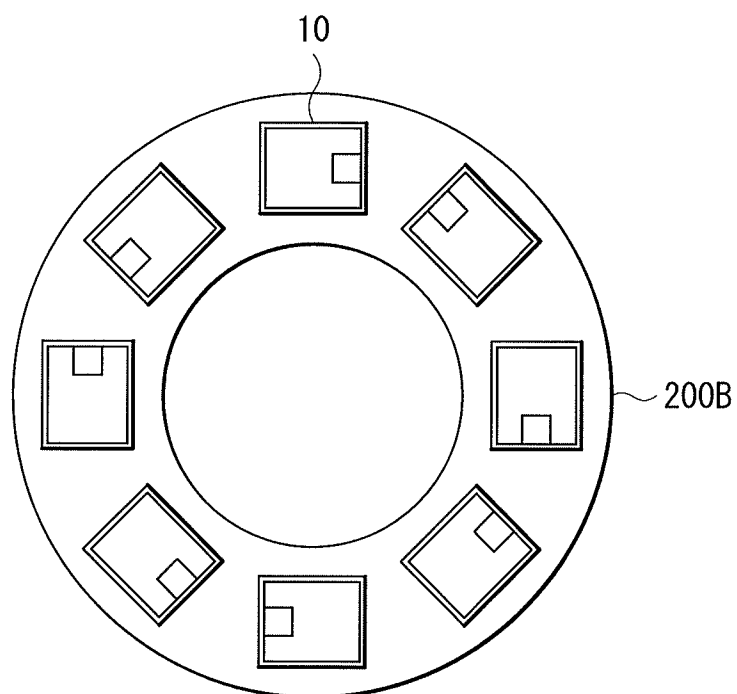
[図11A]



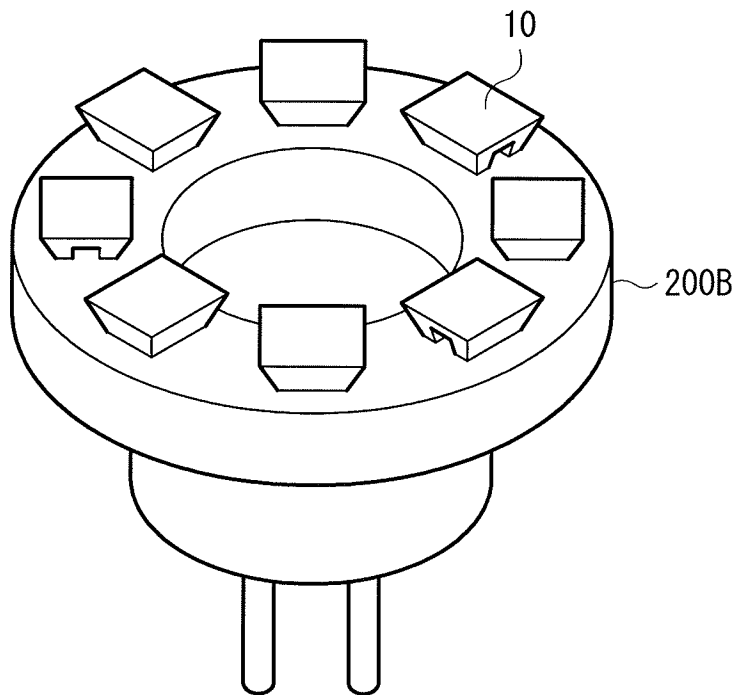
[図11B]



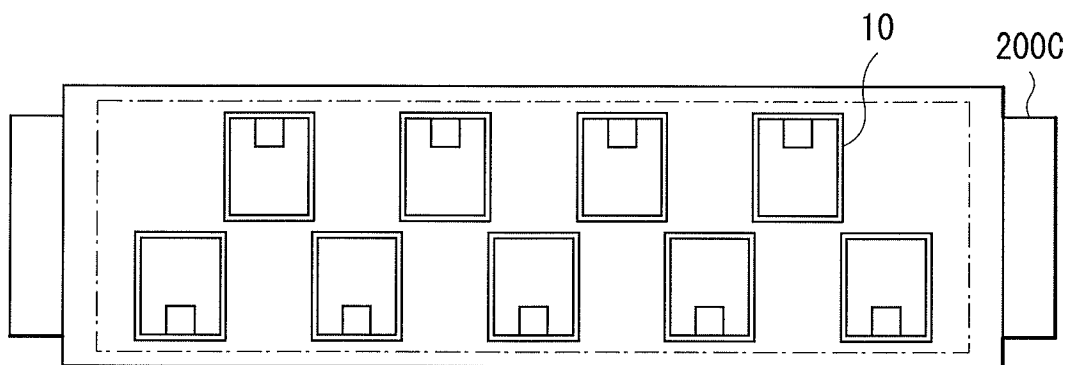
[図12A]



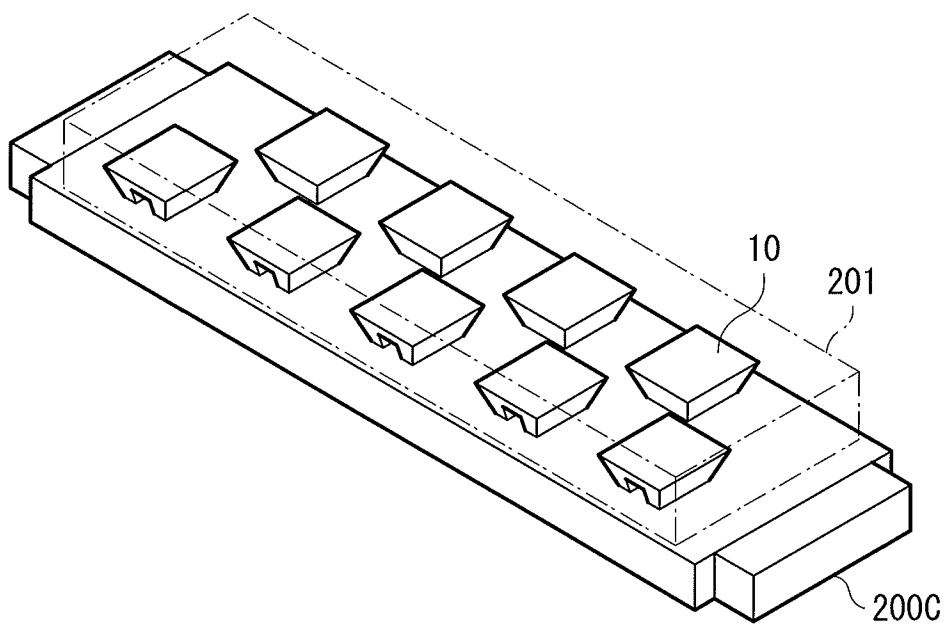
[図12B]



[図13A]



[図13B]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/039366

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L33/36 (2010.01) i, H01L33/22 (2010.01) i, H01L33/48 (2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L33/36, H01L33/22, H01L33/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2016-4892 A (SONY CORP.) 12 January 2016, paragraphs [0052]-[0095], fig. 4-13 & US	1, 6, 8-11, 15-17
Y	2017/0133554 A1, paragraphs [0076]-[0125], fig. 4-13 & WO 2015/194095 A1 & CN 106471630 A	2-5, 7, 12-14
X	JP 2008-130861 A (SONY CORP.) 05 June 2008, paragraphs [0042], [0062]-[0066], fig. 9 (Family: none)	1, 6, 10-17
Y		2-5, 7, 12-14
A		8-9
Y	JP 2013-102068 A (STANLEY ELECTRIC CO., LTD.) 23 May 2013, paragraphs [0013], [0065], fig. 5B (Family: none)	2-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
27.11.2019

Date of mailing of the international search report
10.12.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/039366

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-195321 A (TOSHIBA CORP.) 11 October 2012, paragraphs [0008]-[0037], fig. 1-3 & US 2012/0235168 A1, paragraphs [0016]-[0050], fig. 1-3	7

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L33/36(2010.01)i, H01L33/22(2010.01)i, H01L33/48(2010.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L33/36, H01L33/22, H01L33/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2016-4892 A（ソニー株式会社）2016.01.12, [0052]-[0095], 図 4-13	1, 6, 8-11, 15-17
Y	& US 2017/0133554 A1, [0076]-[0125], 図 4-13 & WO 2015/194095 A1 & CN 106471630 A	2-5, 7, 12-14
X	JP 2008-130861 A（ソニー株式会社）2008.06.05, [0042], [0062]-[0066], 図 9	1, 6, 10-17 2-5, 7, 12-14
Y		
A	（ファミリーなし）	8-9

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

27.11.2019

国際調査報告の発送日

10.12.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

右田 昌士

2 K

9513

電話番号 03-3581-1101 内線 3255

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-102068 A (スタンレー電気株式会社) 2013. 05. 23, [0013], [0065], 図 5B (ファミリーなし)	2-5
Y	JP 2012-195321 A (株式会社東芝) 2012. 10. 11, [0008]-[0037], 図 1-3 & US 2012/0235168 A1, [0016]-[0050], 図 1-3	7