



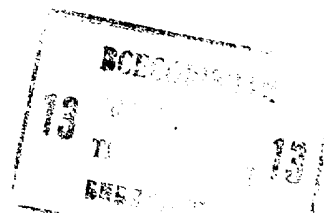
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1363225** **A 2**

(51) 4 G 06 F 13/00, 11/16

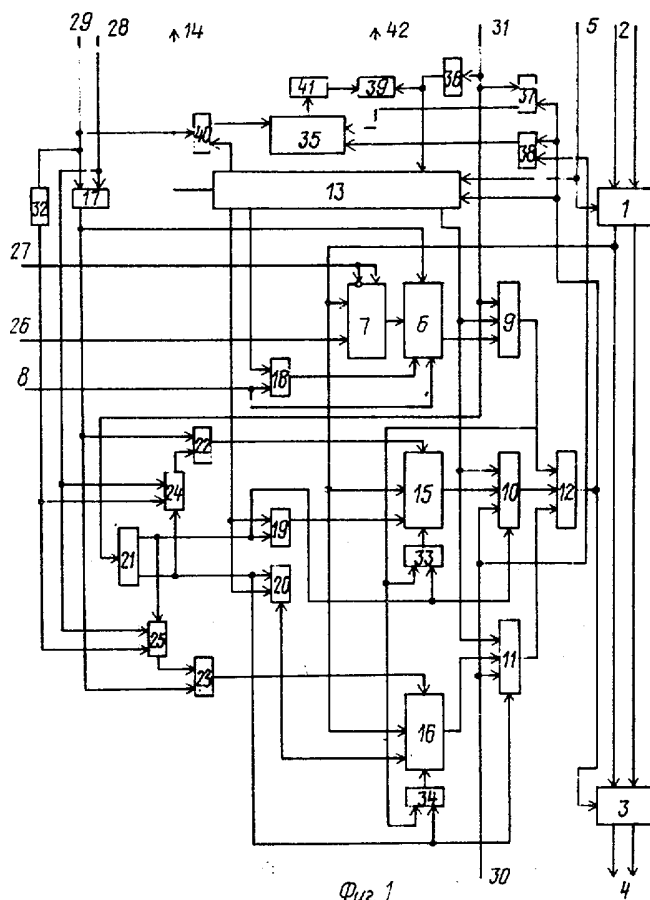
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(61) 1290337
(21) 4102014/24-24
(22) 31.07.86
(46) 30.12.87. Бюл. № 48
(72) В. С. Лупиков и В. В. Богданов
(53) 681.327.21 (088.8)
(56) Авторское свидетельство СССР
№ 1290337, кл. G 06 F 13/00, 1985.
(54) УСТРОЙСТВО ДЛЯ ВВОДА ИНФОРМАЦИИ

(57) Изобретение относится к вычислительной технике и может быть использовано в качестве устройства для селекции информационных каналов в многоканальных системах сбора, регистрации и обработки информации. Целью изобретения является повышение надежности устройства. Поставленная цель достигается за счет введения реверсивного счетчика, дополнительных элементов И и элементов И—НЕ, формирователя импульса, которые позволяют своевременно выявлять отказы, возникающие в процессе эксплуатации. 3 ил.



(19) **SU** (11) **1363225** **A 2**

Изобретение относится к вычислительной технике и может быть использовано в качестве устройства для селекции информационных каналов в многоканальных системах сбора, регистрации и обработки информации.

Цель изобретения — повышение надежности устройства.

На фиг. 1 приведена структурная схема предлагаемого устройства; на фиг. 2 — структурная схема блока памяти; на фиг. 3 — структурная схема блока элементов задержки.

Устройство содержит первый регистр 1, информационные входы 2, второй регистр 3, информационные выходы 4, первый синхровход 5, первый блок 6 памяти, коммутатор 7, второй синхровход 8, первый 9, второй 10, третий 11 элементы И, элемент ИЛИ 12, блок 13 элементов задержки, управляющий выход 14, второй 15 и третий 16 блоки памяти, первый 17 элемент И—НЕ, четвертый элемент 18 И, четвертый 19, пятый 20 элементы И—НЕ, триггер 21, пятый 22 и шестой 23 элементы И, второй 24 и третий 25 элементы И—НЕ, адресные входы 26, первый установочный вход 27, третий синхровход 28, второй установочный вход 29, второй 30 и первый 31 управляющие входы, элемент НЕ 32, седьмой 33 и восьмой 34 И элементы, реверсивный счетчик 35, формирователь 36, девятый 37, десятый 38 и одиннадцатый 39 элементы И, второй элемент ИЛИ 40, шестой элемент И—НЕ 41, выход 42 сигнала ошибки.

Каждый из блоков 6, 15 и 16 памяти состоит из счетчика 43 адреса, элемента И 44, формирователя 45 и элемента 46 памяти.

Блок 13 элементов задержки содержит элементы 47—49 задержки, элемент НЕ 50 и элемент 51 задержки.

Устройство работает следующим образом.

Перед началом работы сигналом по входу 29 установки производится обнуление по всем адресам блоков 6, 15 и 16, а также установка в нулевое состояние реверсивного счетчика 35. Для обнуления блоков памяти высокий уровень сигнала на входе 29 разрешает прохождение тактовых импульсов с входа 28 через элемент И—НЕ 17 на вход модификации адреса блока 6 и через элементы И 22 и 23 на входы соответственно блоков 15 и 16 памяти. Низкий уровень сигнала на входе модификации адреса блока памяти обеспечивает через элемент И 44 запись нулевого бита в блок 46 памяти по адресу, хранящемуся на счетчике 43 адреса. По положительному перепаду сигнала на входе модификации адреса обеспечивается добавление единицы к содержимому счетчика 43 адреса. Запись нулевых битов по другим

адресам блока 46 памяти производится аналогично.

Устройство имеет два режима работы: режим начальной загрузки блока 6 и режим выборки данных измерительных каналов на обработку.

В режиме начальной загрузки производится запись в блок 6 программы выделения. При этом на вход 27 подается высокий уровень сигнала, свидетельствующий о том, что идет начальная загрузка, и обеспечивающий подключение адресных входов 26 через коммутатор 7 к информационным входам счетчика 43 адреса блока 6. На адресные входы 26 в сопровождении сигнала низкого уровня на входе 8 тактовых импульсов поступают коды адресов элемента 46 памяти, по которым осуществляется запись единичных битов данных. Низкий уровень сигнала на входе 8 тактовых импульсов, проходя через элемент И 18, поступает на вход записи адреса блока 6 и обеспечивает запись кода адреса с адресных входов 26 в счетчик 43 адреса. По положительному фронту сигнала на входе 8 тактовых импульсов формирователь 45 формирует импульсный сигнал низкого уровня, который проходит через элемент И 44 и осуществляет запись единичного бита в элемент 46 памяти по адресу, хранящемуся на выходах счетчика 43 адреса. Аналогично производится запись единичных битов по другим адресам, поступающим на входы 36 в сопровождении сигнала на синхровходе 8. Запись единичного бита по К-му адресу в блок 6 означает выделение данных измерительного канала с К-м адресным признаком в режиме выборки данных измерительных каналов на обработку. По окончании начальной загрузки на входе 27 устанавливается низкий уровень сигнала.

В режиме выборки данных измерительных каналов на обработку устройство работает следующим образом.

Управление работой устройства в этом режиме осуществляется сигналами на выходах 30 и 31 устройства. Сигналы на эти входы (высокие уровни) поступают поочередно и определяют соответственно режим калибровки и режим измерения показаний измерительных датчиков.

Рассмотрим работу устройства в режиме измерения.

По переднему фронту сигнала на входе 31 формирователь 36 формирует импульсный сигнал, который проходит через элемент 51 задержки и через элемент ИЛИ 40 подтверждает нулевое состояние реверсивного счетчика 35. Низкий уровень сигнала на выходе элемента И—НЕ 41 блокирует прохождение сигнала через элемент И 39. После этого с приходом информационной посылки

на вход 2 устройства в сопровождении импульса по входу 5 по переднему фронту импульса сопровождения данные с входа 2 переписываются в регистр 1. По окончании записи адресная часть сообщения поступает через коммутатор 7 на информационные входы счетчика 43 адреса. Код адресной части сообщения записывается в счетчик 43 адреса блока 6 сигналом низкого уровня на третьем выходе блока 13, прошедшим элемент И 18. Высокий уровень сигнала на входе кода операции блока 6 через последовательно соединенные формирователь 45 и элемент И 44 задает для элемента 46 памяти блока 6 режим чтения. Производится чтение бита данных из элемента 46 памяти по адресу, хранящемуся на счетчике 43 адреса. Сигнал на первом выходе блока 13 стробирует элемент И 9. В случае чтения из блока 6 единичного бита данных и при высоком уровне сигнала на входе 31 устройства на выходе элемента И 9 появляется сигнал, который проходит элемент ИЛИ 12, переписывает содержимое регистра 1 в регистр 3. Сигнал с выхода элемента ИЛИ 12 поступает на второй вход блока 13, где задерживается на время, необходимое для записи данных в регистр 3. Сигнал на втором выходе блока 13 свидетельствует о готовности данных на выходах 4 устройства. Одновременно с этим сигнал с выхода элемента ИЛИ 12 через открытый элемент И 37 поступает на вход прямого счета счетчика 35 и добавляет к его содержимому единицу. Сигнал на выходе блока 13 стробирует элементы И—НЕ 19 и 20. В зависимости от состояния триггера 21 на выходе элемента И—НЕ 19 и 20 появляется низкий уровень сигнала. Допустим, что триггер 21 установлен в единичное состояние, тогда низкий уровень сигнала появляется на выходе элемента И—НЕ 19. Этим сигналом производится запись в счетчик 43 адреса блока 15 кода адресной части сообщения. По положительному перепаду сигнала на входе кода операции блока 15, т. е. на выходе элемента И 33 формирователь 45 блока формирует сигнал низкого уровня, который проходит элемент И 44 и записывает единичный бит данных в элемент 46 памяти по адресу, хранящемуся на счетчике 43 адреса блока 15. Обработка последующих информационных посылок устройством в этом режиме производится аналогично. Таким образом, в конце режима измерения в элементе 46 памяти блока 15 записываются единичные биты по адресам, однозначно соответствующим адресным частям информационных посылок, которые были выбраны на обработку в режиме измерения, а счетчик 35 фиксирует общее количество информационных слов, выданных на обработку в режиме измерения.

Рассмотрим работу устройства в режиме поступления на вход устройства калибровочных сигналов.

В этом режиме на входе 31 устройства присутствует низкий уровень сигнала, а на вход 30 поступает сигнал высокого уровня. Низкий уровень на входе 31 блокирует работу элемента И 9, а следовательно, и блока 6. Высокий уровень сигнала на входе 30 и высокий уровень сигнала на прямом выходе триггера 21 разрешают обращение с операцией чтения данных из блока 15. Низкий уровень сигнала на инверсном выходе триггера 21 блокирует работу элемента И 11, т. е. запрещает чтение данных из блока 16. С приходом информационной посылки на вход 2 устройства в сопровождении импульса низкого уровня по входу 5 по переднему фронту импульса сопровождения данные с входа 2 переписываются в регистр 1. По окончании записи адресная часть сообщения поступает на информационные входы счетчика 43 адреса блока 15. Сигналом на четвертом выходе блока 13 через открытый элемент И—НЕ 19 производится запись кода адресной части сообщения в счетчик 43 адреса блока 15. При поступлении стробирующего сигнала на первом выходе блока 13 и при чтении из блока 15 единичного бита на выходе элемента И 10, а следовательно, на выходе элемента ИЛИ 12 появляется сигнал, который переписывает содержимое регистра 1 в регистр 3. На выходах 4 устройства присутствуют данные, подлежащие выдаче на обработку в сопровождении сигнала готовности на выходе 14 устройства. Одновременно с этим сигнал на выходе элемента ИЛИ 12 через открытый элемент И 38 поступает на вход обратного счета счетчика 35 и уменьшает на единицу его содержимое. Обработка последующих информационных посылок осуществляется аналогично.

Высокие уровни сигналов на прямом выходе триггера 21 и выходе элемента НЕ 32 разрешают прохождение тактовых импульсов с входа 28 через последовательно соединенные элементы И—НЕ 25 и элемент И 23 на вход модификации адреса блока 16. Под воздействием этих тактовых сигналов производится запись нулевых битов по всем адресам элемента 46 памяти блока 16. По окончании режима калибровки на входе 30 устройства устанавливается низкий уровень сигнала. Таким образом, в режиме калибровки устройство выдает на обработку значения калибровочных сигналов лишь тех измерительных каналов, которые присутствовали в предыдущем цикле режима измерения.

При поступлении высокого уровня сигнала на входе 31 устройства в следующем цикле измерения формирователь 36 формирует по переднему фронту сигнала импульс

опроса элемента И 39. Если на выходе элемента И—НЕ 41 в этот момент присутствует низкий уровень сигнала (счетчик 35 находится в нулевом состоянии), то сигнал сбоя на выходе 42 устройства не появляется. В противном случае на выходе 42 появляется сигнал, свидетельствующий о сбое в работе устройства, так как было зафиксировано различное количество информационных слов, введенных в систему обработки в режимах измерения и калибровки. Кроме этого, при поступлении высокого уровня сигнала на входе 31 устройства в следующем цикле измерения выделение информации на обработку производится согласно программе выделения, хранящейся в блоке 6, триггер 21 изменяет состояние на противоположное, в блок 16 записываются единичные биты по адресам, совпадающим с адресами измерительных каналов, данные от которых выдавались на обработку в этом цикле режима измерения. Одновременно с этим по всем адресам блока 15 записываются нулевые биты данных, подготавливая его к работе в следующем цикле режима измерения.

Технико-экономические преимущества предлагаемого решения заключаются в том, что введение аппаратных средств контроля функционирования повышает надежность устройства, так как способствует своевременному выявлению и устранению отказов, появляющихся в процессе эксплуатации.

Формула изобретения

Устройство для ввода информации по авт. св. № 1290337, отличающееся тем, что, с целью повышения надежности устройства, в него введены реверсивный счетчик, формирователь импульса, второй элемент ИЛИ, девятый, десятый и одиннадцатый элементы И, шестой элемент И—НЕ, суммирующий и вычитающий входы реверсивного счетчика соединены с выходами девятого и десятого элементов И, первые входы которых соединены с выходом первого элемента ИЛИ, второй вход девятого элемента И соединен с входом формирователя импульса и подключен к первому управляющему входу устройства, второй вход десятого элемента И подключен к второму управляющему входу устройства, выход формирователя импульса соединен с первым входом одиннадцатого элемента И и дополнительным входом блока элементов задержки, дополнительный выход которого подключен к первому входу второго элемента ИЛИ, второй вход которого подключен к второму установочному входу устройства, выход элемента ИЛИ соединен с установочным входом реверсивного счетчика, выходы которого подключены к входам шестого элемента И—НЕ, выход которого соединен с вторым входом одиннадцатого элемента И, выход которого является выходом сигнала ошибки устройства.

