(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3771645号
(P3771645)
(45)発行日　平成18年4月26日(2006.4.26)　(24)登録日　平成18年2月17日(2006.2.17)

(51)Int.Cl.			F I		
G02B	7/34	(2006.01)	G02B	7/11	C
G03B	13/36	(2006.01)	G03B	3/00	A

請求項の数 2　(全 14 頁)

(21)出願番号　特願平8-245245
(22)出願日　平成8年9月17日(1996.9.17)
(65)公開番号　特開平10-90593
(43)公開日　平成10年4月10日(1998.4.10)
審査請求日　平成12年12月6日(2000.12.6)
審判番号　不服2003-6474(P2003-6474/J1)
審判請求日　平成15年4月17日(2003.4.17)

(73)特許権者　000000527
ペンタックス株式会社
東京都板橋区前野町２丁目３６番９号
(74)代理人　100083286
弁理士　三浦　邦夫
(72)発明者　中田　昌広
東京都板橋区前野町２丁目３６番９号　旭光学工業株式会社内
(72)発明者　岩本　茂
東京都板橋区前野町２丁目３６番９号　旭光学工業株式会社内

最終頁に続く

(54)【発明の名称】焦点検出装置

(57)【特許請求の範囲】

【請求項１】

被写体像を受光して輝度に応じた信号電圧を出力するＣＣＤラインセンサと、このＣＣＤラインセンサの出力電圧をＡ／Ｄ変換するＡ／Ｄ変換器を内蔵した制御手段を備えた焦点検出装置において、

前記制御手段は、前記ＣＣＤラインセンサの出力電圧を、前記Ａ／Ｄ変換器によりその最大分解能でＡ／Ｄ変換し、さらにこの最大分解能で変換したディジタルデータを、前記ＣＣＤラインセンサの飽和出力電圧が前記Ａ／Ｄ変換器のフルレンジの１／２以上である場合は、前記制御手段が処理する、前記最大分解能よりも低い分解能のディジタルデータに変換し、前記飽和出力電圧が前記Ａ／Ｄ変換器のフルレンジの１／２未満である場合は、前記Ａ／Ｄ変換器の最大分解能よりも低い分解能であって、前記制御手段が処理する分解能よりも高い分解能のディジタルデータに変換すること、を特徴とする焦点検出装置。

【請求項２】

請求項１記載の焦点検出装置において、前記Ａ／Ｄ変換器の最大分解能は１０bitであって、該１０bitで変換したディジタルデータをさらに、前記ＣＣＤラインセンサの前記飽和出力電圧が、前記Ａ／Ｄ変換器のフルレンジの１／２以上のときは前記制御手段が処理する分解能である８bitのディジタルデータに変換し、前記飽和出力電圧が前記Ａ／Ｄ変換器のフルレンジの１／２未満のときは９bitのディジタルデータに変換することを特徴とする焦点検出装置。

【発明の詳細な説明】

【０００１】
【発明の技術分野】
本発明は、カメラなどの光学機器に搭載される焦点検出装置に関する。
【０００２】
【従来技術およびその問題点】
カメラのオートフォーカス装置の一つである、いわゆる位相差方式の焦点検出装置は、被写体像を二分割して一対の被写体像をＣＣＤラインセンサで受光し、ＣＣＤラインセンサで電気的な信号に変換する。そして、一対の被写体像に関する一対の被写体像信号に基づいてその被写体像の位相差を検出し、位相差に基づいて焦点状態（デフォーカス）を検出している。
【０００３】
ここで、位相差、デフォーカスの検出は、通常ＣＰＵ（マイコン）が行うので、被写体像信号は、ＣＰＵで処理可能なディジタル信号に変換される。そしてこのＡ／Ｄ変換は、通常、ＣＰＵ内蔵のＡ／Ｄ変換器で行われている。
【０００４】
一般にＣＣＤラインセンサの感度レンジは、撮影可能な被写体輝度範囲に比べて狭い。そのため、被写体の明るさに応じてＣＣＤラインセンサの受光時間（積分時間）を制御し、あるいはＣＣＤラインセンサの出力電圧の増幅率を調整することで、被写体の明るさにかかわらず、ＣＣＤラインセンサの飽和出力電圧に近い出力電圧を得ている。
【０００５】
しかし、ＣＣＤラインセンサも種々異なるものがあり、飽和出力電圧も異なる。そのため、あるＣＣＤラインセンサの飽和出力電圧はＡ／Ｄ変換器のフルレンジの１／２以上であるが、あるＣＣＤラインセンサの飽和出力電圧はＡ／Ｄ変換器のフルレンジの１／２未満の場合がある。飽和出力電圧がＡ／Ｄ変換器のフルレンジの１／２未満のＣＣＤラインセンサを使用した場合は、変換後のデータのレンジが狭く、ＣＣＤラインセンサの性能を十分に引き出せない。
【０００６】
【発明の目的】
本発明は、上記従来のカメラのＣＣＤラインセンサを備えた焦点検出装置の問題に鑑みてなされたもので、Ａ／Ｄ変換器の分解能を上げることにより、ＣＣＤラインセンサにかかわらず高精度の焦点検出が可能な焦点検出装置を提供すること、を目的とする。
【０００７】
【発明の概要】
この目的を達成する本発明は、被写体像を受光して輝度に応じた信号電圧を出力するＣＣＤラインセンサと、このＣＣＤラインセンサの出力電圧をＡ／Ｄ変換するＡ／Ｄ変換器を内蔵した制御手段を備えた焦点検出装置において、前記制御手段は、前記ＣＣＤラインセンサの出力電圧を、前記Ａ／Ｄ変換器によりその最大分解能でＡ／Ｄ変換し、さらにこの最大分解能で変換したディジタルデータを、前記ＣＣＤラインセンサの飽和出力電圧が前記Ａ／Ｄ変換器のフルレンジの１／２以上である場合は、前記制御手段が処理する、前記最大分解能よりも低い分解能のディジタルデータに変換し、前記飽和出力電圧が前記Ａ／Ｄ変換器のフルレンジの１／２未満である場合は、前記Ａ／Ｄ変換器の最大分解能よりも低い分解能であって、前記制御手段が処理する分解能よりも高い分解能のディジタルデータに変換することに特徴を有する。
この構成によれば、ＣＣＤラインセンサの飽和出力電圧にかかわらず一定精度のディジタルデータに変換することができるので、飽和出力電圧が異なるＣＣＤラインセンサを使用しても一定の精度を維持できる。
【０００８】
本発明は、カメラに搭載される制御手段が１０bit 精度のＡ／Ｄ変換器を備えているときには、１０bit 精度で変換したディジタルデータを、ＣＣＤラインセンサの飽和出力電圧に応じて９bit または８bit のディジタルデータに変換する構成にできる。さらに本発明

は、ＣＣＤラインセンサの飽和出力電圧が前記Ａ／Ｄ変換器のフルレンジの１／２未満のときは、前記Ａ／Ｄ変換器が変換した前記１０bit のディジタルデータを前記９bit のディジタルデータに変換し、前記飽和出力電圧が前記フルレンジの１／２以上のときには、前記Ａ／Ｄ変換器が変換した前記１０bit のディジタルデータを前記８bit のディジタルデータに変換することができる。

【０００９】

【発明の実施の形態】

以下図面に基づいて本発明を説明する。図１は、本発明を適用した自動焦点（ＡＦ）一眼レフカメラの主要構成を示したブロック図である。このＡＦ一眼レフカメラは、カメラボディ１１と、このカメラボディ１１に着脱可能なＡＦ対応の撮影レンズ５１とを備えている。そしてカメラボディ１１は、いわゆる多点オートフォーカス手段（多点焦点検出手段）、自動焦点調節手段を備えている。

【００１０】

撮影レンズ５１からカメラボディ１１内に入射した被写体光束は、大部分がメインミラー１３により、ファインダ光学系を構成するペンタプリズム１７に向かって反射され、ペンタプリズム１７で反射されてアイピースから射出するが、メインミラー１３で反射された反射光の一部が測光用ＩＣ１８の受光素子に入射する。一方、メインミラー１３のハーフミラー部１４に入射した被写体光束の一部はここを透過し、サブミラー１５で下方に反射されて、マルチ焦点検出センサユニット２１に入射する。

【００１１】

測光用ＩＣ１８は、受光量に応じて光電変換した電気信号を対数圧縮し、周辺部制御用回路２３を介して、メインＣＰＵ３５に測光信号として入力される。メインＣＰＵ３５は、測光信号およびフィルム感度情報に基づいて所定の露出演算を実行し、露出用の適正シャッタ速度および絞り値を算出する。そして、これらのシャッタ速度および絞り値に基づいて撮影処理、つまり、露光機構（シャッタ機構）２５および絞り機構２７を駆動してフィルムに露光する。さらに周辺部制御用回路２３は、撮影処理に際し、モータドライブ回路２９を介してミラーモータ３１を駆動してメインミラー１３のアップ／ダウン処理を行ない、露光終了後にはフィルム巻上モータ３３を駆動してフィルムを１コマ分巻上げる。

【００１２】

マルチ焦点検出センサユニット２１は、いわゆる位相差方式の測距センサであって、図示しないが、撮影画面内における複数の測距ゾーン内に含まれる被写体像を形成する被写体光束を二分割する分割光学系と、二分割された被写体光束をそれぞれ受光して積分（光電変換およびその電荷を蓄積）するセンサ２１２Ａ～２１２Ｃを備えている。

【００１３】

メインＣＰＵ３５は、マルチ焦点検出センサユニット２１から入力した各焦点検出ゾーンに対応する積分データに基づいて所定の演算によりデフォーカス量を算出する。そして、それらのデフォーカス量に基づいて、使用するデフォーカス量および優先順位を設定し、ＡＦモータ３９の回転方向および回転数（エンコーダ４１が出力するパルス数）を算出する。そしてメインＣＰＵ３５は、その回転方向およびパルス数に基づき、ＡＦモータドライブ回路３７を介してＡＦモータ３９を駆動する。この駆動に際してメインＣＰＵ３５は、ＡＦモータ３９の回転に連動してエンコーダ４１が出力するパルスを検知してカウントし、カウント値が上記パルス数に達したらＡＦモータ３９を停止させる。

【００１４】

メインＣＰＵ３５はＡＦモータ３９を、ＤＣ駆動および、停止前にはエンコーダ４１の出力パルスの間隔に基づいてＰＷＭ制御による一定速度制御をすることができる。ＡＦモータ３９は、その回転を、カメラボディ１１のマウント部に設けられたジョイント４７と撮影レンズ５１のマウント部に設けられたジョイント５７との接続を介して撮影レンズ５１側に伝達する。そして、レンズ駆動機構５５を介して焦点調節用レンズ５３を進退移動させる。

【００１５】

またメインＣＰＵ３５は、プログラム等をメモリしたＲＯＭ３５ａ、演算用、制御用の所定のデータを一時的にメモリするＲＡＭ３５ｂ、計時用の基準タイマー３５ｃ、ハードカウンタ３５ｄおよびＡ／Ｄ変換器３５ｅを内蔵し、外部メモリ手段としてのEEPROM４３が接続されている。このEEPROM４３には、カメラボディ１１特有の各種定数のほかに、本発明の積分制御に必要な所定値などがメモリされている。

【００１６】

さらにメインＣＰＵ３５には、レリーズボタン（図示せず）の半押しでオンする測光スイッチＳＷＳおよび全押しでオンするレリーズスイッチＳＷＲ、自動焦点制御とマニュアル焦点制御とを切換える自動焦点スイッチＳＷＡＦ、メインＣＰＵ３５や周辺機器等への電源をON/OFFするメインスイッチＳＷＭが接続されている。メインＣＰＵ３５は、設定されたＡＦ、露出、撮影などのモード、シャッタ速度、絞り値などを表示器４５に表示する。表示器４５は、通常、カメラボディ１１の外面およびファインダ視野内の２か所に設けられた表示器を含む。

【００１７】

このメインＣＰＵ３５は、カメラボディおよび撮影レンズを総括的に制御する制御手段として機能するほかに、マルチ焦点検出センサユニット２１および周辺部制御用回路２３等とで積分制御手段を構成し、ＡＦモータ３９等とでレンズ駆動手段を構成している。

【００１８】

一方撮影レンズ５１には、焦点調節用レンズ５３を光軸方向に駆動する焦点調節機構５５、撮影レンズ５１のマウント部に設けられていて、カメラボディ１１のジョイント４７と連結してＡＦモータ３９の回転を焦点調節機構５５に伝達するレンズ側ジョイント５７、及びレンズＣＰＵ６１を備えている。

【００１９】

レンズＣＰＵ６１は、電気接点群５９、４９の接続を介してカメラボディ１１の周辺部制御用回路２３と接続されていて、この周辺部制御用回路２３を介してメインＣＰＵ３５との間で所定のデータ通信を実行する。レンズＣＰＵ６１から周辺部制御用回路２３に伝達されるデータとしては、制御可能な開放絞り値Ａｖ（開放Ｆ値のアペックス換算値）、最大絞り値Ａｖ（最小絞りＦ値のアペックス換算値）、レンズ位置、Ｋバリューデータなどがある。なお、Ｋバリューデータとは、撮影レンズ５１により結像された像面を、ＡＦモータ３９を駆動して光軸方向に単位距離（例えば１㎜）移動させる間にエンコーダ４１が出力するパルス数（ＡＦモータ３９の回転数）データである。

【００２０】

この一眼レフカメラは、測光スイッチＳＷＳがオンされるとＡＦ処理を開始する。ＡＦ処理では、先ずマルチ焦点検出センサユニット２１が積分を始める。積分終了後、メインＣＰＵ３５は、その積分データを入力し、そのデータに基づいてデフォーカス量、駆動パルス数を算出し、この駆動パルス数に基づいてＡＦモータ３９を駆動する。

【００２１】

マルチ焦点検出センサユニット２１には、詳細は図示しないが周知の通り、撮影レンズ５１から入射し、メインミラー１３の中央部ハーフミラー部１４を透過し、さらにサブミラー１５で反射された被写体光が入射する。マルチ焦点検出センサユニット２１に入射した被写体光は、フィルム面と共役な二次結像面上またはその前後位置に結像し、この二次結像面上に配置されたマスクの複数位置に形成された３個の窓を透過して、それぞれ異なる受光手段（図２参照）上に結像される。なお、各３個の窓は焦点検出ゾーンを規制し、各焦点検出ゾーンに含まれる光束はそれぞれ、図示しない分割光学系によって二分割されて、再結像面上に配置された各受光手段に結像される。

【００２２】

マルチ焦点検出センサユニット２１は、センサとしてＣＣＤラインセンサを有するが、その構成を、図２を参照してより詳細に説明する。マルチ焦点検出センサユニット２１は、１本のＣＣＤ転送部２１１と、ＣＣＤ転送部２１１に隣接し、かつＣＣＤ転送部２１１の長手方向に互いに離反して設けられた、複数の受光手段としての３個のＡセンサ２１２Ａ

、Ｂセンサ２１２Ｂ、およびＣセンサ２１２Ｃを備えている。各Ａ、Ｂ、Ｃセンサ２１２Ａ、２１２Ｂ、２１２Ｃはそれぞれ、一対の受光部Ａ１とＡ２、Ｂ１とＢ２、およびＣ１とＣ２を備えている。一対の受光部Ａ１とＡ２、Ｂ１とＢ２、およびＣ１とＣ２のそれぞれに、分割光学系によって二分割された被写体像が形成される。各受光部Ａ１とＡ２、Ｂ１とＢ２、およびＣ１とＣ２は、公知のように、例えば一列に一定の間隔で設けられたフォトダイオードアレイ（画素アレイ）からなる。
なお、図示実施例では３個の一対の受光部Ａ１とＡ２、Ｂ１とＢ２、およびＣ１とＣ２をそれぞれ離反して示してあるが、一対の受光部Ａ１とＡ２、Ｂ１とＢ２、Ｃ１とＣ２はそれぞれ連続した構成でもよい。

【００２３】

各センサ２１２Ａ、２１２Ｂ、２１２Ｃはそれぞれ、詳細は図示しないが公知のように、各受光部Ａ１とＡ２、Ｂ１とＢ２、Ｃ１とＣ２の各フォトダイオードが光電変換した電荷をフォトダイオード毎に独立して積分する（蓄積する）ストレージ部、および積分が終了したらストレージ部が蓄積した電荷を一時的にメモリするメモリー部を備えている。つまり、被写体光を受光してフォトダイオードが光電変換し、各フォトダイオードが光電変換した電荷はストレージ部で積分され、ストレージ部で積分された電荷は積分が終了した時にメモリー部に転送され、保持される。そして、全てのセンサ２１２Ａ、２１２Ｂ、２１２Ｃの積分が終了したら、各メモリー部に保持された電荷は、一斉にＣＣＤ転送部２１１に転送される。ＣＣＤ転送部２１１には、図示しない多数の電極が一定の間隔で形成されていて、これらの電極に印加される二相の転送クロックφ１、φ２によって電荷が画素単位で段階的に転送され、ＣＣＤ転送部２１１の出力変換部（読み出し部）２１３から画素単位で電圧に変換され、出力される。

【００２４】

出力変換部２１３から出力された電圧信号は、増幅器２２６により増幅され、クランプ回路２２７により、ビデオ基準レベルから降下する電圧信号化したビデオ信号VIDEO として出力される。出力されたビデオ信号VIDEO はＣＰＵ３５に取り込まれ、Ａ／Ｄ　変換器３５ｅでディジタル信号に変換されて画素単位でRAM ３５ｂにメモリされ、RAM ３５ｂから読み込まれてデフォーカス演算に利用される。

【００２５】

図３には、ＣＰＵ３５のＡ／Ｄ変換器３５ｅの一例の概要をブロックで示している。入力回路３５１に入力されたビデオ信号VIDEO は、サンプル＆ホールド回路３５２でホールドされ、比較器３５３で、Ｄ／Ａコンバータ３５４から出力される電圧と逐次比較され、比較結果が逐次比較レジスタ３５５に書き込まれる。このＤ／Ａコンバータ３５４は１０bit の分解能を有し、フルレンジが基準電圧AVCCである。１０bit 分の比較を終了したら、逐次比較レジスタ３５５の内容がデータレジスタ３５６に転送され、データバスを介して、ＲＡＭ３５ｂの所定アドレスに書き込まれる。

【００２６】

本実施例における１０bit から９bit 、８bit への変換は、ビデオ信号VIDEO の最大レベルがＡ／Ｄ変換器３５ｅのフルレンジの１／２未満の場合でも、８bit のＡ／Ｄ変換値のフルレンジとして処理可能にすることを目的としている。したがって、データレジスタ３５５の１０bit データを１／２倍、１／４倍して（１bit 、２bit 下位にシフトさせて）下位８bit を８bit または９bit 精度のデータとして得る。例えば、センサの飽和出力電圧がＡ／Ｄ変換器３５ｅのフルレンジを満たす場合は、一様の明るさの被写体像の出力が飽和出力のおよそ７０パーセント程度になるようにＡＧＣレベル（積分終了レベルＶRM）を設定し、８bit 精度のＡ／Ｄ変換値を得る。センサの飽和出力電圧がＡ／Ｄ変換器３５ｅのフルレンジを満たさない場合は、飽和出力電圧をＡ／Ｄ変換器３５ｅのフルレンジの１／２と仮定し、一様の明るさの被写体像の出力が仮定した飽和出力の７０パーセント程度になるようにＡＧＣレベル（積分終了レベルＶRM）を設定して、９bit 精度のＡ／Ｄ変換値を得る。マルチ焦点検出センサユニット２１の飽和出力電圧が一致しなくても、８bit のＡ／Ｄ変換値のフルレンジ（０～ＦＦＨ）を利用することが可能になる。

【００２７】
以上のＡ／Ｄ変換処理を、センサ２１２Ａ～２１２Ｃの全ての画素のビデオ信号VIDEO について実行する。
【００２８】
なお、被写体の明るさに応じて各センサ２１２Ａ～２１２Ｃの積分時間（積分終了）をコントロールするために、各センサ２１２Ａ、２１２Ｂ、２１２Ｃに隣接して、各センサ２１２Ａ、２１２Ｂ、２１２Ｃの積分値（受光光量）をモニタするＡモニタセンサＭＡ、Ｂモニタセンサ ＭＢ、Ｃモニタセンサ ＭＣが設けられている。さらに、Ｂセンサ２１２Ｂの第１受光部Ｂ１に隣接してモニタダークセンサＭＤが設けられている。モニタセンサＭＡ、ＭＢ、ＭＣは、各センサ２１２Ａ、２１２Ｂ、２１２Ｃ同様に被写体光を受光し、積分値を出力するセンサであって、それぞれの積分値は積分制御回路２２５Ａ、２２５Ｂ、２２５Ｃで検出される。一方モニタダークセンサＭＤは、モニタセンサＭＡ、ＭＢ、ＭＣの暗電流成分を除去するための信号を得るセンサであって、遮光されている。
【００２９】
本実施例のモニタセンサＭＡ、ＭＢ、ＭＣは、各センサ２１２Ａ、２１２Ｂ、２１２Ｃの一方の受光部Ａ２、Ｂ２、Ｃ２をそれぞれ５分割して受光するモニタセンサＭ１～Ｍ５、Ｍ６～Ｍ１０、Ｍ１１～Ｍ１５を含む。
【００３０】
以上のＡ、Ｂ、Ｃセンサ２１２Ａ、２１２Ｂ、２１２Ｃの積分動作（電荷蓄積）、Ａ、Ｂ、Ｃセンサ２１２Ａ、２１２Ｂ、２１２ＣからＣＣＤ転送部２１１への電荷（積分値）の転送、ＣＣＤ転送部２１１における電荷の転送、出力変換部２１３での電荷から電圧への変換、クランプ回路２２７によるクランプ処理などは、ＣＣＤ制御回路２２１、タイミング発生回路２２２、ドライバー回路２２３が出力するクロック（パルス信号）によってなされる。
【００３１】
この一眼レフカメラの積分制御処理は、測光スイッチＳＷＳのオンを条件に開始される。測光スイッチＳＷＳがオンすると、ＣＰＵ３５から出力される通信データによりＣＣＤ制御回路２２１が積分開始信号φINT を立ち上げて、各センサ２１２Ａ、２１２Ｂ、２１２ＣおよびモニタセンサＭＡ、ＭＢ、ＭＣが積分を開始する。
【００３２】
モニタセンサＭＡ～ＭＣの積分値が、予め設定されている積分終了レベルＶRMを越えたことを積分制御回路２２５Ａ～２２５Ｃが検知し、検知した積分制御回路２２５Ａ～２２５Ｃが積分終了信号END-A ～END-C を出力したときに、対応するセンサ２１２Ａ～２１２Ｃが積分を終了する。本実施例では、モニタセンサＭＡ、ＭＢ、ＭＣのそれぞれの５個のモニタセンサＭ１～Ｍ５、Ｍ６～Ｍ１０、Ｍ１１～Ｍ１５の内、いずれかの積分値が積分終了レベルＶRMに達したときに、積分制御回路２２５Ａ、２２５Ｂ、２２５Ｃが対応するセンサ２１２Ａ、２１２Ｂ、２１２Ｃの積分を終了させる。積分終了レベルＶRMは、メインＣＰＵ３５から出力される基準信号（ＶAGC ）と、モニタダークセンサＭＤから出力される暗電流ＭＤとによって決まる信号である。
【００３３】
一方、予め設定されている最大積分時間内に全てのセンサ２１２Ａ～２１２Ｃの積分が終了しなかったとき、つまり、予め設定した最大積分時間内にいずれかのモニタセンサＭＡ、ＭＢ、ＭＣの積分値が積分終了レベルに達しなかったときには、最大積分時間経過時に、積分を終了していない全てのセンサ２１２Ａ～２１２Ｃの積分を強制終了する。積分の強制終了は、ＣＣＤ制御回路２２１が各積分制御回路２２５Ａ～２２５Ｂに強制積分終了信号FENDint を出力し、積分制御回路２２５Ａ～２２５Ｂが積分終了信号を出力することで実行される。なお、ＣＰＵ３５は、積分開始時から積分時間の計測を開始し、積分制御回路２２５Ａ～２２５Ｃが出力する積分終了信号（END-A ～END-C ）を入力して各積分制御回路２２５Ａ～２２５Ｃの積分時間を計測する。
【００３４】

全てのセンサ２１２Ａ、２１２Ｂ、２１２Ｃの積分が終了すると、ドライバー回路２２３が転送パルスφTGを出力して各センサ２１２Ａ、２１２Ｂ、２１２Ｃが積分した信号電荷をＣＣＤ転送部２１１に転送する。ＣＣＤ転送部２１１に転送された各信号電荷は、基準クロックφＭに同期して生成される転送／読出しクロックφ1 、φ2 によって画素単位でＣＣＤ転送部２１１を転送される。そして各電荷は、出力変換部２１３で画素単位で逐一電圧に変換されて出力（読出）され、増幅器２２６で増幅され、クランプ回路２２７でクランプされて、画素単位のビデオVIDEO 信号として出力される。クランプ回路２２７は、サンプルホールドパルスφSHに同期して出力をサンプルホールドし、ビデオ信号VIDEO として出力する。

【００３５】

ＣＰＵ３５は、入力したビデオ信号VIDEO を内蔵のＡ／Ｄ変換器３５ｅで１０bit のディジタル信号に変換し、さらに、１／２倍または１／４倍して、８bit または９bit 精度のデータに変換し、ＲＡＭ３５ｂに書き込む。

【００３６】

この多点オートフォーカス装置を備えたＡＦ一眼レフカメラの焦点調整動作の際の積分処理を、さらに図４～図７を参照して説明する。

【００３７】

「メイン処理」

図４は、この一眼レフカメラのメイン処理に関するフローチャートである。このメイン処理では、測光スイッチＳＷＳがオンされるのを待ち、測光スイッチＳＷＳがオンされたら測光および露出演算処理（ＡＥ処理）を実行して最適絞り値およびシャッタ速度を求め、焦点検出処理およびレンズ駆動処理（ＡＦ処理）を実行して合焦し、レリーズスイッチＳＷＲがオンされたらＡＥ処理で求めた絞り値およびシャッタ速度で露光処理を実行する。

【００３８】

このメイン処理には、バッテリが装填されたときに入る。この処理に入ると先ず、ＲＡＭ３５ｂをイニシャライズする（Ｓ１０１）。そして、ＣＰＵ３５以外の回路、部品への電源供給を遮断し、測光スイッチＳＷＳがオンするのを待つ（Ｓ１０３、Ｓ１０５）。測光スイッチＳＷＳがオンされると、周辺機器への電力供給を開始してＶＤＤループ処理を実行する（Ｓ１０７）。

【００３９】

ＶＤＤループ処理に入ると、ＶＤＤループ時間タイマをスタートさせて（Ｓ１１１）、各スイッチの状態をチェックし（Ｓ１１３）、レンズＣＰＵ６１との間で所定のレンズ通信を実行して、開放絞り値、最小絞り値、焦点距離データなどのレンズデータを入力する（Ｓ１１５）。

【００４０】

そして、ＡＥ演算処理を実行し（Ｓ１１７）、演算によって求めたシャッタ速度など、撮影に関する表示を行う（Ｓ１１９）。ＡＥ演算処理とは、測光ＩＣ１８によって被写体輝度を測定し、被写体輝度データおよびフィルム感度データなどに基づき、所定の露出モード、例えばプログラム露出モードによって適正シャッタ速度および絞り値を演算により求める処理である。

【００４１】

シャッタ速度および絞り値が求まると、焦点調節レンズ５３を移動し、焦点検出した被写体に合焦させるＡＦ処理を実行する（Ｓ１２１）。このＡＦ処理を、ループ時間が経過するまで繰り返し実行する（Ｓ１２３）。

【００４２】

ループ時間が経過したら、測光スイッチＳＷＳの状態をチェックし、オンしていたらＶＤＤループ処理に戻る（Ｓ１２５、Ｓ１１１）。測光スイッチＳＷＳがオフしていたら、パワーホールド中フラグがセットされているかどうかをチェックし、セットされていなければパワーホールド中タイマをスタートさせ、パワーホールド中フラグをセットしてからパワーホールドタイマがタイムアップするまで、ＶＤＤループ処理を繰り返す（Ｓ１２５、

Ｓ１２７、Ｓ１２９、Ｓ１３１、Ｓ１３３、Ｓ１１１）。そして、パワーホールド時間が経過したら、パワーホールド中フラグをクリアしてパワーダウン処理に戻る（Ｓ１３３、Ｓ１３５、Ｓ１０３）。

【００４３】

「ＡＦ処理」

Ｓ１２１のＡＦ処理について、図５を参照してより詳細に説明する。ＡＦ処理に入ると、先ず、測光スイッチＳＷＳがオン状態にあるかどうかをチェックする（Ｓ２０１）。測光スイッチＳＷＳがオフしていれば、ＡＦロックフラグをクリアしてリターンする（Ｓ２０１、Ｓ２０３）。ＡＦロックフラグは、一度合焦したときにセットされるフラグで、一旦ある被写体に合焦したときには、その被写体に対する合焦状態を維持する、いわゆるフォーカスロックを可能にするフラグである。

【００４４】

測光スイッチＳＷＳがオン状態にあれば、ＡＦロックフラグがセットされているかどうかをチェックする。ＡＦロックフラグがセットされていればリターンするが、合焦していないときにはセットされていないので、全センサ２１２Ａ、２１２Ｂ、２１２Ｃの積分をスタートさせる（Ｓ２０５、Ｓ２０７）。積分が終了したらＣＣＤビデオデータを入力し（Ｓ２０９）、選択された焦点検出ゾーンについてデフォーカス計算を実行してデフォーカス量を求める（Ｓ２１１）。そして、計算したデフォーカス量から合焦しているかどうかをチェックし、合焦していなければデフォーカス量およびＫバリューデータからＡＦパルス数を演算し、演算したＡＦパルス数に基づいてＡＦモータ３９を駆動する（Ｓ２１３、Ｓ２１５、Ｓ２１７、Ｓ２１９）。合焦していたら、ＡＦロックフラグをセットしてリターンする（Ｓ２１５、Ｓ２２１）。

【００４５】

「積分スタート処理」

Ｓ２０７の積分スタート処理について、図６を参照してより詳細に説明する。この積分スタート処理は、マルチ焦点検出センサユニット２１に積分を開始させ、適正積分値で積分を終了させる処理である。

【００４６】

積分スタート処理に入ると、先ず、最大積分時間経過フラグおよび強制終了フラグをクリアする（Ｓ３０１）。最大積分時間経過フラグは、使用するセンサ２１２Ａ～２１２Ｃ（に対応するモニタセンサＭＡ～ＭＣ）が、予め定めてある最大積分時間を経過しても積分値が積分終了レベルＶRMに達しなかったこと（積分が終了しなかったこと）を識別するフラグ、強制終了フラグは、モニタセンサＭＡ～ＭＣの積分値が積分終了レベルＶRMに達しないにもかかわらず、強制的に積分を終了させたことを識別するフラグである。なお、本実施の形態では、全てのセンサ２１２Ａ、２１２Ｂ、２１２Ｃを使用するものとする。

【００４７】

次に、ＲＡＭに、最大積分時間をセットし、積分許可センサ２１２Ａ～２１２Ｃをセットし、ＡＧＣレベル（ＶAGC）をセットする（Ｓ３０３、Ｓ３０５、Ｓ３０７）。そして、積分をスタートさせ、積分時間カウントをスタートする（Ｓ３０９、Ｓ３１１）。

【００４８】

そして、許可したセンサ２１２Ａ～２１２Ｃ全ての積分が終了するか、最大積分時間が経過するのを待つ（Ｓ３１３～Ｓ３２３）。つまり、積分を許可したセンサ２１２Ａ～２１２Ｃの積分終了および積分時間をチェックする積分時間チェック処理を実行し（Ｓ３１３）、強制積分終了フラグがセットされているかどうかをチェックし（Ｓ３１５）、セットされていなければ最大積分時間が経過しているかどうかをチェックし（Ｓ３１７）、経過していなければ積分を許可した全てのセンサ２１２Ａ～２１２Ｃが積分終了したかどうかをチェックし（Ｓ３１９）、いずれかのセンサ２１２Ａ～２１２Ｃの積分が終了していなければＳ３１３に戻る。

【００４９】

積分を許可した全センサ２１２Ａ～２１２Ｃが積分を終了したら、そのままリターンする

（Ｓ３１９）。また、強制終了フラグがセットされたとき、または強制終了フラグはセットされていないが最大積分時間が経過したときは、最大積分終了処理を実行し（Ｓ３１５、Ｓ３２１またはＳ３１５、Ｓ３１７、Ｓ３２１）、積分を終了していない全てのセンサ２１２Ａ～２１２Ｃの積分を強制的に終了させてリターンする（Ｓ３２３）。

【００５０】

「ＣＣＤデータ入力処理」

次に、Ｓ２０９のＣＣＤデータ入力処理について、図７に示したフローチャートを参照して詳細に説明する。

【００５１】

本実施例では、クランプ回路２７から逐次出力され、ＣＰＵ３５に入力された、画素単位のアナログのビデオ信号を、ＣＰＵ３５内蔵のＡ／Ｄ変換器３５ｅでディジタルのビデオデータに変換する。ビデオデータに変換したら、強制積分終了がされておらず、かつ最大積分時間経過前に積分終了したデータであれば、基準出力との比とビデオデータを乗算し、乗算値をビデオデータとしてＲＡＭ３５ｂにメモリする。強制積分終了されたか最大積分時間が経過しているビデオデータは、すでに増幅器２２６においてゲインコントロールがされているので、その値をビデオデータとしてＲＡＭ３５ｂにメモリする。

【００５２】

以上の処理を、全センサ２１２Ａ～２１２Ｃの全画素についてのビデオ信号について実行する。なお、本実施例では、ビデオ信号を、先ずＡ／Ｄ変換器３５ｅで１０bit のディジタルデータに変換する。さらに、焦点検出演算に使用する精度に応じて、９bit または８bit のディジタルデータに変換している。

【００５３】

ＣＣＤデータ入力処理に入ると、まず、Ａ／Ｄ変換器３５ｅを１０bit モードに設定し、Ａ／Ｄ変換するビット数（画素数）を内蔵カウンタにセットする（Ｓ６０１、Ｓ６０３）。Ａ／Ｄ変換同期信号ΦＡＤがローレベルに落ちるのを待って、ローレベルに落ちたらＡ／Ｄ変換器３５ｅにＡ／Ｄ変換をスタートさせる（Ｓ６０５、Ｓ６０７、Ｓ６０９）。Ａ／Ｄ変換を終了したら、変換したディジタルデータを入力し、反転する（Ｓ６０９、Ｓ６１１）。この反転処理は、ビデオ信号がビデオ基準値から明るくなるに従って降下する信号、つまり明るいほど小さい値になるので、明るいほど大きくなるように変換する処理である。

【００５４】

Ｓ６１９では９bit 精度かどうかをチェックする。９bit 精度か８bit 精度かは、マルチ焦点検出センサユニット２１の最大出力電圧、カメラの性能などに応じて設定され、製造時にEEPROM４３にメモリされている。

【００５５】

９bit 精度が設定されている場合は、１０bit 変換値を２で割って９bit データに変換し（Ｓ６１９、Ｓ６２１）、９bit データがＦＦｈ（１６進数、１０進数では２５５）を越えているかどうかをチェックする。ＦＦｈを越えていたらＦＦｈとするリミット処理を実行してそのデータをビデオデータとしてＲＡＭ３５ｂにメモリする（Ｓ６２３、Ｓ６２５、Ｓ６３３）。このリミット処理は、例えば、Ａ／Ｄ変換器３５ｅのフルレンジが４ボルトの場合は、最大ビデオデータ（入力電圧）を２Ｖに相当する値でカットする処理である。９bit データがＦＦｈ以下の場合は、そのデータをＲＡＭ３５ｂにメモリする。

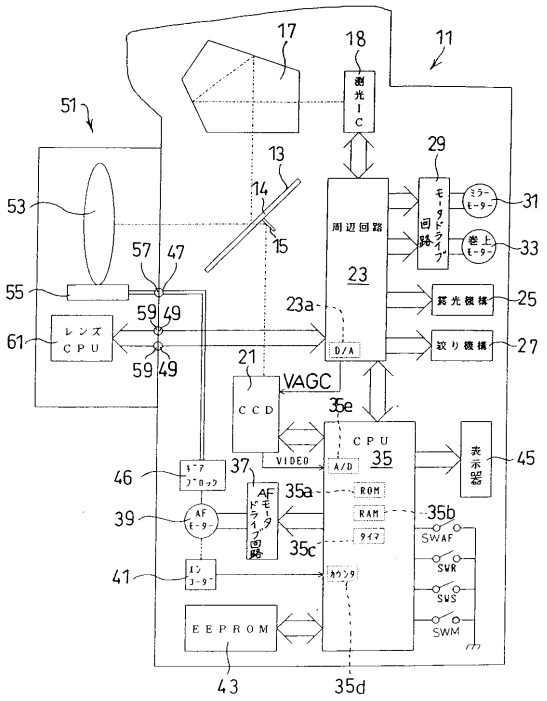
【００５６】

一方、８bit 精度が設定されている場合は１０bit 変換値を４で割って８bit データに変換し（Ｓ６１９、Ｓ６２７）、変換後のデータが飽和出力レベルを越えているかどうかをチェックし、越えている場合は飽和出力レベルでリミットをかけて、リミットをかけた値をビデオデータとしてＲＡＭ３５ｂにメモリする（Ｓ６２７、Ｓ６２９、Ｓ６３１、Ｓ６３３）。本実施例での飽和出力レベルは、例えば２．７Ｖ（ＡＣｈ）に相当する。８bit データに変換後のデータが飽和出力レベルに達していないときは、その変換後のデータをビデオデータとしてＲＡＭ３５ｂにメモリする（Ｓ６２７、Ｓ６２９、Ｓ６３３）。

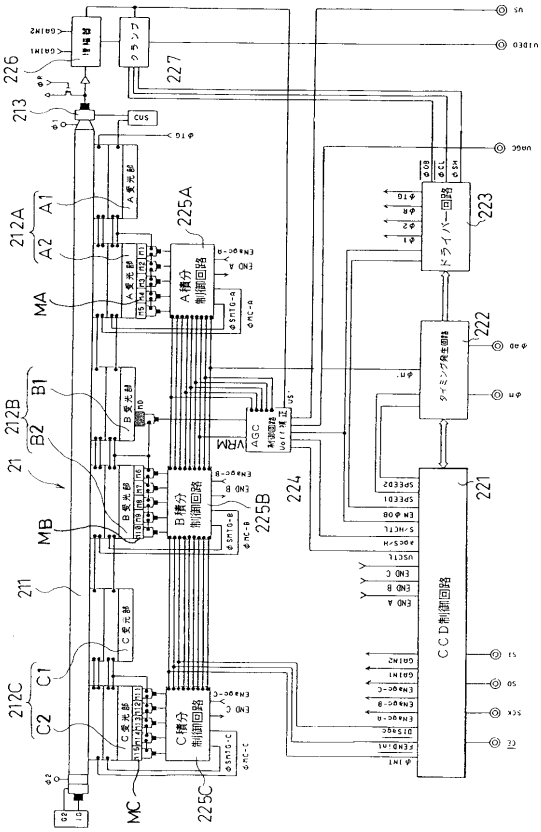
【００５７】
ビデオデータメモリが終了したら、カウンタのビット数を１減算し、減算後のビット数が０でなければＳ６０５に戻ってＳ６０５～Ｓ６３５の処理を繰り返す。つまり、以上のＳ６０５～Ｓ６３５の処理を、使用する全センサ２１２Ａ～２１２Ｃの全ビデオ信号VIDEOについて実行してからリターンする。
【００５８】
以上のＡ／Ｄ変換の精度調整によって、例えば、センサ２１２Ａ～２１２Ｃの飽和出力電圧がＡ／Ｄ変換器３５ｅのフルレンジを満たさない場合でも、飽和出力電圧をＡ／Ｄ変換器３５ｅのフルレンジの１／２と仮定してＡＧＣレベルを設定し、９bit のＡ／Ｄ変換値を得ることでレンジが拡大し、精度が高くなる。この場合の精度は、センサの飽和出力電圧がＡ／Ｄ変換器３５ｅのフルレンジを満たす場合に、飽和出力電圧がフルレンジの７０パーセント程度になるようにＡＧＣレベルを設定し、８bit 精度でＡ／Ｄ変換器３５ｅにより変換した場合と同等の精度である。
【００５９】
以上、本発明を１０bit のＡ／Ｄ変換器３５ｅを内蔵したＣＰＵ３５に適用した実施例に基づいて説明したが、本発明はこの実施例に限定されず、１６bit あるいはそれ以上の精度のＡ／Ｄ変換器も適用可能である。
【００６０】
【発明の効果】
以上の説明から明らかな通り請求項１に記載の発明は、被写体像を検出するＣＣＤラインセンサと、このＣＣＤラインセンサの出力電圧をＡ／Ｄ変換するＡ／Ｄ変換器を内蔵したＣＰＵを備えた焦点検出装置において、前記Ａ／Ｄ変換器の精度をＣＣＤラインセンサの飽和出力電圧に応じて切り替え可能にしたので、ＣＣＤラインセンサの飽和出力電圧にかかわらずＣＣＤラインセンサの出力電圧を、一定の精度で得ることができる。つまり、Ａ／Ｄ変換器のフルレンジとＣＣＤラインセンサの飽和出力電圧との差を、Ａ／Ｄ変換精度を切り替えることで少なくして、ＣＣＤラインセンサの飽和出力電圧をＡ／Ｄ変換器のフルレンジに近いレベルのデータとして処理可能になった。したがって、ＣＣＤラインセンサの飽和出力電圧が相違しても、同一のＣＰＵで、同等の精度での焦点検出が可能になった。
【図面の簡単な説明】
【図１】本発明の焦点検出装置を一眼レフカメラに適用した一実施の形態の主要構成をブロックで示す図である。
【図２】同一眼レフカメラのマルチ焦点検出センサの一実施例を示す図である。
【図３】同一眼レフカメラのＣＰＵが内蔵するＡ／Ｄ変換器の概要を示すブロック回路図である。
【図４】同一眼レフカメラの主要動作に関するフローチャートを示す図である。
【図５】同一眼レフカメラのＡＦ処理に関するフローチャートを示す図である。
【図６】同一眼レフカメラの積分スタート処理に関するフローチャートを示す図である。
【図７】同一眼レフカメラのＣＣＤデータ入力処理に関するフローチャートを示す図である。
【符号の説明】
１１　カメラボディ
１３　メインミラー
１４　ハーフミラー部
１５　サブミラー
２１　マルチ焦点検出センサユニット
２１１　ＣＣＤ転送部
２１２Ａ　Ａセンサ
２１２Ｂ　Ｂセンサ
２１２Ｃ　Ｃセンサ

２２１　ＣＣＤ制御回路
２２２　タイミング発生回路
２２３　ドライバー回路
２２４　ＡＧＣ制御回路
２２５Ａ　Ａ積分制御回路
２２５Ｂ　Ｂ積分制御回路
２２５Ｃ　Ｃ積分制御回路
２２６　増幅器
３５　メインＣＰＵ（制御手段）
３５ｂ　ＲＡＭ
３５ｅ　Ａ／Ｄ変換器
ＭＡ　Ａモニタセンサ
ＭＢ　Ｂモニタセンサ
ＭＣ　Ｃモニタセンサ

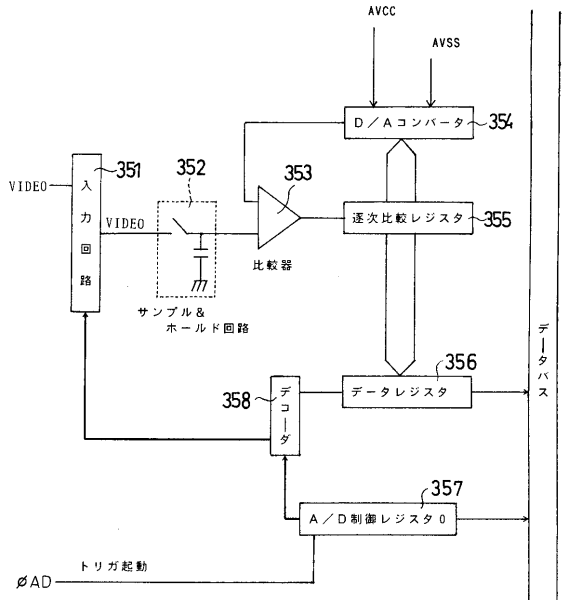
【図１】



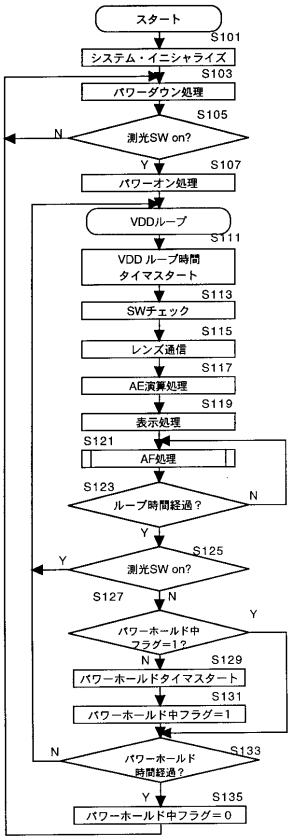
【図２】



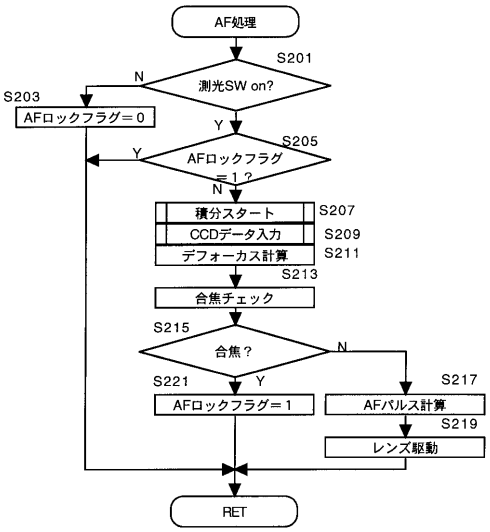
【図３】


AVCC
AVSS
D／Aコンバータ
354
VIDEO
入力回路
351
352
353
VIDEO
逐次比較レジスタ
355
比較器
サンプル＆ホールド回路
データバス
356
データレジスタ
358
デコーダ
357
A／D制御レジスタ0
トリガ起動
øAD

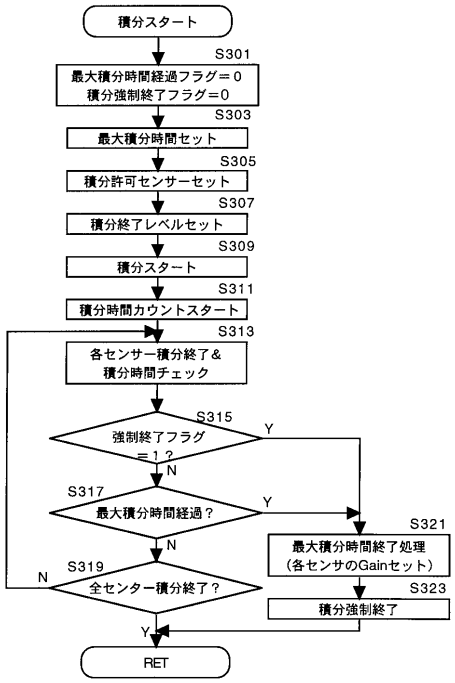
【図４】


スタート
S101
システム・イニシャライズ
S103
パワーダウン処理
S105
測光SW on?
N
Y
S107
パワーオン処理
VDDループ
S111
VDD ループ時間タイマスタート
S113
SWチェック
S115
レンズ通信
S117
AE演算処理
S119
表示処理
S121
AF処理
S123
ループ時間経過?
N
Y
S125
測光SW on?
Y
S127
N
パワーホールド中フラグ=1?
Y
N
S129
パワーホールドタイマスタート
S131
パワーホールド中フラグ=1
N
パワーホールド時間経過?
S133
Y
S135
パワーホールド中フラグ=0

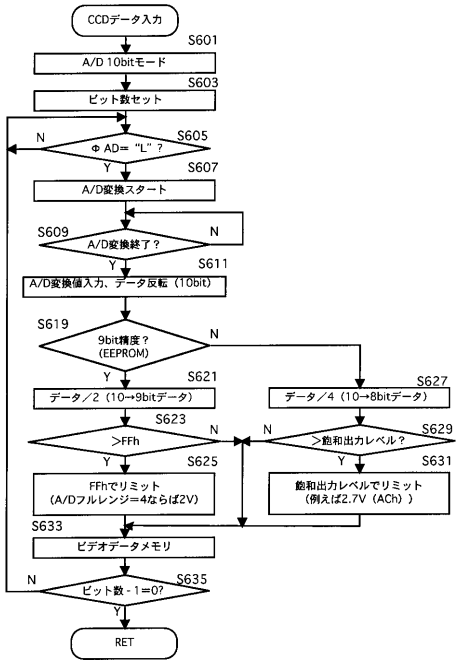
【図５】


AF処理
S201
測光SW on?
N
S203
AFロックフラグ=0
Y
S205
AFロックフラグ=1?
Y
N
積分スタート
S207
CCDデータ入力
S209
デフォーカス計算
S211
S213
合焦チェック
S215
合焦?
N
S221
Y
S217
AFロックフラグ=1
AFパルス計算
S219
レンズ駆動
RET

【図６】


積分スタート
S301
最大積分時間経過フラグ=0
積分強制終了フラグ=0
S303
最大積分時間セット
S305
積分許可センサーセット
S307
積分終了レベルセット
S309
積分スタート
S311
積分時間カウントスタート
S313
各センサー積分終了&積分時間チェック
S315
強制終了フラグ=1?
Y
N
S317
最大積分時間経過?
Y
N
S321
最大積分時間終了処理
(各センサのGainセット)
S319
全センター積分終了?
N
Y
S323
積分強制終了
RET

【図７】


CCDデータ入力
S601
A/D 10bitモード
S603
ビット数セット
N
S605
Φ AD= "L" ?
Y
S607
A/D変換スタート
S609
A/D変換終了？
N
Y
S611
A/D変換値入力、データ反転（10bit）
S619
9bit精度？
(EEPROM)
N
Y
S621
データ／2（10→9bitデータ）
S627
データ／4（10→8bitデータ）
S623
>FFh
N
Y
S625
FFhでリミット
(A/Dフルレンジ=4ならば2V)
N
S629
>飽和出力レベル？
Y
S631
飽和出力レベルでリミット
（例えば2.7V（ACh））
S633
ビデオデータメモリ
N
S635
ビット数 - 1=0?
Y
RET

フロントページの続き

合議体
審判長　鹿股　俊雄
審判官　江塚　政弘
審判官　上野　信

(56)参考文献　特開昭６２－１５６６１０（ＪＰ，Ａ）
特開平７－３２７１３０（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
G02B 7/28-7/40
G03B13/36