(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 594 580**
(à n'utiliser que pour les commandes de reproduction)

(21) N° d'enregistrement national : **87 03737**

(51) Int Cl⁴ : G 09 F 9/35; G 09 G 3/36.

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt :** 18 mars 1987.

(30) **Priorité :** JP, 12 juillet 1982, n° 120808/1982.

(43) **Date de la mise à disposition du public de la demande :** BOPI « Brevets » n° 34 du 21 août 1987.

(60) **Références à d'autres documents nationaux apparentés :**
Division demandée le 18 mars 1987 bénéficiant de la date de dépôt du 11 juillet 1983 de la demande initiale n° 83 11526 (art. 14 de la loi du 2 janvier 1968 modifiée).

(71) **Demandeur(s) :** *Société dite : HOSIDEN ELECTRONICS Co. Ltd.* — JP.

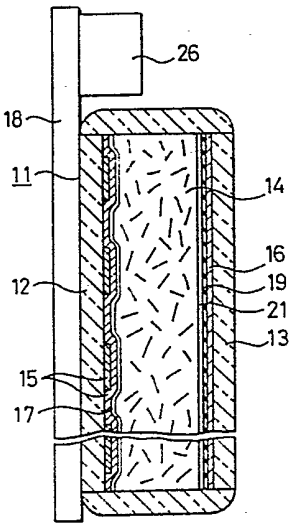
(72) **Inventeur(s) :** Shigeo Aoki, Junichi Tamamura et Yasuhiro Ukai.

(73) **Titulaire(s) :**

(74) **Mandataire(s) :** Cabinet Bonnet, Thirion et G. Foldés.

(54) Procédé de fabrication d'afficheur à cristaux liquides en matrice de points et afficheur ainsi fabriqué.

(57) Une cellule à cristaux liquides comprend un cristal liquide 14 confiné entre deux substrats transparents 12, 13 se faisant face. Une multiplicité d'éléments de pilotage semi-conducteurs 15 sont répartis à peu près uniformément sur la surface intérieure du substrat 12. Ces éléments comportent des électrodes de sortie reliées à des électrodes d'élément matriciel respectives formées sur la surface intérieure du substrat 12. Un circuit pilote est réalisé sous forme de circuit intégré à semi-conducteurs sur un prolongement de la surface intérieure du substrat 12 pour piloter sélectivement les éléments de pilotage semi-conducteurs.



FR 2 594 580 - A1

Vente des fascicules à l'IMPRIMERIE NATIONALE, 27, rue de la Convention — 75732 PARIS CEDEX 15

La présente invention concerne un afficheur à cristaux liquides en matrice de points comportant une cellule à cristaux liquides qui contient une multiplicité d'éléments de matrice pouvant être pilotés sélectivement pour afficher divers motifs tel que caractères, images graphiques ou analogues.

On a déjà proposé des afficheurs à cristaux liquides en matrice de points comportant des transistors à pellicule mince incorporés en tant qu'éléments de pilotage à une cellule à cristaux liquides de faibles grandeur pour piloter sélectivement des éléments de matrice. Pour exciter ces transistors, on fait ressortir de la cellule à cristaux liquides une multiplicité de bornes. La connexion de ces bornes à un circuit pilote est très fastidieuse et prend du temps. Plus précisément, un afficheur en couleur à cristaux liquides en matrice de points comporte des éléments de matrice composés chacun de trois points de rouge, bleu et vert qui doivent être pilotés sélectivement. Le nombre de bornes reliées à un tel afficheur à cristaux liquides en couleur est beaucoup plus grand que pour un afficheur à cristaux liquides monochrome ou en noir et blanc. Au cas où le nombre d'éléments matriciels est, par exemple, de 100 x 100 = 10 000, le nombre de bornes ressortant d'une cellule à cristaux liquides monochrome est de 100 + 100 = 200, tandis que celui de bornes ressortant d'une cellule à cristaux liquides en couleur est de 100 + (3 x 100)= 400 attendu que le nombre de points nécessaire est de 100 x 100 x 3 = 30 000. Le processus de connexion de ces bornes au circuit pilote devient alors très complexe.

Le mode d'assemblage de transistors à pellicule mince dans des cellules à cristaux liquides courantes est le suivant ; on façonne directement des électrodes de grille et d'élément matriciel sur la surface intérieure du substrat de la cellule à cristaux liquides, et l'on dépose une pellicule d'isolement de grilles sur toute la surface intérieure du substrat comportant ces électrodes. On forme une couche semi-conductrice sur la pellicule d'isolement de grilles, en regard des grilles. On dépose des électrodes de drain et de source sur la couche semi-conductrice en des emplacements chevauchant partiellement des côtés opposés des électrodes de grille, avec interposition de la couche semi-conductrice et de la pellicule

d'isolement de grilles. Pour la connexion électrique des électrodes de drain aux électrodes d'élément matriciel, il est nécessaire de ménager des trous à travers la pellicule d'isolement de grilles pour permettre un contact entre les électrodes. Il est aussi nécessaire de déposer une pellicule protectrice sur les transistors à pellicule mince pour éviter qu'ils ne soient exposés à l'atmosphère, ce qui dégraderait la couche semi-conductrice superficielle avant que les transistors à pellicule mince ne soient étanchés dans la cellule à cristaux liquides. Par conséquent, le processus de fabrication des transistors à pellicule mince des cellules à cristaux liquides antérieures exigeait un nombre d'opérations accru par la nécessité de ménager des trous de contact et de déposer une pellicule protectrice. Pour les cellules à cristaux liquides à grande aire d'affichage, il faut fabriquer de nombreux transistors dans la cellule à cristaux liquides. Plus est grand le nombre d'opérations de fabrication, plus il est difficile de fabriquer des transistors à pellicule mince de caractéristiques uniformes ainsi que de rendre tous les transistors fabriqués exempts de défauts.

La présente invention a pour buts de proposer un afficheur à cristaux liquides en matrice de points :

- qui comporte un nombre moindre de bornes de connexion extérieure ;
- que l'on puisse fabriquer en un nombre réduit d'opérations et avec un rendement accru, et qui puisse avoir une grande aire d'affichage ;
- qui comporte un nombre faible de bornes de connexion extérieure, puisse être fabriqué en un nombre réduit d'opérations et puisse avoir une grande aire d'affichage.

Suivant la présente invention, une multiplicité de transistors à pellicule mince sont étroitement répartis sur une surface d'un substrat de cellule à cristaux liquides, les transistors faisant partie d'éléments d'affichage en matrice de points et ayant des électrodes de sortie ou drains reliés à ces éléments matriciels. Dans un afficheur à cristaux liquides en couleur, des filtres colorés sont formés sur les éléments matriciels ou sur un autre substrat situé en regard de ces éléments. Ces filtres colorés ont au moins deux cou-

leurs et un jeu de filtres colorés voisins constitue un seul élément matriciel. Un circuit pilote pour le pilotage sélectif des transistors à pellicule mince présente au moins une partie réalisée sous forme de circuit intégré à semi-conducteurs sur le substrat sur lequel sont montés les transistors à pellicule mince. L'afficheur à cristaux liquides en matrice de points est relié à des bornes externes à travers des bornes du circuit pilote, ce qui se traduit par la possibilité de réduire le nombre de bornes de connexion extérieure pour faciliter cette connexion extérieure. Les filtres colorés sont de préférence formés d'encre colorée et peuvent être réalisés par technique d'impression. De plus, suivant la présente invention, les transistors à pellicule mince de la cellule à cristaux liquides ont des électrodes de drain et de source formées sur la surface intérieure du substrat. Une couche semi-conductrice est formée entre les électrodes de drain et de source, et recouverte par une pellicule d'isolement de grille. Des électrodes de grille sont formées sur la pellicule d'isolement de grille. Du fait que les électrodes de drain sont formées sur la surface intérieure du substrat, ces électrodes et les électrodes d'élément matriciel peuvent être réalisées simultanément à l'état pré-connecté. Il n'est pas nécessaire de prévoir une opération de fabrication pour ménager des trous de contact pour la connexion de ces électrodes. Attendu que la couche semi-conductrice est complètement recouverte par la pellicule d'isolement de grille, il n'est pas nécessaire de former une pellicule protectrice sur la couche semi-conductrice.

La présente invention vise notamment un procédé de fabrication d'afficheur à cristaux liquides en matrice de points comportant un premier substrat transparent en un matériau isolant, un second substrat transparent en un matériau isolant disposé auprès du premier substrat et en parallèle avec lui et présentant un bord périphérique étanche en contact contre lui, un cristal liquide disposé de façon étanche entre lesdits premier et second substrats, une électrode commune déposée sur sensiblement la totalité d'une surface intérieure du second substrat pour définir ainsi une zone d'affichage dudit afficheur à

cristaux liquides, des électrodes d'élément matriciel transparentes formées en rangées et en colonnes directement sur le premier substrat pour définir des éléments d'affichages dans la zone d'affichage, des conducteurs d'électrodes de rangée formés sur le premier substrat de manière à longer les rangées respectives desdites électrodes d'élément matriciel, et des transistors à pellicule mince de pilotage d'élément disposés en rangées et en colonnes et comportant chacun une électrode de source métallique reliée à l'un correspondant des conducteurs d'électrodes de rangée, une électrode de drain métallique reliée à l'une correspondante des électrodes d'élément matriciel et une électrode de grille reliée à des conducteurs d'électrodes de colonne s'étendant perpendiculairement auxdits conducteurs d'électrodes de rangée, ce procédé comportant les étapes consistant à former lesdites électrodes métalliques de source et de drain directement sur le premier substrat, à former des couches semi-conductrices sur le premier substrat de façon qu'elles s'étendent à cheval entre des électrodes métalliques de source et de drain correspondantes, voisines l'une de l'autre, à former des pellicules d'isolement de grille de façon qu'elles recouvrent les couches semi-conductrices respectives, et à former lesdites électrodes de grille sur des pellicules d'isolement de grille correspondantes en regard de susdites couches semi-conductrices respectives, caractérisé en ce que :

on réalise lesdites pellicules d'isolement de grille sous forme de pellicule continue s'étendant sensiblement entièrement sur la zone d'affichage pour recouvrir lesdites couches semi-conductrices et lesdites électrodes d'élément matriciel,

et en ce qu'il comprend encore les étapes consistant à :

- former des zones d'électrode de grille transparente sur ladite pellicule d'isolement de grilles

de façon qu'elles recouvrent lesdites couches semi-conductrices;

- former sur lesdites zones d'électrode de grille transparente une couche de résine photosensible continue susceptible de durcir par exposition à la lumière;

- exposer ladite couche de résine photosensible à la lumière à travers le premier substrat, lesdites électrodes métalliques de source et de drain faisant office de masques;

- développer lesdites couches de résine photosensible pour en éliminer les parties qui n'ont pas été exposées à la lumière; et

- graver lesdites zones d'électrode de grille transparente avec les autres parties de la couche de résine photosensible faisant office de masques, pour former ainsi lesdites électrodes de grille.

La présente invention concerne également un afficheur à cristaux liquides en matrice de points réalisé selon le procédé ci-dessus mentionné.

Pour mieux faire comprendre l'invention, on va maintenant en décrire en détail, à simple titre d'exemples, deux réalisations préférées en se référant aux dessins annexés, sur lesquels :

- la figure 1 est une vue en coupe d'un afficheur à cristaux liquides en matrice de points courant ;

- la figure 2 est un schéma de montage d'un circuit électrique de transistors pour le pilotage des éléments matriciels d'un afficheur à cristaux liquides en matrice de points ;

- la figure 3 est une vue de détail en plan d'un transistor à pellicule mince d'afficheur à cristaux liquides an-

térieur ;

- la figure 4 est une vue en coupe suivant la ligne 100-100 de la figure 3 ;

- la figure 5 est une vue en perspective d'un afficheur à cristaux liquides en matrice de points suivant la présente invention ;

- la figure 6 est un schéma montrant un agencement des éléments d'affichage en couleur de l'afficheur à cristaux liquides en matrice de points représenté à titre d'exemple sur la figure 5 ;

- la figure 7 est, en plan, une vue de détail grossie d'une partie de l'agencement de la figure 6 ;

- la figure 8 est une vue en coupe suivant la ligne 101-101 de la figure 7 ;

- la figure 9 est une vue de détail en perspective, avec arrachement, de l'afficheur à cristaux liquides en matrice de points selon la présente invention ;

- la figure 10 est un schéma symbolique d'un circuit pilote associé à l'afficheur à cristaux liquides ;

- les figures 11A à 11G constituent un diagramme de synchronisation illustrant le fonctionnement du circuit pilote de la figure 10 ;

- la figure 12 est une vue de détail en plan d'un transistor à pellicule mince de l'afficheur à cristaux liquides suivant la présente invention ;

- la figure 13 est une vue en coupe suivant la ligne 102-102 de la figure 12 ;

- les figures 14 à 19 sont des vues en coupe illustrant un processus de fabrication de transistor à pellicule mince suivant la présente invention ; et

- la figure 20 est une vue de détail en coupe d'un afficheur à cristaux liquides suivant un autre mode de réalisation de la présente invention.

Avant de décrire des réalisations de la présente invention, on va décrire, en se référant aux figures 1 et 2, un afficheur à cristaux liquides en matrice de points courant.

Comme représenté sur la figure 1, une cellule à cristaux liquide 11 comporte deux substrats transparents 12, 13 placés face à face avec un espacement faible, et un cristal liquide

14 interposé et étanché entre les substrats transparents 12, 13. Une matrice 15 de transistors à pellicule mince est formée sur la surface intérieure de l'un des substrats transparents, 12,et une électrode commune transparente 16 est déposée sur la quasi-totalité de la surface intérieure de l'autre substrat transparent,13.Une couche de traitement d'orientation 17 est déposée sur la matrice 15 de transistors à pellicule 20,et une autre couche de traitement d'orientation 21 est déposée sur l'électrode commune 16 avec interposition d'une pellicule d'isolement 19.

Comme représenté sur la figure 2, la matrice 15 de transistors à pellicule mince est composée de conducteurs de colonne 8_1,8_2,8_3,...sensiblement parallèles entre eux et transversalement équidistants,et de conducteurs de rangée 9_1,9_2,9_3,... sensiblement parallèles entre eux,transversalement équidistants et perpendiculaires aux conducteurs de colonne.Des transistors à pellicule mince 6 sont prévus en des points d'intersection respectifs des conducteurs de colonne et de rangée. Chacun des transistors 6 comporte une grille reliée au conducteur de rangée 9 et une source reliée au conducteur de colonne 8. Chacun des cadres ou espaces rectangulaires définis par les conducteurs de rangée et de colonne est sensiblement rempli par une électrode d'élément matriciel (de drain) 2 à laquelle est relié le drain d'un transistor 6 correspondant.

Une tension est appliquée entre un conducteur de colonne 8_1,8_2,8_3,...sélecté et un conducteur de rangée 9_1,9_2,9_3,...sélecté pour exciter le transistor 6 situé à l'intersection des conducteurs de colonne et de rangée sélectés.La tension est alors appliquée entre l'électrode d'élément matriciel 9 du transistor 6 excité et l'électrode commune 16 pour conférer de ce fait à l'électrode d'élément matriciel 2 un aspect différent de celui du reste de la cellule à cristaux liquides 11.L'affichage peut être sélectivement provoqué de cette manière dans tous les éléments matriciels de la cellule à cristaux liquides 11.

Dans l'agencement selon la technique antérieure, un circuit 26 de pilotage des conducteurs de colonne 8_1, 8_2, 8_3,... et un circuit (non représenté) de pilotage des conducteurs de rangée 9_1, 9_2, 9_3... sont montés sur une embase de câblage 18 sur laquelle est supportée la cellule à cristaux liquides

11. Les conducteurs de colonne 8_1, 8_2, 8_3,... et les conducteurs de rangée 9_1, 9_2, 9_3,... présentent des bornes respectives reliées à des bornes correspondantes des circuits de pilotage de colonnes 26 et de pilotage de rangées. Quand le nombre d'éléments matriciels est de 100 x 100 = 10 000, le nombre de bornes à relier aux circuits de pilotage atteint 100 + 100 = 200, et c'est une tâche fastidieuse que de relier les bornes de la cellule à cristaux liquides aux circuits pilotes. En particulier pour une cellule à cristaux liquides d'affichage en couleur, chaque élément matriciel est généralement composé de trois points de rouge, vert et bleu pouvant être pilotés indépendamment. Dans le cas d'éléments matriciels prévus en nombre atteignant 100 x 100 = 10 000, le nombre total de points est de 100 x 100 x 3 = 30 000 et le nombre de bornes nécessaire atteint 100 + (3 x 100) = 400. Ce nombre de bornes accru rend plus complexe et plus long le couplage de la cellule à cristaux liquides d'affichage en couleur avec les circuits de pilotage.

Le transistor à pellicule mince antérieur 6 a une structure telle que représentée sur les figures 3 et 4. On façonne des électrodes de grille 5 (avec conducteurs de rangée 9) sur un substrat 12 en déposant d'abord une couche de métal tel que chrome sur la totalité du substrat 12, puis en gravant la couche métallique suivant un motif prescrit. Ensuite, on façonne pareillement des électrodes d'élément matriciel (de drain) 2 sous forme de pellicules métalliques transparentes sur le substrat 12 par dépôt sur ce dernier d'une couche métallique, puis gravure sélective de la couche métallique. Ensuite, on dépose une pellicule d'isolement de grilles 22, en nitrure de silicium, sur toute la surface du substrat 12, et l'on ménage des trous 23 dans la pellicule d'isolement de grilles 22 pour permettre le contact avec les électrodes d'élément matriciel 2. On dépose une couche semi-conductrice 24, en silicium amorphe, sur chaque électrode de grille 5, avec interposition de la pellicule d'isolement de grilles 22. Ultérieurement, on façonne des électrodes de drain 25 et de source 3 (auxquelles est couplé un conducteur de colonne 8), en aluminium sur chaque couche semi-conductrice 24, en des emplacements chevauchant partiellement des côtés opposés de

l'électrode de grille 5, avec interposition de la couche semi-conductrice 24 et de la pellicule d'isolement de grilles 22. On relie l'électrode de drain 25 à l'électrode d'élément matriciel 2 à travers le trou de contact 23.

La fabrication du transistor à pellicule mince courant 6 exigeait un nombre relativement important d'opérations. Il était donc difficile de fabriquer une multiplicité de transistors à pellicule mince 6 à caractéristiques uniformes et exempts de défaut couvrant une grande aire d'affichage. Attendu que la couche semi-conductrice 24 présente une partie exposée entre les électrodes de drain 25 et de source 3, la partie exposée peut entrer en contact avec l'humidité de l'air, ce qui dégrade les caractéristiques du transistor 6 après fabrication de la matrice de transistors 15 sur le substrat 12 et avant mise de l'assemblage sous forme de cellule à cristaux liquides 11. Pour éviter ce risque, il est nécessaire de recouvrir la couche semi-conductrice 24 d'une pellicule protectrice après dépôt des électrodes 25 et 3, ce qui augmente le nombre d'opérations de fabrication.

On va maintenant décrire un afficheur en couleur à cristaux liquides en matrice de points suivant la présente invention. La figure 5 indique l'aspect d'un tel afficheur à cristaux liquides en couleur. L'afficheur à cristaux liquides en couleur comprend une cellule à cristaux liquides 11 composée de deux substrats transparents 12, 13 disposés en regard et d'un cristal liquide 14 étanché entre les substrats 12, 13. Une multiplicité d'éléments d'affichage en couleur sont formés sur une surface d'un des substrats dans la cellule à cristaux liquides 11.

Comme représenté sur la figure 6, ces éléments d'affichage en couleur sont réunis par groupes d'éléments de trois types : d'affichage en rouge 1R, d'affichage en vert 1G et d'affichage en bleu 1B répartis quasi uniformément sur le substrat. Dans la réalisation choisie à titre d'exemple, les éléments d'affichage en couleur sont oblongs et parallèles entre eux et chaque groupe de trois éléments matriciels d'affichage en des couleurs différentes constitue une région sensiblement carrée 10 qui sert d'élément matriciel. Les éléments matriciels 10 sont disposés en colonnes et en rangées. Pour simplifier le

processus de pilotage de ces éléments matriciels 10, on dispose les éléments d'affichage en rouge, en vert et en bleu 1R, 1G, 1V en ligne droite suivant des directions longitudinales parallèles entre elles.

Suivant la présente invention, chacun des éléments d'affichage en couleur 1R, 1G, 1B est composé d'un pilote semi-conducteur ou transistor à pellicule mince et d'un filtre coloré situé sur une électrode de sortie de ce dernier. Plus précisément, comme représenté sur les figures 7 et 8, l'un des substrats 12 de la cellule à cristaux liquides 11 est formé d'une plaque de verre transparente. Des électrodes de drain (d'élément matriciel) rectangulaires 2R, 2G, 2B à peu près aussi large que les éléments d'affichage en couleur sont formées sur le substrat 12, et des électrodes de source plus étroites 3R, 3G, 3B sont déposées sur le substrat 12 près des électrodes de drain 2R, 2G, 2B respectivement, parallèlement à elles. Des pellicules 4R, 4G, 4B en silicium amorphe forment des couches semi-conductrices entre les électrodes de drain 2R et de source 3R, entre les électrodes de drain 2G et de source 3G et entre les électrodes de drain 2B et de source 3B, respectivement. Une pellicule d'isolement de grilles 22, en nitrure de silicium, est formée par-dessus les électrodes et le substrat. Des électrodes de grille 5R, 5G, 5B sont déposées sur la pellicule d'isolement de grilles 22 en regard des pellicules de silicium amorphe 4R, 4G, 4B respectivement. Il est préférable que les électrodes de drain 2R, 2G et 2B de source 3R, 3G et 3B soient sous forme d'électrodes transparentes en oxyde d'indium ou oxyde d'étain. Les électrodes de grille 5R, 5G, 5B peuvent être en aluminium.

Les électrodes de source 3R, 3G, 3B, les électrodes de drain (d'élément matriciel) 2R, 2G,2B, les pellicules de silicium amorphe 4R, 4G,4B, la pellicule d'isolement de grilles 22 et les électrodes de grille 5R, 5G,5B constituent conjointement des transistors à pellicule mince 6R, 6G, 6B respectivement. Sur les transistors à pellicule mince 6R, 6G, 6B sont respectivement formés des filtres colorés rouges, verts et bleus 7R,7G, 7B recouvrant les électrodes de drain (de sortie) 2R, 2G, 2B, respectivement, avec interposition de la pellicule d'isolement de grilles 22. Les filtres colorés 7R, 7G, 7B sont

formés par un procédé d'impression sérigraphique ou offset.

Comme illustré par la figure 9, une couche de traitement d'orientation 17, telle que couche d'alcool polyvinylique, est déposée sur les éléments d'affichage en couleur ainsi formés sur le substrat 12. Le substrat 13 disposé en regard du substrat 12 est, par exemple, en verre transparent. Une électrode transparente commune 16 est formée sur toute la surface intérieure du substrat 13. Une pellicule d'isolement 19, telle que pellicule de nitrure de silicium, est formée sur l'électrode transparente commune 16, et une autre couche de traitement d'orientation 21 est déposée sur la pellicule d'isolement 19. Un cristal liquide 14 est étanché entre les couches de traitement d'orientation 17, 21. La cellule à cristaux liquides 11 ayant la structure sus-indiquée constitue une cellule à cristaux liquides du type dit convive-hôte en noir ou un cristal liquide nématique tordu en noir et blanc. Un polariseur 27 est fixé à la surface extérieure du substrat 13.

Comme représenté sur la figure 6, des conducteurs de colonne 8_1, 8_2, 8_3,... sont formés sur le substrat 12 le long des colonnes d'éléments d'affichage en couleur, et l'électrode de source 3R, 3G ou 3B d'un élément d'affichage en couleur adjacent est à chaque conducteur de colonne. Des conducteurs de rangée 9_1, 9_2, 9_3,... sont formés sur le substrat le long des rangées d'éléments d'affichage en couleur, et l'électrode de grille 5R, 5G ou 5B d'un élément d'affichage en couleur adjacent est reliée à chaque conducteur de rangée.

Les éléments d'affichage en couleur peuvent être sélectivement pilotés par un circuit de pilotage tel que représenté sur la figure 10. Les conducteurs de source 8_1, 8_2, 8_3,... et les conducteurs de grille 9_1, 9_2, 9_3,... présentent des bornes amenées hors du plan d'affichage 28. Les bornes des conducteurs de source 8_1, 8_2, 8_3,... sont respectivement reliées à des sorties correspondantes d'emplacements de bit d'un circuit-verrou 26 servant de pilote de colonne, les emplacements de bit du circuit-verrou 26 étant reliés à des sorties d'emplacement de bit d'un registre à décalage 29. En fonctionnement, des données d'affichage arrivent d'une borne de données 31 sous forme de signaux binaires de "1" ou de "0" indiquant s'il doit ou non y avoir affichage sur les éléments d'affichage en

couleur d'une rangée. Ces données d'affichage sont successivement introduites en série dans le registre à décalage 29 en synchronisme avec un signal de rythme arrivant d'une borne de rythme 33. Une fois les données d'affichage d'une rangée ainsi introduites, les données emmagasinées dans le registre à décalage 29 sont introduites en parallèle et verrouillées dans le circuit-verrou 26 en réponse à un ordre de verrouillage arrivant d'une borne 34.

L'ordre de verrouillage arrivant de la borne 34 est aussi appliqué à un circuit de sélection et de pilotage de conducteur de grille 32, qui choisit ensuite sélectivement les conducteurs de grille 9_1, 9_2, 9_3,... à raison d'un à la fois. Lors de la sélection du conducteur de grille 9_1, par exemple, il y a affichage ou maintien de non affichage des éléments d'affichage en couleur placés aux jonctions entre le conducteur de grille 9_1 et ceux des conducteurs de source 8_1, 8_2, 8_3,... auxquels sont appliqués des bits de sortie verrouillés dans le circuit-verrou 26. Pendant que le conducteur de grille 9_1 fait l'objet de la sélection pour l'affichage, des données destinées à un conducteur de rangée suivant sont introduites dans le registre à décalage 29, et les données emmagasinées sont ensuite verrouillées dans le circuit-verrou 26 lors d'un nouvel ordre de verrouillage arrivant de la borne 34. En réponse à cet ordre de verrouillage, le circuit de sélection et de pilotage de conducteur de grille 32 choisit le conducteur de grille 9_2 pour l'affichage sélectif sur les éléments d'affichage en couleur reliés au conducteur de grille 9_2. Une structure détaillée de circuit de pilotage comportant des composants tels que le registre à décalage 29, le circuit-verrou 26, et le sélecteur de conducteur de grille 32 est décrite, par exemple, dans une brève communication intitulée "Progress Toward Flat-Panel TV" de A.G. Fischer dans "Nonemissive Electrooptics Displays" A.R. Kmetz et F.K. von Willisen, 1976, Plenum Press, New York.

Comme illustré par la figure 11A, des impulsions de pilotage à déphasages successifs sont appliquées de manière répétées aux conducteurs de grille 9_1 à 9_{120}. Lorsqu'un transistor à pellicule mince 6_{11} situé, par exemple, à l'intersection du conducteur de source 8_1 et du conducteur de grille

9_1 est sélecté, une tension V s'applique au conducteur de source 8_1, comme indiqué sur la figure 11B, au moment où le conducteur de grille 9_1 est sélecté dans un premier cycle et, en conséquence, l'électrode de drain du transistor à pellicule mince 6_{11} se charge jusqu'à la tension V, comme indiqué en $6_{11}D$ sur la figure 11C, et demeure à cette tension. A ce moment, une tension constante V/2 s'applique au conducteur de source de tout élément non alors sélecté, par exemple au transistor à pellicule mince 6_{21} situé à l'intersection des conducteurs de source 8_1 et de grille 9_2. Par conséquent, la tension présente sur le drain du transistor à pellicule mince 6_{21} est maintenue à V/2 comme indiqué en $6_{21}D$ sur la figure 11D. Une tension V/2 est appliquée en permanence à l'électrode commune 16 comme représenté sur la figure 11E.

Par conséquent, la tension V/2 s'applique en tant que tension $6_{11}DC$ entre le drain du transistor sélecté 6_{11} et l'électrode commune 16, comme indiqué sur la figure 11F, et la tension $6_{21}DC$ appliquée entre le drain du transistor non sélecté et l'électrode commune est nulle, comme indiqué sur la figure 11G. Quand le conducteur de grille 9_1 est sélecté lors d'un cycle suivant, le conducteur de source sélecté 8_1 est maintenu sous tension nulle, et la tension de drain $6_{11}D$ du transistor 6_{11} sélecté est aussi nulle. La tension de drain $6_{21}D$ du transistor non sélecté demeure V/2. Donc, au cours de ce cycle, la tension $6_{11}DC$ appliquée entre le drain du transistor sélecté et l'électrode commune devient -V/2. La tension entre le drain du transistor sélecté et l'électrode commune se modifie alternativement entre V/2 et -V/2, ce qui fait que la partie de la cellule à cristaux liquides faisant face à l'électrode de drain transparente du transistor sélecté apparaît à travers la couleur du filtre coloré fixé au transistor intéressé.

Au cas où il existe un nombre total de conducteurs de grille de 120, comportant les conducteurs de grille 9_1 à 9_{120}, le nombre total de conducteurs de source nécessaire est le triple du nombre de conducteurs de grille, soit de 360. Il serait fastidieux et long de faire sortir tous ces conducteurs de l'afficheur à cristaux liquides et de les relier à des pilotes extérieurs.

Suivant la présente invention, les circuits périphériques de pilotage des éléments pilotes semi-conducteurs sont formés sur la surface du substrat sur laquelle sont réalisés les transistors à pellicule mince 6R, 6G, 6B de pilotage des cristaux liquides. Plus précisément, le circuit-verrou 26 servant de pilote de colonne et le registre à décalage 29 sont réalisés sous forme de circuits intégrés sur le substrat 12, et le circuit de sélection et de pilotage de conducteur de grille 32 est réalisé sous forme de circuit intégré sur le substrat, comme illustré par la figure 5. Les conducteurs de grille et de source partant de la cellule à cristaux liquides 11 sont reliés à ces circuits 26, 29, 32 sur le substrat 12, et d'autres conducteurs nécessaires sont câblés sur le substrat 12. Quand le circuit-verrou 26, le registre à décalage 27 et le circuit de sélection et de pilotage de conducteur de grille 32 sont à poser sous forme de circuits intégrés sur le substrat 12, on les réalise de préférence sous forme de transistors à pellicule mince comme les transistors à pellicule mince constituant les éléments d'affichage en couleur. De cette manière, on peut former les circuits périphériques 26, 29, 32 en même temps que les transistors à pellicule mince 6R, 6G, 6B sur le substrat 12 sans avoir à augmenter le nombre d'opérations de fabrication nécessaires.

Attendu que la vitesse de fonctionnement des transistors à pellicule mince est relativement lente, il faut soumettre les pellicules de silicium amorphe 4R, 4G, 4B à un traitement de recuisson au faisceau électronique ou au laser assurant une grande mobilité pour augmenter la vitesse de fonctionnement des circuits 26, 29, 32. Ce traitement conférant une grande mobilité peut être opéré en un temps relativement bref attendu que les transistors à pellicule mince constituant les éléments d'affichage en couleur n'exigent pas un tel traitement d'augmentation de la mobilité. Il n'est pas nécessaire de monter tous les circuits 26, 29, 32 sur le substrat 12 : on peut ne poser sur le substrat 12 que certains d'entre eux, par exemple les circuits 26, 29 ou le seul circuit 32. Les circuits 26, 29 32 montés sur le substrat 12 peuvent être formés de circuit intégrés bipolaires ou monopolaires ordinaires. Les transistors à pellicule mince de silicium amorphe peuvent être rem-

placés par des transistors à pellicule mince polycristalline.

Avec l'agencement sus-indiqué, les circuits périphériques tels que circuits de sélection et de pilotage des éléments semi-conducteurs destinés à piloter les éléments d'affichage ou élément matriciel de la cellule à cristaux liquides sont montés sur le substrat 12 de celle-ci, de sorte que les bornes de connexion extérieure peuvent être de moitié moins nombreuses que celles des structures antérieures, ceci pour simplifier la connexion aux bornes extérieures.

Quand les filtres colorés portés par les éléments pilotés semi-conducteurs sont fabriqués par impression, on peut les réaliser à l'aide d'un appareillage simple sans avoir recours à un appareil onéreux de dépôt de vapeur ou de dopage ionique, et on peut aussi les réaliser dans l'atmosphère de façon qu'ils couvrent une aire relativement grande. Les filtres colorés permettent une bonne reproduction des couleurs, peuvent être réalisés à bon compte, sont suffisamment minces par rapport au cristal liquide 14 et ont une densité de couleur suffisante. Il est facile de fixer en un motif alterné des filtres de couleurs telles que le rouge, le vert et le bleu. De l'encre ne peut pas s'infiltrer des filtres colorés dans le cristal liquide 14 parce que la couche de traitement d'orientation 17 en alcool polyvinylique est stable par rapport au cristal liquide 14. Par conséquent, le fonctionnement de l'afficheur à cristaux liquides est rendu stable. Même en présence des filtres colorés, la couche de traitement d'orientation est capable de déterminer aisément l'orientation des molécules du cristal liquide 14. Au lieu d'être réalisés par sérigraphie, les filtres colorés peuvent l'être par impression offset pour répondre à des exigences de précision plus rigoureuses. Quand on peut donner aux substrats une épaisseur réduite, des éléments matriciels sélectés quelconques peuvent être bien visibles lorsqu'on les regarde obliquement. De ce fait, il est possible de ne pas fixer de filtre coloré aux transistors à pellicule mince, mais de monter des filtres colorés sur le substrat 13 (comme représenté sur la figure 5) en regard des électrodes de drain. Les substrats 12, 13 peuvent être formés de hauts polymères tels que polyimide ou plastiques fluorés. Bien que, tels que représentés, les

éléments d'affichage en couleur soient disposés en colonnes et rangées affectées aux différentes couleurs, on peut les disposer en cercles de façon qu'un groupe de trois éléments d'affichage adjacents comporte des éléments d'affichage en rouge, en vert et en bleu. Au lieu de couleurs primaires additives, on peut utiliser pour l'affichage en couleur des couleurs primaires soustractives.

Les transistors à pellicule mince 6R, 6G, 6B des figures 5 et 6 peuvent avoir la structure représentée sur les figures 3 et 4. La présente invention est applicable aux afficheurs à cristaux liquides non seulement en couleur, mais aussi en noir et blanc.

On va décrire un tel afficheur à cristaux liquides en noir et blanc en se référant aux figures 12 et 13. Les éléments matriciels 2, électrodes de drain 25 et électrodes de source (conducteurs de source 8) 3 sont formés sur un substrat 12. Chacun des éléments matriciels de forme carrée 2 présente un côté partiellement dédoublé pour former l'une des électrodes de drain 25. On peut façonner simultanément ces éléments matriciels 2, Les électrodes de drain 25, les électrodes de source 3 et les conducteurs de source 8 en gravant sélectivement une feuille métallique transparente déposée sur toute la surface du substrat 12. Les électrodes de source 3 peuvent être en un métal opaque.

Une couche 24 de semi-conducteur tel que silicium amorphe est formée sur le substrat 12 entre l'électrode de drain 25 et l'électrode de source 3. La couche semi-conductrice 24 peut être en silicium polycristallin, silicium monocristallin, tellurium, sulfure de cadmium ou séléniure de cadmium. Une pellicule d'isolement de grilles 22 est formée sur toute la surface comportant les couches semi-conductrices 24. La pellicule d'isolement de grilles 22 peut être en nitrure de silicium ou en dioxyde de silicium. Elle peut être formée seulement sur les couches semi-conductrices 24. Des électrodes de grille (conducteurs de grille 9) 5 sont formées sur la pellicule d'isolement de grilles 22. Les électrodes de grille sont disposées en regard des électrodes de drain 25 et de source 3, avec interposition de la couche semi-conductrice 24 et de la pellicule d'isolement de grille 22.

Les électrodes de grille 5 et conducteurs de grille 9 peuvent être en aluminium ou en silicium polycristallin et peuvent être sous la forme d'une pellicule conductrice de l'électricité transparente.

On va décrire à simple titre d'exemple un procédé de fabrication de transistor à pellicule mince en se référant aux figurés 14 à 19. Comme représenté sur la figure 14, une couche opaque d'un métal tel que Nichrome, chrome ou molybdène est exposée en couche d'une épaisseur de l'ordre de 1 000 à 2 000 Å sur un substrat isolé transparent 12, qui peut être en verre, par dépôt de vapeur ou pulvérisation cathodique, et les éléments matriciels, électrodes de drain 25 (2) et électrodes de source 3 sont façonnés par photogravure.

Une couche semi-conductrice, en silicium amorphe ou polycristallin, est formée sur une épaisseur de 3 000 Å, par exemple, sur le substrat transparent 12 par-dessus les électrodes de drain 25 et de source 3 par procédé DVC (de dépôt de vapeur chimique) au plasma. On traite ensuite la couche semi-conductrice par photogravure pour former une couche de silicium semi-conductrice 24, ou région de canal, qui s'étend entre les électrodes de drain 25 et de source 3 et est déposée sur leurs bords, comme illustré par la figure 15.

Ensuite, une pellicule d'isolement de grilles 22 est déposée sur le substrat transparent 12 par-dessus toute la couche de silicium semi-conductrice 24, comme représenté sur la figure 16. La pellicule d'isolement de grilles 22 peut être en nitrure de silicium ou dioxyde de silicium et avoir une épaisseur comprise entre 2 000 et 3 000 Å. La pellicule d'isolement de grilles 22 peut être formée par procédé DVC au plasma.

Comme représenté sur la figure 17, une électrode transparente 5' en ITO (mélange d'In_2O_3 et de SnO_2) ou en oxyde d'étain est formée sur la pellicule d'isolement de grilles 22 par dépôt de vapeur ou pulvérisation cathodique, l'électrode transparente 5' ayant une épaisseur de 1 000 Å ou moins, par exemple comprise entre 400 et 500 Å. Ensuite, une couche de résine photosensible pour négatifs 37 est formée sur l'électrode transparente 5'. La couche de résine photosensible 37 est exposée à un faisceau ultraviolet 39 rayonnant à travers le substrat

transparent 12.

Les parties de la couche de résine photosensible 37 qui sont exposées au faisceau ultraviolet durcissent. Par développement, on obtient dans la couche de résine photosensible un motif 37p de forme définie par les électrodes de drain 25 et de source 3 agissant en caches.

En utilisant comme cache le motif de couche photosensible 37p, on transforme par gravure l'électrode transparente 5' en une électrode de grille transparente 5 et l'on élimine le motif de cache 37p comme représenté sur la figure 19.

Par conséquent, les électrodes d'élément de matrice 2 et de drain 25 sont façonnées simultanément et ne sont pas couplées l'une à l'autre par aucun trou de contact. Attendu que ni ce trou de contact, ni d'autres ne sont ménagés, aucune opération n'est à prévoir pour ménager des trous de contact tels que les trous 23 de l'agencement antérieur représenté sur la figure 4. Quand l'électrode de source 3 est à réaliser sous forme d'électrode transparente, on peut la façonner en même temps que l'électrode d'élément matriciel 2, ce qui permet de rendre le nombre d'opérations de fabrication inférieur à celui nécessaire pour la fabrication de la structure courante représentée sur les figures 3 et 4. Par conséquent, avec l'afficheur à cristaux liquides de la présente invention, on peut réaliser la matrice de transistors à pellicule mince par un nombre d'opérations plus faible que selon la technique antérieure; de sorte qu'il est relativement facile de façonner une matrice d'éléments dotés de caractéristiques uniformes et exempts de défauts pour une grande aire d'affichage.

Attendu que la couche semi-conductrice 24 est prise en sandwich entre le substrat 12 et la pellicule d'isolement de grilles 22, elle ne risque pas d'être exposée après façonnage de la matrice de transistors à pellicule mince et avant assemblage de celle-ci dans la cellule à cristaux liquides 11. La couche semi-conductrice 24 ne tend donc pas à prendre des caractéristiques instables et il est inutile de la recouvrir d'une couche protectrice. Il en découle la possibilité de fabriquer des cellules à cristaux liquides avec un rendement très supérieur.

Lorsqu'on utilise l'afficheur à cristaux liquides selon

l'invention en tant qu'afficheur à cristaux liquides du type pour transmission, on forme une pellicule opaque, par exemple d'aluminium ou d'encre noire, sur la surface extérieure du substrat 12 en regard de la couche semi-conductrice 24, entre les électrodes de drain 25 et de source 3, aux fins de protection contre tous effets indésirables provoqués par la lumière, tels que modifications de la résistance de la couche semi-conductrice 24 lorsque celle-ci est en silicium amorphe.

Il est possible d'assurer le positionnement automatique de l'électrode de grille 5 du fait qu'on la réalise par exposition et développement en utilisant comme caches les électrodes de drain 25 et de source 3. Les électrodes de drain 25 et de source 3 et l'électrode de grille 5 peuvent être maintenues en permanence en une disposition relative constante. Ceci permet de réduire la distance, dite longueur de canal L, qui sépare les électrodes de drain 25 et de source 3. On peut par conséquent fabriquer aisément un transistor à pellicule mince ayant un temps de coupure bref et un courant de drain important. On peut réaliser de tels transistors à pellicule mince sous forme de matrice couvrant une grande aire, avec un haut degré d'intégration, tout en réduisant les variations des caractéristiques de ces transistors.

Sur la figure 8, les filtres colorés 7R, 7G, 7B sont formés sur la pellicule d'isolement de grilles 22 en regard des électrodes d'élément matriciel 2R, 2G, 2B avec interposition de la pellicule d'isolement de grille 22. Toutefois, les filtres colorés 7R, 7G, 7B peuvent être formés sur l'électrode commune 19 portée par le substrat 13 comme représenté sur la figure 20. (Les pièces semblables ou correspondantes sont désignées sur la figure 20 par les mêmes références numériques que sur la figure 8). Les filtres colorés 7R,7G,7B sont disposés de manière à chevaucher les électrodes d'élément matriciel 2R,2G,2B respectivement suivant une direction normale aux substrats 12, 13. Les filtres 7R, 7G, 7B peuvent être facilement formés, par exemple par impression, sur le substrat 13 sur lequel ne sont pas fabriqués de transistors à pellicule mince 6R, 6G, 6B.

Il va de soi qu'on pourra apporter de nombreuses modifications et variantes aux réalisations préférées décrites, sans sortir pour autant du cadre de l'invention.

REVENDICATIONS

1. Procédé de fabrication d'afficheur à cristaux liquides en matrice de points comportant un premier substrat transparent (12) en un matériau isolant, un second substrat transparent (13) en un matériau isolant disposé auprès du premier substrat et en parallèle avec lui et présentant un bord périphérique étanche en contact contre lui, un cristal liquide (14) disposé de façon étanche entre lesdits premier et second substrats, une électrode commune (16) déposée sur sensiblement la totalité d'une surface intérieure du second substrat pour définir ainsi une zone d'affichage dudit afficheur à cristaux liquides, des électrodes d'élément matriciel transparentes (2) formées en rangées et en colonnes directement sur le premier substrat pour définir des éléments d'affichages dans la zone d'affichage, des conducteurs d'électrodes de rangée (8) formés sur le premier substrat de manière à longer les rangées respectives desdites électrodes d'élément matriciel, et des transistors à pellicule mince de pilotage d'élément (6) disposés en rangées et en colonnes et comportant chacun une électrode de source métallique (3) reliée à l'un correspondant des conducteurs d'électrodes de rangée, une électrode de drain métallique (25) reliée à l'une correspondante des électrodes d'élément matriciel et une électrode de grille (5) reliée à des conducteurs d'électrodes de colonne (9) s'étendant perpendiculairement auxdits conducteurs d'électrodes de rangée, ce procédé comportant les étapes consistant à former lesdites électrodes métalliques de source et de drain directement sur le premier substrat, à former des couches semi-conductrices (24) sur le premier substrat de façon qu'elles s'étendent à cheval entre des électrodes métalliques de source et de drain correspondantes, voisines l'une de l'autre, à former des pellicules

d'isolement de grille (22) de façon qu'elles recouvrent les couches semi-conductrices respectives, et à former lesdites électrodes de grille sur des pellicules d'isolement de grille correspondantes en regard de susdites couches semi-conductrices respectives, caractérisé en ce que :

on réalise lesdites pellicules d'isolement de grille sous forme de pellicule continue s'étendant sensiblement entièrement sur la zone d'affichage pour recouvrir lesdites couches semi-conductrices et lesdites électrodes d'élément matriciel,

et en ce qu'il comprend encore les étapes consistant à :

- former des zones d'électrode de grille transparente (5') sur ladite pellicule d'isolement de grilles de façon qu'elles recouvrent lesdites couches semi-conductrices;

- former sur lesdites zones d'électrode de grille transparente une couche de résine photosensible continue (37) susceptible de durcir par exposition à la lumière;

- exposer ladite couche de résine photosensible à la lumière à travers le premier substrat, lesdites électrodes métalliques de source et de drain faisant office de masques;

- développer lesdites couches de résine photosensible pour en éliminer les parties qui n'ont pas été exposées à la lumière; et

- graver lesdites zones d'électrode de grille transparente avec les autres parties de la couche de résine photosensible faisant office de masques, pour former ainsi lesdites électrodes de grille.

2. Procédé selon la revendication 1, caractérisé en ce que les conducteurs d'électrodes de rangée sont métalliques et sont formés d'un seul tenant et simultanément avec les électrodes de source respectives.

3. Procédé selon la revendication 1, caractérisé en ce qu'on forme des transistors à pellicule mince constituant des circuits de pilotage intégrés (26, 29,

32) pour le pilotage desdits transistors à pellicule mince de pilotage d'élément sur une partie marginale du premier substrat extérieure audit cristal liquide disposé de façon étanche simultanément à la formation desdits transistors à pellicule mince de pilotage d'élément.

4. Procédé selon la revendication 3, caractérisé en ce que les couches semi-conductrices de tous lesdits transistors à pellicule mince sont en silicium amorphe.

5. Procédé selon la revendication 4, caractérisé en ce qu'il comprend encore une étape lors de laquelle on recuit les couches de silicium amorphe au moins desdits circuits de pilotage afin de renforcer la mobilité de ces couches semi-conductrices.

6. Afficheur à cristaux liquides en matrice de points fabriqué conformément au procédé selon la revendication 1, comportant un premier substrat transparent (12) en un matériau isolant, un second substrat transparent (13) en un matériau isolant disposé auprès du premier substrat et en parallèle avec lui et présentant un bord périphérique étanche en contact contre lui, une électrode commune (16) déposée sensiblement entièrement sur une surface intérieure du second substrat afin de définir une zone d'affichage de l'afficheur à cristaux liquides, des électrodes d'élément matriciel transparentes (2) formées en rangées et en colonnes directement sur le premier substrat pour définir des éléments d'affichage à l'intérieur de la zone d'affichage, des conducteurs d'électrodes de rangée (8) formés sur le premier substrat de façon à longer les rangées respectives desdites électrodes d'élément matriciel, et des transistors à pellicule mince de pilotage d'élément (6) disposés en rangées et en colonnes et comportant chacun une électrode de source métallique (3) formée directement sur le premier substrat et reliée à l'un, correspondant, des conducteurs d'électrodes de rangée, une électrode de drain métallique (25) formée directement sur le premier substrat et reliée à l'une,

correspondante, des électrodes d'élément matriciel, une couche semi-conductrice (24) formée sur le premier substrat pour s'étendre entre, et chevaucher des électrodes métalliques de source et de drain correspondantes voisines l'une de l'autre, une pellicule d'isolement de grille (22) formée de façon à recouvrir la couche semi-conductrice correspondante et une électrode de grille (5) formée sur la pellicule d'isolement de grille correspondante et reliée à des conducteurs d'électrodes de colonne (9) s'étendant perpendiculairement auxdits conducteurs d'électrodes de rangée,

caractérisé en ce que :

lesdites pellicules d'isolement de grille sont réalisées sous forme de pellicule continue s'étendant sur sensiblement entièrement la zone d'affichage pour recouvrir les couches semi-conductrices et les électrodes d'élément matriciel, en ce que chacune des électrodes de grille est une électrode transparente de largeur sensiblement égale à l'intervalle séparant les bords opposés d'électrodes de sources et de drain correspondantes et en ce que l'électrode de grille s'étend au-dessus de cet intervalle dans l'axe de celui-ci.

7. Afficheur à cristaux liquides en matrice de points selon la revendication 6, caractérisé en ce que chacune des électrodes d'élément matriciel est composé d'un jeu d'électrodes d'élément de couleur distinct, en ce que les transistors à pellicule mince de pilotage d'élément sont affectés et reliés chacun auxdites électrodes d'élément de couleur et en ce qu'il est prévu des filtres colorés de couleurs différentes formés sur ladite pellicule d'isolement de grilles en regard, respectivement, des électrodes d'élément de couleur de chaque jeu.

8. Afficheur à cristaux liquides en matrice de points selon la revendication 6, caractérisé en ce

chacune des électrodes d'élément matriciel est composée d'un jeu d'électrodes d'élément de couleur distinct, en ce que les transistors à pellicule mince de pilotage d'élément sont affectés et reliés chacun auxdites électrodes d'élément de couleur et en ce qu'il est prévu des filtres colorés de couleurs différentes formés sur ladite électrode commune en regard, respectivement, desdites électrodes d'élément de couleur de chaque jeu.

9. Afficheur à cristaux liquides en matrice de points selon la revendication 6, 7 ou 8, caractérisé en ce qu'il est prévu un montage de circuit de pilotage intégré (26, 29, 32) formé sur une partie marginale du premier substrat à l'extérieur dudit cristal liquide disposé de façon étanche et comprenant des transistors à pellicule mince ayant la même structure que lesdits transistors à pellicule mince de pilotage d'élément et formés simultanément avec eux, pour exciter sélectivement lesdits transistors à pellicule mince de pilotage d'élément.

10. Afficheur à cristaux liquides en matrice de points selon la revendication 6, 7 ou 8, caractérisé en ce que lesdits conducteurs d'électrodes de colonne reliés à des électrodes de grille respectives sont formés de façon à s'étendre sur ladite pellicule d'isolation de grilles.

FIG. 1

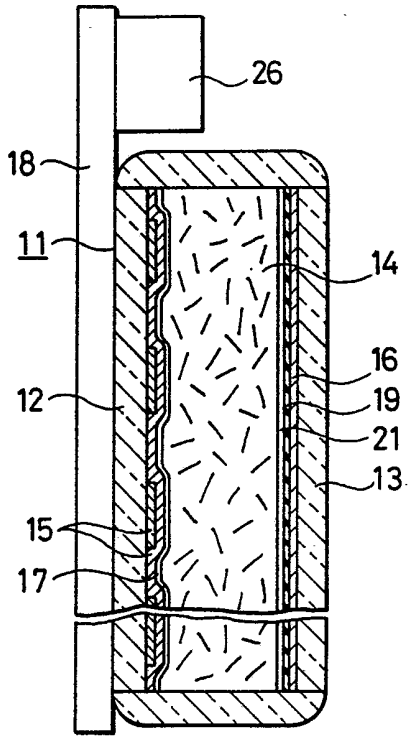


FIG. 2

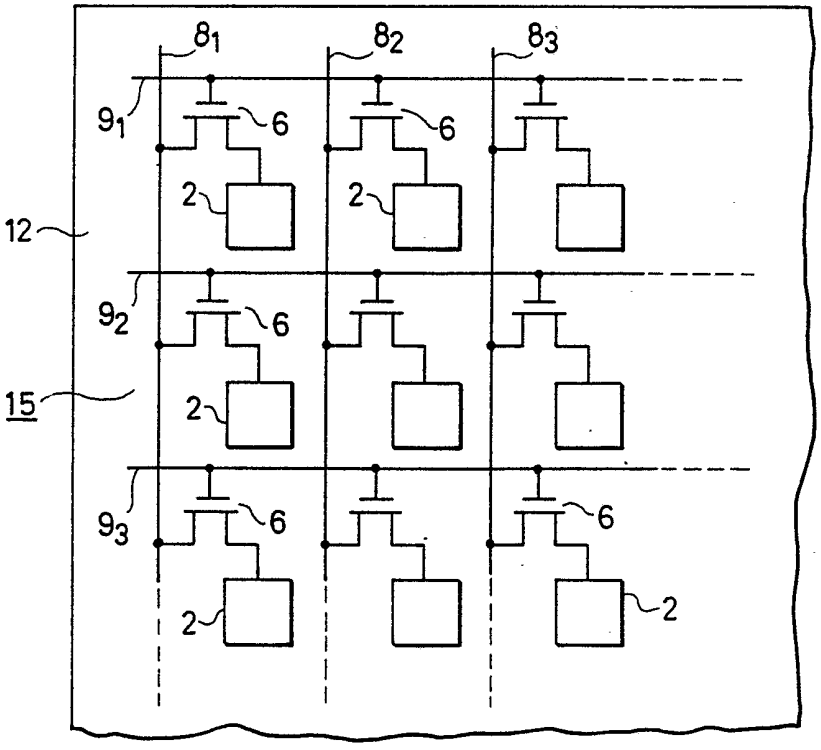


FIG. 3

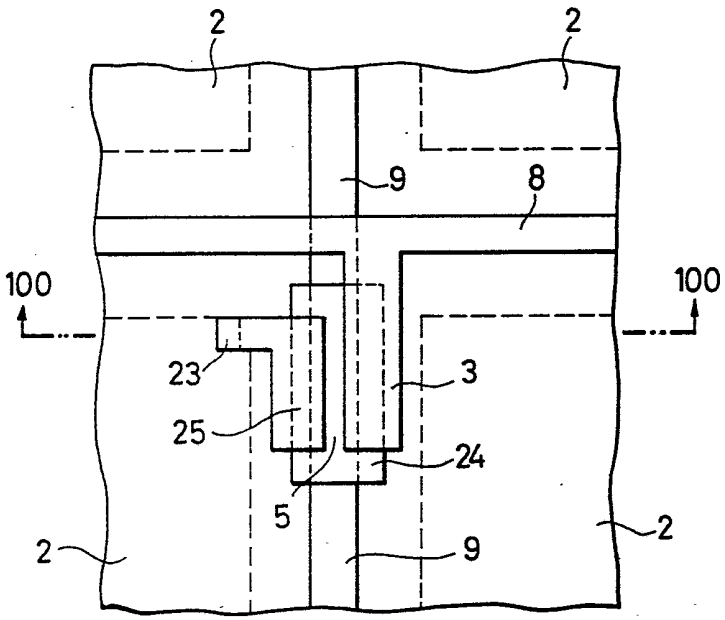


FIG. 4

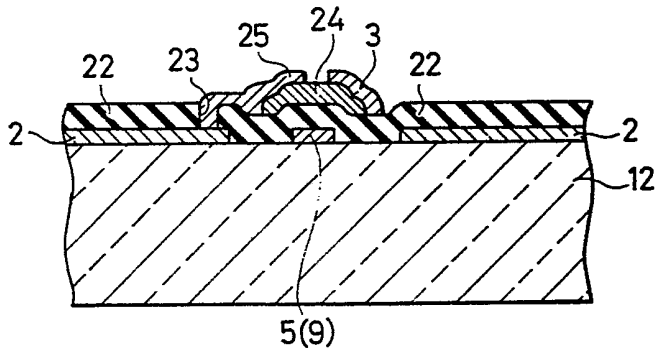


FIG. 5

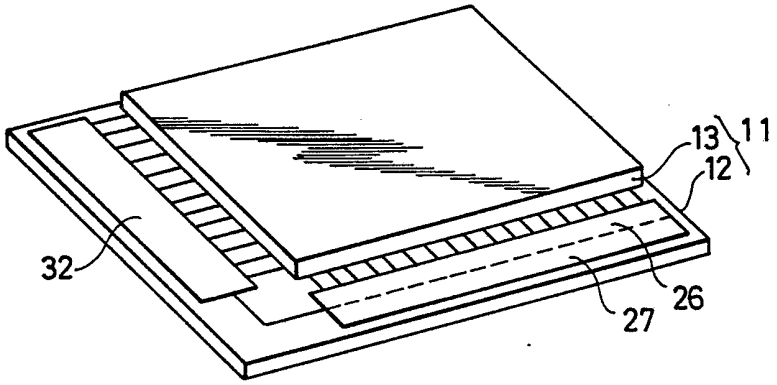

13
12
11
32
27
26

FIG. 6

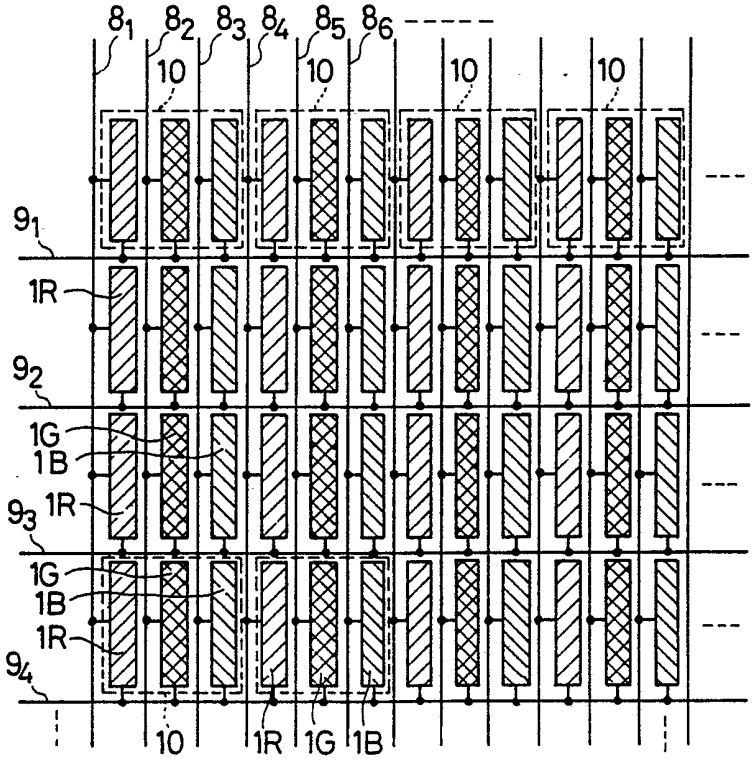

8_1 8_2 8_3 8_4 8_5 8_6
10
9_1
1R
9_2
1G
1B
9_3 1R
1G
1B
1R
9_4
1R
1G
1B

FIG. 7

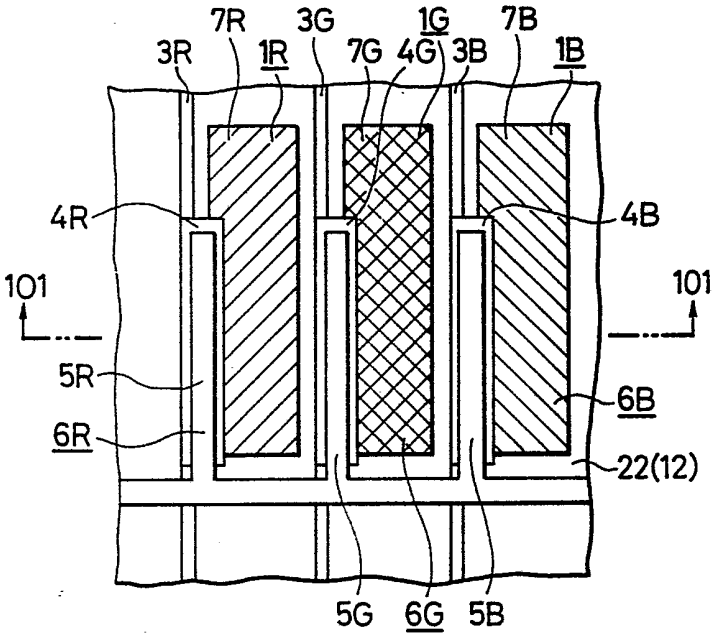

7R
3G
1G
7B
3R
1R
7G
4G
3B
1B
4R
4B
101
101
5R
6B
6R
22(12)
5G
6G
5B

FIG. 8

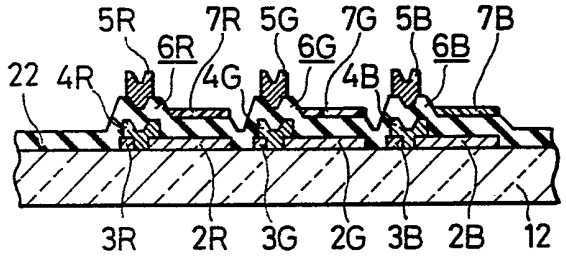

5R
7R
5G
7G
5B
7B
6R
6G
6B
22
4R
4G
4B
3R
2R
3G
2G
3B
2B
12

FIG. 9

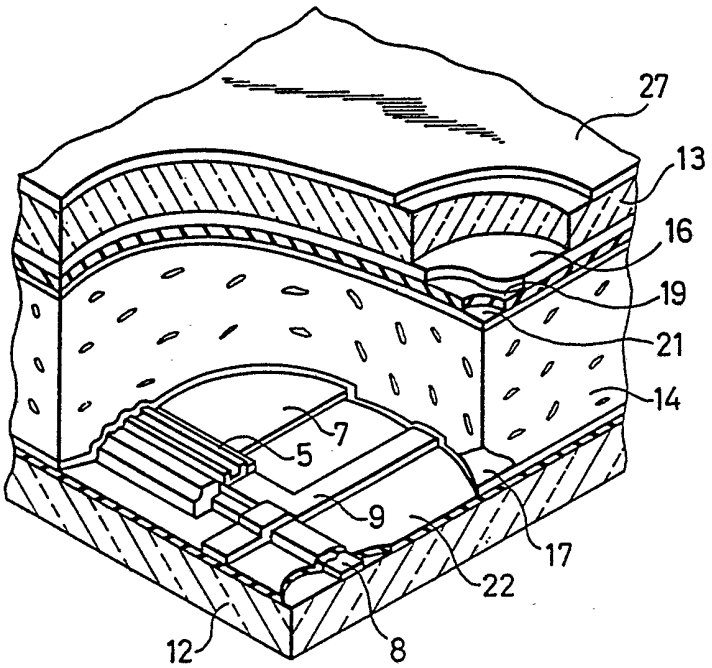
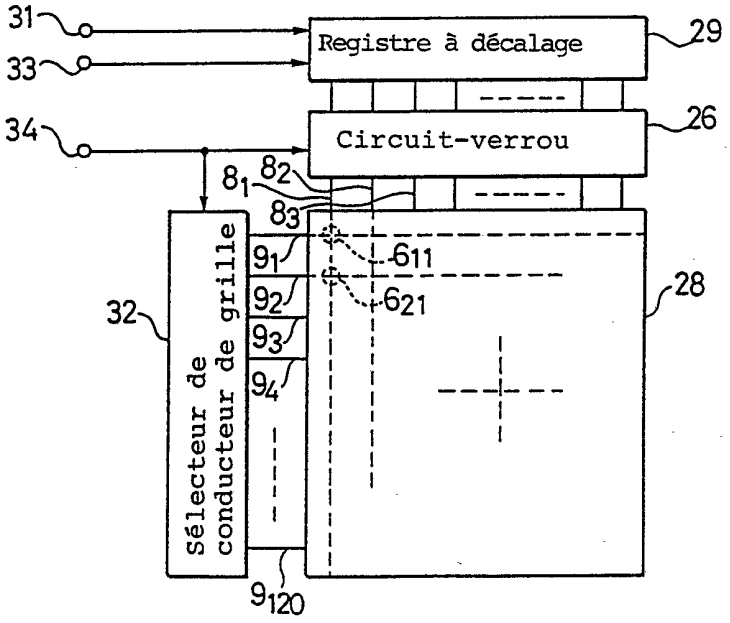

27
13
16
19
21
14
7
5
9
17
22
12
8

FIG. 10


31
33
34
Registre à décalage
29
Circuit-verrou
26
8_1
8_2
8_3
9_1
9_2
9_3
9_4
9_{120}
6_{11}
6_{21}
28
32
Sélecteur de conducteur de grille

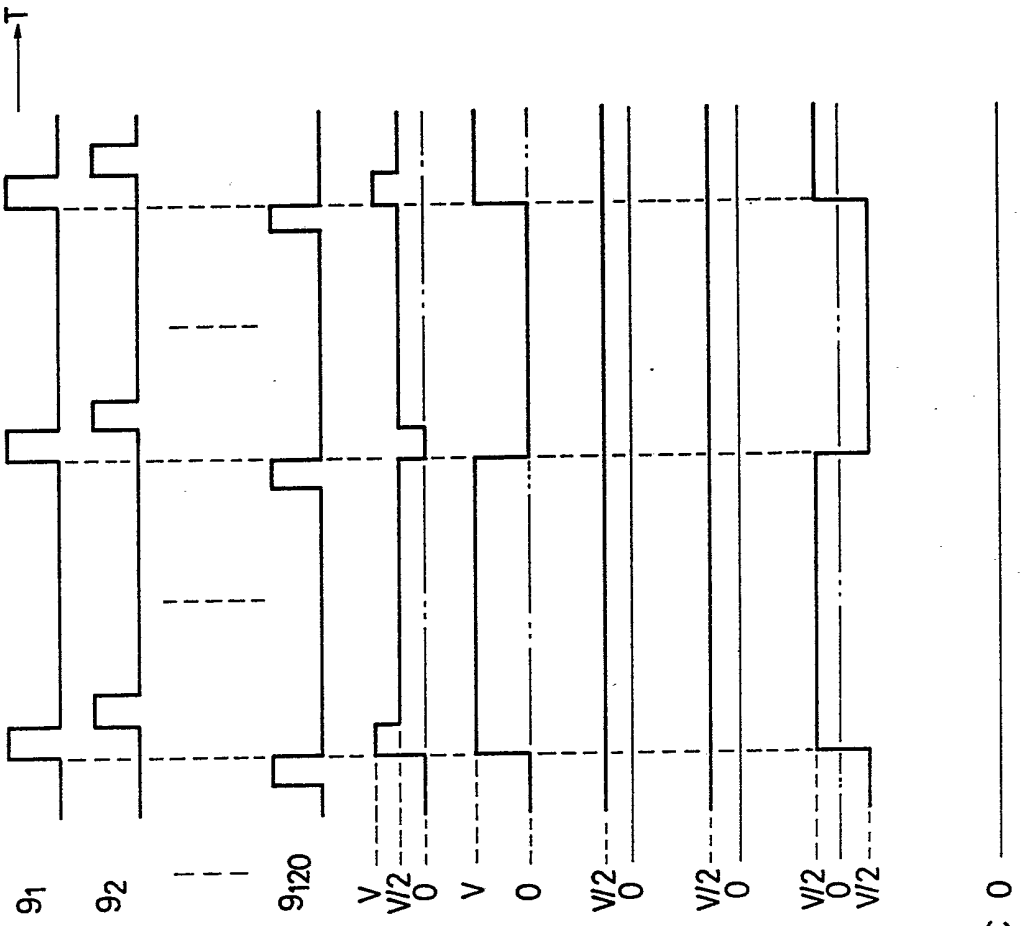


FIG. 11A

FIG. 11B

FIG. 11C

FIG. 11D

FIG. 11E

FIG. 11F

FIG. 11G

FIG. 12

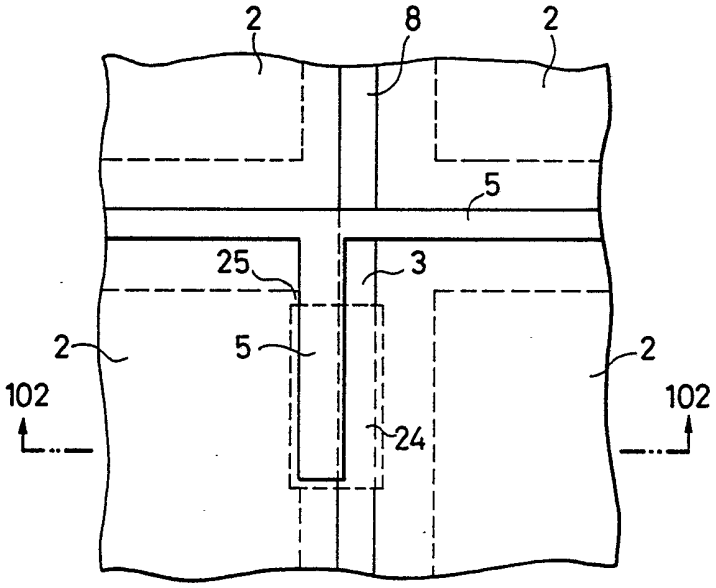


FIG. 13

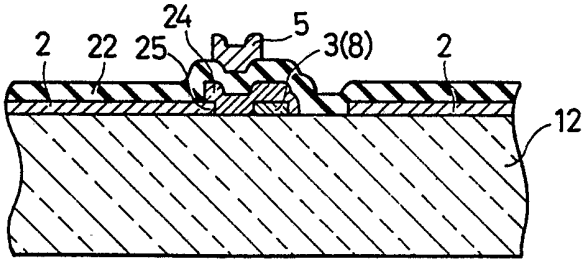


FIG. 14

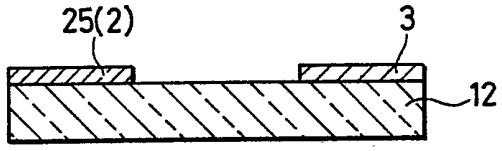


FIG. 15

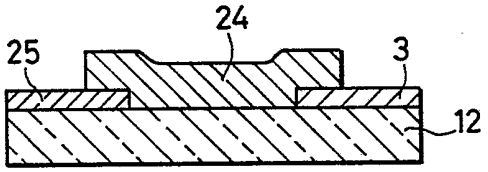


FIG. 16

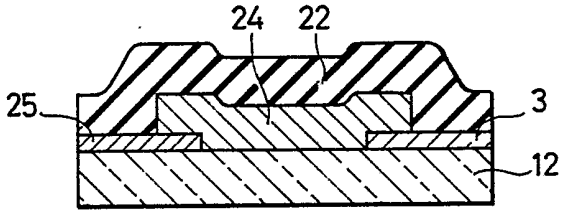


FIG. 17

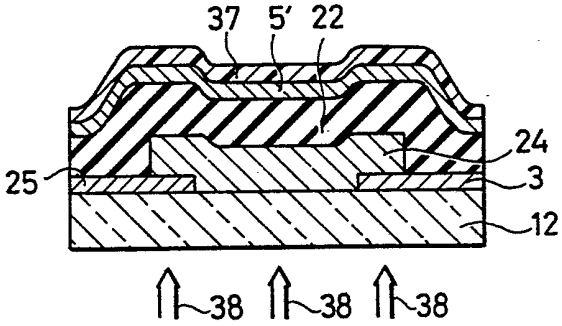


FIG. 18

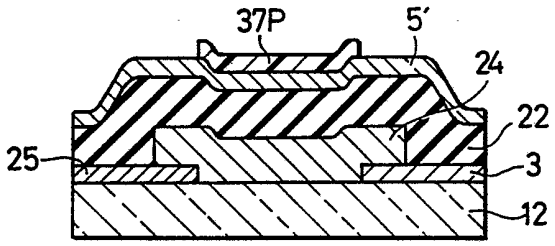


FIG. 19

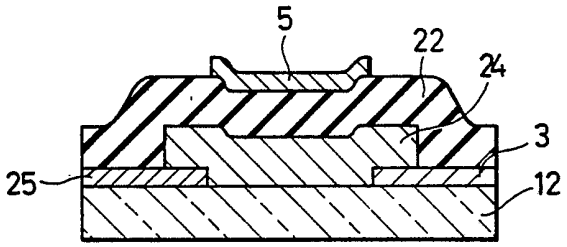
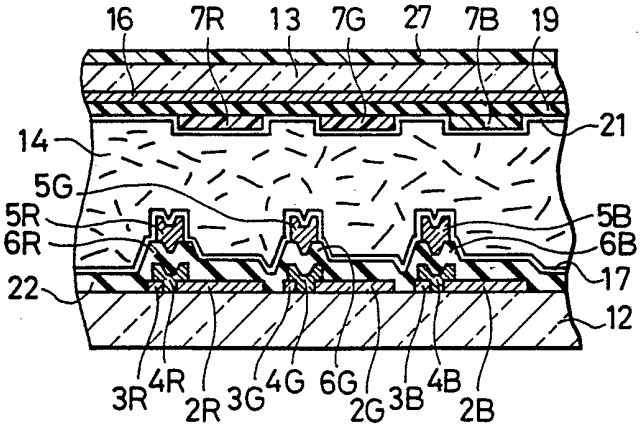



FIG. 20