

단위 프레임마다 평균 신호 레벨을 검출하여, 평균 신호 레벨이 소정값 미만이면, 유지방전 기간에서 상승 기울기를 가지며 정극성의 제 1 전압에 도달하고 하강 기울기를 가지며 그라운드 전압에 도달하는 제 1 유지펄스 및 제 2 유지펄스는 각각 주사전극 라인들과 유지전극 라인들에 교호하게 인가되어, 제 1 유지펄스와 제 2 유지펄스에서 제 1 전압이 인가되는 구간이 시간적으로 서로 중첩되도록 하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법을 제공한다.

대표도

도 7

명세서

도면의 간단한 설명

도 1은 본 발명의 구동방법을 적용하기 위한 플라즈마 디스플레이 패널을 도시하는 분리 사시도이다.

도 2는 도 1의 플라즈마 디스플레이 패널을 II-II선을 따라 취한 평면도이다.

도 3은 도 1의 플라즈마 디스플레이 패널의 전극 배치를 간략히 보여주는 도면이다.

도 4는 도 1의 플라즈마 디스플레이 패널의 구동방법을 실현하기 위한 플라즈마 디스플레이 패널의 구동장치를 간략히 도시한 블록도이다.

도 5는 도 1의 플라즈마 디스플레이 패널의 구동방법의 일례로서 주사전극 라인들에 대한 어드레스-디스플레이 분리 구동방법을 보여준다.

도 6은 도 1의 플라즈마 디스플레이 패널을 구동하기 위한 구동신호를 설명하는 타이밍도이다.

도 7은 도 6의 유지방전 기간의 중첩과형의 유지펄스를 상세히 설명하기 위한 타이밍도이다.

도 8은 도 6의 유지방전 기간의 비중첩과형의 유지펄스를 상세히 설명하기 위한 타이밍도이다.

* 도면의 주요부분에 대한 부호의 설명 *

1...플라즈마 디스플레이 패널, 110...전방패널,

111...전면기관, 112...주사전극,

113...유지전극, 115...전방유전체층,

116...전방보호막, 120...후방패널,

121...후면기관, 122...어드레스 전극,

123...후방유전체층, 124...격벽,

125...형광체층, 128...후방보호막,

Ce...방전셀, Y1, ..., Yn...주사전극 라인들,

X1, ..., Xn...유지전극 라인들,

A1, A2, ..., Am...어드레스 전극 라인들,

Vs...제 1 전압, Vset...제 2 전압,
 Vset+ Vs...제 3 전압, Vnf...제 4 전압,
 Vb...제 5 전압, Vsch...제 6 전압,
 Vscl...제 7 전압, Va...제 8 전압,
 400...영상처리부, 402...논리제어부,
 404...Y 구동부, 406...어드레스 구동부,
 408...X 구동부.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 플라즈마 디스플레이 패널의 구동방법에 관한 것으로서, 더 상세하게는 평균 신호 레벨을 검출하여 상기 평균 신호 레벨에 따라서 유지방전 기간에 중첩과형의 유지펄스 또는 비중첩과형의 유지펄스를 인가함으로써, 방전효율 향상과 수명증가 및 온도 저감을 위한 플라즈마 디스플레이 패널의 구동방법에 관한 것이다.

일본공개공보 1999-120924호에는 통상적인 플라즈마 디스플레이 패널의 구조가 개시되어 있다. 즉, 통상적인 플라즈마 디스플레이 패널의 전면 및 후면기관 사이에는, 어드레스 전극 라인들, 유전체층, 주사전극 라인들, 유지전극 라인들, 형광체층, 격벽 및 일산화마그네슘 (MgO) 보호층이 마련되어 있다.

어드레스 전극 라인들은 후면기관의 앞쪽에 일정한 패턴으로 형성된다. 후방유전체층은 어드레스 전극 라인들의 앞쪽에 도포된다. 후방유전체층의 앞쪽에는 격벽들이 어드레스 전극 라인들과 평행한 방향으로 형성된다. 이 격벽들은 각 방전셀의 방전 영역을 구획하고, 각 방전셀 사이의 광학적 간섭을 방지하는 기능을 한다. 형광체층은 격벽들 사이에서 어드레스 전극 라인들 상의 후방유전체층의 앞에 도포되며, 순차적으로 적색발광 형광체층, 녹색발광 형광체층, 청색발광 형광체층이 배치된다.

유지전극 라인들과 주사전극 라인들은 어드레스 전극 라인들과 직교되도록 전면기관의 뒤쪽에 일정한 패턴으로 형성된다. 각 교차점은 상응하는 디스플레이 셀을 설정한다. 각 유지전극 라인과 각 주사전극 라인은 ITO(Indium Tin Oxide) 등과 같은 투명한 도전성 재질의 투명 전극 라인과 전도도를 높이기 위한 금속 전극(버스 전극) 라인이 결합되어 형성될 수 있다. 전방유전체층은 유지전극 라인들과 주사전극 라인들의 뒤쪽에 전면(全面) 도포되어 형성된다. 강한 전계로부터 패널을 보호하기 위한 보호층 예를 들어, 일산화마그네슘(MgO)층은 전방유전체층의 뒤쪽에 전면 도포되어 형성된다. 방전 공간에는 플라즈마 형성용 가스가 밀봉된다.

종래의 플라즈마 디스플레이 패널을 구동하기 위해서 한 서브필드는 리셋 기간, 어드레스 기간 및 유지방전 기간을 구비하고, 어드레스 전극 라인들, 유지전극 라인들 및 주사전극 라인들 각각에 구동신호가 인가된다.

먼저 리셋 기간은 모든 주사 전극 라인들에 대해 리셋펄스를 인가하여, 리셋 방전을 수행함으로써, 전체 방전셀의 벽전하 상태를 초기화한다.

다음에, 어드레스 기간에는, 켜져야 할 셀을 선택하기 위해, 주사전극 라인들에 순차적으로 주사펄스가 인가되고, 어드레스 전극 라인들에는 상기 주사펄스에 맞춰 표시 데이터 신호가 인가된다.

다음에, 유지방전 기간에는, 어드레스 기간에서 선택된 켜져야 할 셀에서 유지방전이 수행되도록, 유지전극 라인들과 주사전극 라인들에 유지펄스가 교호하게 인가된다.

한편, 종래에는 유지방전 기간에 주사전극 라인들과 유지전극 라인들에 인가되고, 유지방전 전압을 갖는 유지필스가 시간적으로 서로 중첩되는 구간이 없이 인가되었다. 즉, 비중첩 파형의 유지필스가 인가되었으며, 이로 인하여 계속해서 일어나는 유지방전의 방전 주파수가 작아져 유지방전 기간이 길어지거나 방전효율이 떨어지는 문제점이 발생하였다.

발명이 이루고자 하는 기술적 과제

본 발명은, 평균 신호 레벨을 검출하여 상기 평균 신호 레벨에 따라서 유지방전 기간에 중첩파형의 유지필스 또는 비중첩 파형의 유지필스를 인가함으로써, 방전효율 향상과 수명증가 및 온도 저감을 하는 것을 목적으로 한다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위하여, 본 발명은, 주사전극 라인들과 유지전극 라인들이 나란하게 형성되고, 어드레스 전극 라인들이 주사전극 라인들 및 유지전극 라인들에 이격 및 교차되도록 형성되는 플라즈마 디스플레이 패널에 대하여, 복수의 서브필드들을 단위 프레임에 포함시켜서 시분할 구동에 의하여 계조 표시를 수행하되, 리셋 기간, 어드레스 기간 및 유지방전 기간을 갖는 구동신호에 의해 구동되는 플라즈마 디스플레이 패널의 구동방법에 있어서,

단위 프레임마다 평균 신호 레벨을 검출하여, 평균 신호 레벨이 소정값 미만이면, 유지방전 기간에서 상승 기울기를 가지며 정극성의 제 1 전압에 도달하고 하강 기울기를 가지며 그라운드 전압에 도달하는 제 1 유지필스 및 제 2 유지필스는 각각 주사전극 라인들과 유지전극 라인들에 교호하게 인가되어 제 1 유지필스와 제 2 유지필스에서 제 1 전압이 인가되는 구간이 시간적으로 서로 중첩되도록 하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법을 제공한다.

이러한 본 발명의 다른 특징에 의하면, 상기 평균 신호 레벨이 소정값 이상이면, 제 1 유지필스와 제 2 유지필스에서 제 1 전압이 인가되는 구간이 시간적으로 서로 중첩되지 않는 것이 바람직하다.

본 발명의 또 다른 특징에 의하면, 상기 리셋 기간에서,

주사전극 라인들에 제 1 전압에서 상승 램프 신호가 인가되어 제 2 전압만큼 상승하여 최종적으로 제 3 전압에 도달하고, 제 1 전압에서 하강 램프 신호가 인가되어 하강하여 최종적으로 제 4 전압에 도달하고, 유지전극 라인들에는 하강 램프 신호 인가시부터 제 5 전압이 인가되고, 어드레스 전극라인들과 주사전극 라인들에는 그라운드 전압이 인가되고,

상기 어드레스 기간에서, 주사전극 라인들에는 제 6 전압이 인가되다가 순차적으로 부극성의 제 7 전압을 갖는 주사필스가 인가되고, 어드레스 전극 라인들에는 주사필스에 맞춰 제 8 전압을 갖는 표시 데이터 신호가 인가되며, 유지전극 라인들에는 제 5 전압이 인가되는 것이 바람직하다.

이하, 첨부된 도면들을 참조하여 본 발명의 실시예에 대하여 상세히 설명한다.

도 1은 본 발명의 구동방법을 적용하기위한 플라즈마 디스플레이 패널을 도시하는 분리 사시도이다.

도 2는 도 1의 플라즈마 디스플레이 패널을 II-II선을 따라 취한 평면도이다.

이하에서 도 1 내지 도 2를 참조하여 설명한다.

도 1의 플라즈마 디스플레이 패널(1)은 전방패널(110)과 후방패널(120)을 구비하며, 상기 전방패널(110)은 전면기관(111)을, 상기 후방패널(120)은 후면기관(121)을 구비한다. 상기 플라즈마 디스플레이 패널(1)은 상기 전면기관(111) 및 후면기관(121) 사이에 배치되며, 화상을 구현하기 위해 방전을 일으키고 광을 발생시키는 공간인 방전셀(Ce)들을 한정하는 격벽(124)들을 구비한다.

상기 전방패널(110)은 상기 전면기관(111)의 후방 측, 상기 전면기관의 배면에 배치되고, 후술하는 주사전극 라인(112)들 및 유지전극 라인(113)들을 덮도록 배치되는 전방유전체층(115)을 구비한다. 상기 주사전극 라인(112)들 및 유지전극 라인(113)들은 전도도를 높이기 위한 금속성 재질의 버스전극(112a, 113a)과, ITO(Indium Tin Oxide) 등과 같은 투명한 도전성 재질의 투명전극(112b, 113b)을 구비한다. 상기 주사전극 라인(112)들 및 유지전극 라인(113)들은 상기 방전셀(Ce)들이 연장되는 일 방향으로 연장된다.

상기 전방유전체층(115)의 배면에는 상기 전방유전체층(115)을 보호하기 위한 전방보호막(116)이 구비되는 것이 바람직하다.

상기 후방패널(120)은 상기 후면기관(121)과, 상기 후면기관(121) 상에 상기 전면기관(121) 방향으로 형성되는 후방유전체층(123)을 구비할 수 있다. 상기 후방유전체층(123)내에는 상기 주사전극 라인(112)들 및 유지전극 라인(113)들이 연장되는 방향과 직교하는 방향으로 어드레스 전극 라인(122)들이 연장되어 배치된다.

또한, 상기 후방패널(120)은 상기 후방유전체층(123)의 상부에 방전셀들을 구획하는 격벽(124)들이 배치되고, 상기 격벽(124)들에 의하여 한정되는 공간 내에 배치된 형광체층(125)을 구비한다. 상기 형광체층(125)을 보호하기 위해 형광체층(125)의 전면에 후방보호막(128)을 구비하는 것이 바람직하다.

상기 전방패널(110)과 후방패널(120)은 프리트(frit, 미도시)와 같은 결합부재에 의해 결합되어 밀봉되는 것이 바람직하며, 반드시 프리트와 같은 결합부재에 의해 결합될 필요는 없으며, 상기 방전셀(Ce)들 내에 있는 방전가스가 진공상태인 경우, 상기 진공상태에 따른 압력으로 결합될 수도 있다. 한편, 상기 방전셀(Ce)들 내부에는 10% 전·후의 제논(Xe)가스를 포함한 네온(Ne), 헬륨(He), 또는 아르곤(Ar)중의 어느 하나 혹은 이들 중 둘 이상의 혼합가스로 이루어진 방전가스가 충전된다.

상기 전면기관(111)과 후면기관(121)은 유리로 형성되는 것이 일반적이며, 상기 전면기관은 광 투과율이 높은 물질로 형성되는 것이 바람직하다. 한편, 상기 후면기관(121)은 반드시 광이 투과될 필요는 없으며, 상기 전면기관(111)에 비해 재료의 선택폭이 넓어 반드시 유리등의 광 투과율이 높은 물질일 필요는 없다. 오히려, 광 반사율이 높거나, 무효전력을 줄일 수 있는 재료의 다양한 사용이 더 바람직할 수 있다.

한편, 상기 플라즈마 디스플레이 패널의 휘도를 향상시키기 위해 상기 후면기관(121)의 상면 또는 상기 후방유전체층(123)의 상면에 반사층(미도시)이 배치되거나 상기 후방유전체층(123)에 광반사 물질을 포함시켜 상기 형광체에서 발생하는 가시광이 효율적으로 전방으로 반사될 수 있도록 할 수 있다.

상기 주사전극 라인(112)들 및 유지전극 라인(113)들 중 투명전극(112b, 113b)은 전면기관(111)의 배면에 배치되므로, 상기 형광체층(125)에서 발생하는 가시광을 용이하게 투과시킬 수 있어야 한다. 광 투과율이 양호한 투명전극(112)의 재료로는 ITO, SnO₂, ZnO 등의 재료가 사용될 수 있으며, ITO가 사용되는 것이 바람직하다. 한편, 어드레스 전극 라인(122)들은 광 투과율이 고려될 필요가 없으므로, 전극 재료의 선택 폭이 넓으며, 전기전도율이 높은 Ag, Cu, Cr 등이 사용되는 것이 바람직하다. 전방유전체층(115)의 배면에는 전방보호막(116)이 형성될 수 있으며, 상기 전방보호막(116)은 상기 전방유전체층(115)을 보호하고, 2차 전자를 방출하여 상기 방전이 용이하게 일어날 수 있도록 도와줄 수 있다.

한편, 상기 전면기관(111) 및 후면기관(121) 사이에 배치된 격벽(124)들은 상기 전면기관(111) 및 후면기관(121)과 함께 방전셀(Ce)들을 한정하도록 형성된다. 도 1에는 격벽(124)들이 방전셀(Ce)들을 매트릭스 형태로 구획하는 것으로 도시되어 있으나, 이에 한정되는 것은 아니고, 벌집형태, 델타 형태 등과 같은 다양한 형태로 구획될 수 있다. 또한, 도 2에는 방전셀(Ce)의 횡단면이 사각형인 것으로 도시되어 있으나, 이에 한정되는 것은 아니고, 삼각형, 오각형등의 다각형, 또는 원형, 타원형 등일 수 있다.

상기 후방유전체층(123)의 상부에는 상기 격벽(124)들이 형성될 수 있으며, Pb, B, Si, Al, 및 O 등과 같은 원소를 포함하는 유리성분 등으로 형성될 수 있으며, 여기에 필요에 따라, ZrO₂, TiO₂, 및 Al₂O₃ 와 같은 필러(filler)와 Cr, Cu, Co, Fe, TiO₂ 와 같은 안료가 포함될 수 있다. 격벽(124)들은 형광체층(125)이 도포될 수 있는 공간을 확보함과 아울러, 상기 전방격벽(115)들과 함께 상기 전방패널(110)과 후방패널(120)내부에 충전되는 방전가스의 진공상태(예를 들면 0.5 atm)로 인하여 발생하는 압력을 지지하고, 상기 방전셀(Ce)의 공간을 확보하며, 상기 방전셀(Ce)간의 크로스 토크(cross talk)를 방지하는 역할을 수행할 수 있다. 상기 격벽(124)들에 의해 한정되는 공간에는 적색발광, 녹색발광, 또는 청색발광 형광체층(125)이 배치될 수 있으며, 상기 격벽(124)들에 의해 상기 형광체층(125)이 구획된다.

상기 형광체층(125)은 적색발광 형광체, 녹색발광 형광체, 청색발광 형광체중 어느 하나의 형광체, 솔벤트, 및 바인더가 혼합된 형광체 페이스트가 후방유전체층(123)의 전면과 후방격벽(124)들에 도포된 후에 건조 및 소성공정을 거침으로써 형성된다. 상기 적색발광 형광체로서는 Y(V,P)O₄:Eu 등이 있고, 녹색발광 형광체로서는 ZnSiO₄:Mn, YBO₃:Tb 등이 있으며, 청색발광 형광체로서는 BAM:Eu 등이 있다.

상기 형광체층(125)의 전면에는 MgO 등으로 이루어진 후방보호막(128)이 형성될 수 있다. 상기 후방보호막(128)은 상기 방전셀(Ce)내에서 방전이 발생할 때, 방전입자의 충돌로 인해 상기 형광체층이 열화되는 것을 방지하고, 2차전자를 방출하여 상기 방전이 용이하게 일어날 수 있도록 도와줄 수 있다.

도 3은 도 1의 플라즈마 디스플레이 패널의 전극 배치를 간략히 보여주는 도면이다.

도 1 내지 도 3을 참고하여 설명하면, 주사전극 라인들(Y1, ..., Yn)과 유지전극 라인들(X1, ..., Xn)이 나란히 평행하게 배치된다. 즉, 전방유전체층(115)들 내에 주사전극 라인들(Y1, ..., Yn) 및 유지전극 라인들(X1, ..., Xn)이 배치되게 된다. 상기 주사전극 라인들(Y1, ..., Yn) 및 유지전극 라인들(X1, ..., Xn)에 직교하도록 어드레스 전극 라인들(A1, A2, ..., Am)이 배치된다. 상기 주사전극 라인들(Y1, ..., Yn) 및 유지전극 라인들(X1, ..., Xn) 과 상기 어드레스 전극 라인들(A1, A2, ..., Am)이 교차하는 영역에 방전셀(Ce)들이 구획된다.

도 4는 도 1의 플라즈마 디스플레이 패널의 구동방법을 실현하기 위한 플라즈마 디스플레이 패널의 구동장치를 간략히 도시한 블록도이다.

도 3 및 도 4를 참조하여 설명하면, 플라즈마 디스플레이 패널의 구동장치는, 영상처리부(400), 논리제어부(402), Y 구동부(404), 어드레스 구동부(406), X 구동부(408) 및 플라즈마 표시 패널(1)을 구비한다.

영상처리부(400)는 외부로부터 PC 신호, DVD 신호, 비디오 신호, TV 신호등의 외부 영상신호를 입력받아 아날로그 신호를 디지털 신호로 변환하고, 디지털 신호를 영상 처리하여 내부 영상신호로 출력한다. 내부 영상신호는 각각 8비트의 적색(R), 녹색(G), 및 청색(B) 영상 데이터, 클럭 신호, 수직 및 수평 동기 신호들이다.

논리제어부(402)는 영상처리부(400)로부터의 내부 영상신호를 입력받아 감마보정, APC(Automatic Power Control)단계 등을 거쳐 각각, 어드레스 구동 제어신호(SA), Y 구동 제어신호(SY)를 출력한다. 본 발명과 관련하여 논리제어부(402)는 내부영상신호에서 단위 프레임마다 평균 신호 레벨(Average Signal Level, ASL)을 검출하여 상기 평균 신호 레벨이 소정값 미만이면 중첩파형의 유지펄스를 만들도록 하는 구동 제어 신호들(SX, SY)을 출력하고, 평균 신호 레벨이 소정값 이상이면 비중첩파형의 유지펄스를 만들도록 구동 제어 신호들(SX, SY)을 출력한다.

Y 구동부(404)는 논리제어부(402)로부터의 Y 구동 제어신호(SY)를 입력받아, 리셋 기간(도 6의 PR)에 초기화 방전을 위해서 소거 전압을 갖는 소거 펄스와, 어드레스 기간(도 6의 PA)에 정극성의 스캔 하이 전압(도 6의 Vsch)이 인가되다가 패널(1)의 상하방향에 따라 순차적으로 부극성의 스캔 로우 전압(도 6의 Vsc)을 갖는 주사신호와, 유지방전 기간(도 8의 PS)에서 정극성의 유지방전 전압(도 6의 Vs) 및 그라운드 전압(도 6의 Vg)을 갖는 유지펄스를 플라즈마 표시 패널(1)의 주사 전극 라인들(Y1, ..., Yn)에 인가한다.

어드레스 구동부(406)는 논리제어부(402)로부터의 어드레스 구동 제어신호(SA)를 입력받아 어드레스 기간(도 6의 PA)에 전체 셀 중 켜져야 할 셀에 어드레스 전압(도 6의 Va)을 갖는 표시 데이터 신호를 플라즈마 표시 패널(1)의 어드레스 전극 라인들에 출력한다. 또한 본 발명과 관련하여, 유지방전 기간(도 6의 Vs)에 쏘 펄스를 인가한다. 상기 쏘 펄스의 전압은 어드레스 전압(도 6의 Va)보다 작거나 동일한 전압일 수 있다.

X 구동부(408)는 논리제어부(402)로부터의 Y 구동 제어신호(SY)를 입력받아, 리셋 기간(도 6의 PR) 및 어드레스 기간(Pa)에서 바이어스 전압(도 6의 Vb)과, 유지방전에서 정극성의 유지방전 전압(도 6의 Vs) 및 그라운드 전압(도 6의 Vg)을 갖는 유지펄스를 플라즈마 표시 패널(1)의 유지 전극 라인들(X1, ..., Xn)에 인가한다.

도 5는 도 1의 플라즈마 디스플레이 패널의 구동방법의 일례로서 주사전극 라인들에 대한 어드레스 디스플레이 분리 구동방법을 보여준다.

도 3 및 도 5를 참조하면, 단위 프레임은 시분할 계조 표시를 실현하기 위하여 소정개수 예컨대 8개의 서브필드들(SF1, ..., SF8)로 분할될 수 있다. 또한, 각 서브필드(SF1, ...SF8)는 리셋 구간(미도시)과, 어드레스 구간(A1, ..., A8) 및, 유지방전 구간(S1, ..., S8)로 분할된다.

각 어드레스 구간(A1, ..., A8)에서는, 어드레스 전극 라인들(A1, A2, ..., Am)에 표시 데이터 신호가 인가됨과 동시에 각 주사전극 라인들(Y1, ..., Yn)에 상응하는 주사 펄스가 순차적으로 인가된다.

각 유지방전 구간(S1, ..., S8)에서는, 주사전극 라인들(Y1, ..., Yn)과 유지전극 라인들(X1, ..., Xn)에 유지펄스가 교호하게 인가되어, 어드레스 구간(A1, ..., A8)에서 벽전하들이 형성된 방전셀들에서 유지방전을 일으킨다.

플라즈마 디스플레이 패널의 휘도는 단위 프레임에서 차지하는 유지방전 구간(S1, ..., S8)내의 유지방전 펄스 개수에 비례한다. 1 화상을 형성하는 하나의 프레임이, 8개의 서브필드와 256계조로 표현되는 경우에, 각 서브필드에는 차례대로 1, 2, 4, 8, 16, 32, 64, 128의 비율로 서로 다른 유지펄스의 수가 할당될 수 있다. 만일 133계조의 휘도를 얻기 위해서는, 서브필드1 기간, 서브필드3 기간 및 서브필드8 기간 동안 셀들을 어드레싱하여 유지방전하면 된다.

각 서브필드에 할당되는 유지방전 수는, APC(Automatic Power Control)단계에 따른 서브필드들의 가중치에 따라 가변적으로 결정될 수 있다. 또한 각 서브필드에 할당되는 유지방전 수는 감마특성이나 패널특성을 고려하여 다양하게 변형하는 것이 가능하다. 예컨대 서브필드 4에 할당된 계조도를 8에서 6으로 낮추고, 서브필드6에 할당된 계조도를 32에서 34로 높일 수 있다. 또한, 한 프레임을 형성하는 서브필드의 수도 설계사양에 따라 다양하게 변형하는 것이 가능하다.

도 6은 도 1의 플라즈마 디스플레이 패널을 구동하기 위한 구동신호를 설명하는 타이밍도이고, 도 7은 도 6의 유지방전 기간의 중첩파형의 유지펄스를 상세히 설명하기 위한 타이밍도이며, 도 8은 도 6의 유지방전 기간의 비중첩파형의 유지펄스를 상세히 설명하기 위한 타이밍도이다.

이하에서는 도 6 내지 도 8을 참고하여 설명한다.

먼저 서브필드(SF)는 리셋 기간(PR), 어드레스 기간(PA), 유지방전 기간(PS)으로 구성된다.

리셋 기간(PR)에서, 주사전극 라인들(Y1, ..., Yn)에 먼저 그라운드 전압(Vg)이 인가된다. 다음에, 제 1 전압인 유지방전 전압(Vs)이 급격하게 인가되며, 상기 제 1 전압(Vs)에서부터 상승 램프 신호가 인가되어 제 2 전압인 상승 전압(Vset)만큼 상승한 제 3 전압인 최고 상승 전압(Vset+ Vs)에 도달한다. 급격하지 않은 기울기를 갖는 상승 램프 신호가 인가됨으로 인하여 약방전이 발생하고, 상기 약방전이 발생하면서 주사전극 라인들(Y1, ..., Yn) 부근에 음전하들이 쌓이기 시작한다. 다음에 상기 제 1 전압(Vs)까지 급격하게 하강한 후, 하강 램프 신호가 인가되어 제 4 전압인 최저 하강 전압(Vnf)까지 도달한다. 급격하지 않은 기울기를 갖는 하강 램프 신호가 인가됨으로 인하여 약방전이 발생하고, 상기 약방전이 발생하면서 주사전극 라인들(Y1, ..., Yn) 부근에 쌓였던 음전하들의 일부가 방출된다. 결국 주사전극 라인들(Y1, ..., Yn) 부근에는 어드레스 방전이 발생하기에 적당한 양의 음전하가 잔류하게 된다. 상기 주사전극 라인들(Y1, ..., Yn)에 상기 하강 램프 신호 인가시부터, 유지전극 라인들(X1, ..., Xn)에는 제 5 전압인 바이어스 전압(Vb)이 인가된다. 어드레스 전극 라인들(A1, A2, ..., Am)에는 리셋 기간(PR)동안 그라운드 전압(Vg)이 인가된다.

다음에, 어드레스 기간(PA)에는 켜져야 할 셀을 선택하기 위해, 주사전극 라인들(Y1, ..., Yn)에 먼저 제 6 전압인 스캔 하이 전압(Vsch)이 인가되다가 순차적으로 주사전극 라인별로 제 7 전압인 스캔 로우 전압(Vscl)을 갖는 주사펄스가 인가된다. 어드레스 전극 라인들(A1, A2, ..., Am)에 제 8 전압인 어드레스 전압(Va)을 갖는 표시 데이터 신호가 상기 주사펄스에 맞춰 인가된다. 유지전극 라인들(X1, ..., Xn)에는 계속해서 상기 제 5 전압(Vb)이 인가된다. 제 8 전압(Va)과, 제 7 전압(Vscl)과, 주사 전극(Y) 부근의 음전하에 의한 벽전압 및 어드레스 전극(A) 부근의 양전하에 의한 벽전압에 의해 어드레스 방전이 수행된다. 상기 어드레스 방전 수행 후 주사전극(Y) 부근에는 양전하가 축적되며, 유지전극(X) 부근에는 음전하가 축적된다.

유지방전 기간(PS)에서는, 상기 도 4의 논리제어부(402)에서 단위 프레임마다 평균 신호 레벨을 검출하여, 상기 평균 신호 레벨이 소정값 미만이면, 상승 기울기를 갖으며 제 1 전압(Vs)에 도달하고, 하강 기울기를 갖으며 그라운드 전압(Vg)에 도달하는 제 1 유지펄스와 제 2 유지펄스가 각각 주사전극 라인들(Y1, ..., Yn)과 유지전극 라인들(X1, ..., Xn)에 서로 교호하게 인가된다. 상기 제 1 유지펄스와 제 2 유지펄스에서 상기 제 1 전압(Vs)을 갖는 구간이 시간적으로 중첩되도록 인가된다. 이와 같은 제 1 유지펄스와 제 2 유지펄스를 중첩파형의 유지펄스라 한다.

중첩파형의 유지펄스에 대해 도 7을 참조하여 이하에서 상세히 설명한다. 시간 t1에서 t2까지, 주사전극 라인들(Y1, ..., Yn)에 인가되는 제 1 유지펄스는 상승 기울기를 갖으며 최종적으로 제 1 전압(Vs)에 도달한다. 이때 유지전극 라인들(X1, ..., Xn)에 인가되는 제 2 유지펄스는 그라운드 전압(Vg)을 갖는다. 시간 t2에서 t4까지, 제 1 유지펄스는 제 1 전압(Vs)을 계속 갖는다. 한편, 제 2 유지펄스는 시간 t2에서 t3까지 그라운드 전압(Vg)을 계속 갖으며, 시간 t3에서 t4까지 상승 기울기를 갖으며 최종적으로 제 1 전압(Vs)에 도달한다. 결국 시간 t4에서 제 1 유지펄스와 제 2 유지펄스가 제 1 전압(Vs)을 중첩하여 갖게 된다. 다음에 시간 t4에서 t5까지 제 1 유지펄스는 하강 기울기를 갖으며 최종적으로 그라운드 전압(Vg)에 도달한다. 시간 t4에서 t7까지 제 2 유지펄스는 제 1 전압(Vs)을 갖는다. 시간 t5에서 t6까지, 제 1 유지펄스는 그

라운드 전압(V_g)을 갖게 된다. 시간 t_6 에서 t_7 까지, 제 1 유지펄스는 상승 기울기를 갖으며, 최종적으로 제 1 전압에 도달하고, 상기의 과정을 반복한다. 시간 t_7 에서 t_8 까지 제 2 유지펄스는 하강기울기를 갖으며, 최종적으로 그라운드 전압에 도달하고, 상기 그라운드 전압을 시간 t_8 에서 t_9 까지 계속 갖는다. 상기의 상승 기울기와 하강 기울기는 통상적으로 에너지 충전 및 회수를 위하여 사용된다.

유지방전 기간(PS)에서의 중첩파형은 주사전극(Y)에 인가되는 제 1 유지펄스와 유지전극(X)에 인가되는 제 2 유지펄스에서 제 1 전압(V_s)을 갖는 구간이 서로 중첩되는 것을 의미하며, 도 7과 같이 시간 t_4 에서 중첩되는 것에만 한정되지 않고, 더 많은 시간동안 중첩되는 것도 가능하다. 중첩 구간이 길어질수록, 제 1 유지펄스와 제 2 유지펄스의 주기가 짧아질 수 있으며, 또한 유지방전 사이의 간격이 짧아질 수 있다. 즉, 방전 주파수가 커지면, 유지방전에서 공간전하를 잘 활용할 수 있으므로, 비중첩 파형의 유지펄스 보다 방전효율을 향상시킬 수 있다.

벽전하 관점에서 유지방전을 설명하면, 제 1 유지펄스가 제 1 전압(V_s)을 갖는 경우에, 주사전극(Y)에 인가된 정극성의 제 1 전압(V_s)과, 유지전극(X)에 인가된 그라운드 전압(V_g)과, 주사전극(Y) 부근에 쌓여있던 양전하에 의한 벽전압과, 유지전극(X) 부근에 쌓여있던 음전하에 의한 벽전압으로 인하여 유지방전이 수행되면서, 주사전극(Y) 부근에는 음전하를 쌓고, 유지전극(X) 부근에는 양전하를 쌓는다.

다음에, 제 2 유지펄스가 제 1 전압을 갖는 경우에, 유지전극(X)에 인가된 정극성의 제 1 전압(V_s)과, 주사전극(Y)에 인가된 그라운드 전압(V_g)과, 유지전극(X) 부근에 쌓여있던 양전하에 의한 벽전압과, 주사전극(Y) 부근에 쌓여있던 음전하에 의한 벽전압으로 인하여 유지방전이 수행되면서, 주사전극(Y) 부근에는 양전하를 쌓고, 유지전극(X) 부근에는 음전하를 쌓는다. 상기의 단계를 계속적으로 반복하게 되며, 이로 인하여 유지방전이 계속 수행되게 된다.

한편, 상기 도 4의 논리제어부(402)에서 단위 프레임마다 평균 신호 레벨을 검출하여, 상기 평균 신호 레벨이 소정값 이상이면, 유지방전 기간(PS)에서는 상승 기울기를 갖으며 제 1 전압(V_s)에 도달하고, 하강 기울기를 갖으며 그라운드 전압(V_g)에 도달하는 제 1 유지펄스와 제 2 유지펄스가 각각 주사전극 라인들(Y_1, \dots, Y_n)과 유지전극 라인들(X_1, \dots, X_n)에 서로 교호하게 인가된다. 상기 제 1 유지펄스와 제 2 유지펄스에서 상기 제 1 전압(V_s)을 갖는 구간이 시간적으로 중첩되지 않도록 인가된다. 이와 같은 제 1 유지펄스와 제 2 유지펄스를 비중첩파형의 유지펄스라 한다.

비중첩파형의 유지펄스에 대해 도 8을 참조하여 이하에서 상세히 설명한다. 시간 t_a 에서 t_b 까지, 주사전극 라인들(Y_1, \dots, Y_n)에 인가되는 제 1 유지펄스는 상승 기울기를 가지며 최종적으로 제 1 전압(V_s)에 도달하고, 유지전극 라인들(X_1, \dots, X_n)에 인가되는 제 2 유지펄스는 그라운드 전압(V_g)을 갖는다. 시간 t_b 에서 t_c 까지, 제 1 유지펄스는 제 1 전압(V_s)을 계속 가지며, 제 2 유지펄스는 그라운드 전압(V_g)을 계속 갖는다. 시간 t_c 에서 t_d 까지, 제 1 유지펄스는 하강 기울기를 가지며 최종적으로 그라운드 전압(V_g)에 도달하고, 제 2 유지펄스는 계속 그라운드 전압(V_g)을 갖는다. 시간 t_d 에서 t_e 까지, 제 1 유지펄스는 그라운드 전압(V_g)을 가지며, 제 2 유지펄스는 상승 기울기를 가지며 최종적으로 제 1 전압(V_s)에 도달한다. 시간 t_e 에서 t_f 까지, 제 1 유지펄스는 계속해서 그라운드 전압(V_g)을 가지며, 제 2 유지펄스는 제 1 전압(V_s)을 갖는다. 시간 t_f 에서 t_g 까지, 제 1 유지펄스는 계속해서 그라운드 전압(V_g)을 가지며, 제 2 유지펄스는 하강 기울기를 가지며 최종적으로 그라운드 전압(V_g)에 도달한다. 상기의 과정을 반복하여 제 1 유지펄스와 제 2 유지펄스가 각각 주사전극 라인들(Y_1, \dots, Y_n)과 유지전극 라인들(X_1, \dots, X_n)에 인가된다. 상기의 상승 기울기와 하강 기울기는 통상적으로 에너지 충전 및 회수를 위하여 사용된다.

비중첩파형의 유지펄스를 인가하면, 유지방전의 주기가 커져, 방전 주파수가 작아지게 되며, 중첩파형에 비해 방전효율이 떨어지게 된다. 그러나 중첩파형에서 발생하는 온도 상승과 패널 수명을 개선할 수 있게 된다.

발명의 효과

상기한 바와 같은 본 발명의 따르면, 다음과 같은 효과를 얻을 수 있다.

본 발명은 평균 신호 레벨(ASL)을 단위 프레임마다 검출하여 상기 평균 신호 레벨(ASL)이 소정값 미만이라면, 유지방전의 횟수가 적으므로, 중첩파형의 유지펄스를 사용하여도 온도상승의 효과는 그리 크지 않으며, 방전 효율을 향상시키고 휘도를 향상시킨다. 반면에 상기 평균 신호 레벨(ASL)이 소정값 이상이라면, 유지방전의 횟수가 많으므로, 비중첩파형의 유지펄스를 사용하여 온도상승을 저감하고 패널 수명을 개선한다.

따라서 본 발명의 구동 방법에 의하면, 방전 효율이 향상되고, 온도 저감 및 패널 수명이 개선된다.

본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

(57) 청구의 범위

청구항 1.

주사전극 라인들과 유지전극 라인들이 나란하게 형성되고, 어드레스 전극 라인들이 상기 주사전극 라인들 및 유지전극 라인들에 이격 및 교차되도록 형성되는 플라즈마 디스플레이 패널에 대하여, 복수의 서브필드들을 단위 프레임에 포함시켜서 시분할 구동에 의하여 계조 표시를 수행하되, 리셋 기간, 어드레스 기간 및 유지방전 기간을 갖는 구동신호에 의해 구동되는 플라즈마 디스플레이 패널의 구동방법에 있어서,

단위 프레임마다 평균 신호 레벨을 검출하여, 상기 평균 신호 레벨이 소정값 미만이면,

상기 유지방전 기간에서 상승 기울기를 가지며 정극성의 제 1 전압에 도달하고 하강 기울기를 가지며 그라운드 전압에 도달하는 제 1 유지펄스 및 제 2 유지펄스는 각각 상기 주사전극 라인들과 유지전극 라인들에 교호하게 인가되어, 상기 제 1 유지펄스와 상기 제 2 유지펄스에서 상기 제 1 전압이 인가되는 구간이 시간적으로 서로 중첩되도록 하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

청구항 2.

제 1 항에 있어서, 상기 평균 신호 레벨이 소정값 이상이면,

상기 제 1 유지펄스와 상기 제 2 유지펄스에서 상기 제 1 전압이 인가되는 구간이 시간적으로 서로 중첩되지 않는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

청구항 3.

제 2 항에 있어서,

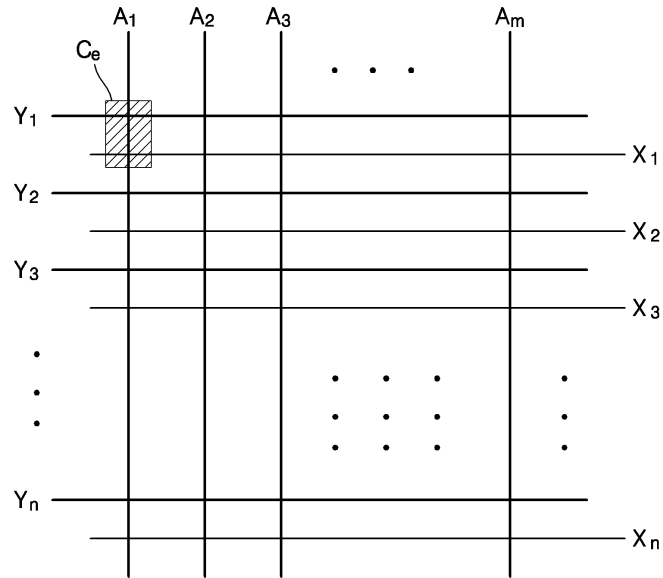
상기 리셋 기간에서,

상기 주사전극 라인들에 상기 제 1 전압에서 상승 램프 신호가 인가되어 제 2 전압만큼 상승하여 최종적으로 제 3 전압에 도달하고, 상기 제 1 전압에서 하강 램프 신호가 인가되어 하강하여 최종적으로 제 4 전압에 도달하고, 상기 유지전극 라인들에는 상기 하강 램프 신호 인가시부터 제 5 전압이 인가되고, 상기 어드레스 전극라인들과 주사전극 라인들에는 상기 그라운드 전압이 인가되고,

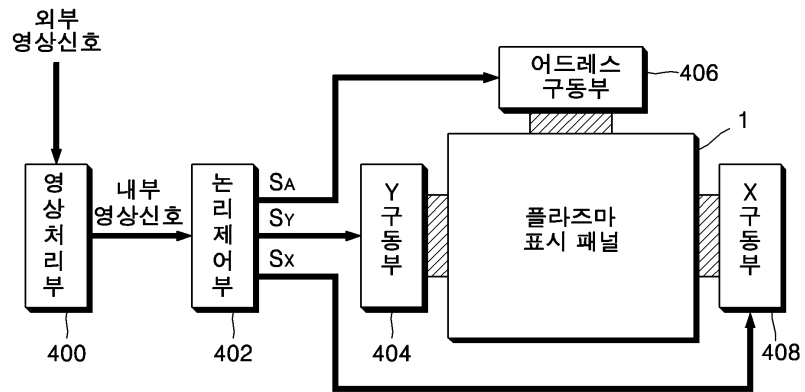
상기 어드레스 기간에서, 상기 주사전극 라인들에는 제 6 전압이 인가되다가 순차적으로 부극성의 제 7 전압을 갖는 주사 펄스가 인가되고, 상기 어드레스 전극 라인들에는 상기 주사펄스에 맞춰 제 8 전압을 갖는 표시 데이터 신호가 인가되며, 상기 유지전극 라인들에는 상기 제 5 전압이 인가되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

도면

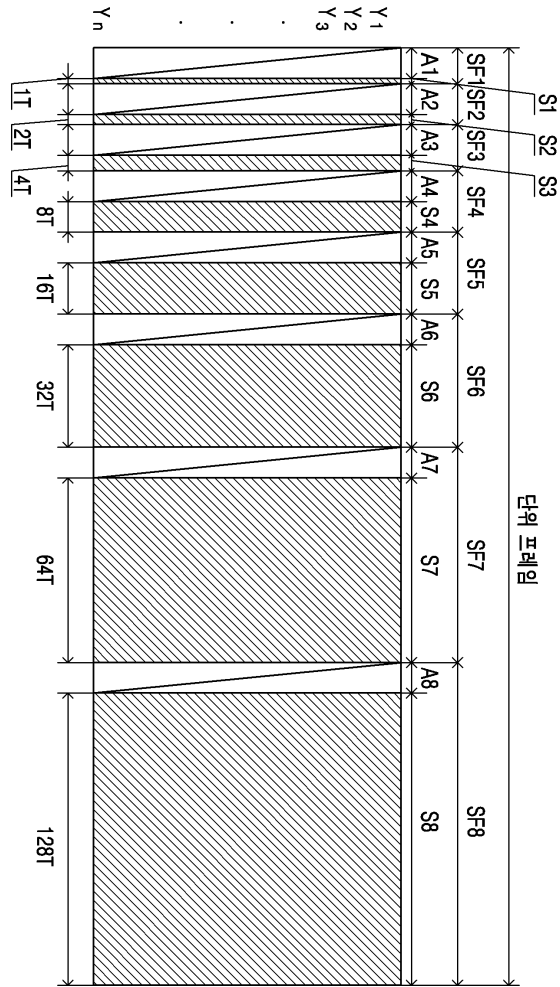
도면3



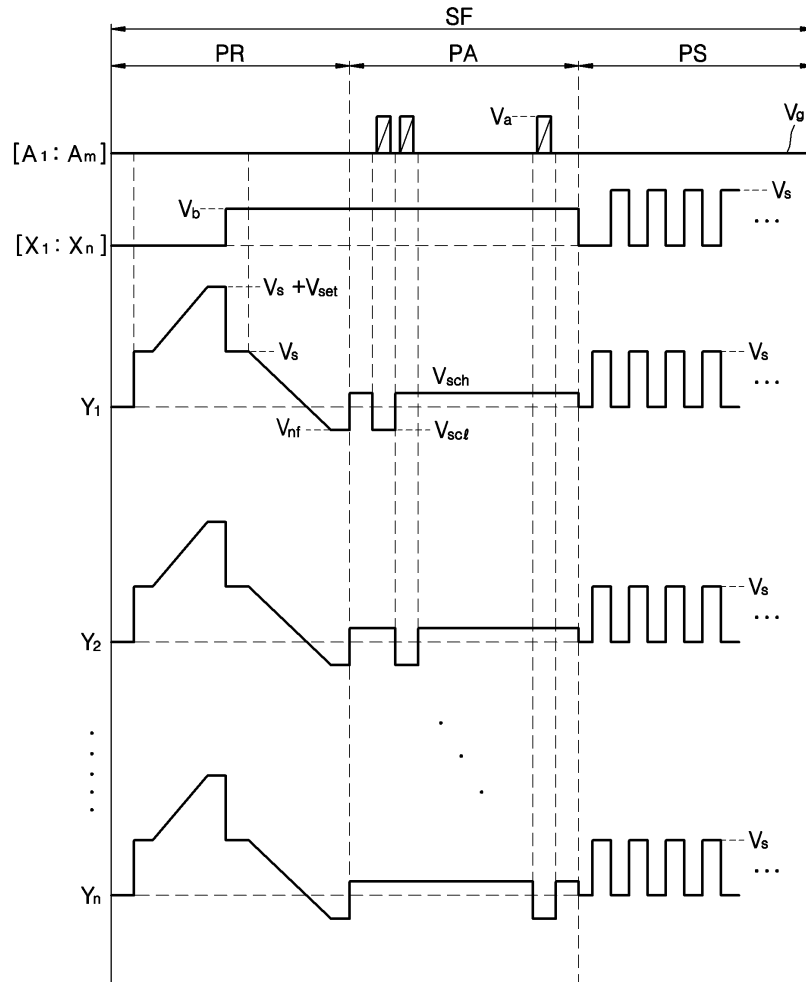
도면4



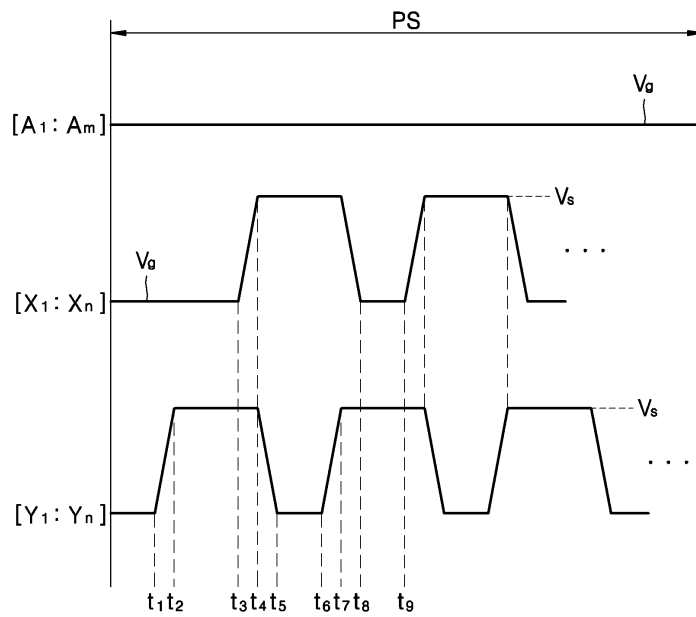
도면5



도면6



도면7



도면8

