



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0031017
 (43) 공개일자 2012년03월29일

(51) 국제특허분류(Int. Cl.)
 G06F 9/445 (2006.01) G06F 9/22 (2006.01)
 G06F 13/14 (2006.01)
 (21) 출원번호 10-2011-7030846
 (22) 출원일자(국제) 2010년06월15일
 심사청구일자 없음
 (85) 번역문제출일자 2011년12월23일
 (86) 국제출원번호 PCT/EP2010/058375
 (87) 국제공개번호 WO 2010/149538
 국제공개일자 2010년12월29일
 (30) 우선권주장
 09305609.1 2009년06월26일
 유럽특허청(EPO)(EP)

(71) 출원인
 톰슨 라이센싱
 프랑스 92130 이씨레몰리노 잔 다르크 뒤편 1-5
 (72) 발명자
 조지, 마르코
 독일 30855 란젠하겐 캐롤라인 허셀 웨그 17
 디이스, 올리버
 독일 30625 하노버 칼 비헤르트 알레 74 리서치
 앤드 이노베이션 도이치 톰슨 오에이치취
 (74) 대리인
 백만기, 양영준, 전경석

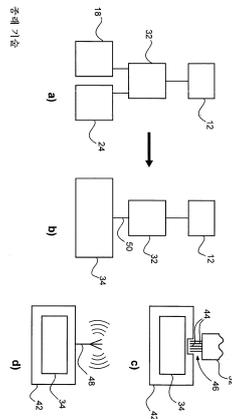
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **데이터 처리를 위한 장치에서 결합된 메모리 및 저장 디바이스**

(57) 요약

본 발명은 중앙 처리 장치(12) 및 비휘발성 랜덤 액세스 메모리(34)를 포함하는 데이터 처리를 위한 장치(10)에 관한 것이다. 상기 중앙 처리 장치(12) 및 상기 비휘발성 랜덤 액세스 메모리(34)는 메모리 버스(14, 16, 20, 32)를 통해 연결된다. 상기 장치(10)를 실행하기 위한 운영 체제와 관련이 있는 데이터가 상기 비휘발성 랜덤 액세스 메모리(34)에 적어도 부분적으로 저장되고, 상기 장치(10)를 운영하기 위해 상기 운영 체제에 의해 이용되는 메모리가 적어도 부분적으로 상기 비휘발성 메모리(34)이다.

대표도 - 도1



특허청구의 범위

청구항 1

중앙 처리 장치(12) 및 비휘발성 랜덤 액세스 메모리를 부착하기 위한 메모리 버스(14, 16, 20, 32)를 포함하는 데이터 처리를 위한 장치(10)로서,

상기 장치(10)를 실행하기 위해 이용되는 운영 체제와 관련이 있는 데이터가 상기 비휘발성 랜덤 액세스 메모리(34)에 적어도 부분적으로 저장되고, 상기 장치(10)를 운영하기 위해 상기 운영 체제에 의해 이용되는 메모리가 적어도 부분적으로 상기 비휘발성 랜덤 액세스 메모리(34)인 것을 특징으로 하는 장치(10).

청구항 2

제1항에 있어서, 상기 장치(10)가 포함하는 유일한 기록 가능한 메모리는 상기 비휘발성 랜덤 액세스 메모리(34)인 장치(10).

청구항 3

제1항 또는 제2항에 있어서, 상기 비휘발성 랜덤 액세스 메모리(34)는 상기 장치(10)로부터 물리적으로 분리 가능한 상기 장치(10)의 컴포넌트(42)에 위치하는 장치(10).

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서, 상기 메모리 버스 연결(14, 16, 20, 32)은 상기 중앙 처리 장치(12)와 상기 비휘발성 랜덤 액세스 메모리(34) 사이에 핀들(44)의 직접 와이어(50) 또는 플러그(46) 연결에 의해 실현되는 장치(10).

청구항 5

제4항에 있어서, 상기 메모리 버스(14, 16, 20, 32)는 PCI-Express 연결인 장치(10).

청구항 6

제1항 내지 제5항 중 어느 한 항에 있어서, 상기 비휘발성 랜덤 액세스 메모리(34)가 상이한 가상 세션들(38, 40)로 분할되는 장치(10).

청구항 7

제6항에 있어서, 적어도 하나의 가상 섹션(40)은 데이터 저장을 위해 이용되고 추가적인 가상 섹션(38)은 데이터를 처리하기 위한 주 메모리로서 이용되는 장치(10).

청구항 8

제6항 또는 제7항에 있어서, 상기 가상 섹션들(38, 40)의 사이즈는 동적으로 할당 가능한 장치(10).

청구항 9

제1항 내지 제8항 중 어느 한 항에 있어서, 상기 비휘발성 랜덤 액세스 메모리(38)는 상 변화(phase change) 랜덤 액세스 메모리, 자기(magnetic) 랜덤 액세스 메모리, 강유전성(ferroelectric) 랜덤 액세스 메모리 또는 NanotubeRAM 디바이스 중 하나인 장치(10).

청구항 10

제1항 내지 제9항 중 어느 한 항에 있어서, 상기 장치(10)는 퍼스널 컴퓨터, 마이크로프로세서, 임베디드 플랫폼, 셋톱 박스 및 미디어 리코더(media recorder) 중 하나인 장치(10).

명세서

기술분야

[0001] 본 발명은 중앙 처리 장치 및 비휘발성 랜덤 액세스 메모리를 포함하는 데이터 처리를 위한 장치와 관련이 있다.

배경기술

[0002] 도 4를 참조하면, 데이터 처리를 위한 장치(10), 특히 컴퓨터 시스템, 홈 엔터테인먼트 디바이스 등의 전형적인 아키텍처가 도시되어 있다. 하기에 CPU라고 불리는, 중앙 처리 장치(12)는 프론트 사이드 버스(14)를 통해 노스브리지(Northbridge)(16)에 연결된다. RAM이라고도 불리는, 랜덤 액세스 메모리(18)가 노스브리지(16)에 연결된다. 노스브리지(16) 및 사우스브리지(Southbridge)(20)는 도 4에서 도시된 데이터 처리를 위한 장치(10)의 버스 시스템을 구성한다. 노드브리지(16) 및 사우스브리지(20)는, 예컨대, 직접 매체 인터페이스(direct media interface)(22)를 통해 연결된다. 데이터 저장 디바이스(24), 예컨대, 하드 디스크 등이 S-ATA 인터페이스(26)를 통해 사우스브리지(20)에 연결된다. 또한, 몇 개의 USB-포트들(28) 및 PCI-슬롯들(30)이 사우스브리지(20)에 연결된다.

[0003] 전형적으로, 표준 랜덤 액세스 메모리 디바이스(RAM), 예컨대, 싱크로노스 다이내믹 랜덤 액세스 메모리(SDRAM) 또는 더블 데이터 레이트 싱크로노스 다이내믹 랜덤 액세스 메모리(DDR-SDRAM, DDRAM) 디바이스가 랜덤 액세스 메모리(18)로서 이용된다. 이러한 디바이스들은 고속 데이터 전송 레이트를 제공한다. 그러나, 이러한 메모리들은 휘발성 메모리들이고 다소 제한된 저장 용량을 가진다. 이와 대비하여, 데이터 저장 디바이스(24), 예컨대, 종래의 하드 디스크 드라이브 또는 플래시 메모리 디바이스는 낮은 데이터 전송 레이트를 제공하지만, 그것은 비휘발성이고 큰 저장 용량을 가진다.

[0004] 도 4에서 도시된 것과 같은 시스템 아키텍처를 가진 기계에서 실행되는 운영 체제의 시동 시퀀스(부팅) 동안에, 데이터 저장 디바이스(24)에 전형적으로 저장되는 운영 체제와 관련이 있는 데이터가 이 디바이스로부터 판독되어야 하고 사우스브리지(20) 및 노스브리지(16)를 통해 랜덤 액세스 메모리(18)에 복사되어야 한다. 데이터 저장 디바이스(24)의 제한된 데이터 전송 레이트 및 데이터가 랜덤 액세스 메모리(18)까지 거치는 긴 경로 때문에, 그러한 장치의 부팅은 몇 분이 걸릴 수 있다. 그러한 시스템이 셧 다운되어야 하는 경우에 동일한 문제가 발생한다: CPU(12)에 의해 현재 처리중인 데이터가 랜덤 액세스 메모리(18)에 저장되고 파워 다운으로 인해 손실되지 않기 위하여 데이터 저장 디바이스(24)에 복사되어야 한다. 또 다른 문제는 예컨대 정전(blackout)으로 인한 갑작스러운 파워의 손실이다. 휘발성 랜덤 액세스 메모리(18)에 저장된 모든 데이터가 손실되고, 운영 체제는 불명확한 상태에서 멈추고 각각의 시스템의 다음 부팅시에 시간이 걸리는 전기 고장 재시동 절차(power-fail restart procedure)가 필요하다.

[0005] US 2003/0028708 A1은 플래시 메모리 배열로부터 코드의 직접 실행을 위한 디바이스, 방법 및 시스템을 개시하고 있다. 이 시스템은 버스 시스템을 통해 CPU 및 RAM과 통신하는 플래시 기반 유닛을 포함한다. 코드의 실행을 위해 CPU는 RAM으로부터 그것을 판독하지만, 코드는 플래시 기반 유닛에 저장된다. 상기 플래시 기반 유닛은 플래시 메모리와 직접 통신하는 휘발성 메모리 컴포넌트를 특징으로 한다는 점에서 알려진 유닛들과 다르다.

[0006] 또 다른 데이터 저장 디바이스는 US 2005/0050261 A1으로부터 알려져 있다. 개시된 디바이스는 컨트롤러, FeRAM 유닛 및 플래시 메모리 유닛을 포함한다. 들어오는 데이터를 높은 데이터 전송 레이트를 제공하는 FeRAM에 저장함으로써 강화된 데이터 전송 레이트가 달성될 수 있다. 나중에, 컨트롤러는 데이터를 훨씬 더 높은 데이터 용량을 제공하는 플래시 메모리에 이동시키고 있다.

[0007] US 7,047,356 B2에 따르면 큰 RAM 저장용을 제공함으로써 컴퓨터 시스템의 부팅 속도가 강화될 수 있지만, RAM을 위한 개별 전원이 요구된다.

[0008] [발명의 개요]

[0009] 본 발명의 목적은 종래 기술로부터 알려진 결함들에 관하여 개선된 데이터 처리를 위한 장치를 제공하는 것이다.

[0010] 이 문제는 독립 청구항들의 내용에 의해 해결된다. 본 발명의 유리한 실시예들은 종속 청구항들의 내용이다.

[0011] 본 발명에 따른 데이터 처리를 위한 장치는 중앙 처리 장치 및 비휘발성 랜덤 액세스 메모리를 부착하기 위한 메모리 버스를 포함한다. 상기 장치를 실행하기 위해 이용되는 운영 체제와 관련이 있는 데이터가 상기 비휘발성 랜덤 액세스 메모리에 적어도 부분적으로 저장된다. 상기 장치를 운영하기 위해 상기 운영 체제에 의해 이

용되는 메모리는 적어도 부분적으로 상기 비휘발성 랜덤 액세스 메모리이다.

- [0012] 본 발명에 따른 장치의 개념은 하기의 고려 사항들에 기초한다:
- [0013] 종래 기술로부터 알려진 컴퓨터 시스템들은 복수의 상이한 종류의 메모리들 및 저장 디바이스들을 포함한다. 이것은 모든 종류의 저장이 그 자신의 매우 특유한 이점들 및 불리점들을 가진다는 사실 때문인데, 예를 들면, 하드 디스크는 거대한 저장 용량을 제공하지만 그것은 제한된 데이터 전송 레이트를 제공하고 랜덤 액세스 특성을 제공하지 않는다. 한편, 예컨대, DDR-SDRAM은 높은 데이터 레이트를 제공하지만 그것의 저장 용량은 저장 공간을 위한 높은 비용 때문에 다소 제한된다. 하드 디스크는 데이터를 영구히 저장하는 반면, 전형적인 랜덤 액세스 메모리는 휘발성이다.
- [0014] 각각의 종류의 메모리의 이점들을 강조하기 위하여, 요즘의 컴퓨터들로부터 알려진 전형적인 아키텍처가 개발되었다. 그러나, 이 아키텍처는 상당한 결점을 가진다. 상이한 메모리들의 상호 연결 및 관리의 필요성 때문에, 제한된 데이터 처리량을 야기하는 긴 데이터 경로들이 개발되었다.
- [0015] 비휘발성 랜덤 액세스 메모리들의 저장 공간의 이용 가능성 및 비용에 관하여 이루어진 최근의 진보들은 전술한 문제들을 극복하는 완전히 새로운 컴퓨터 아키텍처에 대한 가능성을 제공한다. 데이터의 영구 대량 저장을 위해 이용되는 메모리, 전형적으로, 예컨대, 사용자 데이터, 운영 체제, 애플리케이션 프로그램 등과 관련이 있는 데이터의 저장을 위한 하드 디스크 및 데이터 처리를 위해 이용되는 랜덤 액세스 메모리, 예컨대, DDR-SDRAM 디바이스는 하나의 단일의 통합된 메모리로서 지칭될 수 있다. 비휘발성 랜덤 액세스 메모리는 데이터의 영구 대량 저장을 위한 메모리뿐만 아니라 CPU에 의한 데이터 처리를 위한 메모리로서 역할을 할 수 있다.
- [0016] 유리하게는, 종래 기술로부터 알려진 컴퓨터들에서 전형적으로 하드 디스크 드라이브에 저장된, 예컨대, 추가적인 애플리케이션 프로그램과 관련이 있는 데이터에 대한 액세스 시간이 상당히 감소된다. 특히 컴퓨터의 시동 중에 시간이 걸리는 프로세스인, 하드 디스크 드라이브로부터 컴퓨터의 메인 랜덤 액세스 메모리로 각각의 데이터를 복사하는 대신에, CPU는 비휘발성 랜덤 액세스 메모리 내의 소량의 데이터에 직접 액세스할 수 있다. 그 결과는 보다 빠른 부팅 시퀀스 및 개선된 시스템 성능이다.
- [0017] 바람직하게는, 장치가 제공되고, 상기 장치가 포함하는 유일한 기록 가능한 메모리는 상기 비휘발성 랜덤 액세스 메모리이다.
- [0018] 물론, 기록 가능한 메모리는, 즉, 컴퓨터의 표준 동작 동안에, 빈번한 관독-기입 프로세스를 위해 이용되는 메모리이다. 종래 기술로부터 알려진 컴퓨터 시스템들에서, 메인 랜덤 액세스 메모리, 예컨대, SDRAM 및 대량 저장 디바이스, 예컨대, 하드 디스크가 그러한 기록 가능한 메모리들이다. 재기록 가능한 CD 또는 DVD뿐만 아니라 메모리 스틱 등은 여기에서 그러한 기록 가능한 메모리로서 이해되지 않는다.
- [0019] 유리하게는, 본 발명에 따른 컴퓨터 시스템은 한 종류의 기록 가능한 메모리만을 포함한다. 그 결과 컴퓨터의 아키텍처가 단순화된다.
- [0020] 바람직하게는, 장치가 제공되고, 상기 비휘발성 랜덤 액세스 메모리는 상기 장치로부터 물리적으로 분리 가능한 상기 장치의 컴포넌트에 위치한다.
- [0021] 사용자 데이터뿐만 아니라 애플리케이션 프로그램 및 운영 체제와 관련이 있는 데이터가 상기 비휘발성 랜덤 액세스 메모리에 저장된다. 상기 비휘발성 랜덤 액세스 메모리를 제1 컴퓨터 시스템으로부터 분리하고 그것을 제2 및 추가적인 컴퓨터 시스템에 부착함으로써, 상기 제1 컴퓨터 시스템으로 시작된 컴퓨터 작업은 상기 제2 컴퓨터 시스템을 이용하여 계속될 수 있다. 제안된 컴퓨터 아키텍처는, 그것의 현재 상태에서 메인 메모리가 상기 랜덤 액세스 메모리의 비휘발성에 의해 보호받는다라는 사실 때문에 시동 시퀀스가 필요하지 않은 경우에도, 컴퓨터 시스템들의 매우 융통성 있는 변화를 허용한다. 문제의 상이한 컴퓨터 시스템들은 상이한 주변 장치들, 예컨대, 디스플레이 또는 입력 디바이스 등과 같은 상이한 I/O 하드웨어를 포함할 수 있다. 상이한 컴퓨터 시스템들 사이의 원활한 변화를 허용하기 위하여, 각각의 시스템들에 할당된 하드웨어 프로파일들이 상기 비휘발성 랜덤 액세스 메모리에 저장될 수 있다.
- [0022] 유리하게는, 상기 랜덤 액세스 메모리는 상기 장치가 포함하는 유일한 기록 가능한 메모리이고 상기 장치로부터 물리적으로 분리 가능한 상기 장치의 컴포넌트에 위치한다.
- [0023] 사용자 데이터, 특히 개인 또는 기밀 데이터는 상기 비휘발성 랜덤 액세스 메모리에만 저장될 수 있고; 이는 단지 상기 컴퓨터 시스템에서 어떤 추가적인 메모리도 이용 가능하지 않다는 사실 때문이다. 상기 메모리를 상기 컴퓨터 시스템으로부터 분리함으로써, 사용자는 모든 개인 데이터를 가지고 갈 수 있다. 그 결과, 외부 컴퓨터

시스템이 임시로 이용되거나 또는 상기 컴퓨터 시스템이 임시로 다른 사용자에게 의해 이용되는 경우에 개인 데이터의 우발적인 배포 또는 손실의 위험이 없다.

- [0024] 바람직하게는, 장치가 제공되고, 상기 메모리 버스 연결은 상기 중앙 처리 장치와 상기 비휘발성 랜덤 액세스 메모리 사이에 핀들의 직접 와이어 또는 플러그 연결에 의해 실현된다. 바람직하게는, 상기 메모리 버스는 PCI-Express 연결이다.
- [0025] 양호한 시스템 성능을 달성하기 위해 상기 메모리와 상기 CPU 사이의 높은 데이터 레이트가 필요하다. 그 결과, 상기 CPU와 상기 비휘발성 랜덤 액세스 메모리 사이의 직접 및 고속 연결이 바람직하다.
- [0026] 유리하게는, 장치가 제공되고, 상기 비휘발성 랜덤 액세스 메모리가 상이한 가상 세션들로 분할된다. 바람직하게는, 적어도 하나의 가상 섹션은 데이터 저장을 위해 이용되고 추가적인 가상 섹션은 데이터를 처리하기 위한 주 메모리로서 이용된다. 개선에 따르면 상기 가상 섹션들의 사이즈는 동적으로 할당 가능하다.
- [0027] 유리하게는, 상기 비휘발성 랜덤 액세스 메모리는 상 변화(phase change) 랜덤 액세스 메모리(PCRAM), 자기(magnetic) 랜덤 액세스 메모리(MRAM), 강유전성(ferroelectric) 랜덤 액세스 메모리(FRAM) 또는 NanotubeRAM 디바이스이다.
- [0028] 언급한 종류의 비휘발성 랜덤 액세스 메모리 디바이스들은 본 응용 및 미래의 응용을 위한 유망한 후보들이다. 그것들은 상업적으로 입수 가능하거나 입수 가능할 것이고 그것들은 본 발명의 장치의 신뢰성 있는 랜덤 액세스 메모리를 위한 조건들을 만족시킨다.
- [0029] 본 발명의 또 다른 실시예에 따르면 장치가 제공되고, 상기 장치는 퍼스널 컴퓨터, 마이크로프로세서, 임베디드 플랫폼, 셋톱 박스 또는 미디어 리코더(media recorder) 중 하나이다. 명백히, 이전에 설명된 컴퓨터 아키텍처는 이러한 전자 디바이스들을 위하여 유리하다.

도면의 간단한 설명

- [0030] 하기에서 본 발명은 첨부된 도면들을 참조하여 더 상세히 설명된다. 도면들에서 유사한 또는 대응하는 세부들은 동일한 참조 번호로 표시된다.
 도 1 및 2는 각각 본 발명의 실시예에 따른 개략적인 컴퓨터 아키텍처(도 1b, 1c, 1d, 2b)와 대비되는 종래 기술로부터 알려진 개략적인 컴퓨터 아키텍처(도 1a, 2a) 사이의 비교를 도시한다.
 도 3은 비휘발성 메모리의 할당을 개략적으로 도시한다.
 도 4는 종래 기술로부터 알려진 컴퓨터 아키텍처를 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0031] 도 1a는 종래 기술로부터 알려진 컴퓨터 아키텍처의 개략적인 스케치를 도시한다. 중앙 처리 장치(CPU)(12)가 버스 시스템(32)에 연결된다. 버스 시스템은 하나 또는 다수의 연결 핀들을 갖는 둘 이상의 디바이스들, 예컨대 CPU 및 메모리를 연결하는 연결 수단인 것으로 이해된다. 버스 시스템은 디바이스들의 연결 핀들을 병렬 방식으로, 직렬 방식으로 또는 병렬 방식으로 배열되어 있는 다수의 직렬 연결들로 연결한다. 랜덤 액세스 메모리(18)로서의 SDRAM 디바이스 및 데이터 저장 디바이스(24)로서의 하드 디스크 드라이브 또한 버스 시스템(32)에 연결된다.
- [0032] 이와 대비하여, 도 1b에서 도시된 바와 같이, 본 발명의 실시예에 따르면, 랜덤 액세스 메모리(18) 및 데이터 저장 디바이스(24) 양쪽 모두는 단일의 비휘발성 랜덤 액세스 메모리(34), 즉, PCRAM - 디바이스로 대체된다. 도 1a로부터 알려진 바와 같이, CPU(12)는 차례로 버스 시스템(32)에 연결된다. 상기 CPU(12) 및 비휘발성 랜덤 액세스 메모리(34)는 버스 시스템(32)을 통해 통신한다. 메모리 버스(32)와 비휘발성 랜덤 액세스 메모리(34) 사이의 연결은 직접 와이어 연결(50) 또는 도 1c에서 도시된 바와 같이 플러그(46)에 의해 실현된 연결이다. 도 1c에서, 비휘발성 랜덤 액세스 메모리(34)는 물리적으로 분리 가능한 컴포넌트(42)에 있다. 컴포넌트(42)는 핀들(44)의 플러그 연결(46)을 통해 메모리 버스(32)에 연결 가능하다. 대안적으로, 도 1d에서 도시된 바와 같이 메모리 버스(32)와 비휘발성 랜덤 액세스 메모리(34) 사이의 무선 연결 또한 사용 가능하다. 무선 연결을 위하여, 비휘발성 랜덤 액세스 메모리(34)를 포함하는 컴포넌트(42)는 안테나(48) 및 그것에 부착된 무선 연결(도시되지 않음)을 통해 전송될 데이터를 준비하기 위한 수단을 가진다. 한편, 무선 연결 수단(도시되지 않음) 및 안테나(도시되지 않음)가 메모리 버스(32)에 연결된다. CPU(12)로부터의 데이터 통신은 메모리 버

스(32)를 통하여 무선 연결 수단(도시되지 않음)으로, 그 후 무선 경로를 통하여 비휘발성 랜덤 액세스 메모리(34)를 포함하는 안테나(48)가 부착된 컴포넌트(42)로 수행된다. 대안적으로, CPU(12)와 비휘발성 랜덤 액세스 메모리(34) 사이의 연결은 광학 연결로서 실현된다.

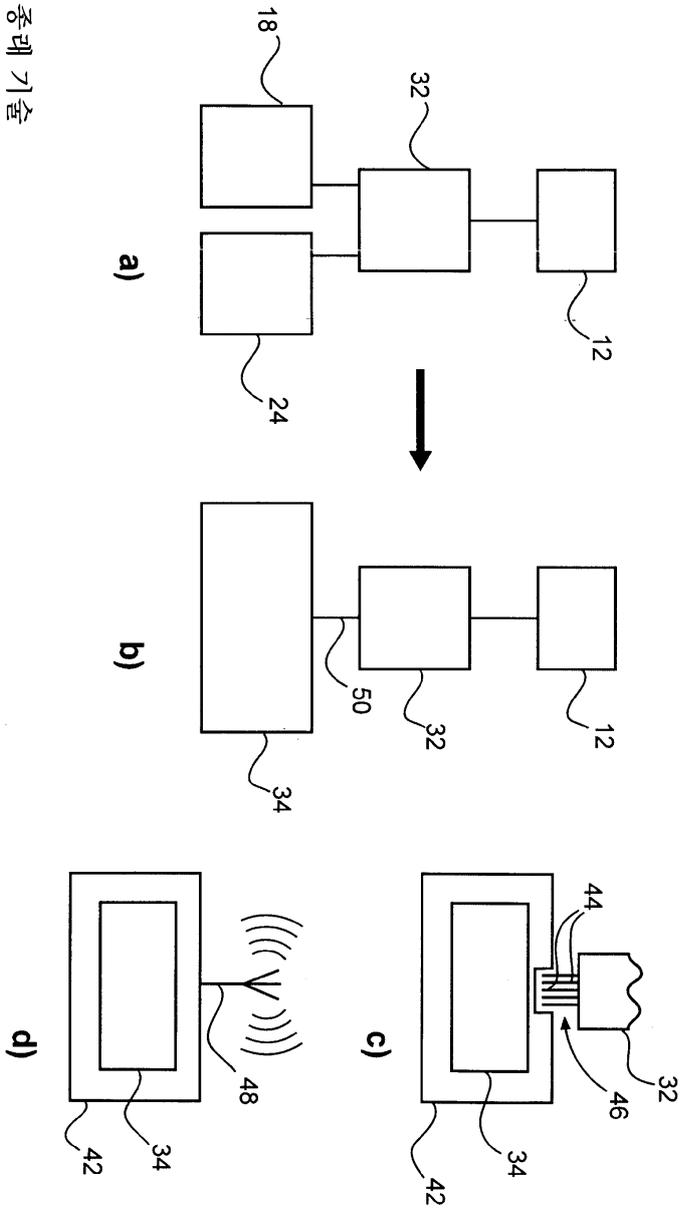
[0033] 도 2a는 종래 기술로부터 알려진 또 다른 개략적인 컴퓨터 아키텍처를 도시한다. 여기에 도시된 컴퓨터 시스템에서, 버스 시스템은 노스브리지(16) 및 사우스브리지(20)로 분할된다. CPU(12)는 프론트 사이드 버스(14)를 통해 노스브리지(16)에 연결된다. 또한 랜덤 액세스 메모리(18)가 노스브리지(16)에 연결된다. 데이터 저장 디바이스(24), 예컨대, 하드 디스크 드라이브 및 주변 장치들(36), 예컨대, 프린터, 네트워크 카드 등이 사우스브리지(20)에 연결된다.

[0034] 이와 대비하여, 본 발명의 또 다른 실시예에 따르면, 랜덤 액세스 메모리뿐만 아니라 데이터 저장 디바이스로서 역할을 하는 비휘발성 랜덤 액세스 메모리(34)는 도 2b에서 도시된 바와 같이 노스브리지(16)에 직접 연결된다. 그러므로, CPU(12)와 비휘발성 랜덤 액세스 메모리(34) 사이의 통신을 위해 고속 데이터 버스가 이용 가능하다. 도 2a로부터 알려진 바와 같이 추가적인 주변 장치들이 사우스브리지(20)에 연결된다.

[0035] 도 3은 비휘발성 랜덤 액세스 메모리(34)의 할당의 개략적인 스케치를 도시한다. 단지 예로서, 비휘발성 랜덤 액세스 메모리(34)의 용량은 도 3의 왼편에 도시된 바와 같이 100 GByte이어야 한다. 비휘발성 랜덤 액세스 메모리(34)의 저장 공간은 도 3의 오른편에서 도시된 바와 같이 1 GByte의 사이즈를 가진 제1 섹션(38) 및 99 GByte의 사이즈를 가진 제2 섹션(40)으로 할당된다. 또 다른 예로서, 제1 및 보다 작은 섹션(38)은 데이터 처리를 위해 이용되는 반면 제2 및 보다 큰 섹션(40)은 데이터, 예컨대, 사용자 데이터, 운영 체제와 관련이 있는 데이터 등의 영구 저장을 위해 이용된다. 단일화된 저장 메모리를 데이터 처리를 위해 미리 결정된 부분(38) 및 저장을 위해 미리 결정된 부분(40)으로 분할하는 것은 파일 시스템 구조가 저장을 위해 이용되는 보다 큰 섹션(40)에서 이용될 수 있다는 이점을 가진다. 이것은 메모리의 보다 큰 섹션(40)의 어드레싱을 용이하게 한다. 메모리의 저장 부분(40)과 메모리의 처리 부분(38) 사이에 데이터를 복사하는 것이 고속으로 수행되는데 그 이유는 복사 프로세스가 하나의 메모리(34) 내에서 실현되기 때문이다. 그러므로, 또한 메모리를 저장 부분(40) 및 처리 부분(38)으로 조직화함으로써 결합된 디바이스의 이점들이 실현된다. 바람직하게는, 제1 및 제2 섹션(38, 40)의 사이즈는 동적으로 할당된다. 바람직하게는, 제1 및 제2 섹션(38, 40) 사이의 할당은 컴퓨터 시스템의 실제 작업부하 또는 비휘발성 랜덤 액세스 메모리(34)가 물리적으로 분리 가능한 실체 내에 위치하는 경우에는 상기 메모리의 현재 사용에 의존한다.

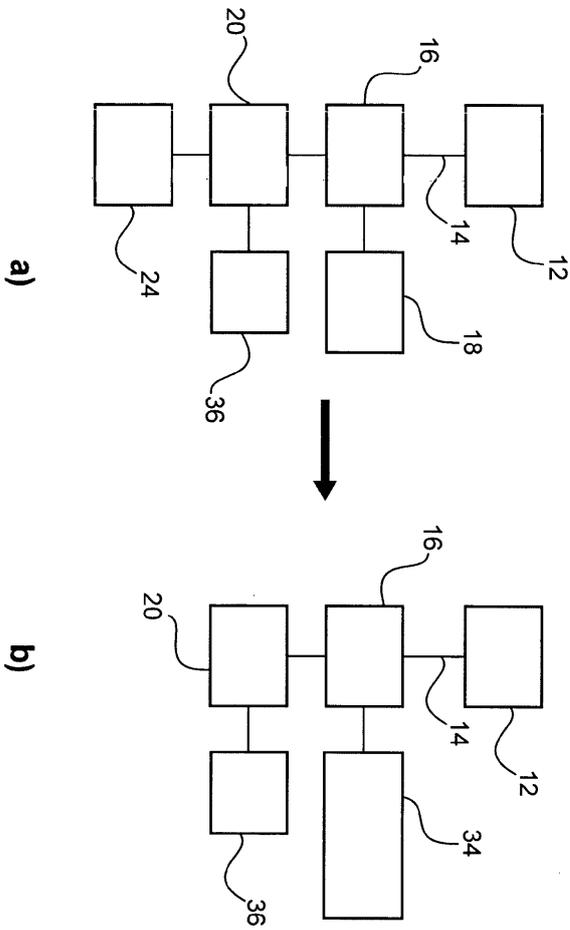
[0036] 데이터를 처리하기 위해 이용되는 비휘발성 메모리의 제1 섹션(38)의 사이즈는 컴퓨터가 높은 작업부하에 직면하는 경우에는 시스템의 성능을 개선하기 위하여 확대될 수 있다. 비휘발성 랜덤 액세스 메모리(34)가 복수의 상이한 컴퓨터 시스템들에서 작업하는 사용자를 위한 개인 작업대(personal workbench)로서 이용되는 경우에는, 시스템의 성능은 주요 포커스가 아니다. 그 결과, 비휘발성 랜덤 액세스 메모리(34)의 제2 섹션(40)의 사이즈는 사용자에게 높은 저장 용량을 제공하기 위하여 가능한 한 크게 선택될 수 있다.

도면
도면1
중재 기술

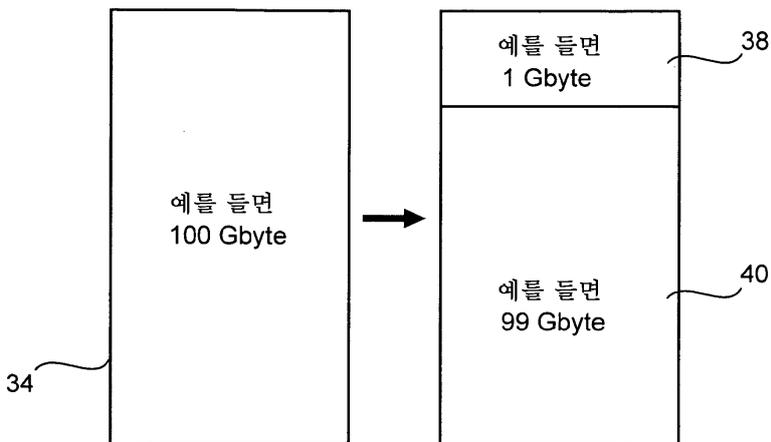


도면2

종래 기술



도면3



도면4

