



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 855981

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 12.11.79 (21) 2837782/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.08.81. Бюллетень № 30

Дата опубликования описания 25.08.81

(51) М. Кл.<sup>3</sup>

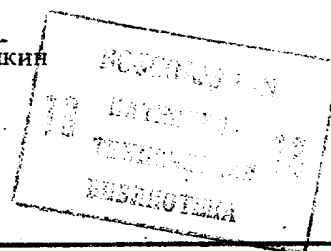
Н 03 К 5/153

(53) УДК 621.373  
(088.8)

(72) Авторы  
изобретения

А.И.Некрасов, А.В.Ежов и В.А.Мошкин

(71) Заявитель



(54) УСТРОЙСТВО СИНХРОНИЗАЦИИ И НОРМИРОВАНИЯ  
ИМПУЛЬСНЫХ ПОСЛЕДОВАТЕЛЬНОСТЕЙ

1

Изобретение относится к импульсной технике и может быть использовано в приеме-передающих устройствах для синхронизации и нормирования парафазного кода по длительности и скважности.

Известно устройство для установки длительности импульса, содержащее схему переключения, схему счета импульсов синхронизации, схему сравнения, которое позволяет формировать импульсы заданной длительности [1].

Однако это устройство не обеспечивает синхронизацию передних фронтов формируемых импульсов и не обеспечивает нормирования импульсной последовательности по скважности.

Известно также устройство синхронизации и нормирования импульсных последовательностей, содержащее триггер, датчик опорных сдвинутых по фазе частот, и два устройства синхронизации, состоящее из триггеров, схем совпадения и дифференцирующих

2

цепей. Такое устройство обеспечивает синхронизацию двух разнесенных во времени импульсных последовательностей и их нормирование по длительности импульса [2].

Однако это устройство обладает недостаточными функциональными возможностями, так как не позволяет нормировать импульсные последовательности по скважности.

Цель изобретения - расширения функциональных возможностей устройства путем нормирования импульсных последовательностей по скважности.

Указанная цель достигается тем, что в устройство синхронизации и нормирования импульсных последовательностей, содержащее два канала для нормирования парафазного кода, каждый из которых содержит входной триггер, выход которого через элемент совпадения соединен с единичным входом выходного триггера, введены триггер запуска, два элемента совпаде-

ния, задающий генератор, счетчик, дешифратор и элемент ИЛИ, входы которого соединены с соответствующими выходами входных триггеров, а выход - с единичным входом и через первый элемент совпадения - с нулевым входом триггера запуска, выход которого соединен с первым входом второго элемента совпадения, второй вход которого соединен с задающим генератором, а выход - со счетчиком, вход установки в ноль которого соединен с выходом первого элемента совпадения, выходы счетчика подсоединены к дешифратору, первый выход которого соединен со вторыми входами элементов совпадения в каналах нормирования парафазного кода и с вторым входом первого элемента совпадения, второй выход - с нулевыми входами входных триггеров, а третий выход - с нулевыми входами выходных триггеров.

На чертеже изображена структурная электрическая схема устройства для синхронизации и нормирования импульсных последовательностей.

Устройство содержит два канала 1 и 2 нормирования парафазного кода, каждый из которых содержит входные триггеры 3 и 4, элементы 5 и 6 совпадения в каналах нормирования, выходные триггеры 7 и 8. Устройство также содержит элемент ИЛИ 9, первый элемент 10 совпадения, триггер 11 запуска, второй элемент 12 совпадения, задающий генератор 13, счетчик 14, дешифратор 15, первую выходную шину 16, вторую выходную шину 17, третью выходную шину 18 дешифратора 15, шины внешней записи единичной фазы 19 и нулевой фазы 20 ненормированного и несинхронизированного парафазного кода, подключенные соответственно к единичным входам входных триггеров 3 и 4, шины внешнего списывания единичной фазы 21 и нулевой фазы 22 нормированного и синхронизированного парафазного кода, подключенные соответственно к выходам выходных триггеров 7 и 8.

Устройство работает следующим образом.

В исходном состоянии на выходах триггеров 3, 4, 7, 8, 11 на выходах счетчика 14 и дешифратора 15 находятся логические нули. Появившийся на шине 19 первый импульс единичной фазы ненормированного и несинхрони-

зированного парафазного кода устанавливает входной триггер 3 в единичное состояние.

Сигнал с выхода триггера 3 через элемент ИЛИ 9 поступает на единичный вход триггера 11 запуска, который устанавливается в единичное состояние и дает разрешение для прохождения импульсов задающего генератора 13 через второй элемент 12 совпадения на счетчик 14. При поступлении на счетчик 14  $n$ -го импульса с задающего генератора 13 через время  $t_0$  после начала работы счетчика 14, на первой выходной шине 16 дешифратора 15 формулируется сигнал, который поступает на второй вход элемента 5 совпадения и дает разрешение для прохождения сигнала с выхода входного триггера 3 через элемент 5 совпадения на единичный вход выходного триггера 7.

Триггер 7 по этому сигналу устанавливается в единичное состояние. С этого момента на шине внешнего списывания единичной фазы 21 формируется первый импульс единичной фазы синхронизированного парафазного кода.

Сигнал с выходной шины 16 дешифратора 15 также поступает на второй вход первого элемента 10 совпадения, но не изменяет состояния его на выходе и, следовательно, не влияет на состояние триггера 11 запуска и счетчика 14, так как на второй вход первого элемента 10 совпадения поступает запрещающий сигнал, сигнализирующий о том, что входной триггер 3 находится в единичном состоянии. При поступлении на счетчик 14  $k$ -го импульса с задающего генератора 13 через время после  $n$ -го импульса, на второй шине 17 дешифратора 15 формируется сигнал, который устанавливает входной триггер 3 в исходное состояние.

После этого входной триггер 3 готов к приему по шине 19 следующего импульса единичной фазы. Установка входного триггера 3 в исходное состояние не влияет на состояние триггера 11 запуска, поэтому счетчик 14 продолжает дальнейший счет импульсов задающего генератора 13. При поступлении на счетчик 14  $l$ -го импульса с задающего генератора 13 через время  $t_{1/2}$  после  $k$ -го

импульса на третьей выходной шине 18 дешифратора 15 формируется сигнал, который поступает на нулевой вход выходного триггера 7 и устанавливает его в нулевое состояние. С этого момента на шине внешнего списывания единичной фазы 21 прекращается формироваться первый импульс единичной фазы нормированного и синхронизированного парафазного кода. Поступивший на счетчик 14  $(i+1)$ -ый импульс, устанавливает счетчик 14 в исходное состояние. При поступлении на счетчик 14  $(i+n)$ -го импульса через время  $t_3$  после  $i$ -го импульса, на первой выходной шине 16 дешифратора 15 формируется сигнал, который влияет на состояние устройства в трех различных случаях по разному.

Если до момента поступления  $(i+n)$ -го импульса на счетчик 14 входной триггер 3 устанавливается в единичное состояние, запомнив факт прихода по шине 19 второго или очередного импульса единичной фазы ненормированного и несинхронизированного парафазного кода, то сигнал с первой выходной шины 16 дешифратора 15 устанавливает выходной триггер 7 в единичное состояние и далее повторяется цикл формирования второго или очередного импульса единичной фазы нормированного и синхронизированного парафазного кода по шине внешнего списывания единичной фазы 21.

Если до момента поступления  $(i+n)$ -го импульса на счетчик 14 входной триггер 4 устанавливается в единичное состояние, запомнив факт прихода по шине 20 первого или очередного импульса нулевой фазы ненормированного и несинхронизированного парафазного кода, то сигнал с первой выходной шины 16 дешифратора 15, поступив на второй выход элемента 6 совпадения, дает разрешение для прохождения сигнала с выхода входного триггера 4 через элемент 6 совпадения на единичный вход выходного триггера 8, который устанавливается в единичное состояние. С этого момента на шине 22 начинается цикл формирования первого или очередного импульса нулевой фазы нормированного и синхронизированного парафазного кода.

Если до момента поступления  $(i+n)$ -го импульса на счетчик 14 вход-

ные триггеры 3 и 4 не устанавливаются в единичное состояние, то сигнал с первой выходной шины 16 дешифратора 15 через первый элемент 10 совпадения поступает на нулевой вход триггера 11 запуска и на вход установки в ноль счетчика 14, устанавливая их в исходное состояние. Это происходит после поступления на шины 19 и 20 последнего импульса ненормированного и несинхронизированного парафазного кода. После этого устройство готово к приему следующей импульсной последовательности.

Выходная импульсная последовательность характеризуется следующими параметрами. Длительность импульсов на выходе устройства определяется временным интервалом  $t_1+t_2$  между передними фронтами  $i$ -го и  $i$ -го импульсов, поступающих на счетчик 14 с задающего генератора 13, а скважность — отношением временных интервалов  $\frac{(t_1+t_2+t_3)}{(t_1+t_2)}$ , где  $t_3$  — временной интервал между передними фронтами  $i$ -го и  $(i+n)$ -го импульсов, характеризующий паузу между двумя соседними импульсами на выходе устройства. Задержка передаваемой информации определяется временным интервалом  $t_0$  между передним фронтом первого приходящего импульса по шине 19 или 20 и передним фронтом  $i$ -го импульса, поступающего на счетчик 14 с задающего генератора 13.

Таким образом, предлагаемое устройство синхронизации и нормирования импульсных последовательностей обладает расширенными логическими возможностями, а именно позволяет синхронизировать и нормировать парафазный код с импульсами, искаженными на входе по длительности и скважности, т.е. получить на выходе устройства тот же парафазный код, но уже с импульсами заданной длительности и скважности, синхронизированными частотой задающего генератора. Кроме того, устройство уменьшает время задержки передаваемых импульсных последовательностей.

#### Формула изобретения

Устройство синхронизации и нормирования импульсных последовательностей, содержащее два канала норми-

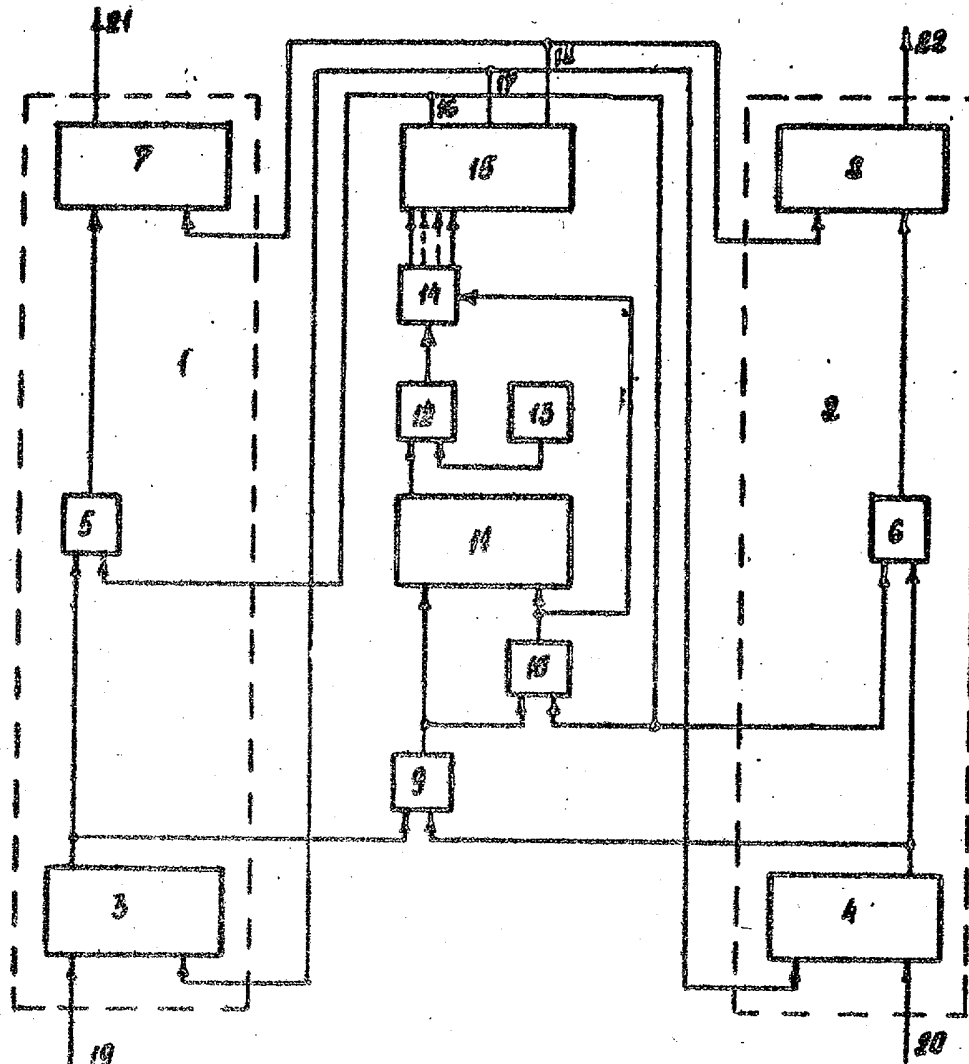
рования парафазного кода, каждый из которых содержит входной триггер, выход которого через элемент совпадения соединен с единичным входом выходного триггера, отличающееся тем, что, с целью расширения функциональных возможностей путем нормирования импульсных последовательностей по скважности, в него введены триггер запуска, два элемента совпадения, задающий генератор, счетчик, дешифратор и элемент ИЛИ, входы которого соединены с соответствующими выходами входных триггеров, выход - с единичным входом и через первый элемент совпадения - с нулевым входом триггера запуска, выход которого соединен с первым входом второго элемента совпадения, второй вход которого соединен с зада-

ющим генератором, а выход - со счетчиком, вход установки в ноль которого соединен с выходом первого элемента совпадения, выходы счетчика подсоединены к дешифратору, первый выход которого соединен со вторыми входами элементов совпадения в каналах нормирования парафазного кода и с вторым входом первого элемента совпадения, второй выход - с нулевыми входами входных триггеров, а третий выход - с нулевыми входами выходных триггеров.

Источники информации, принятые во внимание при экспертизе

1, Патент США № 3836858, кл. Н 03 К 5/04, 17.09.74.

2, Авторское свидетельство СССР № 321931, кл. Н 03 К 5/00, 11.05.70.



ВНИИПИ

Заказ 6964/85

Тираж 988

Подписное

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4