(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년12월24일
(11) 등록번호 10-1580400
(24) 등록일자 2015년12월18일

(51) 국제특허분류(Int. Cl.)
G11B 20/10 (2006.01)
(21) 출원번호 10-2014-0080885
(22) 출원일자 2014년06월30일
심사청구일자 2015년07월13일
(65) 공개번호 10-2015-0026785
(43) 공개일자 2015년03월11일
(30) 우선권주장
14/048,897 2013년10월08일 미국(US)
61/872,161 2013년08월30일 미국(US)
(56) 선행기술조사문헌
KR1019940020384 A

(73) 특허권자
엘에스아이 코포레이션
미국 캘리포니아주 95131, 새너제이, 라이더 파크 드라이브 1320
(72) 발명자
매튜 조지
미국 캘리포니아주 95131 산 호세 라이더 파크 드라이브 1320
마스트로콜라 안젤로 알
미국 펜실베니아주 8109 알렌타운 리하이 밸리 센트럴 카 아메리칸 파크웨이 노스이스트 1110
그린 로버트 에이
미국 콜로라도주 80525 포트 콜린스 에이큐200 댄 필드 코트 2001
(74) 대리인
제일특허법인

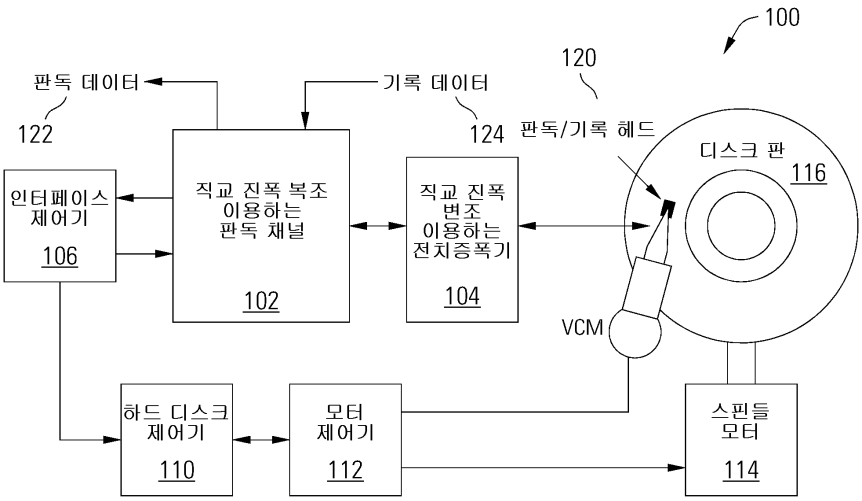
전체 청구항 수 : 총 20 항 심사관 : 장경태

(54) 발명의 명칭 **직교 진폭 변조를 이용한 어레이-판독기 기반 자기 기록 시스템**

(57) 요 약

자기 기록 시스템은 자기 저장 매체로부터 불러온 아날로그 신호를 수신하도록 동작하는 아날로그 입력부 어레이와, 아날로그 신호를 결합하여 직교 진폭 변조된 신호를 얻도록 동작하는 직교 진폭 변조기와, 어레이의 각 채널에 상응하는 직교 진폭 변조된 신호로부터 복수의 복조된 신호를 얻도록 동작하는 직교 진폭 복조기, 그리고 복수의 복조된 신호를 필터링하여 등화된 출력을 얻도록 동작하는 결합 이퀄라이저를 포함한다.

대 표 도 - 도1



명 세 서

청구범위

청구항 1

자기 기록 시스템으로서,

자기 저장 매체로부터 불러온 아날로그 신호를 수신하도록 동작가능한 아날로그 입력부 어레이와,

상기 아날로그 신호를 결합하여 직교 진폭 변조된 신호를 얻도록 동작가능한 직교 진폭 변조기(quadrature amplitude modulator)와,

상기 어레이의 각 채널에 상응하는 상기 직교 진폭 변조된 신호로부터 복수의 복조된 신호(demodulated signal)를 얻도록 동작가능한 직교 진폭 복조기와,

상기 복수의 복조된 신호를 필터링하여 등화된 출력을 얻도록 동작가능한 결합 이퀄라이저(joint equalizer)를 포함하는

자기 기록 시스템.

청구항 2

제 1 항에 있어서,

상기 직교 진폭 변조기는 상기 직교 진폭 변조된 신호 안에 상기 아날로그 신호와 함께 캐리어 신호를 포함하도록 동작가능한

자기 기록 시스템.

청구항 3

제 1 항에 있어서,

캐리어 신호를 추출하고, 상기 직교 진폭 변조된 신호를 상기 추출된 캐리어 신호와 동기화하도록 동작가능한 캐리어 동기화기(carrier synchronizer)를 더 포함하는

자기 기록 시스템.

청구항 4

제 3 항에 있어서,

상기 캐리어 동기화기는,

상기 직교 진폭 변조된 신호의 동종의 위상(like-phase) 샘플들을 평균화함으로써 상기 직교 진폭 변조된 신호로부터 상기 캐리어 신호를 복원하도록 동작가능한 캐리어 추출기와,

상기 직교 진폭 변조된 신호로부터 상기 캐리어 신호를 빼도록 동작가능한 뺄셈기 회로(subtractor circuit)와,

상기 캐리어 신호의 위상 오프셋을 추정하도록 동작가능한 위상 추정기(phase estimator)와,

상기 직교 진폭 변조된 신호로부터 상기 캐리어 신호의 위상 오프셋을 상쇄하도록 동작가능한 위상 시프터(phase shifter)를 포함하는

자기 기록 시스템.

청구항 5

제 1 항에 있어서,

상기 직교 진폭 변조된 신호를 전송하도록 동작가능한 가요성 케이블(flexible cable)을 더 포함하는

자기 기록 시스템.

청구항 6

제 1 항에 있어서,

상기 직교 진폭 변조기는,

상기 아날로그 입력 중 제 1 아날로그 입력과 동상(in-phase) 캐리어 신호를 곱하여 제 1 변조된 신호를 얻도록 동작가능한 제 1 곱셈기와,

상기 아날로그 입력 중 제 2 아날로그 입력과 직교 캐리어 신호를 곱하여 제 2 변조된 신호를 얻도록 동작가능한 제 2 곱셈기와,

상기 제 1 변조된 신호와 상기 제 2 변조된 신호를 결합하여 상기 직교 진폭 변조된 신호를 얻도록 동작가능한 덧셈기 회로(summer circuit)를 포함하되,

상기 동상 캐리어 신호와 상기 직교 캐리어 신호는 90도 위상 오프셋을 가지는 동일한 아날로그 신호를 포함하는

자기 기록 시스템.

청구항 7

제 6 항에 있어서,

상기 덧셈기 회로는,

상기 직교 진폭 변조된 신호 내에 상기 동상 캐리어 신호를 결합하도록 더 동작가능한

자기 기록 시스템.

청구항 8

제 1 항에 있어서,

상기 직교 진폭 복조기는,

상기 직교 진폭 변조된 신호와 동상 캐리어 신호를 곱하여 제 1 복조된 신호를 얻도록 동작가능한 제 1 곱셈기와,

상기 제 1 복조된 신호를 필터링하여 제 1 필터링된 신호를 얻도록 동작가능한 제 1 저역 통과 필터와,

상기 직교 진폭 변조된 신호를 직교 캐리어 신호와 곱하여 제 2 복조된 신호를 얻도록 동작가능한 제 2 곱셈기와,

상기 제 2 복조된 신호를 필터링하여 제 2 필터링된 신호를 얻도록 동작가능한 제 2 저역 통과 필터를 포함하되,

상기 동상 캐리어 신호와 상기 직교 캐리어 신호는 90도 위상 오프셋을 가지는 동일한 신호를 포함하는

자기 기록 시스템.

청구항 9

제 8 항에 있어서,

상기 직교 진폭 복조기는 디지털 복조기를 포함하고,

상기 동상 캐리어 신호와 상기 직교 캐리어 신호는 디지털 신호를 포함하고,

상기 시스템은 상기 직교 진폭 변조된 신호를 샘플링하여 디지털 직교 진폭 변조된 신호를 얻도록 동작가능한 아날로그-디지털 변환기를 더 포함하며,

상기 직교 진폭 복조기는 상기 디지털 직교 진폭 변조된 신호에 대해 동작하는

자기 기록 시스템.

청구항 10

제 9 항에 있어서,

상기 직교 진폭 복조기는

상기 제 1 필터링된 신호를 다운 샘플링(down-sample) 하도록 동작가능한 제 1 다운 샘플러와,

상기 제 2 필터링된 신호를 다운 샘플링하도록 동작하는 제 2 다운 샘플러를 더 포함하는

자기 기록 시스템.

청구항 11

제 8 항에 있어서,

상기 직교 진폭 복조기는 아날로그 복조기를 포함하고,

상기 동상 캐리어 신호와 상기 직교 캐리어 신호는 아날로그 신호를 포함하며,

상기 시스템은 상기 제 1 필터링된 신호와 상기 제 2 필터링된 신호를 샘플링하도록 동작가능한 복수의 아날로그-디지털 변환기를 더 포함하는

자기 기록 시스템.

청구항 12

제 1 항에 있어서,

상기 아날로그 신호로부터 얻어진 신호를 감쇠하도록 동작가능한 신호 감쇠기를 더 포함하는

자기 기록 시스템.

청구항 13

제 1 항에 있어서,

상기 직교 진폭 변조된 신호의 생성에 사용되는 캐리어 신호의 타이밍 정보를 복원하도록 동작가능한 캐리어 동기화기를 더 포함하되,

상기 캐리어 신호는 상기 직교 진폭 변조기에 의한 직교 진폭 변조된 신호에 포함되지 않는

자기 기록 시스템.

청구항 14

자기 저장 시스템 내의 어레이-판독기 헤드 어셈블리를 상기 자기 저장 시스템 내의 판독 채널에 연결하는 방법에 있어서,

상기 어레이-판독기 헤드 어셈블리 내에, 상기 어레이-판독기 헤드 어셈블리로부터 아날로그 신호의 어레이를 포함하는 직교 진폭 변조된 신호를 얻도록 동작가능한 직교 진폭 변조기를 제공하는 단계와,

가요성 케이블 한 쌍에 의해 상기 어레이-판독기 헤드 어셈블리 내의 상기 직교 진폭 변조기를 상기 판독 채널에 연결하는 단계와,

상기 판독 채널 내에, 상기 어레이의 각 요소에 상응하는 상기 직교 진폭 변조된 신호로부터 복수의 복조된 신호를 얻도록 동작가능한 직교 진폭 복조기를 제공하는 단계와,

상기 판독 채널 내에, 상기 복수의 복조된 신호를 필터링하여 등화된 출력을 얻도록 동작가능한 결합 이퀄라이저를 제공하는 단계를 포함하는

자기 저장 시스템 내의 어레이-판독기 헤드 어셈블리를 자기 저장 시스템 내의 판독 채널에 연결하는 방법.

청구항 15

제 14 항에 있어서,

상기 직교 진폭 변조기는,

변조된 신호를 얻기 위하여 상이한 위상 오프셋 버전들의 캐리어 신호로 상기 아날로그 신호의 어레이를 변조하고,

상기 변조된 신호와 상기 직교 진폭 변조된 신호 내의 상기 버전들의 캐리어 신호 중 하나를 결합하도록 동작가능한

자기 저장 시스템 내의 어레이-판독기 헤드 어셈블리를 자기 저장 시스템 내의 판독 채널에 연결하는 방법.

청구항 16

제 15 항에 있어서,

상기 직교 진폭 변조된 신호로부터 상기 캐리어 신호를 복원하고,

상기 직교 진폭 변조된 신호로부터 상기 캐리어 신호를 빼고,

상기 캐리어 신호의 위상 오프셋을 추정하고,

상기 직교 진폭 변조된 신호로부터 상기 캐리어 신호의 위상 오프셋을 상쇄

하도록 동작가능한 캐리어 동기화기를 제공하는 단계를 더 포함하는

자기 저장 시스템 내의 어레이-판독기 헤드 어셈블리를 자기 저장 시스템 내의 판독 채널에 연결하는 방법.

청구항 17

제 16 항에 있어서,

상기 캐리어 동기화기는,

규칙적인 간격으로 수집한 상기 직교 진폭 변조된 신호의 동종의 위상 샘플들을 평균화함으로써 상기 캐리어 신호를 복원하도록 동작가능한

자기 저장 시스템 내의 어레이-판독기 헤드 어셈블리를 자기 저장 시스템 내의 판독 채널에 연결하는 방법.

청구항 18

제 14 항에 있어서,

상기 직교 진폭 변조된 신호를 샘플링하여 샘플링된 직교 진폭 변조된 신호를 얻도록 동작가능한 아날로그-디지털 변환기를 제공하는 단계를 더 포함하되,

상기 직교 진폭 복조기는 상기 샘플링된 직교 진폭 변조된 신호로부터 얻은 신호를 복조하도록 동작가능한

자기 저장 시스템 내의 어레이-판독기 헤드 어셈블리를 자기 저장 시스템 내의 판독 채널에 연결하는 방법.

청구항 19

제 14 항에 있어서,

상기 직교 진폭 복조기는 디지털 복조기를 포함하고, 상기 복수의 복조된 신호를 저역 통과 필터링 및 다운 샘플링하도록 더 동작가능한

자기 저장 시스템 내의 어레이-판독기 헤드 어셈블리를 자기 저장 시스템 내의 판독 채널에 연결하는 방법.

청구항 20

저장 시스템으로서,

저장 매체와,

상기 저장 매체와 관련하여 배치되고, 상기 저장 매체 상의 정보에 상응하는 아날로그 신호의 어레이를 제공하도록 동작가능한 어레이-판독기 헤드 어셈블리와,

상기 아날로그 신호의 어레이를 증폭하도록 동작가능한 전치 증폭기와,

상기 아날로그 신호를 결합하여 직교 진폭 변조된 신호를 얻도록 동작가능한 직교 진폭 변조기와,

상기 직교 진폭 변조된 신호를 상기 어레이-판독기 헤드 어셈블리로부터 판독 채널 회로로 반송하도록 동작가능한 가요성 케이블 -상기 판독 채널 회로는 제한된 대역폭의 영향을 줄이기 위하여 상기 직교 진폭 변조된 신호의 아날로그 등화를 수행하도록 동작가능한 아날로그 프론트 엔드 회로를 포함함- 과,

상기 어레이의 각 채널에 상응하는 상기 직교 진폭 변조된 신호로부터 복수의 복조된 신호를 얻도록 동작가능한 직교 진폭 복조기와,

상기 복수의 복조된 신호를 필터링하여 등화된 출력을 얻도록 동작가능한 결합 이퀄라이저를 포함하는

저장 시스템.

발명의 설명

기 술 분 야

[0001] 본 출원은 "Array-Reader Based Magnetic Recording Systems With Quadrature Amplitude Modulation"이라는 명칭으로, 2013년 8월 30일 매튜(Mathew) 등에 의해 출원된 미국 가특허 출원 제 61/872,161 호에 대한 우선권을 주장하며, 본 명세서에서 그 개시 내용 전체가 참조로 인용된다.

[0002] 본 발명의 다양한 실시예들이 데이터 처리를 위한 시스템 및 방법, 구체적으로는 자기 기록 시스템(magnetic recording system) 내의 어레이-판독기(array-reader)로부터의 신호를 다중화(multiplexing)하는 시스템 및 방

법을 제시한다.

배 경 기 술

[0003] 일반적인 자기 저장 시스템(magnetic storage system)에서, 디지털 데이터는 저장 매체를 따라 일련의 동심원 형태의 트랙들에 저장된다. 저장 매체가 회전됨에 따라 판독/기록 헤드 어셈블리(head assembly)를 매체 위 선택된 위치에 배치하고, 그 후 상응하는 자속 패턴(magnetic flux pattern)이 저장 매체 내에 유도되도록 변조된 전류(modulated electric current)를 헤드 어셈블리에 흘려 보냄으로써, 데이터가 매체에 기록된다. 저장된 데이터를 불러오기(retrieve) 위하여, 저장 매체가 회전됨에 따라 헤드 어셈블리가 트랙 위에 배치된다. 이 위치에서, 이전에 저장된 자속 패턴이 헤드 어셈블리 안에 전류를 유도하는데, 이것이 이전에 기록된 디지털 데이터로 변환될 수 있다.

발명의 내용

[0004] 본 발명의 몇몇 실시예들은, 자기 저장 매체로부터 불러온 아날로그 신호를 수신하도록 동작하는 아날로그 입력부 어레이를 가진 자기 기록 시스템과, 아날로그 신호를 결합하여 직교 진폭 변조된(quadrature amplitude modulated) 신호를 얻도록 동작하는 직교 진폭 변조기(quadrature amplitude modulator)와, 어레이의 각 채널에 상응하는 직교 진폭 변조된 신호로부터 복수의 복조된 신호를 얻도록 동작하는 직교 진폭 복조기(quadrature amplitude demodulator), 그리고 복수의 복조된 신호를 필터링하여 등화된 출력을 얻도록 동작하는 결합 이퀄라이저(joint equalizer)를 갖는 자기 기록 시스템(magnetic recording system)을 제공한다.

[0005] 본 요약은 본 발명에 따른 몇몇 실시예의 일반적인 개요만을 제공한다. 본 발명의 많은 다른 실시예들은 이하 상세한 설명, 첨부된 청구항과 도면을 통하여 보다 분명하게 될 것이다.

도면의 간단한 설명

[0006] 본 발명의 다양한 실시예는 명세서의 첨부된 도면을 참조하면 보다 잘 이해될 수 있다. 도면에서는, 유사한 구성 요소를 언급하기 위하여 여러 개의 도면에 걸쳐 유사한 참조 번호들이 사용되었다. 어떤 경우에는, 소문자를 포함하는 부 라벨(sub-label)이 참조번호와 연관되어 복수의 유사한 구성요소들을 나타낸다. 부 라벨이 있는데 그에 대한 언급 없이 참조 번호가 참조되었을 경우에는, 복수의 유사한 구성요소들을 모두 가리키기 위함이다.

도 1은 본 발명의 몇몇 실시예들에 따라, 직교 진폭 변조와 복조를 이용한 어레이-판독기를 포함하는 자기 저장 시스템을 도시한다.

도 2는 본 발명의 몇몇 실시예들에 따라, 진교 진폭 변조와 디지털 복조를 이용한 어레이 판독기 자기 기록 시스템을 도시한다.

도 3은 본 발명의 몇몇 실시예들에 따라, 직교 진폭 변조와 아날로그 복조기를 포함하는 어레이 판독기 자기 기록 시스템을 도시한다.

도 4(a)는 본 발명의 몇몇 실시예들에 따라, 직교 진폭 변조를 이용한 전치 증폭기(preamplifier)를 도시한다.

도 4(b)는 본 발명의 몇몇 실시예들에 따라, 직교 진폭 변조에 의해 다중 처리된(multiplexed) 복수의 판독기 채널의 주파수 영역 도표를 도시한다.

도 5는 본 발명의 몇몇 실시예들에 따라, 직교 진폭 복조기와 판독 채널을 도시한다.

도 6은 본 발명의 몇몇 실시예들에 따라, 캐리어 동기화기(carrier synchronizer)를 도시한다.

도 7은 본 발명의 몇몇 실시예들에 따라, 직교 진폭 복조기를 도시한다.

도 8은 본 발명의 몇몇 실시예들에 따라, 자기 기록 시스템 내의 어레이-판독기로부터 데이터를 전송하기 위한 작동의 흐름도를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0007] 본 발명의 실시예들은, 직교 진폭 변조(quadrature amplitude modulation, QAM)를 이용하여 자기 기록 시스템의 어레이-판독기로부터 신호를 다중화하는 시스템 및 방법과 관련되어 있다. 어레이-판독기에서는 판독 헤드(read heads)의 어레이가 제공되어 복수의 데이터 스트림을 만들어낸다. 몇몇 실시예들에서, 복수의 데이터 스트림이 잡음 보정을 향상시키도록 사용될 수도 있고, -예를 들어, 트랙 중심으로부터의 다수의 오프셋(offsets)에서 데이터 트랙을 읽어 트랙 간 간섭(inter-track interference)을 줄임-, 혹은, 다수의 트랙에 쓰인 데이터 비트를 읽음으로써 처리량(throughput)을 늘리도록 사용될 수도 있다. 몇몇 실시예들에서, 어레이-판독기는 특정 데이터 트랙을 서로 다른 위치의 복수의 판독 헤드로 동시에 읽는다. 데이터는 판독/기록 헤드에 연결된 전치 증폭기로 먼저 처리되고, 그 후, 회로를 포함하는 판독 채널에 의해 처리되며, 상기 회로는 예를 들어, 아날로그 프론트 엔드(analog front end), 아날로그-디지털 변환기(analog to digital converter), 이퀄라이저(equalizer), 데이터 검출기(data detector circuits)등을 포함하며, 이에 제한되지는 않는다. 자기 기록 시스템에서 판독 헤드는 저장 매체 위를 움직이기 때문에, 전치 증폭기는 가요성 케이블(flexible cable)이나 플렉스 케이블(flex cable)로 판독 채널에 연결되어 있다. 어레이-판독기 출력의 각각의 채널은 판독 채널 내의 별개의 아날로그 프론트 엔드 회로들에 의해 처리되는데, 이 처리는 증폭, 바이어싱(biasing), 필터링등을 포함하며, 이에 제한되지는 않는다. 데이터의 복원은 어레이-판독기 출력의 결합적으로(jointly) 등화된 형태에 데이터 검출 알고리즘을 적용함으로써 수행되며, 결합 이퀄라이저(joint equalizer)는 다중입력 단일출력 필터이거나 다중입력 다중출력 필터이다. 어레이 내의 판독 헤드가 두 개일 때, 판독 채널은 판독 채널 내에 두 개의 아날로그 프론트 엔드 회로를 포함하며, 이 아날로그 프론트 엔드는 본 명세서에 설명된 직교 진폭 변조를 이용한 어레이-판독기 신호의 조합 없이 전치 증폭기로부터의 신호를 판독 채널에 전달하기 위하여 두 쌍의 플렉스 케이블을 요구한다.

[0008] 몇몇 실시예들에서, 직교 진폭 변조를 이용하는 어레이-판독기 기반 자기 저장 시스템은 전치 증폭기 내의 대역폭의 두 배의 대역폭으로 신호의 두 채널을 한 개의 채널로 결합하여, 플렉스 케이블과 아날로그 전기 회로망을 아낄 수 있다. 저장 시스템은 전치 증폭기로부터 판독 채널로 신호를 전달하기 위하여 한 쌍의 플렉스 케이블을 이용한다. 몇몇 실시예들에서는, 판독 채널은 고 대역폭의 아날로그 프론트 엔드 하나와 고속 아날로그-디지털 변환기 하나를 포함한다. 몇몇 실시예들에서, 복조는 아날로그 영역에서 수행되며, 판독 채널은 두 개의 일반 속도 아날로그-디지털 변환기를 포함한다. 몇몇 실시예들에서는, 한 쌍 이상의 플렉스 케이블을 포함하면서도 플렉스 케이블의 수를 줄이기 위하여 직교 진폭 변조가 사용된다.

[0009] 도 1은, 본 발명의 몇몇 실시예들에 따라, 직교 진폭 변조 및 복조를 이용하는 어레이-판독기 기반 자기 저장 시스템(100)을 도시한다. 저장 시스템(100)은 직교 진폭 복조를 이용하는 판독 채널 회로(102)를 포함한다. 저장 시스템(100)은, 예를 들어, 하드 디스크 장치일 수 있다. 저장 시스템(100)은 또한, 전치 증폭기(104), 인터페이스 제어기(interface controller)(106), 하드 디스크 제어기(110), 모터 제어기(112), 스핀들 모터(spindle motor)(114), 디스크 판(disk platter)(116), 그리고 어레이-판독기를 포함하는 판독/기록 헤드 어셈블리(120)를 포함한다. 인터페이스 제어기(106)는 디스크 판(116)과의 데이터 어드레싱(addressing)과 타이밍(timing)을 제어한다. 디스크 판(116)의 데이터는, 디스크 판(116) 위에 적절이 배치된 판독/기록 어셈블리가 검출할 수 있는 자기 신호의 그룹으로 구성된다. 일 실시예에서는, 디스크 판(116)은 세로 방향이나 수직 방향의 기록 방식 중 하나에 따라 기록된 자기 신호를 포함한다.

[0010] 일반적인 기록 작업에서, 판독/기록 헤드 어셈블리(120)는 모터 제어기(112)에 의해 디스크 판(116)의 원하는 데이터 트랙 위에 정확하게 배치된다. 모터 제어기(112)는 디스크 판(116)에 대하여 판독/기록 헤드 어셈블리(120)를 배치하고, 하드 디스크 제어기(110)의 지시에 따라 판독/기록 헤드 어셈블리(120)를 디스크 판(116) 위의 적절한 데이터 트랙으로 움직여 스핀들 모터(114)를 구동한다. 스핀들 모터(114)는 결정된 회전 속도(RPMs)로 디스크 판(116)을 회전시킨다. 판독/기록 헤드 어셈블리(120)가 적절한 데이터 트랙에 가까이 배치되면, 디스크 판(116)이 스핀들 모터(114)에 의해 회전됨에 따라 판독/기록 헤드 어셈블리(120) 내의 어레이-판독기에 의해 디스크 판(116)의 데이터를 나타내는 자기 신호들이 감지된다. 감지된 자기 신호는 디스크 판(116) 위의 자기 데이터를 나타내는 연속적인 미세 아날로그 신호로 제공된다. 이 미세 아날로그 신호들은 판독/기록 헤드 어셈블리 내의 전치 증폭기(104)에 의해 처리되고 직교 진폭 변조를 이용해 결합되어, 플렉스 케이블을 통하여 판독/기록 헤드 어셈블리(120)에서 판독 채널 회로(102)로 전송된다. 전치 증폭기(104)는 두 채널 각각에 대하여 디스크 판(116)에서 액세스된 미세 아날로그 신호를 증폭하도록 동작할 수 있다. 판독 채널 회로(102)는 디스크 판(116)에 원래 쓰인 정보를 복원하기 위하여 수신된 아날로그 신호를 차례대로 복조, 디지털화(digitize), 그리고 해독한다. 데이터는 수신 회로에 판독 데이터(122)로서 제공된다. 직교 진폭 변조를 이용한 신호의 결합은 이하 도 2 내지 7과 관련하여 개시된 내용과 일관되게 구현될 수 있다. 몇몇 실시예들에서, 데이

터 처리는 이하 도 8과 관련하여 개시된 흐름도와 일관되게 수행된다.

[0011] 도 2는, 본 발명의 몇몇 실시예에 따라 직교 진폭 변조기(200) 및 디지털 직교 진폭 복조기(102)를 이용하는 어레이 판독기 자기 기록 시스템을 도시한다. 두 개의 판독 헤드를 가지는 어레이-판독기의 한 쌍의 아날로그 입력(204, 206)이 어레이-판독기 전치 증폭기(226)내에서 전치 증폭기(214, 216)에 제공되어 증폭된 아날로그 신호(230, 232)를 만들어낸다. 몇몇 실시예들에서 각각의 전치 증폭기(214, 216)는, 그와 연관된 아날로그 입력(204, 206)을 얻는 어레이-판독기의 판독기 및 아날로그 입력(204,206)의 특성에 맞추어 조정된다. 두 채널 각각은 B Hz의 대역폭을 가지며, 각각의 전치 증폭기(214, 216)는 적어도 B Hz의 대역폭을 가진다. 전치 증폭기(214, 216)는 기술 분야에 알려진 임의의 회로일 수 있고, 앞으로 개발될 아날로그 신호를 증폭할 수 있는 회로일 수도 있다. 본 명세서의 개시 내용에 기반하여, 당업자는 본 발명의 다른 실시예들에 관하여 사용될 수 있는 다양한 증폭기를 인지할 수 있을 것이다.

[0012] 전치 증폭기(214, 216)로부터의 증폭된 아날로그 신호(230, 232)는 어레이-판독기 전치증폭기(226) 내의 직교 진폭 변조기(200)에 제공된다. 몇몇 실시예들에서, 직교 진폭 변조기(200)는 두 채널에 의한 캐리어 신호의 직교 진폭 변조를 이용하여 두 채널을 한 채널로 결합한다. 몇몇 실시예들에서, 정현파 캐리어 신호(sinusoidal carrier signal)는 한 판독기로부터의 신호에 의해 진폭 변조되고, 90도 위상 변이된 캐리어 신호는 또 다른 판독기로부터의 신호에 의해 진폭 변조되며, 변조된 출력은 직교 진폭 변조된 신호(240)로 결합된다. 몇몇 실시예들에서, 캐리어 신호 또한 직교 진폭 변조된 신호로 결합되어, 복조기에 캐리어 위상 정보를 제공한다.

[0013] 결과적으로 얻은 직교 진폭 변조된 신호(240)는 2B Hz의 대역폭을 가지며, 이 때 B는 어레이-판독기의 한 채널의 대역폭이다. 직교 진폭 변조된 신호(240)는 플렉스 케이블 (혹은 임의의 다른 적절한 연결)로 판독 채널(242)에 전송된다. 직교 진폭 변조된 신호(240)는 적어도 2B Hz의 대역폭을 가지는 아날로그 회로인 아날로그 프론트 엔드 회로(244)에서 처리된다. 아날로그 프론트 엔드 회로(244)는 아날로그 신호(240)의 증폭, 바이어스(biasing), 그리고 필터링과 같은 기능을 수행하지만 이에 제한되지는 않으며, 그에 따라 처리된 아날로그 신호(246)를 만들어 낸다. 아날로그 프론트 엔드 회로(244)는 샘플링(sampling) 전의 아날로그 신호의 처리와, 등화 및 값 탐색(value detection) 등의 처리를 더 수행하기 위한 이 기술 분야에 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여, 당업자는 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 아날로그 프론트 엔드 회로를 인지할 수 있을 것이다.

[0014] 처리된 아날로그 신호(246)는 아날로그-디지털 변환기(ADC)(248)에 제공되고, 이 변환기는 처리된 아날로그 신호(246)를 샘플링하여 디지털 데이터 샘플(250)의 스트림을 얻는다. 아날로그-디지털 변환기(248)는 적어도 2B Hz 정도의 대역폭과 하나의 채널에서 요구되는 것의 적어도 두 배의 샘플링율(sampling rate)을 가진다. 예를 들어, 몇몇 실시예들에서, 하나의 채널의 샘플링율은 초당 2B 샘플이고, 아날로그-디지털 변환기(248)은 두 개의 결합된 채널을 지원하기 위하여 초당 4B 샘플의 샘플링율을 가진다. 아날로그-디지털 변환기(248)는 아날로그 입력 신호에 대응하는 디지털 샘플을 만들어낼 수 있는 이 기술 분야에 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여, 당업자는 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 아날로그-디지털 변환기를 인지할 수 있을 것이다. 따라서, 판독 채널(242) 내의 아날로그 회로(252)는 두 채널(2-channel) 직교 진폭 변조된 신호(240)를 처리하기 위하여 조정된 고속, 고대역폭의 아날로그 회로이다.

[0015] 데이터 샘플들(250)은 디지털 직교 진폭 복조기(202)에 제공되며, 복조기는 데이터 샘플(250)의 신호를 두 개의 개별적인 데이터 채널(254, 256)로 분리하는 작업을 수행하는데, 두 개의 데이터 채널(254,256)은 아날로그 입력들(204, 206)과 각각 대응되며 각각 초당 2B 샘플의 속도를 가진다. 두 개의 데이터 채널(254, 256)은 두 개의 데이터 채널(254, 256)을 등화하거나 필터링하는 결합 이퀄라이저(264)에 제공된다. 몇몇 실시예들에서는 결합 이퀄라이저(264)는 두 개의 데이터 채널(254, 256)에 디지털 유한 임펄스 응답 필터링을 적용하여, 두 개의 데이터 채널(254, 256)에 기반한 데이터 트랙의 등화된 데이터 샘플들(266)을 얻는다. 결합 이퀄라이저(264)는 그에 따라, 어레이-판독기로부터의 복수의 채널 내의 정보에 기반하여 데이터 트랙의 신호 대 잡음비를 증가시킨다. 본 명세서의 개시 내용에 기반하여, 당업자는 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 이퀄라이저 회로를 인지할 수 있을 것이다. 등화된 데이터 샘플(266)은 그 후, 예를 들어, 비터비(Viterbi) 알고리즘 검출기나 최대 사후(maximum a posteriori) 검출기 등의 적절한 방식으로 처리되어, 등화된 데이터 샘플(266) 내의 값(values)을 식별할 수 있도록 한다. 만약 신호들(204, 206)이 매체 위의 두 트랙(116)의 역판독(readback)으로부터 나오도록 어레이-판독기가 구성되었다면, 결합 이퀄라이저(264)는 두 신호 스트림을 출력하도록 설정되어 매체 위의 두 트랙(116)으로부터의 데이터 비트 검출을 용이하게 할 수 있다.

[0016] 도 3은 본 발명의 몇몇 실시예에 따라, 아날로그 직교 진폭 복조기(370) 및 직교 진폭 변조기(300)를 이용하는

어레이 판독기 자기 기록 시스템을 도시한다. 이 실시예에서, 아날로그 직교 진폭 복조기(370)는 판독 채널(398)의 아날로그 회로(368) 내에서 복조를 수행하고, 적어도 복조된 신호를 지지하기에 충분히 높은 대역부와 각각 2B의 샘플링율을 가지는 두 개의 아날로그-디지털 변환기(382, 384)가 제공된다.

[0017] 어레이-판독기로부터의 두 아날로그 입력들(304, 306)은 어레이-판독기 전치 증폭기(326) 내의 전치 증폭기(314, 316)에 제공되어, 증폭된 아날로그 신호들(330, 332)를 만들어낸다. 몇몇 실시예들에서는, 전치 증폭기(314, 316) 각각은 그와 연관된 아날로그 입력(304, 306)이 얻어지는 어레이-판독기 내의 판독기와 아날로그 입력의 특성에 맞추어 조정된다. 두 채널 각각은 B Hz의 대역폭을 가지며, 전치 증폭기(314, 316) 각각은 적어도 B Hz의 대역폭을 가진다. 전치 증폭기(314, 316)는 이 기술 분야에 알려진 임의의 회로일 수 있고 혹은, 미래에 개발될 아날로그 신호를 증폭할 수 있는 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 증폭기들을 인지할 수 있을 것이다.

[0018] 전치 증폭기(314, 316)로부터의 증폭된 아날로그 신호들(330, 332)은 어레이-판독기 전치 증폭기(326) 내의 직교 진폭 변조기(300)에 제공된다. 몇몇 실시예들에서, 직교 진폭 변조기(300)은 두 채널에 의한 캐리어 신호의 직교 진폭 변조를 이용하여 두 채널을 한 채널로 결합한다. 몇몇 실시예들에서는, 정현파 캐리어 신호는 한 판독기로부터의 신호에 의해 진폭 변조되고, 90도 위상 변이된 캐리어 신호는 또 다른 판독기로부터의 신호에 의해 진폭 변조되며, 변조된 출력은 직교 진폭 변조된 신호(340)로 결합된다. 몇몇 실시예들에서는, 캐리어 신호 또한 직교 진폭 변조된 신호로 결합되어, 복조기에 캐리어 위상 정보를 제공한다.

[0019] 아날로그 신호(340)는 적어도 2B Hz의 대역폭을 가지는 아날로그 회로인 아날로그 프론트 엔드 회로(344) 내에서 처리된다. 아날로그 프론트 엔드 회로(344)는 아날로그 신호(340)의 증폭, 바이어스, 및 필터링과 같은 기능을 수행하며, 이에 제한되지는 않고, 그에 따라 처리된 아날로그 신호(346)를 만들어낸다. 아날로그 프론트 엔드 회로(344)는 샘플링 이전에 아날로그 신호를 처리하고, 등화 및 값 탐색 등의 처리를 더 수행하기 위한 이 기술 분야에 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 아날로그 프론트 엔드 회로들을 인지할 수 있을 것이다.

[0020] 처리된 아날로그 신호(346)는 아날로그 직교 진폭 복조기(370)에 제공되고, 복조기는 처리된 아날로그 신호(346)를 각각 B Hz의 대역폭을 가지고 각각 아날로그 인풋(304, 306)중 하나와 대응되는 두 개의 개별적인 아날로그 신호들(372, 374)로 분리한다. 두 개의 아날로그 신호들(372, 374)은 두 개의 아날로그 신호(372, 374)를 샘플링하는 아날로그-디지털 변환기(ADC)(382, 384)에 각각 제공되어, 두 개의 디지털 데이터 샘플의 스트림(391, 392)을 얻게 된다. 아날로그-디지털 변환기(382, 384) 각각은 적어도 B Hz 정도의 대역폭과 초당 2B 샘플의 샘플링율을 가진다. 아날로그-디지털 변환기(382, 384)는 아날로그 입력 신호에 대응되는 디지털 샘플을 만들어낼 수 있는 이 기술 분야에 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 아날로그-디지털 변환기를 인지할 수 있을 것이다. 판독 채널(398)내의 아날로그 프론트 엔드(344)는 두 채널(2-channel) 아날로그 신호(340)을 처리하기 위한 고대역폭 회로인 반면 아날로그-디지털 변환기(382, 384)는 더 낮은 대역폭 회로이다.

[0021] 디지털 데이터 샘플의 두 스트림들(391, 392)은 디지털 데이터 샘플의 두 스트림(391, 392)을 등화하거나 필터링하는 결합 이퀄라이저(396)에 제공된다. 몇몇 실시예들에서 결합 이퀄라이저(396)는, 데이터 트랙의 등화된 데이터 샘플(397)을 복원하기 위하여 결합 이퀄라이저(396)가 디지털 데이터 샘플의 두 스트림(391, 392)에 디지털 유한 임펄스 응답 필터링을 적용한다. 그에 따라 결합 이퀄라이저(396)는 어레이-판독기의 복수의 채널 내 정보에 기반하여 데이터 트랙의 신호 대비 잡음비를 증가시킨다. 등화된 데이터 샘플(397)은 그 후, 비터비 알고리즘이나 최대 사후 검출기와 같은 임의의 적절한 방법으로 처리되어, 등화된 데이터 샘플(397) 내의 값을 식별하도록 할 수 있다. 몇몇 실시예들에서는, 결합 이퀄라이저(396)의 출력은 디지털 샘플의 두 스트림을 포함하여, 저장 매체의 두 트랙으로부터의 데이터 비트 검출을 용이하게 한다.

[0022] 도 4(a)는, 본 발명의 몇몇 실시예들에 따라, 두 채널 전치 증폭기(404, 424)와 함께 어레이-판독기 전치 증폭기(438)내에 집적된(integrated) 직교 진폭 변조기(400)를 도시한다. 몇몇 실시예에서, 직교 진폭 변조기(400)는 도 2의 직교 진폭 변조기(200) 대신에 사용될 수 있다.

[0023] 어레이-판독기로부터의 두 아날로그 입력(402, 422)은 어레이-판독기 전치 증폭기(438) 내의 전치 증폭기(404, 424)에 제공되어, 증폭된 아날로그 신호(406, 426)를 만들어낸다. 몇몇 실시예들에서, 전치 증폭기(404, 424) 각각은 아날로그 입력을 얻은 어레이-판독기 내의 판독기 및 연관된 아날로그 입력(402, 422)의 특성에 맞추어 조정된다. 두 채널 각각은 B Hz의 대역폭을 가지고, 전치 증폭기(404, 424) 각각은 적어도 B Hz의 대역폭을 가진다. 전치 증폭기(404, 424)는 이 기술분야에 알려진 임의의 회로일 수 있고, 혹은 아날로그 신호를 증폭할 수

있는 미래에 개발될 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 증폭기를 인지할 수 있을 것이다.

[0024] 전치 증폭기(404, 424)에서 증폭된 아날로그 신호들(406, 426)은 어레이-판독기 전치증폭기(438) 내의 직교 진폭 변조기(400)에 제공된다. 각각의 증폭된 아날로그 신호들(406, 426)은 캐리어 신호(408, 428)를 진폭 변조하기 위해 사용된다. 몇몇 실시예들에서 $2\cos[2\pi Bt]$로 나타낸 캐리어 신호(408)와, 캐리어 신호(428) 혹은 $2\sin[2\pi Bt]$은 같은 주파수 B를 갖지만 90도 위상 차이가 있는 아날로그 캐리어 신호들이다. 증폭된 아날로그 신호(406)는 곱셈기(multiplier)(410)에서 캐리어 신호(408)와 곱해져 변조된 신호 혹은 변조된 채널 1(412)를 만들어 낸다. 증폭된 아날로그 신호(426)는 곱셈기(430)에서 캐리어 신호(428)와 곱해져, 변조된 채널 2(432)를 만들어 낸다. 캐리어 신호(408, 428)는 주파수 합성기(frequency synthesizer)와 같은 (이에 제한되지는 않음) 임의의 적절한 방법으로 생성될 수 있고, 곱셈기(410, 430)는 시간 가변성(time-varying) 아날로그 신호를 곱할 수 있는 이 기술 분야에 알려진 임의의 적절한 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 신호 생성기와 곱셈기를 인지할 수 있을 것이다.

[0025] 변조된 채널들(412, 432)은 덧셈기(434) 내에서 서로, 그리고 캐리어 신호(408)와 결합 되어 결합된 아날로그 신호(436)을 만들어낸다. 다시 한번, 캐리어 신호(408)가 결합된 아날로그 신호(436)에 더해져, 수신기에서의 동기 복조(coherent demodulation)를 용이하게 하기 위해, 캐리어 위상 정보를 제공한다. 캐리어 신호(408)의 진폭은 특정 시스템에 기대되는 성능 균형(performance balance)을 얻을 수 있는 값으로 설정되는데, 그보다 작은 진폭은 아날로그 프론트 엔드 회로 내의 신호 대비 잡음비만큼 저하시키지 않고, 그보다 큰 진폭은 수신기에서 동기 캐리어 신호(coherent carrier signal)를 추출할 때의 지연을 줄이도록 설정된다. 결합된 아날로그 신호(436)의 대역폭은 2B Hz 정도이며, 이 때 B는 한 개의 채널의 대역폭이다. 덧셈기(434)는 아날로그 신호를 결합하여 모든 입력으로부터의 정보를 담고 있는 하나의 아날로그 출력을 만들어낼 수 있는 이 기술 분야에 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 덧셈기 회로들을 인지할 것이다.

[0026] 결합된 아날로그 신호(436)는 판독 채널 내의 아날로그 프론트 엔드와 같은, 하지만 이에 제한되지는 않는 임의의 적절한 수신기로, 예를 들어, 플렉스 케이블이나 연성 인쇄 회로(flexible printed circuit)등의, 하지만 이에 제한되지는 않는 임의의 적절한 전도체(conductor)나 전송 매체를 이용해 전송될 수 있다.

[0027] 다수의 아날로그 신호들이 하나의 아날로그 프론트 엔드로 결합되는 몇몇 실시예들에서, 결합된 아날로그 신호는 감쇠될 필요가 있을 수 있다. 여러 아날로그 신호가 고정된 허용되는 신호 범위에서 하나의 아날로그 프론트 엔드로 결합될 때, 다수의 아날로그 신호의 전체 신호 에너지(total signal energy)는 아날로그 프론트 엔드의 허용되는 신호 범위를 초과할 수 있다. 그에 따라, 몇몇 실시예들에서는, 결합된 신호는 아날로그 프론트 엔드에 적용되기 전에 감쇠되거나, 감쇠되기 전에 아직 허용 신호 범위 내에 있는 아날로그 프론트 엔드의 초기 단계 내에서 감쇠된다. 하지만, 신호의 감쇠는, 감쇠 후의 신호 경로 내의 잡음에 의한 상대적인 영향으로 신호 대비 잡음비(SNR)를 악화시키는 경향이 있으며, 따라서 감쇠의 양은 최소 필요량으로 설정되어야 한다. 더욱이, 감쇠는 신호 경로 내에서 가능한 늦게 배치되어야 한다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 감쇠 기술들을 인지할 수 있을 것이다.

[0028] 직교 진폭 변조기(400)의 동작은 이하의 식으로 설명되는데, 대문자 기호들은 소문자로 표현된 신호들의 푸리에 변환(Fourier transform)을 가리킨다. 즉, $R_k(f)$은 $r_k(t)$의 푸리에 변환이다. 직교 진폭 변조기(400)의 몇몇 실시예들에 의해 수행되는 신호 결합은 다음과 같이 표현될 수 있다.

$$Z(f) = R_1(f+B) + R_1(f-B) + jR_2(f+B) - jR_2(f-B) + \delta(f+B) - \delta(f-B) \quad \text{(식 1)}$$

[0029]

[0030] 이 때, Z(f)는 결합된 아날로그 신호(436)의 푸리에 변환이고, B는 1/T 혹은 한 채널의 대역폭이며, 이 때, T는 한 채널의 보드 속도(baud rate)이다. 또한, $R_1(f+B)$와 $R_1(f-B)$는 위아래로 B Hz 만큼씩 변이된 증폭된 아날로그 신호(406) $r_1(t)$의 푸리에 변환이고, $R_2(f+B)$와 $R_2(f-B)$는 위아래로 B Hz 만큼씩 변이된 증폭된 아날로그 신호(426) $r_2(t)$의 푸리에 변환이며, $\delta(f+B)$와 $\delta(f-B)$는 캐리어 신호의 푸리에 변환이다.

[0031] 도 4(b)에서, 주파수 영역의 스펙트럼 그래프는 도 4(a)의 직교 진폭 변조기(400)의 한 실시예에 의해 결합된 두 어레이-판독기 채널을 도시한다. 두 채널의 증폭된 아날로그 신호(406, 426)의 푸리에 변환 $X_1(f)$(450)과 $X_2(f)$(452)가 직교 진폭 변조에 앞서 도시되었다. (포락선(envelope)(450과 452)의 모양은 도 4(b)에서 그들을 분명하게 구분하기 위해 선택된 것일 뿐, 그 내용이나 주파수 응답을 가리키는 것이 아니다.) 두 채널 $X_1(f)$(450)과 $X_2(f)$(452) 각각은 변조 전에 중심 주파수 0에 중심을 둔다. 결합된 아날로그 신호(454)의 푸리에 변환 Z(f)(454)는 도 4(b)에서 도시하는 바와 같이, 주파수에서 변이(frequency shifted)되고 복제된(duplicated) 두 채널을 결합한다. 직교 진폭 변조는 하나의 플렉스 케이블로 전송될 수 있도록 -2B 에서 2B의 대역폭을 가지는 하나의 결합된 아날로그 신호(436)로 두 증폭된 아날로그 신호들(406, 426)을 결합한다. (전송 방법에 따라, "하나의 플렉스 케이블"은 하나의 반도체를, 혹은 몇몇 실시예들에서는 차분 신호(differential signal)에서와 같이 다수의 반도체를 포함할 수 있다.) 직교 진폭 변조된 아날로그 신호(436)는 서로 다른 위상으로 차분된(differentiated) 구성요소들에 의해 중복되는 대역이 있다. 구성요소들을 분리하는 데 사용되는 이 위상 정보는 결합된 아날로그 신호(436)에 캐리어 신호(408)를 포함함으로써 수신기에 제공된다.

[0032] 도 5는, 본 발명의 몇몇 실시예들과 관련하여, 직교 진폭 복조기(516)를 이용하는 판독 채널(500)을 도시한다. 판독 채널(500)는 직교 진폭 변조된 아날로그 신호(502) z(t)를 수신하고 처리하는데, 이는 다음 식과 같이 표현될 수 있다.

$$z(t) = A_1 r_1(t)\cos(\omega_0 t + \theta_0) + A_2 r_2(t)\sin(\omega_0 t + \theta_0) + A_0\cos(\omega_0 t + \theta_0) \quad \text{(식 2)}$$

[0033]

[0034] 이 때, $r_1(t)$와 $r_2(t)$는 어레이-판독기로부터의 변조될 신호이고, A_1과 A_2는 변조될 신호의 진폭 계수(amplitude factor)들이며, $\cos(\omega_0 t + \theta_0)$과 $\sin(\omega_0 t + \theta_0)$은 같은 주파수에서 위상 오프셋이 90도인 캐리어 신호들이고, $A_0\cos(\omega_0 t + \theta_0)$는 직교 진폭 변조된 아날로그 신호(502) z(t)에 더해진 캐리어 신호 구성요소이며, 이 때, A_0는 캐리어 신호의 진폭 계수이고, θ_0는 캐리어 신호의 위상이다. 진폭 계수들 A_0, A_1, 그리고 A_2는 전송됨에 따라 변하는 이득(gain)이며, 선험적으로(a priori) 알려지지 않는다. 주파수 ω_0와 채널 대역폭 B, 그리고 보드 속도 T 간의 관계는 다음 식과 같다.

$$\omega_0 = 2\pi B = \frac{\pi}{T} \quad \text{(식 3)}$$

$$B = \frac{0.5}{T} \quad \text{(식 4)}$$

[0035]

[0036] 직교 진폭 변조된 아날로그 신호(502) z(t)는 적어도 2B Hz의 대역폭을 가지는 아날로그 회로인 아날로그 프론트 엔드 회로(504)에 의해 처리된다. 아날로그 프론트 엔드 회로(504)는 직교 진폭 변조된 아날로그 신호(502)의 증폭, 바이어스 및 필터링과 같은, 하지만 이에 제한되지는 않는 기능을 수행하여 처리된 아날로그 신호(506)를 만들어낸다. 몇몇 실시예들에서, 아날로그 프론트 엔드 회로(504)는 또한 전치 증폭기(예를 들어, 도 1(104))와 판독 채널(예를 들어, 도 1(102), 도 5(500)) 사이의 신호 경로의 제한된 대역폭을 보상하기 위해 아날로그 영역에서 신호(502)를 등화(equalization) 혹은 필터링을 하여, 직교 진폭 변조된 아날로그 신호(502) z(t)의 아날로그 등화를 수행한다. 아날로그 프론트 엔드 회로(504)의 아날로그 이퀄라이저는 직교 진폭 변조된 아날로그 신호(502) z(t)에 대한 제한된 대역폭의 효과에 기반하여 결과적인 신호의 데이터 검출을 향상시키는 임의의 적절한 이퀄라이저일 수 있다. 몇몇 실시예들에서는, 아날로그 이퀄라이저는 기대되는 신호와 신호의 대역폭에 기반하여 설정된 필터 탭 계수(tap coefficients)를 가지는 선형 이퀄라이저이다. 몇몇 실시예들에서 아날로그 이퀄라이저는 실수 및/또는 복소수의 극점(poles) 및/또는 영점(zeros)의 시스템으로 구현되며 이는 아날로그-디지털 변환기의 동적 영역을 이용하기 위하여 특정 주파수들은 엠퍼시스되고(emphasized), 다른 주파수는 디엠퍼시스되는(de-emphasized) 시스템이다. 몇몇 실시예들에서, 아날로그 이퀄라이저는 검출된 데이터(예를 들어, (528))에 기반하여 필터 탭 계수를 조정하는 적응적 결정 피드백 이퀄라이저(adaptive decision feedback equalizer)이다. 아날로그 프론트 엔드 회로(504)는 샘플링에 앞서 아날로그 신호를 처리하는 이 기술분야에 알

려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 아날로그 프론트 엔드 회로를 인지할 수 있을 것이다.

[0037] 처리된 아날로그 신호(506)는 디지털 데이터 샘플(510) z[m]을 얻기 위하여 처리된 아날로그 신호(506)를 샘플링하는 아날로그-디지털 변환기(508)에 제공된다. 아날로그-디지털 변환기(508)는 적어도 2B Hz 정도의 대역폭을 가지며, 한 채널에서 요구되는 것보다 적어도 두 배의 샘플링율을 가진다. 예를 들어, 몇몇 실시예들에서는, 한 채널의 샘플링율은 초당 2B 샘플이고, 아날로그-디지털 변환기(508)는 초당 4B 샘플의 샘플링율을 가진다. 아날로그-디지털 변환기(508)은 아날로그 입력 신호에 대응되는 디지털 샘플을 만들어낼 수 있는 이 기술 분야에 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 아날로그-디지털 변환기를 인지할 수 있다. 디지털 데이터 샘플(510) z[m]은 다음 식과 같이 표현될 수 있다.

$$z[m] = z(mT_s) = z(mT/2), \qquad \omega_0 mT_s = m\pi/2$$
$$= A_1 r_1[m]\cos(m\pi/2 + \theta_0) + A_2 r_2[m]\sin(m\pi/2 + \theta_0) \qquad \text{(식 5)}$$

[0038] $$+ A_0\cos(m\pi/2 + \theta_0)$$

[0039] 이 때, $T_s = T/2$ 이다.

[0040] 타이밍 및/또는 캐리어 복원의 또다른 방법은 아날로그 프론트 엔드로 전송된 신호에 실제 캐리어 신호를 삽입하는 것을 요구하지 않는다. 예를 들어, 충분한 비선형성(nonlinearity)을 갖는 회로 블록(circuit block)에 아날로그 신호를 적용하고, 그 후 비선형 블록의 출력 신호를 필터링(예를 들어, 대역 통과(banspass) 필터링)하는 것으로 캐리어 구성요소를 가지는 신호를 얻을 수 있고, 이 캐리어 구성 요소에 알려진 기술들을 이용해 타이밍 클럭이 유도될 수 있다. 요구되는 만큼 신호 진폭을 증가시키기 위해 필터의 출력 신호의 신호 이득이 요구될 수 있다. 유사하게, 적절한 전기회로망과 함께 위상 조정 또한 요구될 수 있다. 또는, 아날로그-디지털 변환기가 적절히 클럭(clocked)되었다는 조건 하에, 상기 기능들 (비선형성, 필터링, 이득, 캐리어/타이밍 복원, 위상 조정)은 디지털 영역 (아날로그-디지털 변환기 이후)에서 수행될 수도 있다. 이러한 기술들은 아날로그-디지털 변환기 후의 디지털 영역에서의 몇몇 실시예들에도 적용될 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 타이밍 및/또는 캐리어 복원 기술을 인지할 수 있을 것이다.

[0041] 몇몇 실시예들에서, 아날로그-디지털 변환기(508)는 직교 진폭 변조된 아날로그 신호(502)와 동기화되지 않으며, 캐리어 신호의 위상 θ_0은 수신기에 알려지지 않을 수 있다. 그에 따라 디지털 데이터 샘플(510) z[m]는 캐리어 동기화기(512)에 의해 처리되어 동기화된 디지털 데이터 샘플(514) p[m]을 만들어내며, 상기 캐리어 동기화기는 디지털 데이터 샘플(510) z[m]로부터 캐리어 신호와 그의 위상을 추출하고 캐리어와 동기화하기 위하여 디지털 샘플(510) z[m]을 위상 변이시킨다. 캐리어 동기화기(512)는 수신된 신호를 네 개의 샘플들의 블록에 걸쳐 평균함으로써 수신된 신호에 내장된 캐리어를 추출하는데, 이는 샘플된 신호 z[m](510) 내의 캐리어 신호 $\cos(m\pi/2 + \theta_0)$가 4 샘플의 주기로 주기성을 가지기 때문이다. 수신된 신호의 변조된 채널 부분을 추정된 캐리어 위상만큼 변조된 채널 부분의 위상 변이하는 것은 그 신호가 지역적으로 생성된 캐리어 참조에 의한 동기 복조에 적합하도록 만든다. 캐리어 신호가 직교 진폭 변조된 아날로그 신호(502)에 삽입되지 않은 몇몇 실시예들에서는, 상기 개시된 바와 같이, 캐리어 동기화기(512) 또는 다른 회로 요소를 타이밍 및/또는 캐리어 복원을 수행하도록 동작할 수 있다.

[0042] 동기화된 디지털 데이터 샘플(514) p[m]의 두 채널은 직교 진폭 복조기(516)에 의해 분리되어 두 개의 개별적인 데이터 채널(518) $x_1[n]$과 (520) $x_2[n]$를 만들어내는데, 이들 각각은 어레이-판독기 출력 중 하나와 상응하는 디지털 샘플을 포함한다. 직교 진폭 복조는 수신된 위상-보상 신호의 홀수와 짝수 스트림(odd and even streams)들을 기저대(baseband)의 상응하는 캐리어로 다운 샘플링(down-sampling)하는 것을 포함한다. 특히, "직교 진폭 복조기"라는 용어는 본 명세서에서 때때로 캐리어 동기장치(512)와 복조기(516) 둘 모두의 기능을 포함하는 회로 또는 장치를 가리키는 것으로 사용된다. 두 데이터 채널들(518) $x_1[n]$, (520) $x_2[n]$는 결합 이퀄라이저(522)에 제공되고, 결합 이퀄라이저는 두 데이터 채널들(518) $x_1[n]$, (520) $x_2[n]$를 등화하거나 필터링한다. 몇몇 실시예들에서, 두 데이터 채널(518)$x_1[n]$, (520)$x_2[n]$에 기반하여 데이터 트랙의 등화된 데이터 샘

플(524) y[n]을 얻기 위하여, 결합 이퀄라이저(522)는 두 데이터 채널(518) $x_1[n]$, (520) $x_2[n]$에 디지털 유한 임펄스 응답 필터링을 적용한다. 결합 이퀄라이저(522)는 그에 따라, 어레이-판독기의 복수의 채널 내의 정보에 기반하여 데이터 트랙의 신호 대비 잡음비를 증가시킨다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 이퀄라이저 회로들을 인지할 수 있을 것이다. 등화된 데이터 샘플(524) y[n]은 그 후, 등화된 데이터 샘플(524) y[n]의 비트 결정(bit decisions)을 수행하기 위하여, 비터비 알고리즘 검출기 혹은 최대 사후 검출기 등과 같은 임의의 적절한 방법으로 처리될 수 있다. 몇몇 실시예들에서, 저장 매체 위 두 개의 트랙으로부터 데이터 비트 검출을 용이하게 하기 위하여, 결합된 이퀄라이저(522) 출력은 두 개의 디지털 샘플 스트림을 포함한다.

[0043] 몇몇 실시예들에서, 등화된 데이터 샘플(524) y[n]은 데이터 입력에 데이터 검출 알고리즘을 적용하여 검출된 출력(528)을 만들어내는 데이터 검출기(526)에 제공된다. 몇몇 실시예들에서, 데이터 검출 알고리즘은 이 기술 분야에 알려진 바와 같이, 비터비 알고리즘 검출 알고리즘 혹은 최대 사후 검출 알고리즘일 수 있으며, 이에 제한되지는 않는다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 데이터 검출 알고리즘을 인지할 수 있을 것이다.

[0044] 검출된 출력(528)은 데이터 검출기(526)과 데이터 해독기(534) 사이에 전달된 데이터를 버퍼에 저장하는 작업을 하는 중앙 큐 메모리 회로(central queue memory circuit)(530)에 제공된다. 데이터 해독기(534)가 사용가능할 경우 데이터 해독기(534)는 중앙 큐 메모리(530)로부터 검출된 출력(528)을 해독기 입력(532)으로서 수신한다. 데이터 해독기(534)는 원래 기록된 데이터를 복원하기 위한 시도로 해독기 입력(532)에 데이터 해독 알고리즘을 적용한다. 데이터 해독 알고리즘의 결과는 해독된 출력(538)으로서 제공된다. 데이터 해독기(534)는 수신된 입력에 해독 알고리즘을 적용할 수 있는 이 기술 분야에 알려진 임의의 해독기일 수 있다. 데이터 해독기(534)는 이 기술 분야에 알려진 바와 같이, 저밀도 패리티 검사(low density parity check) 해독기 혹은 리드 솔로몬(Reed Solomon) 해독기일 수 있으며, 이에 제한되지는 않는다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 데이터 해독기를 인지할 수 있다. 원래의 데이터를 복원하거나 (즉, 데이터 해독 알고리즘이 수렴(converges)하거나) 혹은 타임아웃(timeout) 조건이 발생하면, 데이터 해독기(534)는 데이터 해독 알고리즘의 결과를 해독된 출력(542)로서 제공한다. 해독된 출력(542)은 경판정(hard decision) 출력기(544)에 제공되며, 여기서 데이터가 재배열(reordered)된 후, 일련의 정렬된 데이터 세트가 데이터 출력(546)으로서 제공된다.

[0045] 데이터 검출기(526) 및 데이터 해독기(534)의 조합을 통한 하나 이상의 반복(iteration)이, 원래 쓰인 데이터 세트로 수렴하기 위한 노력의 일환으로 수행될 수 있다. 데이터 검출기(526)와 데이터 해독기(534) 둘 모두를 통하는 처리는 "전체적 반복(global iteration)"이라고 부른다. 첫 번째 전체적 반복에서, 데이터 검출기(526)는 해독된 출력으로부터의 안내(guidance) 없이 데이터 검출 알고리즘을 적용한다. 그 후의 전체적 반복에서 데이터 검출기(526)는 해독된 출력(538)으로부터의 안내에 따라 등화된 데이터 샘플(524) y[n]에 데이터 검출 알고리즘을 적용한다. 해독된 출력(538)은 중앙 큐 메모리(530)로부터 검출기 입력(540)으로서 수신된다.

[0046] 각각의 전체적 반복 동안에, 데이터 해독기(534)가 해독기 입력(532)에 데이터 해독 알고리즘 적용하는 것을 포함하는 하나 이상의 지역적 반복을 행하는 것이 가능하다. 첫 번째 지역적 반복에서, 데이터 해독기(534)는 해독된 출력(536)의 안내 없이 데이터 해독기 알고리즘을 적용한다. 그 후의 지역적 반복에서, 데이터 해독기(534)는 이전의 해독된 출력(536)의 안내에 따라 해독기 입력(532)에 데이터 해독 알고리즘을 적용한다.

[0047] 도 6은 본 발명의 몇몇 실시예들에 따라 캐리어 동기화기(512)를 대신하여 사용될 수 있는 캐리어 동기화기(600)를 도시한다. 디지털 데이터 샘플(602) z[m]은 버퍼(604)에 저장되고, 이 후 이 버퍼로부터 지연된 디지털 데이터 샘플(606) z[m-d]을 불러온다. 디지털 데이터 샘플(602) z[m]은 또한 캐리어 추출기(carrier extractor)(608)에 의해 처리되는데, 상기 캐리어 추출기는 캐리어 신호를 추출하고 추정된 캐리어 신호(610) c[m]를 만들어낸다. 몇몇 실시예들에서,

[0048] 캐리어 추출기(608)는 두 개의 판독기를 가지는 어레이-판독기의 4개의 샘플 주기로 반복되는 반복 신호인 캐리어 신호를 계산하는데, 데이터 섹터와 같은 변조된 데이터의 블록(block)에서 각각의 4개의 샘플 단계의 샘플들을 평균함으로써 계산한다. 캐리어 추출기(608)는 캐리어 신호를 포함하는 직교 진폭 변조된 신호에서 캐리어 신호를 추출해낼 수 있는 이 기술 분야에 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 캐리어 추출 회로를 인지할 수 있을 것이다. 몇몇 실시예들에서, 캐리어 신호 주파수는 캐리어 추출기(608)에 의해 사전에 알려진다. 추정된 캐리어 신

호(610) c[m]는 대략적으로 $A_0\cos(m\pi/2+\theta_0)$ 이며, 다음과 같이 계산될 수 있다.

[0049] $$c[m]=\frac{1}{K}\sum_{i=1}^{K}z[m+i4] \qquad (식\ 6)$$

[0050] 이 때, K는 전송된 데이터 블록 혹은 섹터 내의 4 샘플 주기의 개수이며, c[m]는 매 4 샘플마다 반복된다. 즉, c[m] = c[m+4] = c[m+8] 등등 이다.

[0051] 지연된(delayed) 디지털 샘플(606) z[m-d]는, 캐리어 추출기(608) 내의 지연에 기반하여 버퍼(604)에서 지연되는데, 뺄셈기(subtraction circuit)(612)는 지연된 디지털 데이터 샘플(606) z[m-d]에서 캐리어 신호(610) c[m]를 빼내어, 캐리어 요소가 없는 직교 진폭 변조된 신호(614) q[m]을 만들어낸다. 비록 아날로그-디지털 변환기(508)가 캐리어 신호와 동시적으로(synchronously) 샘플링하지 않기 때문에 위상 오프셋(phase offset)의 가능성이 있지만, 직교 진폭 변조된 신호(614) q[m]는 변조된 채널 1(412)과 변조된 채널 2(432)의 조합에 대응된다. 몇몇 실시예들에서, 뺄셈기(512)는 직교 진폭 변조된 신호(614) q[m]을 다음과 같이 계산한다.

[0052] $$q[m]=z[m-d]-c[m] \qquad (식\ 7)$$

[0053] 위상 추정기(phase estimator)(616)는 전치 증폭기(예를 들어, (438))와 아날로그-디지털 변환기(508) 사이의 전송 중에 캐리어 요소에 발생하는 위상 오프셋(618) τ_0를 결정하며, 상기 위상 오프셋은 디지털 데이터 샘플(510) z[m]이 샘플될 때 원래의 조합된 아날로그 신호(436)와 위상이 달라지는 요인이 된다. 위상 추정기(616)는 추출된 캐리어 신호에 기반하여 디지털 샘플 내의 위상 오프셋을 결정할 수 있는 이 기술 분야의 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 위상 추정기를 인지할 수 있을 것이다. 몇몇 실시예들에서는, 위상 추정기(616)는 이하의 식 9와 같이 전송 중에 캐리어에 의해 발생한 지연을 추정하며, 식 9는 식 8로부터 유도된다.

$$\begin{aligned} c[m]=A_0\cos(m\pi/2+\theta_0) &= (-1)^{m/2}A_0\cos(\theta_0)\ \text{for}\ m=even \\ &= (-1)^{(m+1)/2}A_0\sin(\theta_0)\ \text{for}\ m=odd \end{aligned} \qquad (식\ 8)$$

$$\tau_0=\frac{1}{\omega_0}\tan^{-1}\left(\frac{\sum(-1)^n c[2n-1]}{\sum(-1)^n c[2n]}\right) \qquad (식\ 9)$$

[0054]

[0055] 위상 시프터(phase shifter)(620)는 위상 오프셋(618) τ_0을 상쇄하기 위하여 직교 진폭 변조된 신호(614) q[m]에 위상 오프셋을 적용하고, 그에 따라 동기화된 디지털 데이터 샘플(622) p[m]을 만들어낸다. 위상 시프터(620)는 아날로그 신호로부터의 샘플을 포함하는 디지털 신호의 위상을 변이시킬 수 있는 이 기술 분야에 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 위상 시프터를 인지할 수 있다. 결과적으로 얻은 동기화된 디지털 데이터 샘플(622) p[m]은 캐리어 신호나 위상 변화 없이 원래의 결합된 변조된 채널 1(412)과 변조된 채널 2(432)에 대응된다. 몇몇 실시예들에서, 위상 시프터(620)는 전송의 위상 변화를 제거하여 수신된 신호를 지역 캐리어와 동기화시키며, 이는 다음과 같은 식에 따른다.

$$\begin{aligned} p[m] &= q[m-\tau_0] \\ &= A_1 r_1[m]\cos\left(\frac{m\pi}{2}\right)+A_2 r_2[m]\sin\left(\frac{m\pi}{2}\right) \end{aligned} \qquad (식\ 10)$$

[0056]

[0057] 이 때, $\cos(m\pi/2)=\{1,0,-1,0,1,0,-1,0,\ldots\}$ 이고

[0058] $\sin(m\pi/2)=\{0,1,0,-1,0,1,0,-1,\ldots\}$ 이다.

[0059] 도 7은 본 발명의 몇몇 실시예들에 따라, 직교 진폭 복조기(516) 대신에 사용될 수 있는 직교 진폭 복조기를 도시한다. 동기화된 디지털 데이터 샘플(702) p[m]은 위상 보상된 캐리어 신호의 디지털 형태(704, 718)와 곱해져 채널의 주파수를 변이시킨다. 하나의 디지털 캐리어 신호(704)는 직교 진폭 변조기(400) 내의 캐리어 신호(40

8)와 대응되고, 몇몇 실시예들에서 $\cos[m\pi/2]$로 표현될 수 있다. 다른 디지털 캐리어 신호(718)는 같은 주파수와 90도 위상 오프셋을 가지며 캐리어 신호(428)와 대응되고 몇몇 실시예들에서 $\sin[m\pi/2]$로 표현될 수 있다. 상기 곱셈은 복조된 신호 $v_1[m]$(708), $v_2[m]$(722)를 생성하며, 이는 초당 4B 샘플에서 2B Hz의 대역폭을 가지는 어레이-판독기의 채널 1과 2를 나타낸다. 복조된 신호 $v_1[m]$(708)과 $v_2[m]$(722)는 다음 식으로 주어진다.

$$v_1[m] = 2p[m]\,2\cos(m\pi/2) = A_1 r_1[m] * (1 + \cos(m\pi)) \qquad \text{(식 11)}$$

[0060] $$v_2[m] = 2p[m]2\sin(m\pi/2) = A_2 r_2[m] * (1 - \cos(m\pi)) \qquad \text{(식 12)}$$

[0061] 저역 통과 필터들(Low pass filters)(710, 724)은 [-B, +B] 대역 이외의 주파수 요소를 제외(reject)하기 위하여 복조된 신호 $v_1[m]$(708)과 $v_2[m]$(722)를 필터링하는 B Hz의 대역폭을 가지는 저역 통과 필터이다. 저역 통과 필터링된 신호들 (712) $p_1[m]$과 (726)$p_2[m]$는 여전히 초당 4B 샘플을 가지지만 대역폭은 B Hz이다. 저역 통과 필터(710, 724)는 디지털 신호를 저역 통과 필터링할 수 있는 이 기술 분야에 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 다양한 저역 통과 필터를 인지할 수 있다. 필터링된 신호(712) $p_1[m]$과 (726)$p_2[m]$는 다음 식들로 표현될 수 있다.

$$p_1[m] = LPF\{v_1[m]\} = A_1 r_1[m] \qquad \text{(식 13)}$$

[0062] $$p_2[m] = LPF\{v_2[m]\} = A_2 r_2[m] \qquad \text{(식 14)}$$

[0063] 필터링된 신호 (712)$p_1[m]$과 (726)$p_2[m]$는 필터링된 신호 (712) $p_1[m]$과 (726) $p_2[m]$를 다운 샘플링 혹은 데시메이트(decimate)하는 다운 샘플러(down-samplers)(714, 728) 내에서 다운 샘플링되어, 대역이 제한된 디지털 신호 (716)$x_1[n]$, (730)$x_2[n]$를 만들어내고, 이들 각각은 초당 2B 샘플 속도의 디지털 샘플을 포함하는 및 어레이-판독기 출력 중 하나와 각각 대응된다. 다운 샘플러(714, 728)는 디지털 신호의 데이터 속도를 줄이거나, 예를 들어, 두 샘플마다 하나 씩 폐기하거나, 혹은 신호를 샘플링할 수 있는 이 기술 분야의 알려진 임의의 회로일 수 있다. 본 명세서의 개시 내용에 기반하여 당업자는, 본 발명의 다른 실시예들과 관련하여 사용될 수 있는 다양한 다운 샘플링 회로들을 인지할 수 있을 것이다. 몇몇 실시예들에서는, 다운 샘플러(714, 728)내에서의 필터링된 신호 (712)$p_1[m]$과 (726)$p_2[m]$의 다운 샘플링은 다음과 같은 식으로 표현될 수 있다.

$$x_1[n] = p_1[2n] = A_1 r_1[2n] \qquad \text{(식 15)}$$

[0064] $$x_2[n] = p_2[2n] = A_2 r_2[2n] \qquad \text{(식 16)}$$

[0065] 몇몇 실시예들에서, 판독 채널은 도 3에서와 같이 아날로그 직교 진폭 복조기를 포함한다. 이러한 실시예들에서, 도 3에서 도시한 바와 같이 아날로그-디지털 변환은 복조 이후에 수행된다. 아날로그 직교 진폭 복조는 아날로그 영역에서도, 그리고 다운 샘플러(714, 728) 없이도 도 6 내지 7과 식 2 내지 14에서 개시된 것과 같은 방법과 같은 임의의 적절한 방법으로 수행될 수 있으며, 이에 제한되지는 않는다.

[0066] 도 8에서 흐름도(800)는 본 발명의 몇몇 실시예들에 따라, 자기 기록 시스템의 어레이-판독기로부터 데이터를 전송하는 동작을 도시한다. 흐름도(800)를 따라가면, 복수의 아날로그 신호들이 어레이-판독기로부터 수신된다(블록 802). 복수의 아날로그 신호와 캐리어 신호는 진폭 변조를 이용해 결합되어 변조된 아날로그 신호를 얻는다 (블록 804). 몇몇 실시예들에서, 두 아날로그 신호는 동상성분(in-phase)과 직교 캐리어를 이용해 각각을 변조하고 그 결과를 더함으로써 결합된다. 몇몇 실시예들에서, 복수의 아날로그 신호와 결합된 캐리어 신호가 동상(in-phase) 캐리어이고, 그에 따라 수신기 내에서 동기 복조를 가능하게 한다. 변조된 아날로그 신호는 플렉스 케이블로 판독 채널에 전송된다 (블록 806).

[0067] 수신된 변조된 신호에 내장된 캐리어는 추출 혹은 복원된다 (블록 810). 몇몇 디지털 복조 실시예들에서는 복조 전에 수신된 변조된 신호가 샘플링되는데, 이는 전송된 데이터의 블록에 걸쳐 동종의 위상(like-phase)의 샘플

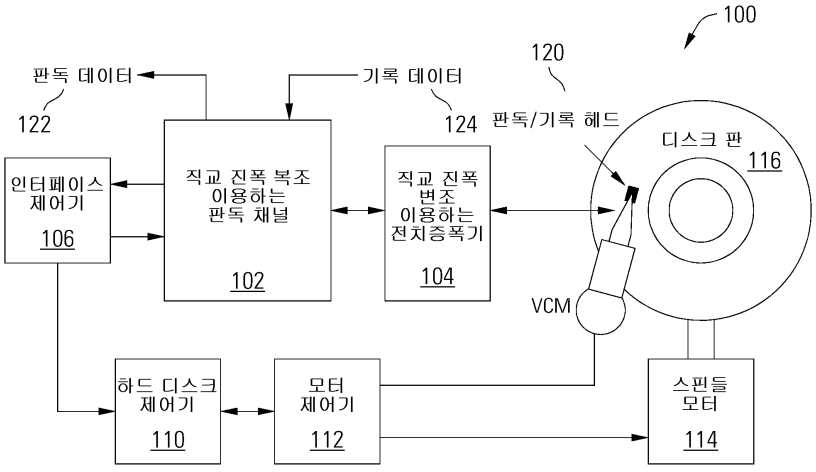
들을 평균함으로써 이루어진다. 예를 들어, 2개의 판독기를 가지는 어레이-판독기에 대해 주기당 4개의 샘플이 있는 경우, 전송된 데이터의 블록 내의 각 주기 동안의 4개의 샘플 중 첫 번째가 평균화 되어 평균된 제 1 샘플을 얻고, 전송된 데이터의 블록 내의 각 주기 동안의 4개의 샘플 중 두 번째가 평균화되어 제 2 샘플을 얻는다. 그에 따라 동종의 위상의 샘플들은 반복적이고 규칙적인 간격으로 얻어진(captured) 샘플들이다. 추출된 캐리어 요소는 수신된 변조된 신호로부터 제거되고, 그 결과 변조된 데이터 신호를 만들어낸다 (블록 812). 몇몇 디지털 복조 실시예들에서, 이것은 변조된 신호 샘플로부터 추출된 캐리어를 빼냄으로써 이루어진다. 추출된 캐리어의 위상은 위상 오프셋을 얻기 위하여 추정된다 (블록 814). 위상 오프셋은 변조된 데이터 신호에서 제거되어 (블록 816), 그 결과 위상 보상된 변조 데이터를 만들어낸다. 위상 보상된 변조 데이터는 지역적으로 생성된 동상신호 및 직교 캐리어 신호에 의해 주파수 변이되고, 이는 어레이-판독기 출력의 복조된 형태를 나타내는 고대역폭 채널 신호를 만들어낸다 (블록 820). 고대역폭 채널 신호는 저역 통과 필터링 된다 (블록 822). 몇몇 디지털 복조 실시예에서는, 어레이-판독기 출력의 복조된 형태를 얻기 위해 저역 통과 필터의 출력이 다운 샘플링된다.

[0068] 상기 적용에 언급된 다양한 블록들은 다른 기능들과 함께 집적 회로로 구현될 수 있다는 점에 주의해야 한다. 그와 같은 집적 회로는 주어진 블록, 시스템이나 회로, 혹은 블록, 시스템이나 회로의 부분 집합의 모든 기능을 포함할 수 있다. 더 나아가, 블록, 시스템이나 회로의 구성요소들은 다수의 집적 회로에 걸쳐 구현될 수 있다. 그와 같은 집적 회로는 모놀리식(monolithic) 집적회로, 플립 칩(flip chip) 집적회로, 멀티칩 모듈(multichip module) 집적회로, 및/또는 혼합 신호 집적회로를 포함하는 이 기술 분야에 알려진 임의의 집적회로일 수 있으며, 이에 제한되지는 않는다. 블록, 시스템이나 회로의 다양한 기능들을 소프트웨어 혹은 펌웨어 중 어느 하나로 구현될 수 있다는 점에 주의해야 한다. 그와 같은 경우, 전체 시스템, 블록이나 회로는 소프트웨어 혹은 펌웨어를 이용하여 동등하게 구현될 수 있다. 다른 경우들에는, 주어진 시스템, 블록이나 회로의 한 부분은 소프트웨어 혹은 펌웨어로 구현되고, 다른 부분은 하드웨어로 구현될 수 있다.

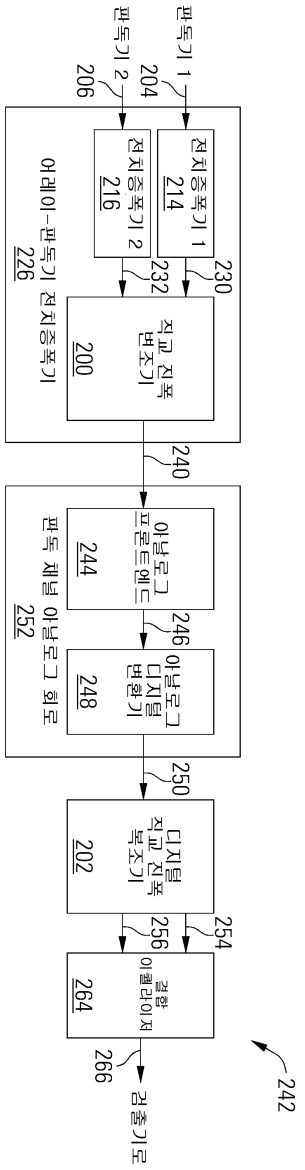
[0069] 결론적으로, 본 발명의 실시예들은 직교 진폭 변조를 이용한 어레이-판독기 기반 자기 기록 시스템의 새로운 시스템, 장치, 방법, 그리고 처리를 제공한다. 본 발명의 하나 이상의 실시예에 대한 자세한 설명은 상기에 주어진 바, 발명의 본질을 바꾸지 않고도 다양한 대안, 수정, 그리고 등가물은 이 기술 분야의 통상의 기술을 가진 자에게 명확할 것이다. 그에 따라, 상기 설명은 첨부된 청구항에 의해 포함된 발명의 실시예의 범위를 제한하는 것으로 여겨져서는 안된다.

도면

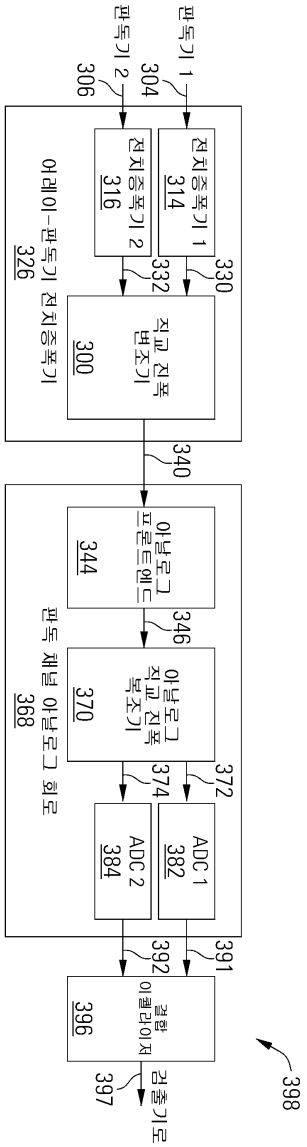
도면1



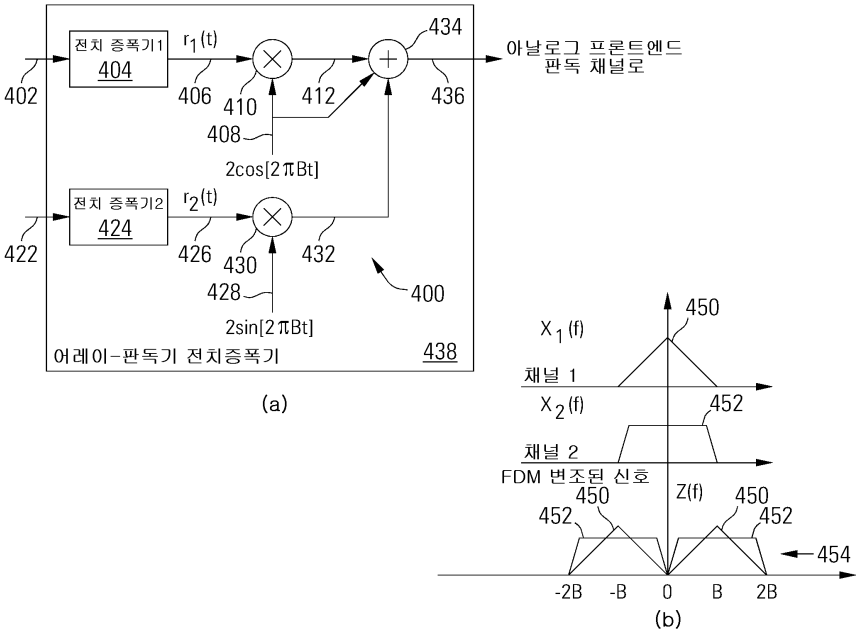
도면2


판독기 1
204
판독기 2
206
전치증폭기 1
214
전치증폭기 2
216
230
232
직교 진폭 변조기
200
어레이-판독기 전치증폭기
226
240
아날로그 프로트엔드
244
246
아날로그 디지털 변환기
248
판독 채널 아날로그 회로
252
250
디지털 직교 진폭 복조기
202
254
256
결합 이퀄라이저
264
266
검출기로
242

도면3


팬독기 1
304
팬독기 2
306
전치증폭기 1
314
전치증폭기 2
316
330
332
직교 진폭 변조기
300
어레이-팬독기 전치증폭기
326
340
아날로그 프론트엔드
344
346
아날로그 직교 진폭 복조기
370
372
374
ADC 1
382
ADC 2
384
팬독 채널 아날로그 회로
368
391
392
결합 이퀄라이저
396
397
검출기로
398

도면4

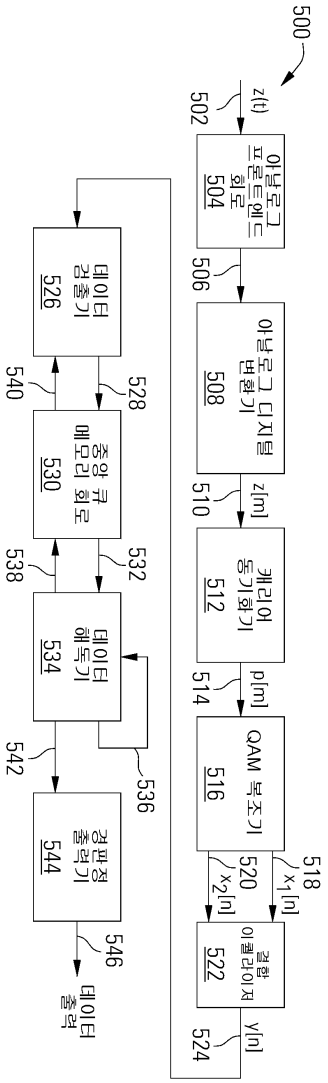

전치 증폭기1
404
$r_1(t)$
402
406
410
412
434
436
아날로그 프론트엔드
판독 채널로
408
2cos[2πBt]
전치 증폭기2
424
$r_2(t)$
422
426
430
432
428
400
2sin[2πBt]
어레이-판독기 전치증폭기
438

(a)

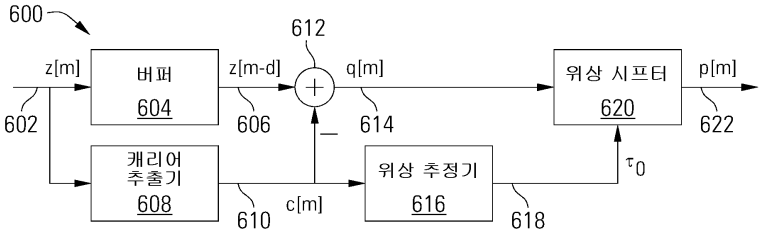
$X_1(f)$
450
채널 1
$X_2(f)$
452
채널 2
FDM 변조된 신호
Z(f)
450
452
450
452
454
-2B
-B
0
B
2B

(b)

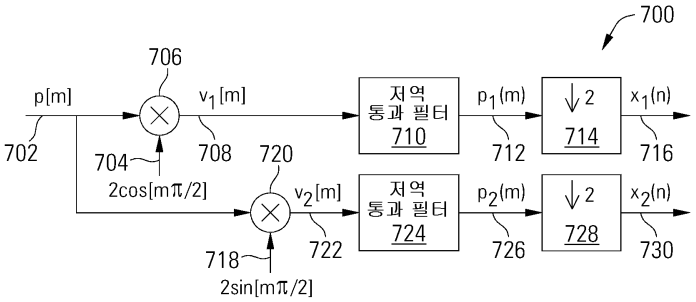
도면5


500
z(t)
502
아날로그 프론트엔드 회로
504
506
아날로그 디지털 변환기
508
z[m]
510
캐리어 동기화기
512
p[m]
514
QAM 복조기
516
518
x1[n]
520
x2[n]
결합 이퀄라이저
522
y[n]
524
데이터 검출기
526
528
540
중앙 큐 메모리 회로
530
532
538
데이터 해독기
534
536
542
경판정 출력기
544
546
데이터 출력

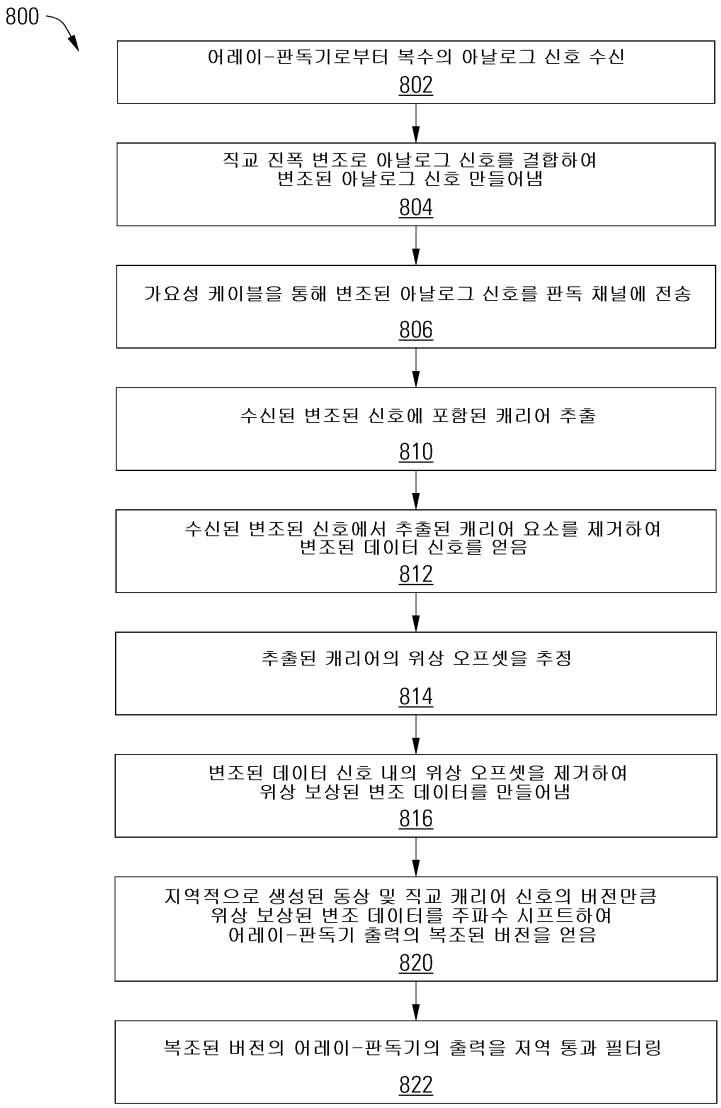
도면6


600
z[m]
602
버퍼
604
z[m-d]
606
612
q[m]
614
위상 시프터
620
p[m]
622
캐리어 추출기
608
610
c[m]
위상 추정기
616
618
τ0

도면7


700
706
p[m]
v1[m]
저역
통과 필터
710
p1(m)
↓2
714
x1(n)
702
704
708
712
716
720
2cos[mπ/2]
v2[m]
저역
통과 필터
724
p2(m)
↓2
728
x2(n)
718
722
726
730
2sin[mπ/2]

도면8


800
어레이-판독기로부터 복수의 아날로그 신호 수신
802
직교 진폭 변조로 아날로그 신호를 결합하여
변조된 아날로그 신호 만들어냄
804
가요성 케이블을 통해 변조된 아날로그 신호를 판독 채널에 전송
806
수신된 변조된 신호에 포함된 캐리어 추출
810
수신된 변조된 신호에서 추출된 캐리어 요소를 제거하여
변조된 데이터 신호를 얻음
812
추출된 캐리어의 위상 오프셋을 추정
814
변조된 데이터 신호 내의 위상 오프셋을 제거하여
위상 보상된 변조 데이터를 만들어냄
816
지역적으로 생성된 동상 및 직교 캐리어 신호의 버전만큼
위상 보상된 변조 데이터를 주파수 시프트하여
어레이-판독기 출력의 복조된 버전을 얻음
820
복조된 버전의 어레이-판독기의 출력을 저역 통과 필터링
822