



(12) 发明专利

(10) 授权公告号 CN 102813530 B

(45) 授权公告日 2016. 03. 16

(21) 申请号 201210191844. X

US 2009/0182233 A1, 2009. 07. 16,

(22) 申请日 2012. 06. 11

CN 101745501 A, 2010. 06. 23,

CN 101961249 A, 2011. 02. 02,

(30) 优先权数据

10-2011-0055392 2011. 06. 09 KR

审查员 李明泽

(73) 专利权人 三星电子株式会社

地址 韩国京畿道水原市

专利权人 汉阳大学校产学协力团

(72) 发明人 宋宗根 权五傲 赵庚一 金东郁

金培滢

(74) 专利代理机构 北京铭硕知识产权代理有限公司

公司 11286

代理人 韩明星

(51) Int. Cl.

A61B 8/00(2006. 01)

(56) 对比文件

US 2010/0030081 A1, 2010. 02. 04,

US 2011/0071397 A1, 2011. 03. 24,

EP 0464440 A2, 1992. 01. 08,

KR 2001-0024871 A, 2001. 03. 26,

KR 10-2004-0069378 A, 2004. 08. 06,

US 2005/0267369 A1, 2005. 12. 01,

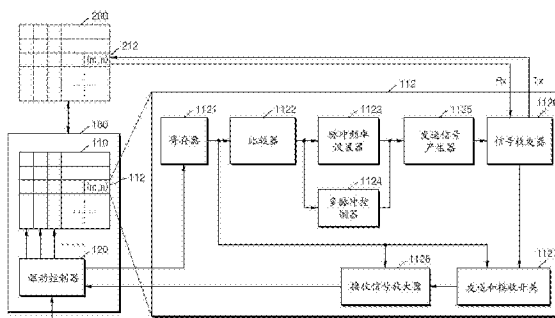
权利要求书3页 说明书15页 附图9页

(54) 发明名称

驱动二维换能器阵列的设备和方法、医学成像系统

(57) 摘要

驱动二维换能器阵列的设备和方法、医学成像系统。所述设备包括：多个驱动器，分别驱动包括在二维换能器阵列中的多个换能器；驱动控制器，控制所述多个驱动器。



1. 一种用于驱动二维 (2D) 换能器阵列的设备, 所述设备包括:
多个驱动器, 一对一地分别驱动包括在二维换能器阵列中的多个换能器;
驱动控制器, 控制所述多个驱动器,
其中, 所述多个驱动器中的每个驱动器均包括寄存器、比较器、脉冲频率设置器、多脉冲控制器、发送信号产生器、信号收发器、发送和接收开关、以及接收信号放大器。
2. 如权利要求 1 所述的设备, 其中, 驱动控制器包括存储器, 以存储延迟时间控制信息并存储接收器换能器控制信息, 其中, 延迟时间控制信息用于控制每个换能器的发送波束形成的延迟时间, 接收器换能器控制信息用于从所述多个换能器之中选择接收器换能器。
3. 如权利要求 2 所述的设备, 其中, 在所述多个驱动器将发送信号发送到二维换能器阵列之后, 用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息被存储在存储器中。
4. 如权利要求 3 所述的设备, 其中, 当用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息在被存储在存储器中时, 所述多个驱动器针对与发送的发送信号相应的接收信号执行处理操作。
5. 如权利要求 2 所述的设备, 其中, 按构成所述多个驱动器的每个列或按构成所述多个驱动器的每个行, 并行地输出存储在存储器中的延迟时间控制信息和接收器换能器控制信息。
6. 如权利要求 1 所述的设备, 其中, 寄存器存储延迟时间控制信息并存储接收器换能器控制信息, 其中, 延迟时间控制信息用于控制每个换能器的发送波束形成的延迟时间, 接收器换能器控制信息用于从所述多个换能器之中选择接收器换能器。
7. 如权利要求 6 所述的设备, 其中, 发送和接收开关参照从寄存器输出的接收器换能器控制信息被导通或断开。
8. 如权利要求 1 所述的设备, 其中:
比较器对从寄存器输出的延迟时间控制信息与从驱动控制器输出的参考码进行比较;
如果延迟时间控制信息与参考码相同, 则脉冲频率设置器设置用于发送波束形成的脉冲频率;
如果延迟时间控制信息与参考码相同, 则多脉冲控制器控制用于发送波束形成的脉冲的数量。
9. 如权利要求 1 所述的设备, 其中, 二维换能器阵列对应于电容式微加工超声换能器 (cMUT), 所述设备对应于专用集成电路 (ASIC)。
10. 一种用于驱动二维换能器阵列的设备, 所述设备包括:
多个驱动器, 一对一地分别驱动包括在二维换能器阵列中的多个换能器, 其中, 所述多个驱动器中的每个驱动器均包括寄存器、比较器、脉冲频率设置器、多脉冲控制器、发送信号产生器、信号收发器、发送和接收开关、以及接收信号放大器;
存储器, 存储延迟时间控制信息并存储接收器换能器控制信息, 其中, 延迟时间控制信息用于控制每个换能器的发送波束形成的延迟时间, 接收器换能器控制信息用于从所述多个换能器之中选择接收器换能器,
其中, 在所述多个驱动器将发送信号发送到二维换能器阵列之后, 用于下一发送波束

形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息被存储在存储器中。

11. 如权利要求 10 所述的设备,其中,按构成所述多个驱动器的每个列或按构成所述多个驱动器的每个行,并行地输出存储在存储器中的延迟时间控制信息和接收器换能器控制信息。

12. 如权利要求 10 所述的设备,其中,发送和接收开关参照从寄存器输出的接收器换能器控制信息被导通或断开。

13. 一种医学成像系统,包括:

探头,包括用于驱动二维换能器阵列的驱动设备和用于处理从驱动设备输出的接收信号的前端处理设备;

主系统,合成从探头输出的接收信号,

其中,驱动设备包括用于一对一地分别驱动包括在二维换能器阵列中的多个换能器之中的每个换能器的多个驱动器,其中,所述多个驱动器中的每个驱动器均包括寄存器、比较器、脉冲频率设置器、多脉冲控制器、发送信号产生器、信号收发器、发送和接收开关、以及接收信号放大器。

14. 如权利要求 13 所述的医学成像系统,其中,驱动设备包括存储器,以存储延迟时间控制信息并存储接收器换能器控制信息,其中,延迟时间控制信息用于控制每个换能器的发送波束形成的延迟时间,接收器换能器控制信息用于从所述多个换能器之中选择接收器换能器。

15. 如权利要求 14 所述的医学成像系统,其中,在多个所述驱动器将发送信号发送到二维换能器阵列之后,用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息被存储在存储器中。

16. 一种通过使用包括多个驱动器和驱动控制器的驱动设备来驱动二维换能器阵列的方法,所述方法包括:

将存储在驱动控制器的存储器中的延迟时间控制信息和接收器换能器控制信息发送到所述多个驱动器之中的每个驱动器的寄存器;

对从寄存器输出的延迟时间控制信息与从驱动控制器输出的参考码进行比较;

根据比较的结果,从与所述多个驱动器之中的具有与参考码相同的延迟时间控制信息的驱动器相应的换能器对发送信号进行发送;

从包括在二维换能器阵列中的换能器接收接收信号;

参照从寄存器输出的接收器换能器控制信息来处理接收的接收信号,

其中,在执行接收信号的接收和接收信号的处理中的至少一个时,将用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息存储在存储器中,

其中,所述多个驱动器一对一地分别驱动包括在二维换能器阵列中的多个换能器,所述多个驱动器中的每个驱动器均包括寄存器、比较器、脉冲频率设置器、多脉冲控制器、发送信号产生器、信号收发器、发送和接收开关、以及接收信号放大器。

17. 如权利要求 16 所述的方法,其中,将延迟时间控制信息和接收器换能器控制信息发送到寄存器的步骤包括:按构成所述多个驱动器的每个列或按构成所述多个驱动器的每

个行,并行地输出存储在存储器中的延迟时间控制信息和接收器换能器控制信息。

驱动二维换能器阵列的设备和方法、医学成像系统

技术领域

[0001] 本公开涉及一种驱动二维 (2D) 换能器阵列的设备、医学成像系统和驱动 2D 换能器阵列的方法。

背景技术

[0002] 二维 (2D) 换能器阵列包括 $m \times n$ 个换能器, 并用在用于获得高分辨率三维 (3D) 图像的多通道波束形成。这里, 2D 换能器阵列由驱动设备驱动。换句话说, 驱动设备驱动换能器, 以将超声信号发送到对象并从对象接收超声信号。

发明内容

[0003] 提供一种容易地扩展和控制多通道的用于驱动二维 (2D) 换能器阵列的设备、医学成像系统以及驱动 2D 换能器阵列的方法。

[0004] 提供一种实现有用于执行所述方法的计算机程序的非暂时计算机可读记录介质。

[0005] 将在接下来的描述中部分阐述本发明另外的方面, 部分通过描述将是清楚的, 或者可以经过本实施例的实施而得知。

[0006] 根据本发明的一方面, 一种用于驱动二维 (2D) 换能器阵列的设备包括: 多个驱动器, 分别驱动包括在 2D 换能器阵列中的多个换能器; 驱动控制器, 控制所述多个驱动器, 其中, 所述多个驱动器的每个包括寄存器、比较器、脉冲频率设置器、多脉冲控制器、发送信号产生器、信号收发器、发送和接收开关、以及接收信号放大器。

[0007] 根据本发明的另一方面, 一种用于驱动 2D 换能器阵列的设备包括: 多个驱动器, 分别驱动包括在 2D 换能器阵列中的多个换能器; 存储器, 存储延迟时间控制信息并存储接收器换能器控制信息, 其中, 延迟时间控制信息用于控制每个换能器的发送波束形成的延迟时间, 接收器换能器控制信息用于从所述多个换能器之中选择接收器换能器, 其中, 在所述多个驱动器将发送信号发送到 2D 换能器阵列之后, 用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息被存储在存储器中。

[0008] 根据本发明的另一方面, 一种医学成像系统包括: 探头, 包括用于驱动 2D 换能器阵列的驱动设备和用于处理从驱动设备输出的接收信号的前端处理设备; 主系统, 合成从探头输出的接收信号, 其中, 驱动设备包括用于驱动包括在 2D 换能器阵列中的多个换能器之中的每个换能器的多个驱动器, 其中, 所述多个驱动器的每个包括寄存器、比较器、脉冲频率设置器、多脉冲控制器、发送信号产生器、信号收发器、发送和接收开关、以及接收信号放大器。

[0009] 根据本发明的另一方面, 一种通过使用包括多个驱动器和驱动控制器的驱动设备来驱动 2D 换能器阵列的方法包括: 将存储在驱动控制器的存储器中的延迟时间控制信息和接收器换能器控制信息发送到所述多个驱动器之中的每个驱动器的寄存器; 对从寄存器输出的延迟时间控制信息与从驱动控制器输出的参考码进行比较; 根据比较的结果, 从与所述多个驱动器之中的具有与参考码相同的延迟时间控制信息的驱动器相应的换能器对

发送信号进行发送；从包括在 2D 换能器阵列中的换能器接收接收信号；参照从寄存器输出的接收器换能器控制信息来处理接收的接收信号，其中，在执行接收信号的接收和接收信号的处理中的至少一个时，将用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息存储在存储器中。

[0010] 根据本发明的另一方面，一种非暂时计算机可读记录介质实现有用于执行所述方法的计算机程序。

附图说明

[0011] 通过下面结合附图对实施例的描述，这些和 / 或其他方面将变得清楚并更易于理解，其中：

[0012] 图 1 是示出根据本发明的实施例的驱动设备的框图；

[0013] 图 2 是示出根据本发明的实施例的图 1 的驱动控制器的框图；

[0014] 图 3 是示出根据本发明的实施例的延迟时间控制信息和接收器换能器控制信息的示意图；

[0015] 图 4 是示出根据本发明的实施例的将发送和接收波束形成控制信息从存储器发送到多个驱动器的方法的示意图；

[0016] 图 5 是根据本发明的实施例的驱动设备的时序图；

[0017] 图 6 是示出根据本发明的实施例的在前端处理设备、存储器和多个驱动器之间的数据加载时间的框图；

[0018] 图 7 是示出根据本发明的另一实施例的被实现为专用集成电路 (ASIC) 的驱动设备 100 的框图；

[0019] 图 8 是根据本发明的实施例的医学成像系统的框图；

[0020] 图 9 是示出根据本发明的实施例的驱动二维 (2D) 换能器阵列的方法的流程图。

具体实施方式

[0021] 现在将详细参照实施例，实施例的示例在附图中示出，其中，相同的标号始终表示相同的元件。为此，本实施例可具有不同的形式，不应被解释为限于在此阐述的描述。因此，下面仅是通过参照附图描述实施例以解释本描述的各方面。

[0022] 图 1 是示出根据本发明的实施例的驱动设备 100 的框图。参照图 1，驱动设备 100 包括多个驱动器 110 和驱动控制器 120。多个驱动器 110 之中的驱动器 112 包括寄存器 1121、比较器 1122、脉冲频率设置器 1123、多脉冲控制器 1124、发送信号产生器 1125、信号收发器 1126、发送和接收开关 1127 以及接收信号放大器 1128。

[0023] 涉及本实施例的元件在图 1 的驱动设备 100 中示出。因此，与本实施例相关的领域的普通技术人员将理解：除了图 1 的元件还可进一步包括其他通用元件。

[0024] 图 1 的多个驱动器 110、驱动控制器 120、寄存器 1121、比较器 1122、脉冲频率设置器 1123、多脉冲控制器 1124、信号收发器 1126、发送和接收开关 1127 以及接收信号放大器 1128 可对应于一个或多个处理器。处理器可被实现为多个逻辑门的阵列或者通用微处理器与存储可在通用微处理器中执行的程序的存储器的组合。可选地，与本实施例相关的领域的普通技术人员将理解：可使用其他类型的硬件来实现处理器。

[0025] 根据本实施例的驱动设备 100 驱动二维 (2D) 换能器阵列 200。例如,驱动设备 100 将用于驱动 2D 换能器阵列 200 的发送信号发送到 2D 换能器阵列 200,或者从 2D 换能器阵列 200 接收接收信号。这里,接收信号可以是来自对象反射的回波信号。对象可以是人体的胸部、肝脏、腹部等,但不限于此。

[0026] 根据本实施例的多个驱动器 110 可分别对应于包括在 2D 换能器阵列 200 中的多个换能器。因此,多个驱动器 110 一对一地驱动多个换能器。

[0027] 更具体地,由 m 行 n 列形成的多个驱动器 110 可被布置为驱动由 m 行 n 列形成的 2D 换能器阵列 200。因此,多个驱动器 110 的位于 (m, n) 的驱动器 112 驱动 2D 换能器阵列 200 的位于 (m, n) 的换能器 212。结果,为了驱动 2D 换能器阵列 200,可提供包括具有与包括在 2D 换能器阵列 200 中的换能器的数量相同的数量的驱动器的多个驱动器 110。

[0028] 以下,为了方便,将示例性地描述多个驱动器 110 之中的驱动器 112,然而,该描述可应用于多个驱动器 110 之中的每个驱动器。

[0029] 如在图 1 所示,根据本实施例的多个驱动器 110 之中的驱动器 112 包括寄存器 1121、比较器 1122、脉冲频率设置器 1123、多脉冲控制器 1124、发送信号产生器 1125、信号收发器 1126、发送和接收开关 1127 以及接收信号放大器 1128 的全体。

[0030] 因此,由于用于驱动 2D 换能器阵列 200 的单元被集成在驱动器 112 中,因此多个驱动器 110 单独地进行驱动,从而容易地扩展和控制 2D 换能器阵列 200。

[0031] 此外,接收信号放大器 1128 包括在驱动器 112 中以处理接收信号。因此,使用在驱动设备 100 中接收的接收信号产生的图像的质量被改善。

[0032] 更详细地,如果多个 2D 换能器阵列 200 相互连接以扩展 2D 换能器阵列 200,因此多个驱动器 110 进行扩展以对应于扩展的 2D 换能器阵列 200。这里,如果多个扩展的驱动器 100 处理接收信号,则多个驱动器 110 相互连接并因此受到扩展噪声的影响。因此,使用在驱动设备 100 中接收的接收信号产生的图像的质量会下降。

[0033] 因此,多个驱动器 110 的每个包括接收信号放大器 1128 并因此针对接收信号执行放大操作。结果,使用在驱动设备 100 中接收的接收信号产生的图像的质量被改善。

[0034] 此外,根据本实施例的 2D 换能器阵列 200 可以是电容式微加工超声换能器 (cMUT),根据本实施例的驱动设备 100 可以是专用集成电路 (ASIC),但是本实施例不限于此。换句话说,可使用微机电系统 (MEMS) 技术制造 cMUT。因此,在 cMUT 中,可通过 2D 阵列容易地实现多通道集成,因此,根据使用 cMUT 的波束形成可获得高分辨率的三维 (3D) 图像。

[0035] 根据本实施例的多个驱动器 110 分别驱动包括在 2D 换能器阵列 200 中的每个换能器,驱动控制器 120 控制多个驱动器 110。

[0036] 现在将更详细地描述多个驱动器 110。多个驱动器 110 的每个包括寄存器 1121、比较器 1122、脉冲频率设置器 1123、多脉冲控制器 1124、发送信号产生器 1125、信号收发器 1126、发送和接收开关 1127 以及接收信号放大器 1128。

[0037] 寄存器 1121 存储多条控制信息。例如,寄存器 1121 存储延迟时间控制信息和接收器换能器控制信息中的至少一个。这里,延迟时间控制信息用于控制每个换能器的发送波束形成的延迟时间,接收器换能器控制信息用于从多个换能器之中选择接收器换能器。存储在寄存器 1121 中的延迟时间控制信息和接收器换能器控制信息可从驱动控制器 120 输

出并被存储在寄存器 1121 中。

[0038] 例如,根据本实施例的寄存器 1121 可以是 N 位移位寄存器。这里, N 可以是大于等于 1 的自然数。在该情况下,可通过 (N-1) 位实现延迟时间控制信息,可通过 1 位实现接收器换能器控制信息。

[0039] 延迟时间控制信息包括用于控制从驱动器 112 发送到换能器 212 的发送信号的延迟时间的信息。因此,延迟时间控制信息可以是用于控制从换能器 212 发送到对象的发送信号的延迟时间的信息。此外,根据本实施例的延迟时间控制信息可以是延迟时间控制码。

[0040] 接收器换能器控制信息包括用于从包括在 2D 换能器阵列 200 中的换能器之中选择接收器换能器的信息。例如,接收器换能器控制信息包括用于选择是否接收由换能器 212 接收的接收信号的信息。

[0041] 因此,可针对由根据接收器换能器控制信息从包括在 2D 换能器阵列 200 中的换能器之中选择的换能器接收的接收信号执行接收波束形成。

[0042] 稍后将参照图 3 更详细地描述存储在寄存器 1121 中的延迟时间控制信息和接收器换能器控制信息。

[0043] 比较器 1122 将从寄存器 1121 输出的延迟时间控制信息与从驱动控制器 120 输出的参考码进行比较。这里,参考码可从驱动控制器 120 输出,并随后可被直接输入到比较器 1122 或通过寄存器 1121 被输入到比较器 1122。例如,参考码可以是由参考计数器产生的码,以发送发送信号。

[0044] 因此,比较器 1122 将从寄存器 1121 输出的延迟时间控制信息与参考码进行比较,以产生发送脉冲时序。

[0045] 例如,如果根据比较器 1122 的比较结果从寄存器 1121 输出的延迟时间控制信息与参考码相同,则比较器 1122 控制脉冲频率设置器 1123 和多脉冲控制器 1124 以分别执行用于发送信号的产生的脉冲频率设置和多脉冲控制。

[0046] 如果根据比较器 1122 的比较结果从寄存器 1121 输出的延迟时间控制信息与参考码不同,则驱动器 112 不将发送信号发送到换能器 212。

[0047] 因此,比较器 1122 控制从驱动器 112 发送到换能器 212 的发送信号的时序。结果,驱动器 112 产生用于发送波束形成的被实施了延迟时间的发送信号。

[0048] 如在图 1 中所示,根据本实施例的寄存器 1121 和比较器 1122 作为单独的单元被安装。然而,与本实施例相关的领域的普通技术人员将理解:寄存器 1121 和比较器 1122 可被集成到执行寄存器 1121 和比较器 1122 的操作的一个单元中。

[0049] 如果根据比较器 1122 的比较结果延迟时间控制信息与参考码相同,则脉冲频率设置器 1123 设置用于发送波束形成的脉冲频率。这里,脉冲频率设置器 1123 可根据脉冲频率控制数据来设置脉冲频率。此外,脉冲频率控制数据可从驱动控制器 120 输出并随后可被直接输入到脉冲频率设置器 1123 或通过寄存器 1121 被输入到脉冲频率设置器 1123。

[0050] 根据本实施例的脉冲频率设置器 1123 可以是数字单触发电路,但不限于此。

[0051] 如果根据比较器 1122 的比较结果延迟时间控制信息与参考码相同,则多脉冲控制器 1124 控制发送波束形成的脉冲的数量。这里,多脉冲控制器 1124 可根据脉冲数量控制数据控制在相同条件下产生的脉冲的数量。此外,脉冲数量控制数据可从驱动控制器 120 输出并随后可被直接输入到多脉冲控制器 1124 或通过寄存器 1121 被输入到多脉冲控制器

1124。

[0052] 因此,多脉冲控制器 1124 可以是控制作为序列的脉冲的输出的控制块。根据本实施例的多脉冲控制器 1124 可以是脉冲序列控制器,但不限于此。

[0053] 如在图 1 中所示,寄存器 1121、比较器 1122、脉冲频率设置器 1123 和多脉冲控制器 1124 作为单独的单元被安装。然而,与本实施例相关的领域的普通技术人员将理解:寄存器 1121、比较器 1122、脉冲频率设置器 1123 和多脉冲控制器 1124 可被集成到执行用于发送波束形成的延迟时间控制、是否执行接收操作的控制、用于发送波束形成的频率设置和用于发送波束形成的脉冲数量控制的一个控制块或一个单元中。

[0054] 发送信号产生器 1125 在脉冲频率设置器 1123 和多脉冲控制器 1124 的控制下根据预定数量的具有预定频率的脉冲来产生发送信号。

[0055] 例如,发送信号产生器 1125 可以是模拟高电压电路,模拟高电压电路产生大约 50V 至大约 120V 的高电压脉冲,以发送到换能器 112。根据本实施例的发送信号产生器 1125 可以是包括高电压金属氧化物半导体 (MOS) 的高电压脉冲发生器,但不限于此。

[0056] 信号转发器 1126 将发送信号产生器 1125 产生的发送信号发送到换能器 212 并从换能器 212 接收接收信号。这里,从换能器 212 接收的接收信号可以从对象反射的回波信号。

[0057] 根据本实施例的信号收发器 1126 可以是连接到发送信号产生器 1125 的 cMUT 板 (pad),并与换能器 212 发送和接收信号,但不限于此。

[0058] 发送和接收开关 1127 参照从寄存器 1121 输出的接收器换能器控制信息导通或断开。换句话说,如果针对接收信号执行接收波束形成,则发送和接收开关 1127 将从信号收发器 1126 接收的接收信号发送到接收信号放大器 1128。因此,发送和接收开关 1127 可避免高电压发送信号影响接收信号放大器 1128。

[0059] 例如,如果接收器换能器控制信息指示执行对从换能器 212 接收的接收信号进行接收,则发送和接收开关 1127 导通。

[0060] 如果接收器换能器控制信息指示不执行对从换能器 212 接收的接收信号进行接收,则发送和接收开关 1127 断开。

[0061] 根据本实施例的发送和接收开关 1127 可以是保护电路或保护开关,但不限于此。

[0062] 接收信号放大器 1128 对从发送和接收开关 1127 输出的接收信号进行放大。根据本实施例的接收信号放大器 1128 可以是前置放大器,但不限于此。

[0063] 被接收信号放大器 1128 放大的接收信号可被存储在输出缓冲器 (未示出) 中以被发送到控制驱动设备 100 的前端处理设备 (未示出)。

[0064] 根据本实施例的前端处理设备可被安装在驱动设备 100 的外部,根据本实施例的输出缓冲器可被安装在驱动控制器 120 中,但本实施例不限于此。

[0065] 因此,根据本实施例的多个驱动器 110 中的驱动器 112 的每一个驱动器包括用于驱动与驱动器 112 相应的包括在 2D 换能器阵列 200 中的换能器之中的换能器 212 的装置或单元,从而容易地扩展 2D 换能器阵列 200。

[0066] 换句话说,寄存器 1121、比较器 1122、脉冲频率设置器 1123、多脉冲控制器 1124、发送信号产生器 1125、信号收发器 1126、发送和接收开关 1127 以及接收信号放大器 1128 被集成到驱动器 112 中。因此,多个驱动器 110 以瓦片 (tile) 的形式连接并因此容易地被

扩展和控制。这提高了根据使用环境适当地构成执行波束形成的孔径的形状的扩展。

[0067] 因此,根据本实施例的驱动设备 100 的体系结构,2D 换能器阵列 200 的每个通道可被单独地控制。换句话说,驱动设备 100 可将用于对对象的预定位置进行波束形成的发送脉冲延迟时间给予每个通道。此外,驱动设备 100 可针对每个通道设置发送脉冲的频率,并针对每个通道设置是否执行用于接收波束形成的接收操作。

[0068] 图 2 是示出根据本发明的实施例的图 1 的驱动控制器 120 的框图。参照图 2,驱动控制器 120 包括时序控制器 122、存储器 124、参考码计数器 126 和输出缓冲器 128。

[0069] 图 2 的驱动控制器 120 包括与本实施例相关的元件。因此,与本实施例相关的领域的普通技术人员将理解:驱动控制器 120 还可包括除了图 2 的元件之外的其他通用元件。此外,图 2 的时序控制器 122 和参考码计数器 126 可对应于一个处理器或多个处理器。

[0070] 驱动控制器 120 控制多个驱动器 110 以控制 2D 换能器阵列 200 的所有通道。换句话说,驱动控制器 120 控制多个驱动器 110,从而多个驱动器 110 驱动 2D 换能器阵列 200。

[0071] 时序控制器 122 将控制信号输出到多个驱动器 110、存储器 124 和参考码计数器 126。这里,控制信号从前端控制设备 300 被输出以控制驱动设备 100。可选地,时序控制器 122 可产生用于控制驱动设备 100 的控制信号并将控制信号输出到多个驱动器 110、存储器 124 和参考码计数器 126。

[0072] 例如,用于控制驱动设备 100 的控制信号可包括下列中的至少一个:用于控制时序的时钟、用于控制包括在 2D 换能器阵列 200 中的每个换能器的发送波束形成的延迟时间控制信息、用于从包括在 2D 换能器阵列 200 中的换能器之中选择接收器换能器的接收器换能器控制信息、关于用于发送波束形成的脉冲频率的信息、以及关于用于发送波束形成的脉冲的数量的信息。

[0073] 这里,前端处理设备 300 可以是模拟前端板 (FEB),但不限于此。

[0074] 存储器 124 存储延迟时间控制信息、接收器换能器控制信息、关于脉冲频率的信息和关于脉冲的数量的信息中的至少一个。这里,延迟时间控制信息、接收器换能器控制信息、关于脉冲频率的信息和关于脉冲的数量的信息可从时序控制器 122 输出并被存储在存储器 124 中。

[0075] 根据本实施例的存储器 124 可以是静态随机存取存储器 (SRAM),但不限于此。存储器 124 可以是包括硬盘驱动器 (HDD)、只读存储器 (ROM)、随机存取存储器 (RAM)、闪存和存储卡的一般存储介质。

[0076] 存储器 124 将延迟时间控制信息和接收器换能器控制信息发送到寄存器 1121,直接或通过寄存器 1121 将关于脉冲频率的信息发送到脉冲频率设置器 1123,并直接或通过寄存器 1121 将关于脉冲的数量的信息发送到多脉冲控制器 1124。

[0077] 以下,为了描述的方便,延迟时间控制信息、接收器换能器控制信息、关于脉冲频率的信息和关于脉冲的数量的信息将被称为发送和接收波束形成控制信息。

[0078] 更具体地,存储器 124 可存储 2D 换能器阵列 200 的所有换能器的发送和接收波束形成控制信息。

[0079] 为了驱动 $m \times n$ 的 2D 换能器阵列 200,将安装 $m \times n$ 的多个驱动器 110。存储器 124 存储 (1,1) 换能器的发送和接收波束形成控制信息、(1,2) 换能器的发送和接收波束形成控制信息、……、(m,n) 换能器的发送和接收波束形成控制信息。

[0080] 在此情况下,存储器 124 将 (1,1) 换能器的发送和接收波束形成控制信息发送到 (1,1) 驱动器,并将 (1,2) 换能器的发送和接收波束形成控制信息发送到 (1,2) 驱动器,等等。根据该方法,存储器 124 将 (m,n) 换能器的发送和接收波束形成控制信息发送到 (m,n) 驱动器。

[0081] 因此,存储器 124 可将用于控制换能器 212 的发送和接收波束形成控制信息发送到驱动换能器 212 的驱动器。

[0082] 此外,按构成多个驱动器 110 的每个列或者按构成多个驱动器 110 的每个行,并行输出存储在存储器 124 中的发送和接收波束形成控制信息。这里,按每个列并行输出表示按多个列中的每个列同时执行数据输出操作(即,在多个列之间同时执行数据输出操作,例如,在存在两个列的情况下,同时执行第一列的信息的输出和第二列的信息的输出,也即,同时执行多个列的信息输出),按每个行并行输出表示按多个行中的每个行同时执行数据输出操作(即,在多个行之间同时执行数据输出操作,例如,在存在两个行的情况下,同时执行第一行的信息的输出和第二行的信息的输出,也即,同时执行多个行的信息输出)。在此情况下,数据输出操作可以是加载操作,但不限于此。

[0083] 稍后将参照图 4 更详细地描述将发送和接收波束形成控制信息从存储器 124 发送到多个驱动器 110 的方法。

[0084] 存储器 124 还通过时序控制器 122 从前端处理设备 300 接收发送和接收波束形成控制信息,存储发送和接收波束形成控制信息,并将发送和接收波束形成控制信息输出到多个驱动器 110。

[0085] 这里,发送信号从多个驱动器 110 被发送到 2D 换能器阵列 200,然后,下一发送和接收波束形成控制信息被存储在存储器 124 中。例如,当下一发送和接收波束形成控制信息在被存储在存储器 124 中时,驱动设备 100 对于与从多个驱动器 110 发送的发送信号相应的接收信号执行处理操作。

[0086] 如上所述,根据本实施例的驱动设备 100 同时执行用于将发送和接收波束形成控制信息存储在存储器 124 中的操作和在发送信号从多个驱动器 110 被发送之后执行的操作。因此,驱动设备 100 可减少用于将大量的发送和接收波束形成控制信息加载到多个驱动器 110 所花费的时间。稍后将参照图 5 对此进行更详细的描述。

[0087] 参考码计数器 126 产生参考码并将参考码发送到多个驱动器 110 的每个。换句话说,由于参考码计数器 126 产生一个参考码,并将该参考码发送到多个驱动器 110 中的每个驱动器的比较器 1122,故多个驱动器 110 的比较器 1122 共享相同的参考码。

[0088] 如上所述,比较器 1122 将存储在寄存器 1121 中的延迟时间控制信息与参考码进行比较。此外,仅当根据比较结果延迟时间控制信息与参考码相同时,驱动器 112 才驱动换能器 212 将发送信号发送到对象。

[0089] 根据本实施例的参考码计数器 126 可以是格雷码(gray code)计数器,但不限于此。

[0090] 因此,驱动控制器 120 通过使用由参考码计数器 126 产生的参考码来实现包括在 2D 换能器阵列 200 中的每个换能器的延迟时间。

[0091] 输出缓冲器 128 存储分别从多个驱动器 110 输出的放大的接收信号,并将放大的接收信号输出到前端处理设备 300。根据本实施例的前端处理设备 300 从输出缓冲器 128

接收放大的接收信号,并对放大的接收信号执行预定的处理操作。

[0092] 如上所述,由于根据本实施例的驱动设备 100 包括存储器 124,驱动设备 100 可减少大量延迟时间控制信息的加载时间和对象的容积 (volume) 扫描所花费的时间。因此,驱动设备 100 可增加每秒可获得的容积的数量,即,容积率。

[0093] 图 3 是示出根据本发明的实施例的延迟时间控制信息 311 和接收器换能器控制信息 312 的示意图。参照图 3,示出作为图 1 和图 2 的寄存器 1121 的示例的 N 位移位寄存器 31。

[0094] N 位移位寄存器 31 存储从存储器 124 输出的延迟时间控制信息 311 和接收器换能器控制信息 312。这里,延迟时间控制信息 311 由 (N-1) 位实现,接收器换能器控制信息由 1 位实现。

[0095] 现在将更详细地描述延迟时间控制信息 311。延迟时间控制信息 311 由前端处理设备 300 产生并随后顺序通过时序控制器 122 和存储器 124 被发送到寄存器 1121。

[0096] 这里,以主时钟的周期的最小单位来产生延迟时间控制信息 311。根据本实施例的主时钟可以是用于控制从时序控制器 122 输出的时序的时钟。

[0097] 这里,主时钟是 200MHz,延迟时间控制信息 311 由 11 位实现。如果主时钟是 200MHz,则主时钟的周期是 5 纳秒。在此情况下,延迟时间控制信息 311 可控制在大于 5 纳秒和大约 10 纳秒之间的延迟时间。

[0098] 换句话说,如果主时钟的周期是 t 秒,并且延迟时间控制信息 311 由 n 位实现,则延迟时间控制信息 311 可控制的最大延迟时间可按下面的等式 1 计算:

$$D_{\text{Max}} = t \times 2^n \quad (1)$$

[0100] 其中, D_{Max} 表示延迟时间控制信息 311 可控制的最大延迟时间,t 表示主时钟的周期,n 表示延迟时间控制信息 311 的位数。因此,延迟时间控制信息 311 可控制 t 和 D_{Max} 之间的延迟时间。

[0101] 驱动设备 100 可实现的用于发送波束形成的波束聚焦角可根据最大延迟时间确定,并且所述波束聚焦角可确定在由发送和接收波束形成所产生的图像中可产生的容积的场区域。

[0102] 驱动设备 100 可实现的发送波束形成的聚焦点的光斑尺寸可根据最小延迟时间确定,并且所述光斑尺寸可最大化基于波束聚焦的接收强度。

[0103] 如上所述,主时钟的周期或延迟时间控制信息 311 的位数可被控制,以控制从换能器 212 发送的发送信号的延迟时间、用于发送波束形成的波束聚焦角以及基于波束聚焦的接收强度。

[0104] 接收器换能器控制信息 312 可以是 0 或 1。如果接收器换能器控制信息 312 是 0,则发送和接收开关 1127 断开,从而不针对由换能器 212 接收的接收信号执行接收操作。如果接收器换能器控制信息 312 是 1,则发送和接收开关 1127 导通,从而针对由换能器 212 接收的接收信号执行接收操作。

[0105] 如果执行:使用行解码器或列解码器来控制是否接收由换能器 212 接收的接收信号,则难以同时将多个接收信号发送到外部。因此,难以扩展 2D 换能器阵列 200。

[0106] 因此,根据本实施例的驱动设备 100 通过使用接收器换能器控制信息 312 而非使用行解码器或列解码器,来控制是否针对由换能器 212 接收的接收信号执行接收操作。

[0107] 换句话说,前端处理设备 300 确定是否针对由换能器 212 接收的接收信号执行接

收操作。此外,根据所述确定,接收器换能器控制信息 312 从前端处理设备 300 顺序通过时序控制器 122、存储器 124、和寄存器 1121 被发送到发送和接收开关 1127。发送和接收开关 1127 参照发送器换能器控制信息 312 导通或断开,从而控制是否针对由换能器 212 接收的接收信号执行接收操作。

[0108] 因此,根据本实施例的驱动设备 100 容易地扩展 2D 换能器阵列 200。

[0109] 图 4 是示出根据本发明的实施例的将发送和接收波束形成控制信息从存储器 124 发送到多个驱动器 110 的方法的示图。根据本实施例的发送和接收波束形成控制信息可包括延迟时间控制信息、接收器换能器控制信息、关于脉冲频率的信息和关于脉冲的数量的信息中的至少一个。以下,为了描述的方便,延迟时间控制信息和接收器换能器控制信息将被示例性地描述,但是本发明不限于此。因此,可应用关于脉冲频率的信息和关于脉冲的数量的信息。

[0110] 按构成多个驱动器 110 的每个列或按构成多个驱动器 110 的每个行来并行输出根据本实施例的存储器 124 中存储的延迟时间控制信息和接收器换能器控制信息。

[0111] 将参照图 4 示例性地描述由 m 行 n 列形成的 $m \times n$ 的多个驱动器 110。如在图 4 中所示,多个驱动器 110 中的每个包括寄存器 1121。因此,存储器 124 按 N 个列并行输出多个驱动器 110 的每个的延迟时间控制信息和接收器换能器控制信息。

[0112] 根据本实施例的按 N 个列并行输出表示同时输出 N 个列中的每个列中的延迟时间控制信息和接收器换能器控制信息(即,对于 N 个列,同时执行各个列的延迟时间控制信息和接收器换能器控制信息的输出)。换句话说,构成第一列的(1,1)驱动器、(2,1)驱动器,……,(M ,1)驱动器的延迟时间控制信息和接收器换能器控制信息被顺序输出。同时,构成第二列的(1,2)驱动器、(2,2)驱动器,……,(M ,2)驱动器的延迟时间控制信息和接收器换能器控制信息被顺序输出。因此,根据上述方法,构成第 N 列的(1, N)驱动器、(2, N)驱动器,……,(M , N)驱动器的延迟时间控制信息和接收器换能器控制信息被顺序输出。

[0113] 由于以如上所述的按每个列并行加载根据本实施例的存储器 124 中存储的延迟时间控制信息和接收器换能器控制信息,因此可减少存储器 124 的加载时间。

[0114] 参照图 4 描述了按每个列并行输出的方法,但是本实施例不限于此。因此,与本实施例相关的领域的普通技术人员将理解:可应用按行并行输出的方法。

[0115] 图 5 是根据本发明的实施例的驱动设备 100 的时序图 51。参照图 5,时序图 51 示出启用接收器换能器的 Rx_EN 511、启用发送波束形成的 Tx_EN 512、指示时钟的 CLK_IN 513、指示数据的 DATA_IN 514 和启用至存储器 124 的数据加载的 LOAD 515 的时序流。

[0116] 第一时间间隔 52 指示存储器 124 将数据发送到包括在多个驱动器 110 中的寄存器 1121 的时间。例如,如参照图 4 所示,在第一时间间隔 52,存储在存储器 124 中的延迟时间控制信息和接收器换能器控制信息被并行输出到构成多个驱动器 110 的每个列或每个行。与本实施例相关的领域的普通技术人员将理解:第一时间间隔 52 可以是数据加载时间。

[0117] 第二时间间隔 53 指示执行发送波束形成的时间。例如,第二时间间隔 53 指示分别驱动包括在 2D 换能器阵列 200 中的换能器将发送信号发送到对象的多个驱动器 100 所花费的时间。与本实施例相关的领域的普通技术人员将理解:第二时间间隔 53 可以是发送脉冲时间。

[0118] 第三时间间隔 54 指示执行接收操作和接收波束形成所花费的时间。例如,第三时间间隔 54 指示多个驱动器 110 和前端处理设备 300 处理分别从包括在 2D 换能器阵列 200 中包括的换能器接收的接收信号所花费的时间。与本实施例相关的领域的普通技术人员将理解:第三时间间隔 54 可以是接收读出时间。

[0119] 第四时间间隔 55 指示前端处理设备 300 将数据发送到存储器 124 所花费的时间。这里,从前端处理设备 300 发送到存储器 124 的数据可以是用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息。与本实施例相关的领域的普通技术人员将理解:第四时间间隔 55 可以是存储器加载时间。

[0120] 如在图 5 中所示,第四时间间隔 55 包括在第三时间间隔 54 中。换句话说,从前端处理设备 300 至存储器 124 的数据发送可以与接收操作和接收波束形成同时执行。这里,数据发送与接收操作和接收波束形成的同时执行指示:数据可在结束发送波束形成之后的任何时间从前端处理设备 300 被发送到存储器。

[0121] 在此情况下,发送波束形成的结束指示:在将发送信号从包括在 2D 换能器阵列 200 中的换能器发送到对象之后。换句话说,执行接收操作和接收波束形成的时间可包括下列所有时间:从换能器发送的发送信号到达对象所花费的时间、从对象反射的接收信号到达换能器所花费的时间、换能器接收的接收信号被多个驱动器 110 处理所花费的时间、从多个驱动器 110 输出的接收信号被前端处理设备 300 处理所花费的时间、以及前端处理设备 300 处理的接收信号被进行接收波束形成所花费的时间。

[0122] 因此,在多个驱动器 110 将发送信号发送到 2D 换能器阵列 200 之后,用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息被存储在存储器 124 中。

[0123] 可选地,当用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息被存储在存储器 124 时,多个驱动器 110 可针对与发送的发送信号相应的接收信号执行处理操作。

[0124] 为了描述的方便,在图 5 中,第四时间间隔 55 与第三时间间隔 54 同时开始,但是不限于此。因此,可在与第三时间间隔 54 相应的任何时间执行第四时间间隔 55 的数据加载操作。

[0125] 以下,将描述用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息。

[0126] 根据本实施例的驱动设备 100 可多次执行发送和接收波束形成。在此情况下,存储器 124 存储用于当前执行的发送和接收波束形成的延迟时间控制信息和接收器换能器控制信息,多个驱动器 110 针对存储在存储器 124 中的延迟时间控制信息执行发送和接收波束形成。此外,多个驱动器 110 参照存储在存储器 124 中的接收器换能器控制信息来导通或断开发送和接收开关 127。

[0127] 因此,如果发送波束形成被执行并且发送和接收开关 1127 被断开或导通,则不再参考存储在存储器 124 中的延迟时间控制信息和接收器换能器控制信息。

[0128] 因此,在发送波束形成结束之后,可将用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息从前端处理设备 300 发送到存储器 124。结果,在当前的发送波束形成结束之后,用于下一发送波束形成的延迟时间控制

信息和用于选择下一接收器换能器的接收器换能器控制信息可被存储在存储器 124 中。

[0129] 与本实施例相关的领域的普通技术人员将理解：可通过板 (pad)、低电压差分信号传输 (LVDS) 块或时序控制器 122 来执行从前端处理设备 300 到存储器 124 的数据发送。

[0130] 驱动设备 100 使用大量的数据来驱动 2D 换能器阵列 200。该大量的数据可由前端处理设备 300 产生并可通过多个驱动器 110 被发送到 2D 换能器阵列 200。因此,根据本实施例的驱动设备 100 包括存储器 124,因此可减少数据加载时间。现在将参照图 6 对此进行更详细的描述。

[0131] 图 6 是示出根据本发明的实施例的在前端处理设备 300、存储器 124 和多个驱动器 110 之间的数据加载时间的框图。参照图 5 和图 6,前端处理设备 300 在第四时间间隔 55 将时钟和数据发送到存储器 124。此外,存储器 124 在第一时间间隔 52 将数据并行发送到多个驱动器 110。这里,数据可包括延迟时间控制信息、接收器换能器控制信息等。

[0132] 由于如上所述并行执行从前端处理设备 300 至存储器 124 的数据发送,因此第一时间间隔 52 的加载时间不长。可在可比第一时间间隔 52 花费相对更长时间的第四时间间隔 55 同时执行接收操作和接收波束形成。

[0133] 由于驱动设备 100 包括如上所述的存储器 124,因此可减少加载数据所花费的时间。因此,当通过执行发送和接收波束形成获得 3D 图像时,可最大化每单位时间扫描波束的数量,可增加每秒可获得的容积的数量(即,容积率)。

[0134] 因此,根据本实施例的存储器 124 存储包括在 2D 换能器阵列 200 中的所有换能器的延迟时间控制信息、接收器换能器控制信息等。此外,并行执行根据本实施例的从存储器 124 至多个驱动器 110 的数据发送。

[0135] 因此,如果多个驱动器 110 以 M 个列构成,则由于使用存储器 124,加载时间可被减少到 1/M。

[0136] 图 7 是示出根据本发明的另一实施例的被实现为专用集成电路 (ASIC) 700 的驱动设备 100 的框图。图 7 的 ASIC 700 对应于图 1 的驱动设备 100 的实施例。因此,驱动设备 100 不限于图 7 所示的单元。此外,关于图 1 至图 6 描述的内容可被应用到图 7 的 ASIC 700,因此将省略重复的描述。

[0137] ASIC 700 包括 cMUT 驱动器 710 和驱动控制器 720。这里,cMUT 驱动器 710 对应于图 1 的多个驱动器 110 的示例,驱动控制器 720 对应于图 1 的驱动控制器 120 的示例,因此将省略重复的描述。

[0138] cMUT 驱动器 710 包括移位寄存器和比较器 711、脉冲控制器 712、脉冲序列控制器 713、Tx 脉冲发生器 714、cMUT 板 715、保护电路 716、以及前置放大器 717。

[0139] 移位寄存器和比较器 711 对应于图 1 的寄存器 1121 和比较器 1122 的示例,脉冲控制器 712 对应于图 1 的脉冲频率设置器 1123 的示例。此外,脉冲序列控制器 713 对应于图 1 的多脉冲控制器 1124 的示例,Tx 脉冲发生器 714 对应于图 1 的发送信号产生器 1125 的示例,cMUT 板 715 对应于图 1 的信号收发器 1126 的示例。保护电路 716 对应于图 1 的发送和接收开关 1127 的示例,前置放大器 717 对应于图 1 的接收信号放大器 1128 的示例。因此,将省略重复的描述。

[0140] 驱动控制器 720 包括参考产生器 721、LVDS 块 722、时序控制器 723、SRAM 块 724、格雷码计数器 725、以及缓冲器阵列 726。

[0141] 参考产生器 721 连接到前端控制器（未示出）以产生参考，LVDS 块 722 连接到前端控制器以发送数据和时钟。这里，LVDS 指示实现高速数据通信的方式。

[0142] 时序控制器 723 对应于图 2 的时序控制器 122 的示例，并控制 ASIC 700 的全部时序。SRAM 块 724 对应于图 2 的存储器 124 的示例，格雷码计数器 725 对应于图 2 的参考码计数器 126 的示例，缓冲器阵列 726 对应于图 2 的输出缓冲器 128 的示例。因此，将省略重复的描述。

[0143] 在图 7 中，脉冲控制器 712、LVDS 块 722、时序控制器 723 以及格雷码计数器 725 可以是 200MHz 的操作块。此外，移位寄存器和比较器 711、脉冲序列控制器 713 和 SRAM 块 724 可以是 33.3MHz 的操作块。

[0144] 现在将更详细地描述图 7 中示出的信号。D_ON 是用于设置频率的控制位。如果 D_ON 由 n 位实现，则可设置 2^n 的频率。DATA_P 指示用于多个换能器中的每个换能器的发送波束形成的延迟码和接收器换能器控制位。P_CNT 指示用于设置发送脉冲的数量的控制位。如果 P_CNT 由 n 位实现，则可发送 2^n 个脉冲。Rx 指示用于输出接收信号的输出节点。Rx_EN 指示用于控制接收时序的信号，Tx_EN 指示用于控制发送时序的信号。LOAD 指示用于将数据加载至 SRAM 块 724 的信号。DATA_IP 和 DATA_IN 指示用于将数据输入 LVDS 块 722 的两个输入端，从而输出 DATA_IN。CLKIN 和 CLKIP 指示用于将时钟输入 LVDS 块 722 的两个输入端，从而输出 CLK_IN。IREF 指示参考电流输入节点，RxOUT 指示接收信号输出节点。

[0145] 图 8 是根据本发明的实施例的医学成像系统 800 的框图。参照图 8，医学成像系统 800 包括探头 810 和主系统 820。探头 810 包括驱动设备 100、2D 换能器阵列 200 和前端处理设备 300。驱动设备 100 包括多个驱动器 110 和驱动控制器 120。前端处理设备 300 包括前端控制器 310、接收信号处理器 320、模数转换器 (ADC) 330 和延迟时间控制信息产生器 340。主系统 820 包括合成器 821、诊断图像产生器 822、显示单元 823、存储单元 824 和输出单元 825。

[0146] 图 8 的驱动设备 100、2D 换能器阵列 200 和前端处理设备 300 分别对应于图 1 和图 2 的驱动设备 100、2D 换能器阵列 200 和前端处理设备 300 的实施例。因此，关于图 1 至图 7 描述的内容可被应用到图 8 的医学成像系统 800，因此将省略重复的描述。

[0147] 根据本实施例的医学成像系统 800 提供对象的诊断图像。例如，医学成像系统 800 显示指示对象的诊断图像或将指示对象的诊断图像的信号输出到显示指示对象的诊断图像的外部装置。

[0148] 这里，对象可以是人体的胸部、肝脏、腹部等，但不限于此。另外，根据本实施例的诊断图像可以是 3D 超声图像，但不限于此。

[0149] 探头 810 包括 2D 换能器阵列 200、驱动 2D 换能器阵列 200 的驱动设备 100、以及处理从驱动设备 100 输出的接收信号的前端处理设备 300。

[0150] 驱动设备 100 包括分别驱动包括在 2D 换能器阵列 200 中的换能器的多个驱动器 110 和控制多个驱动器 110 的驱动控制器 120。此外，根据本实施例的多个驱动器 110 的每个包括寄存器、比较器、脉冲频率设置器、多脉冲控制器、发送信号产生器、信号转发器、发送和接收开关、以及接收信号放大器。

[0151] 前端处理设备 300 处理接收信号并产生延迟时间控制信息。这里，接收信号可以是驱动设备 100 的驱动控制器 120 输出的放大的接收信号，延迟时间控制信息可以用

于控制发送波束形成的延迟时间的信息。此外,根据本实施例的前端处理设备 300 可以是模拟前端板 (FEB),但不限于此。

[0152] 前端控制器 310 控制前端处理设备 300。例如,前端控制器 310 控制接收信号处理器 320 和 ADC 330 以处理接收信号,并控制延迟时间控制信息产生器 340 以产生延迟时间控制信息。

[0153] 前端控制器 310 可产生用于从包括在 2D 换能器阵列 200 中的换能器之中选择接收器换能器的接收器换能器控制信息、关于用于发送波束形成的脉冲频率的信息、以及关于用于发送波束形成的脉冲的数量的信息。

[0154] 前端控制器 310 产生的接收器换能器控制信息、关于脉冲频率的信息和关于脉冲的数量的信息可被发送到驱动设备 100 的驱动控制器 120。

[0155] 接收信号处理器 320 根据预定处理操作对从驱动设备 100 的驱动控制器 120 输出的放大的接收信号进行处理。例如,接收信号处理器 320 可包括低噪声放大器 (LNA) (未示出)、可变增益放大器 (VGA) (未示出)、抗混叠滤波器 (未示出)。LNA 降低从对象反射的模拟信号的噪声,VGA 根据输入信号控制增益值,抗混叠滤波器滤除混叠成分。这里,VGA 可以是根据至焦点的距离补偿增益的时间增益补偿器 (TGC),但不限于此。

[0156] ADC 330 将从接收信号处理器 320 输出的处理的接收信号转换为数字信号。

[0157] 可提供多个接收信号处理器 320 和多个 ADC 330。例如,可根据多个驱动器 110 的行数或列数来提供接收信号处理器 320 和 ADC 330。

[0158] 将示例性地描述 $m \times n$ 的多个驱动器 110。换句话说,可针对多个驱动器 110 的 m 个行来提供 m 个接收信号处理器 320 和 m 个 ADC 330 或者针对多个驱动器 110 的 n 个列来提供 n 个接收信号处理器 320 和 n 个 ADC 330。

[0159] 延迟时间控制信息产生器 340 产生用于控制发送波束形成的延迟时间的延迟时间控制信息。根据本实施例的延迟时间控制信息产生器 340 可以是发送波束形成器,但不限于此。延迟时间控制信息产生器 340 产生的延迟时间控制信息可被发送到主系统 820 的驱动设备 100 和合成器 821。

[0160] 根据本实施例的延迟时间控制信息包括关于延迟时间的信息。延迟时间是波束形成的时间延迟值,并且可根据对象的焦点与包括在 2D 换能器阵列 200 中的每个换能器之间的距离被计算,但不限于此。

[0161] 为了描述的方便,延迟时间控制信息产生器 340 包括在图 8 的探头 810 中,但不限于此。因此,延迟时间控制信息产生器 340 可包括在主系统 820 中。

[0162] 主系统 820 合成从探头 810 输出的接收信号,并产生、显示、输出及存储诊断图像。

[0163] 合成器 821 合成从探头 810 输出的数字接收信号。例如,合成器 821 根据延迟时间控制信息产生器 340 产生的延迟时间控制信息来合成从探头 810 输出的接收信号。

[0164] 更具体地,探头 810 输出与 m 个行对应的 m 个接收信号或与 n 个列对应的 n 个接收信号,并因此合成器 821 将输出的接收信号合成为一个信号。根据本实施例的合成器 821 可以是接收波束形成器,但不限于此。

[0165] 诊断图像产生器 822 通过使用合成器 821 合成的接收信号来产生诊断图像。更具体地,诊断图像产生器 822 可包括数字信号处理器 (DSP) (未示出) 和数字扫描转换器 (DSC) (未示出)。根据本实施例的 DSP 处理合成器 821 合成的接收信号,以形成表示 b 模

式（亮度模式）、c 模式（颜色模式）或 d 模式（多普勒模式）等的图像数据。DSC 产生扫描转换的诊断图像以显示由 DSP 产生的图像数据。

[0166] 显示单元 823 显示由诊断图像产生器 822 产生的诊断图像。例如，显示单元 823 包括安装在医学成像系统 800 中的所有输出单元（例如，显示面板、液晶显示器（LCD）屏幕、监视器等）。

[0167] 与本实施例相关的领域的普通技术人员将理解：根据本实施例的医学成像系统 800 可不包括显示单元 823，而是可包括用于将诊断图像产生器 822 产生的诊断图像输出到外部显示单元（未示出）的输出单元 825。

[0168] 存储单元 824 存储执行医学成像系统 800 的操作时产生的数据。例如，存储单元 824 可存储从探头 810 输出的接收信号；表示 b 模式、c 模式或 d 模式的图像数据；或者扫描转换的诊断图像。

[0169] 与本实施例相关的领域的普通技术人员将理解：根据本实施例的存储单元 824 可以是包括硬盘驱动器（HDD）、ROM、RAM、闪存或存储卡的一般存储介质。

[0170] 输出单元 825 可通过有线 / 无线网络或有线串行通信，将数据发送到外部装置或者从外部装置接收数据。这里，网络可以包括互联网、局域网（LAN）、无线 LAN（WLAN）、广域网（WAN）、个人局域网（PAN）等，但不限于此。因此，网络可以是能够发送和接收信息的其他类型的网络。

[0171] 根据本实施例的存储单元 824 和输出单元 825 还可包括图像读取和搜索功能，以被集成到诸如图像存档通信系统（PACS）的形式。

[0172] 图 9 是示出根据本发明的实施例的驱动 2D 换能器阵列的方法的流程图。参见图 9，所述方法包括在图 1、图 2 和图 8 中示出的驱动设备 100 或医学成像系统 800 中以时间序列处理的操作。因此，尽管在下面省略图 1、图 2 和图 8 的驱动设备 100 或医学成像系统 800 的上述操作，但是上述方法可被应用到图 9 的方法。

[0173] 在操作 901，存储在驱动控制器 120 的存储器 124 中的延迟时间控制信息和接收器换能器控制信息被发送到多个驱动器 110 的每个的寄存器 1121。

[0174] 在操作 902，比较器将从寄存器 1121 输出的延迟时间控制信息与从驱动控制器 120 输出的参考码进行比较。

[0175] 在操作 903，根据操作 902 的比较结果，与多个驱动器 110 之中的具有与参考码相同的延迟时间控制信息的驱动器 112 相应的换能器 212 对发送信号进行发送。

[0176] 在操作 904，驱动设备 100 从包括在 2D 换能器阵列 200 中的每个换能器接收接收信号。

[0177] 在操作 905，接收信号放大器 1128、接收信号处理器 320 和 ADC 330 中的至少一个参照从寄存器 1121 输出的接收器换能器控制信息来处理在操作 904 中接收的接收信号。

[0178] 当操作 904 和操作 905 中的至少一个在被执行时，在操作 906，前端处理设备 300 将用于下一发送波束形成的延迟时间控制信息和用于选择下一接收器换能器的接收器换能器控制信息存储在存储器 124 中。

[0179] 现在将参照图 5 的时序图更详细地描述图 9 的流程图。操作 901 指示图 5 的第一时间间隔 52，操作 902 和操作 903 指示图 5 的第二时间间隔，操作 904 和操作 905 指示图 5 的第三时间间隔 54，操作 906 指示图 5 的第四时间间隔 55。

[0180] 因此,根据本实施例的驱动设备 100 和医学成像系统 900 可被容易地扩展和集成,并可减少对象的波束形成和产生诊断图像所花费的时间。

[0181] 如上所述,根据本发明的上述一个或多个实施例,可容易地扩展多通道,当扩展多通道时可容易地控制驱动,并可减少驱动设备 100 的数据加载时间,从而增加每秒可获得的容积的数量。

[0182] 本发明的实施例可被写为计算机程序,并且可在使用计算机可读记录介质执行程序的通用数字计算机中被实现。此外,在实施例中使用的数据结构可通过几个单元被写入计算机可读记录介质。计算机可读记录介质的示例包括磁存储介质(例如,ROM、RAM、USB、软盘、硬盘等)、光学记录介质(例如,CD-ROM 或 DVD)等。

[0183] 应该理解,这里描述的示例性实施例应仅被认为是描述意义上的而非为了限制的目的。每个实施例中的特征或各方面的描述应被通常解释为对于其他实施例中其他类似特征或方面是可用的。

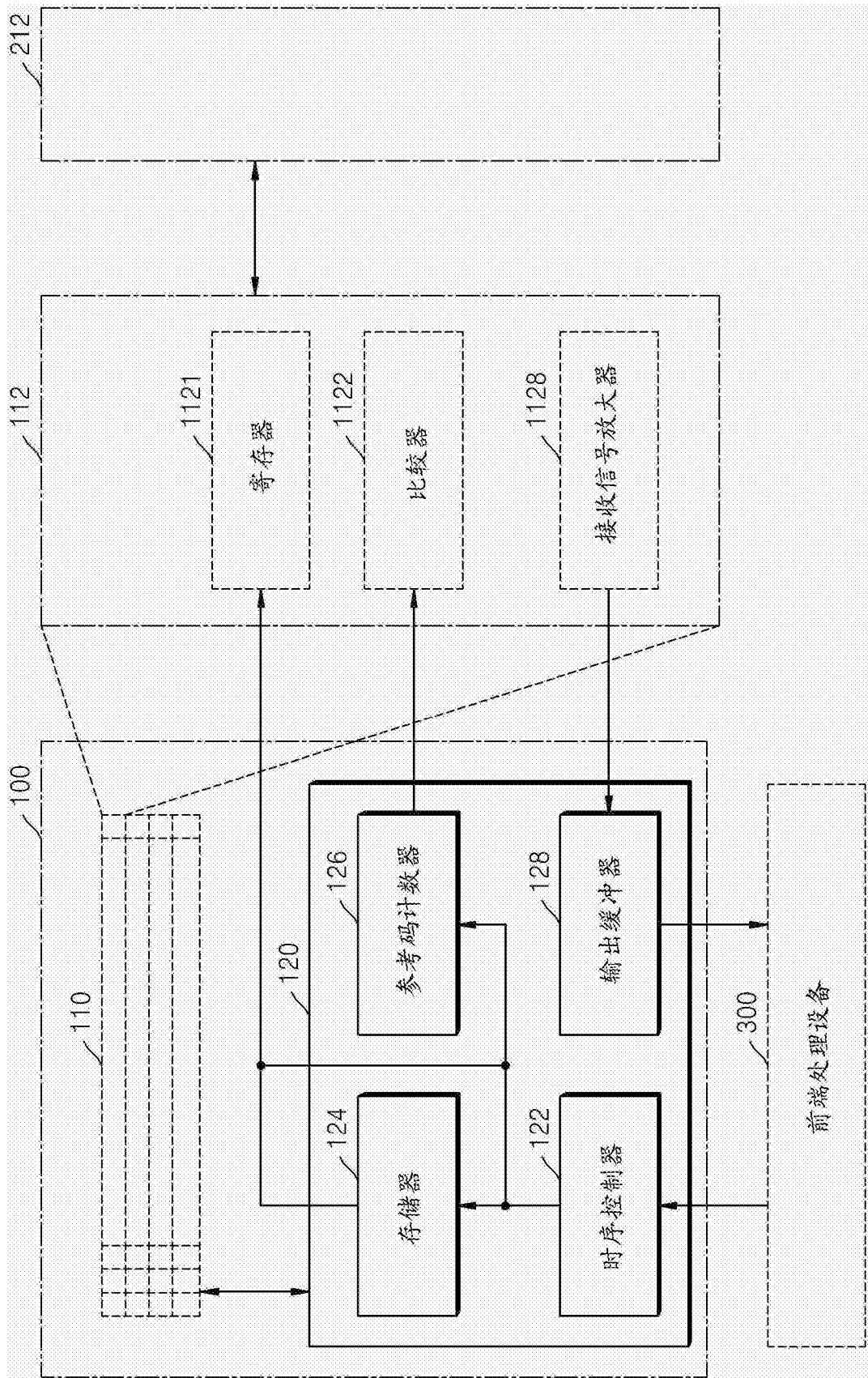


图 2

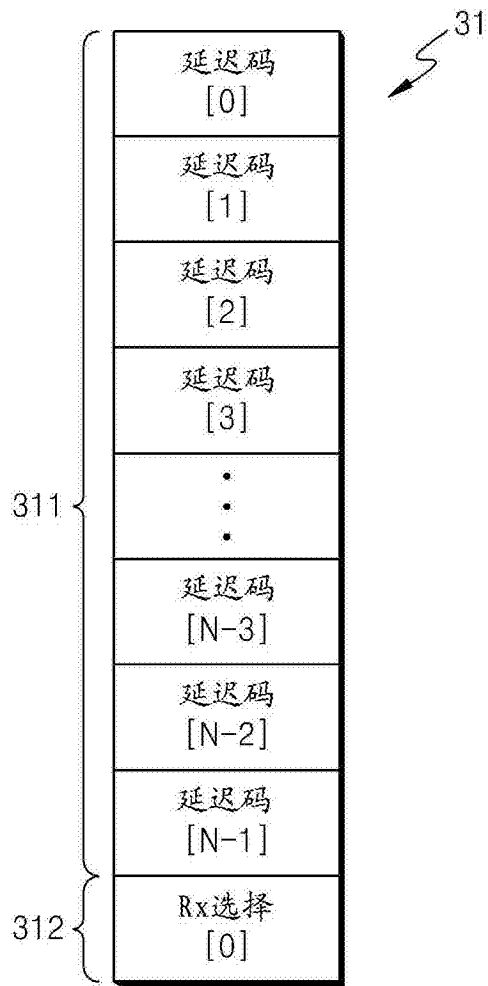


图 3

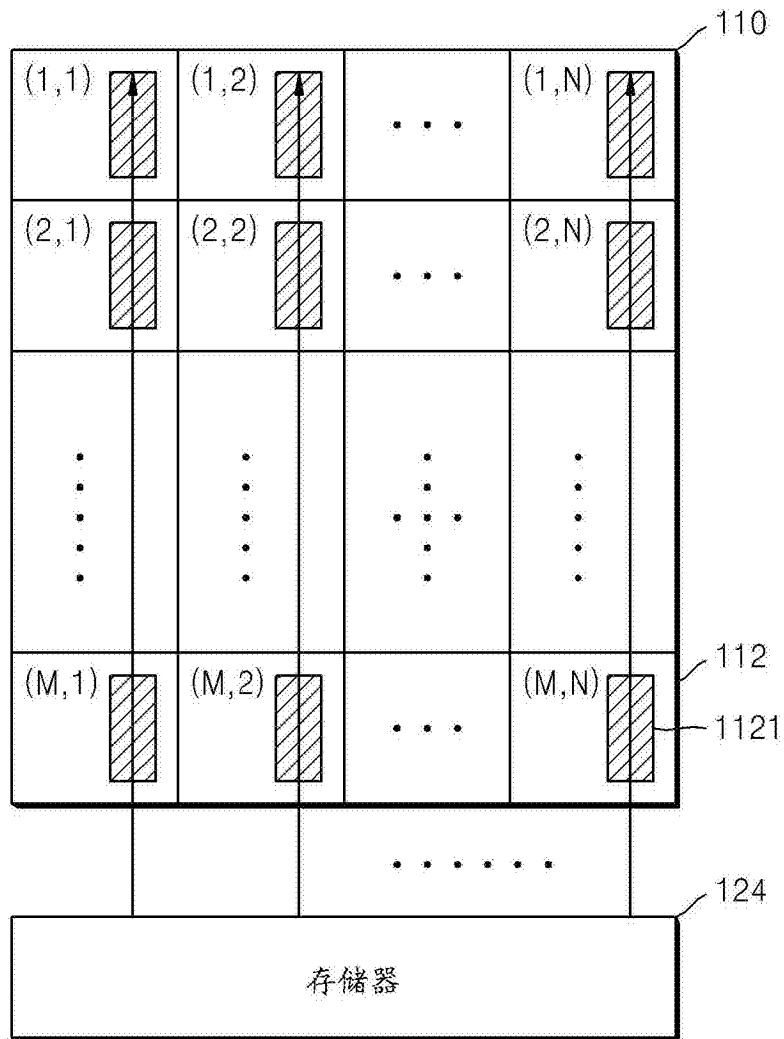


图 4

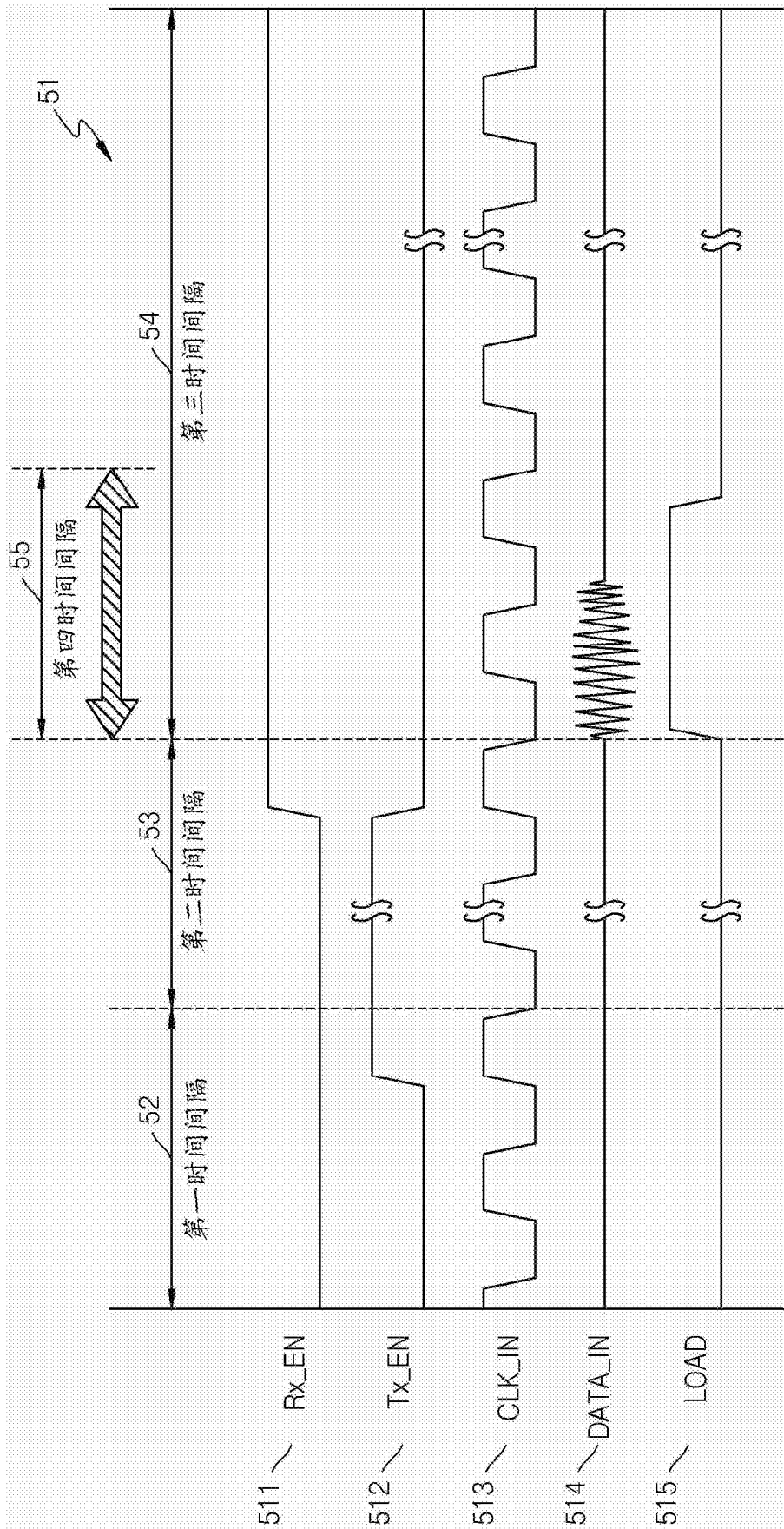


图 5

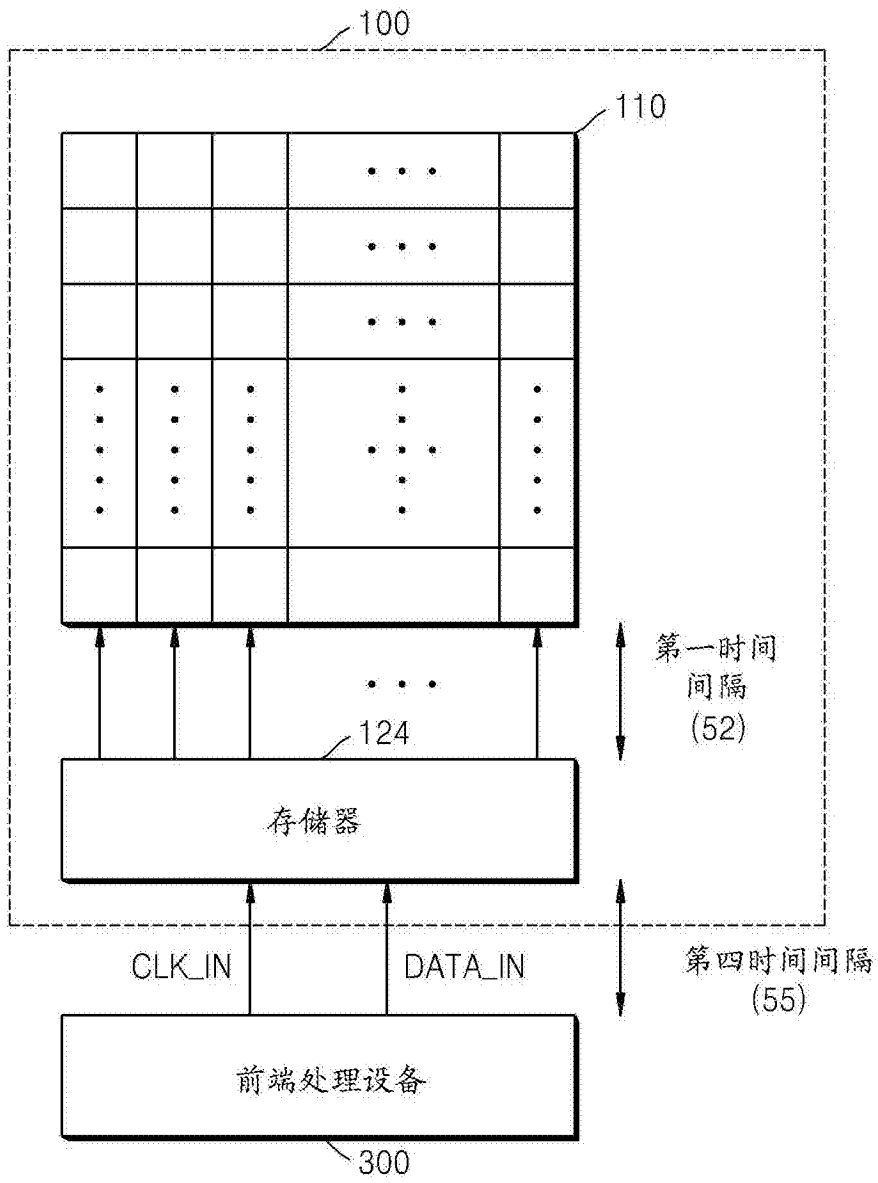


图 6

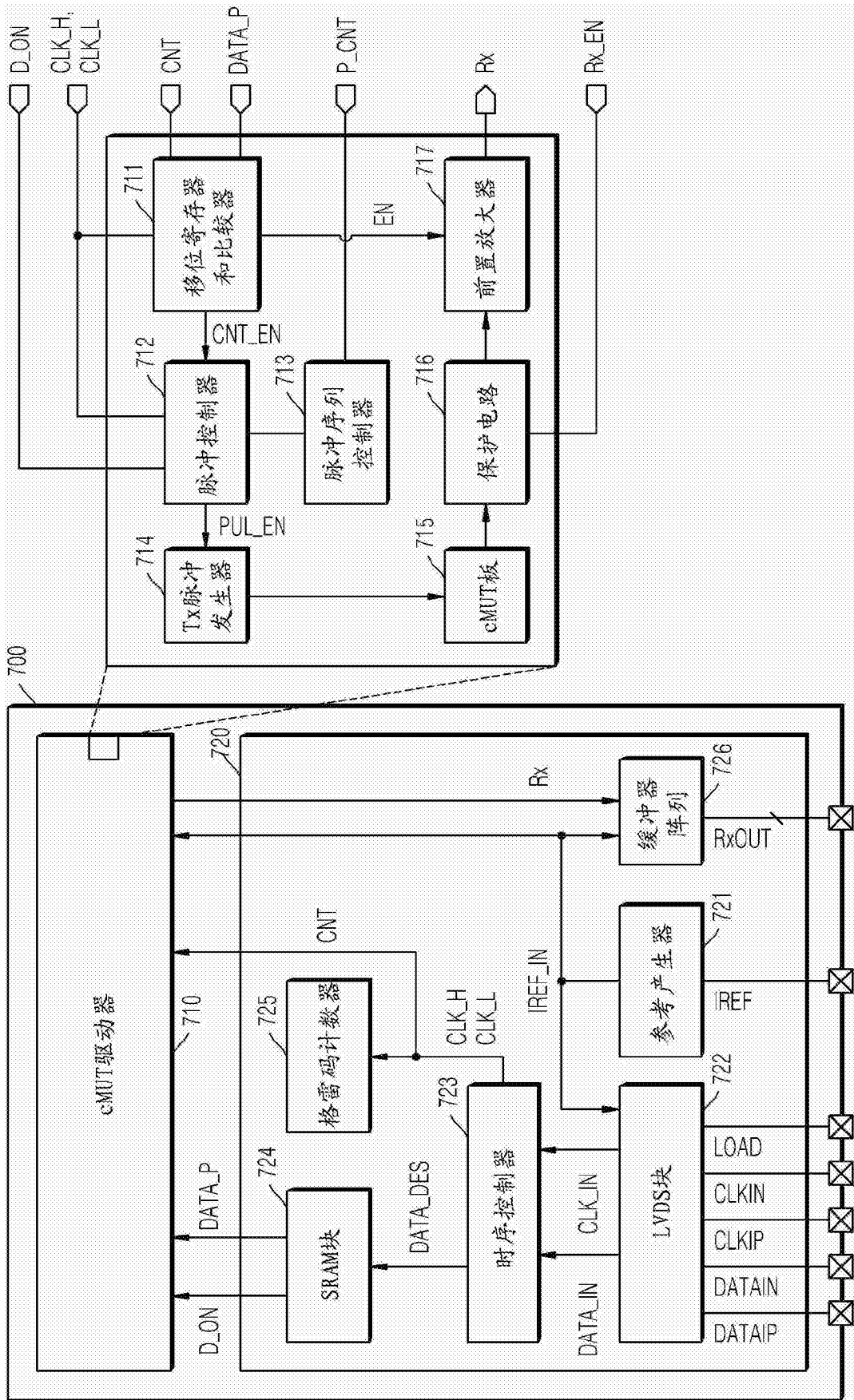


图 7

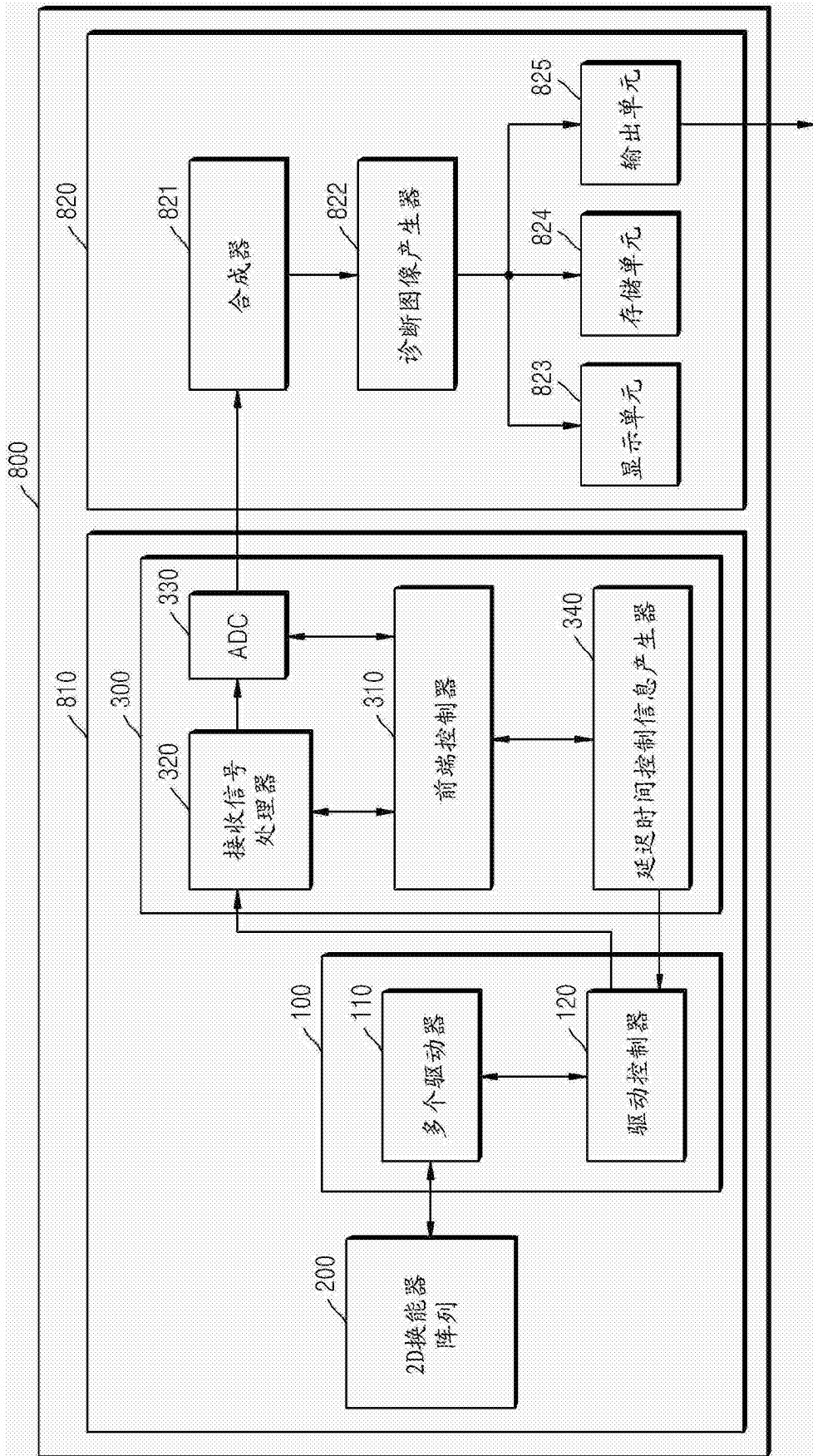


图 8

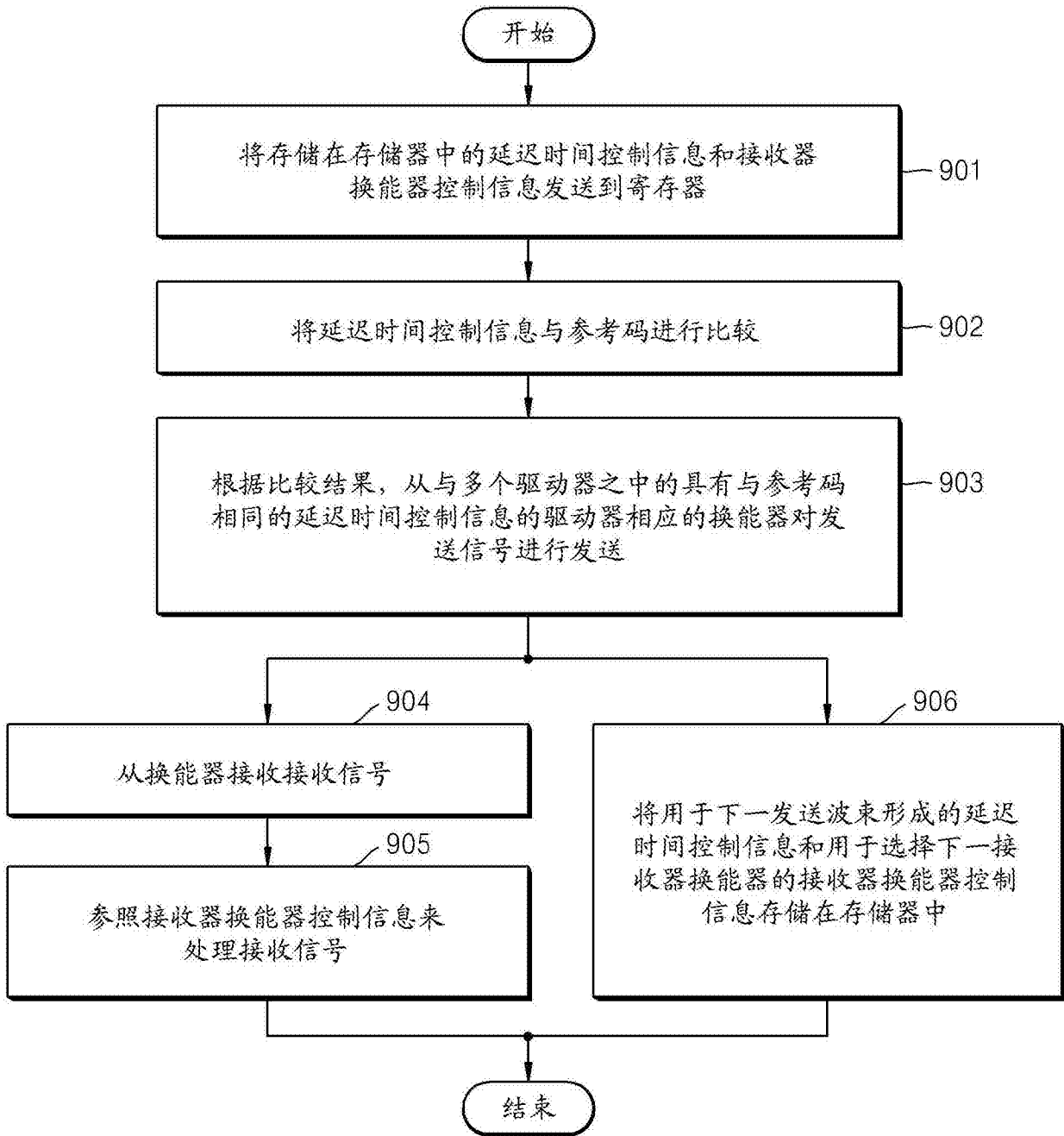


图 9