

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2006年7月20日 (20.07.2006)

PCT

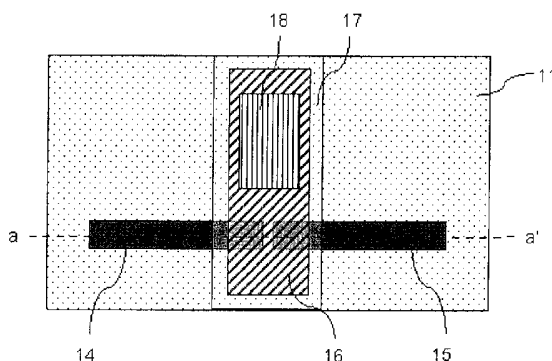
(10) 国際公開番号
WO 2006/075731 A1

- (51) 国際特許分類:
H01L 49/02 (2006.01) H01L 29/80 (2006.01)
H01L 21/82 (2006.01) H01L 29/12 (2006.01)
H01L 27/10 (2006.01)
- (21) 国際出願番号: PCT/JP2006/300420
- (22) 国際出願日: 2006年1月16日 (16.01.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2005-009430 2005年1月17日 (17.01.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 砂村潤 (SUNAMURA, Hiroshi) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP). 井上尚也 (INOUE, Naoya) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP).
- (74) 代理人: 宮崎 昭夫, 外 (MIYAZAKI, Teruo et al.); 〒1070052 東京都港区赤坂1丁目9番20号 第16興和ビル8階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

/ 続葉有 /

(54) Title: SOLID ELECTROLYTIC SWITCHING ELEMENT, METHOD FOR MANUFACTURING SUCH SOLID ELECTROLYTIC SWITCHING ELEMENT AND INTEGRATED CIRCUIT

(54) 発明の名称: 固体電解質スイッチング素子およびその製造方法ならびに集積回路



1

(57) Abstract: A switching element is provided with a first electrode (14) and a second electrode (15) arranged at a prescribed interval; a solid electrolytic layer (16) brought into contact with the first electrode (14) and the second electrode (15); a third electrode (18) which is brought into contact with the solid electrolytic layer (16) and can supply a metal ion; and a metal diffusion preventing film (17) for covering a portion on the surface of the solid electrolytic layer (16) not covering any of the first electrode (14), the second electrode (15) and the third electrode (18). Thus, metal ion is prevented from affecting other elements.

(57) 要約: 本発明のスイッチング素子は、所定の距離だけ離れて設けられた第1電極14および第2電極15と、第1電極14および第2電極15に接触して設けられた固体電解質層16と、固体電解質層16に接触して設けられ、金属イオンを供給可能な第3電極18と、固体電解質層16の表面のうち第1電極14、第2電極15および第3電極18のいずれにも接触していない部位を覆った金属拡散防止膜17とを有する構成である。このような構成にすることで、他の素子への金属イオンの影響を防ぐ。



WO 2006/075731 A1



CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,
IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

明 細 書

固体電解質スイッチング素子およびその製造方法ならびに集積回路 技術分野

[0001] 本発明は、金属イオンを供給可能なゲートに相当する電極とソースおよびドレインに相当する電極を有する固体電解質スイッチング素子、およびその製造方法と、集積回路に関する。

背景技術

[0002] 従来の固体電解質スイッチとして、プログラマブル・メタライゼーション・セル (PMC) に適用された場合が、米国特許5761115号および米国特許6487106号の文献に開示されている。PMCでは、適当な量の金属イオンが溶け込んだ固体電解質を介して2つの電極が設けられている。上記文献中の実施例では、固体電解質は、ゲルマニウムやセレンが含まれるカルコゲナイドガラス中に銀イオンが導入された構成である。固体電解質スイッチは、この2つの電極間に電圧を印加することにより、固体電解質中の金属イオンの酸化還元反応を引き起こし、2つの電極間の電気抵抗を制御する素子である。

[0003] この固体電解質スイッチの動作について簡単に説明する。初期状態では、2つの電極間は電氣的に高抵抗の状態にあるが、その電極間に電圧を印加する。これにより、相対的に負の電圧のかかる、一方の電極(カソード電極)側において固体電解質中の金属イオンが還元されて金属原子として析出する。還元反応を続けることにより、析出した金属がやがて他方の電極(アノード電極)方向に成長する。そして、最終的に電極間に金属ブリッジが形成され、電極間が電氣的に低抵抗の状態になる。

[0004] 一方、金属ブリッジが形成された状態からカソード電極側に正の電圧を印加すると、金属ブリッジが酸化されて金属イオンとして固体電解質中に溶け込む。そして、この金属ブリッジが消滅した状態では、電極間が電氣的に高抵抗の状態に戻る。高抵抗状態と低抵抗状態はそれぞれ電圧を印加しない状態でも保持されるため、固体電解質スイッチは、非常にオンオフ比の高い不揮発性のスイッチとなり、不揮発性メモリへの応用が期待されている。また、アノード電極は金属イオンの供給源としての役割も

担っており、安定動作のためにはイオン化されやすい金属(銀など)が含まれていることが好ましい。

発明の開示

- [0005] 上述した2端子型の固体電解質スイッチでは、オフ状態からオン状態に遷移する際、金属ブリッジが2端子間に形成されると、2端子間が低抵抗状態になり、大きな電流が2端子間を流れることになる。そして、オン状態からオフ状態に遷移する際にも低抵抗状態のまま2端子間にオフさせる電圧をかけるため、大きな電流が流れて電力消費量が多くなるという問題があった。
- [0006] 一方、その問題を解決するために、上記2端子の他に制御用の端子を設けた3端子型の固体電解質スイッチがある。この固体電解質スイッチは、金属イオンを供給可能なゲート電極に相当する電極とソースおよびドレイン電極に相当する2つの電極の間に電圧を印加することにより、ソースおよびドレイン電極近傍に金属の析出・溶解を起こさせ、ソースおよびドレイン電極間の電気抵抗を制御するものである。この構造では、ソースおよびドレイン電極間の抵抗をゲート電極に印加する電圧で制御できるので、オンオフの切り替え時に必要以上の電流が流れることがない。
- [0007] しかし、この3端子型の固体電解質スイッチを集積化すると、固体電解質層や配線層から、金属イオンが周囲に漏れ出し、隣接する素子に影響を与えるおそれがある。
- [0008] 本発明は上述したような従来の技術が有する問題点を解決するためになされたものであり、他の素子への金属イオンの影響を防いだ固体電解質スイッチング素子およびその製造方法と集積回路を提供することを目的とする。
- [0009] 上記目的を達成するための本発明の固体電解質スイッチング素子は、所定の距離だけ離れて設けられた第1電極および第2電極と、第1電極および第2電極に接触して設けられた固体電解質層と、固体電解質層に接触して設けられ、金属イオンを供給可能な第3電極と、固体電解質層の表面のうち第1電極、第2電極および第3電極のいずれにも接触していない部位を覆った金属拡散防止膜とを有する構成である。
- [0010] 一方、上記目的を達成するための本発明の集積回路は、上記本発明の固体電解質スイッチング素子と、配線およびビアプラグを有する多層配線とを備え、第3電極が配線と同一層に設けられ、固体電解質層がビアプラグと同一層に設けられた構成で

ある。

[0011] また、本発明の集積回路は、上記本発明の固体電解質スイッチング素子と、配線およびビアプラグを有する多層配線とを備え、第3電極がビアプラグと同一層に設けられ、固体電解質層が配線と同一層に設けられた構成である。

[0012] また、上記目的を達成するための本発明の固体電解質スイッチング素子の製造方法は、絶縁層上に所定の距離だけ離れた第1開口パターン部および第2開口パターン部を有するレジストを形成する工程と、第1のエッチングにより第1開口パターン部および第2開口パターン部の開口面積を拡大する工程と、レジストをマスクとして絶縁層に第2のエッチングを行って絶縁層に第1開口部および第2開口部を形成する工程と、レジストを除去した後、第1開口部および第2開口部に配線材料を埋め込んで第1電極および第2電極を形成する工程と、第1電極と第2電極に接触するように固体電解質層を形成する工程と、固体電解質層を覆う金属拡散防止膜を形成する工程と、金属拡散防止膜に第3開口部を形成する工程と、金属イオンを供給可能な配線材料を前記第3開口部に埋め込んで第3電極を形成する工程とを有するものである。

[0013] さらに、本発明の固体電解質スイッチング素子の製造方法は、絶縁層上に所定の距離だけ離れた第1開口パターン部および第2開口パターン部を有するレジストを形成する工程と、レジストをマスクとして絶縁層に第1のエッチングを行って絶縁層に第1開口部および第2開口部を形成する工程と、絶縁層に第2のエッチングを行って第1開口部および第2開口部の開口面積を拡大する工程と、レジストを除去した後、第1開口部および第2開口部に配線材料を埋め込んで、第1電極および第2電極を形成する工程と、第1電極と第2電極に接触するように固体電解質層を形成する工程と、固体電解質層を覆う金属拡散防止膜を形成する工程と、金属拡散防止膜に第3開口部を形成する工程と、金属イオンを供給可能な配線材料を第3開口部に埋め込んで第3電極を形成する工程とを有するものである。

[0014] 本発明では、固体電解質層の表面のうち第1電極、第2電極および第3電極のいずれにも接触していない部位を金属拡散防止膜で覆っているため、固体電解質層に含まれる金属イオンが漏れ出て拡散することを防げる。固体電解質スイッチング素子が

集積回路に設けられた場合には、固体電解質層から周囲に漏れ出た金属イオンが隣接する素子に影響を与えることを防ぐことができる。

図面の簡単な説明

[0015] [図1A]図1Aは第1実施形態の固体電解質スイッチング素子の一構成例を示す平面図である。

[図1B]図1Bは第1実施形態の固体電解質スイッチング素子の一構成例を示す断面図である。

[図2A]図2Aは第1実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図2B]図2Bは第1実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図2C]図2Cは第1実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図2D]図2Dは第1実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図2E]図2Eは第1実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図2F]図2Fは第1実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図2G]図2Gは第1実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図2H]図2Hは第1実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図2I]図2Iは第1実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図3]図3は第1実施形態の固体電解質スイッチング素子の他の構成例を示す平面図および断面図である。

[図4A]図4Aは第2実施形態の固体電解質スイッチング素子の一構成例を示す平面

図である。

[図4B]図4Bは第2実施形態の固体電解質スイッチング素子の一構成例を示す断面図である。

[図5]図5は第2実施形態の固体電解質スイッチング構造とビア構造を有する集積回路の断面図である。

[図6A]図6Aは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6B]図6Bは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6C]図6Cは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6D]図6Dは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6E]図6Eは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6F]図6Fは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6G]図6Gは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6H]図6Hは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6I]図6Iは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6J]図6Jは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6K]図6Kは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6L]図6Lは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面

図である。

[図6M]図6Mは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6N]図6Nは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6O]図6Oは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図6P]図6Pは第2実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図7A]図7Aは第3実施形態の固体電解質スイッチング素子の一構成例を示す平面図である。

[図7B]図7Bは第3実施形態の固体電解質スイッチング素子の一構成例を示す断面図である。

[図8]図8は第3実施形態の固体電解質スイッチング構造とビア構造を有する集積回路の断面図である。

[図9A]図9Aは第3実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図9B]図9Bは第3実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図9C]図9Cは第3実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図9D]図9Dは第3実施形態の固体電解質スイッチング素子の製造方法を示す断面図である。

[図10A]図10Aは第4実施形態の固体電解質スイッチング素子の一構成例を示す平面図である。

[図10B]図10Bは第4実施形態の固体電解質スイッチング素子の一構成例を示す断面図である。

[図11]図11は第4実施形態の固体電解質スイッチング構造とビア構造を有する集積

回路の断面図である。

[図12A]図12Aは第5実施形態の固体電解質スイッチング素子の一構成例を示す平面図である。

[図12B]図12Bは第5実施形態の固体電解質スイッチング素子の一構成例を示す断面図である。

[図13]図13は第5実施形態の固体電解質スイッチング構造とビア構造を有する集積回路の断面図である。

[図14A]図14Aは第6実施形態の固体電解質スイッチング素子の一構成例を示す平面図である。

[図14B]図14Bは第6実施形態の固体電解質スイッチング素子の一構成例を示す断面図である。

[図15]図15は第6実施形態の固体電解質スイッチング構造とビア構造を有する集積回路の断面図である。

符号の説明

- [0016] 14 第1配線
- 15 第2配線
- 16 固体電解質層
- 17 金属拡散防止膜
- 18 第3配線

発明を実施するための最良の形態

[0017] 本発明の固体電解質スイッチング素子は、固体電解質層からの金属拡散を防止するための膜を設けた構成である。

[0018] (第1実施形態)

本実施形態の固体電解質スイッチング素子の構成について説明する。

[0019] 図1Aおよび図1Bは、第1実施形態の固体電解質スイッチング素子の一構成例を示す図である。図1Aはその平面図であり、図1Bは図1Aに示す破線a-a'部の断面図である。

[0020] 図1Aおよび図1Bに示すように、固体電解質スイッチング素子1は、下地絶縁膜で

覆われた基板10上に所定の距離だけ隔てて設けられた第1開口部12および第2開口部13を有する絶縁層11が形成され、第1開口部12に配線材料が埋め込まれた第1配線14と、第2開口部13に配線材料が埋め込まれた第2配線15とが設けられている。また、第1配線14および第2配線15の上に固体電解質層16が形成され、固体電解質層16上に金属の拡散を防止するための金属拡散防止膜17が形成されている。そして、金属拡散防止膜17の上には、金属拡散防止膜17に設けられられた開口部を介して固体電解質層16に接触する第3配線18が形成されている。第3配線18は固体電解質層16に金属イオンを供給可能な材料を含有している。絶縁層11は、電氣的絶縁性を確保するための機能だけでなく、金属拡散防止膜としての機能も有している。

[0021] 固体電解質層16は、上面のうち第3配線18と接触しない部位と、側面とが金属拡散防止膜17で覆われている。

[0022] なお、図1Aのa-a'部に第3配線18が配置されていないが、説明のために図1Bの断面図に金属拡散防止膜17の開口部を介して設けられた第3配線18を表示している。

[0023] 本発明では、第1配線14および第2配線15の間隔がリソグラフィ限界の最小値よりも小さい寸法である。そのため、従来の構造よりも小さい。その寸法は現在の具体的には、30nm以下の寸法で形成されている。

[0024] なお、図1Aおよび図1Bに示した構成は一例である。本発明の固体電解質スイッチング素子は、絶縁層11に所定の距離だけ隔てて形成された第1開口部12および第2開口部13の中に第1配線14および第2配線15が埋め込まれた構造であって、固体電解質層16が第1配線14および第2配線15に接しており、第3配線18が固体電解質層16に接していれば、その配置は図1Aおよび図1Bに示す以外のものであってもよい。

[0025] 次に、図1Aおよび図1Bに示した固体電解質スイッチング素子1の動作について説明する。なお、ここでは、第1配線14をソース電極とし、第2配線15をドレイン電極とし、第3配線18をゲート電極とする。また、固体電解質層16の材料を硫化銅とし、ゲート電極の配線材料を銅とし、ソース電極およびドレイン電極の配線材料をチタンとす

る。

- [0026] ソース電極を接地してゲート電極に正の電圧を印加すると、ゲート電極の銅が銅イオンになって固体電解質層16に溶解する。そして、固体電解質層16に溶解した銅イオンがドレイン電極の表面に銅になって析出し、析出した銅がドレイン電極とソース電極を電氣的に接続する。ドレイン電極とソース電極が電氣的に接続することで、固体電解質スイッチング素子がオン状態になる。
- [0027] 一方、上記オン状態でソース電極を接地してゲート電極に負の電圧を印加すると、ドレイン電極とソース電極との間に析出した銅が固体電解質16に溶解し、ドレイン電極とソース電極の電氣的接続が切れる。ドレイン電極とソース電極の電氣的接続が切れることで、固体電解質スイッチング素子がオフ状態になる。なお、電氣的接続が完全に切れる前の段階からドレイン電極およびソース電極間の抵抗が大きくなったり、電極間容量が変化したりするなど電気特性が変化し、最終的に電氣的接続が切れる。
- [0028] 固体電解質スイッチング素子は、ソース電極およびドレイン電極間の距離をリソグラフィ限界の最小値よりも小さい寸法にしている。ゲート電極およびソース電極間の距離と、ゲート電極およびドレイン電極間の距離に比べて、ソース電極およびドレイン電極間の距離を十分に小さくすることができる。そのため、オフ状態からオン状態にスイッチングする際、析出する金属がゲート電極とドレイン電極の間で接続されてしまう前に、ソース電極とドレイン電極が接続される。オフ状態からオン状態への切り替えが従来よりも安定するため、安定なスイッチング動作を繰り返すことができる。
- [0029] また、固体電解質層16のうち第1配線14、第2配線15および第3配線18のいずれにも接触していない部位が金属拡散防止膜としての機能を有する絶縁層11と金属拡散防止膜17の少なくともいずれかで覆われているため、金属イオンが周囲に拡散しない。そのため、金属イオンが隣接する素子に影響を与えることを防ぐことができ、本実施形態の固体電解質スイッチング素子を、他の素子とともに集積した回路に用いることが可能となる。
- [0030] なお、絶縁層11を金属拡散防止膜としたが、絶縁層11は複数の絶縁膜が積層された構成であってもよい。この場合、最上層の絶縁膜が金属拡散防止膜の機能を有

している。

[0031] 次に、図1Aおよび図1Bに示した固体電解質スイッチング素子1の製造方法について説明する。図2Aから図2Iは本実施形態の固体電解質スイッチング素子の製造方法を示す平面図および断面図である。断面図は平面図中の破線a-a'部を示す。

[0032] 従来の集積回路の製造方法によりトランジスタおよび抵抗等の半導体素子を有する半導体回路を半導体基板に形成し、半導体素子同士の絶縁性を確保するための下地絶縁膜を形成する。このように半導体回路とそれを保護するための下地絶縁膜が形成された基板を、単に基板10と称する。このように半導体回路を保護するための絶縁膜を設けるのは、固体電解質スイッチング素子1と半導体回路とを電氣的に分離するためである。

[0033] 下地絶縁膜は、従来の集積回路で用いられる絶縁性の材料であればよい。例えば、シリコンと酸素の化合物であって、任意の量の水素、フッ素、炭素および窒素を添加した低誘電率絶縁膜が好ましい。低誘電率絶縁膜とは、シリコン酸化膜よりも誘電率の低い絶縁膜である。なお、半導体回路と固体電解質スイッチング素子1を電氣的に接続する部分に関しては図に示さないプラグが設けられている。プラグの構成および製造方法については従来と同様のため、ここではその詳細な説明を省略する。

[0034] 図2Aに示すように、基板10の上にシリコンナイトライドの絶縁層11を膜厚20～100nm形成する。この絶縁層11は、シリコンナイトライドに限らず、その中に任意の量の炭素を混ぜ込んだ材料であってもよい。絶縁層11は金属イオンが基板10へ拡散するのを抑制する。

[0035] 続いて、次のようにして絶縁層11上に開口部を有するレジストパターンを形成する。絶縁層11上にフォトレジストを塗布した後、露光処理を行う。そして、露光後のフォトレジストに現像処理を行って、図2Bに示すように第1開口部パターン22および第2開口部パターン23を有するフォトレジスト21を形成する。第1開口部パターン22と第2開口部パターン23との間隔がリソグラフィ工程における最小限界の距離になるようにしている。その後、フォトレジスト21に対して等方的なエッチング特性を有する第1のドライエッチングを行って、第1開口部パターン22および第2開口部パターン23の開口面積を拡大する(図2C)。この第1のドライエッチングの条件については、従来の

エッチング装置を用いてエッチングガスの最適化により求めることが可能である。

[0036] そして、開口面積の拡大した第1開口部パターン22および第2開口部パターン23の上から絶縁層11に対して第2のドライエッチングを行うことで、図2Dに示すように絶縁層11に第1開口部12および第2開口部13を形成する。第1開口部12および第2開口部13の間隔は、リソグラフィ限界の最小値に形成された図2Bのフォトレジストパターン21よりもさらに小さい距離に形成されている。エッチング条件の最適化によりその間隔を30～15nm程度にまで縮小できた。続いて、酸剥離やアッシングの処理によりフォトレジストを除去することで、図2Eに示すように、上記微小な距離だけ隔てられた第1開口部12および第2開口部13が絶縁層11に形成される。

[0037] ここで、上記微小な距離だけ隔てられた第1開口部12および第2開口部13を絶縁層11に形成するための別の方法について説明する。第1開口部パターン22および第2開口部パターン23を有するフォトレジスト21を絶縁層11上に形成する。第1開口部パターン22と第2開口部パターン23との間隔は、図2Bに示した構成と同様にフォトリソ限界の最小値に形成されている。そして、絶縁層11に対して異方性のエッチング特性の第1のドライエッチングを行って、第1開口部パターン22に対応する第1予備開口部と第2開口部パターン23に対応する第2予備開口部を絶縁層11に形成する。続いて、等方性のエッチング特性を有する第2のドライエッチングを行って第1予備開口部と第2予備開口部の開口面積を拡大させ、第1開口部12および第2開口部13を絶縁層11に形成する。その後、フォトレジスト21を除去して、図2Eに示した構造が作製される。

[0038] この方法でも、第1開口部12および第2開口部13の間隔をリソグラフィ限界の最小値よりもさらに小さい距離に形成することができる。そして、エッチング条件の最適化によりその間隔を30～15nm程度にまで縮小できた。

[0039] 図2Eに示したように第1開口部12および第2開口部13を絶縁層11に形成した後、次のようにして第1配線14および第2配線15を形成する。少なくとも第1開口部12および第2開口部13を埋め込むようにして配線材料を堆積させた後、第1開口部12および第2開口部13以外の部位に形成された配線材料を取り除く。

[0040] 配線材料としては、従来の集積回路の配線に用いられる金属と同種のものであれ

ば特にその種類を問わず、配線としての機能を果たせばよい。特にチタンおよびタンタルの少なくともいずれかの金属を含む配線は他の配線との整合性がよかった。また、チタンおよびタンタルの少なくともいずれかの金属とその金属の窒化物との積層膜による配線も他の配線と整合性がよかった。

[0041] 第1開口部12および第2開口部13以外の部位に形成された配線材料を取り除くための方法として、従来の集積回路の配線形成工程で用いられるCMP (Chemical and Mechanical Polishing: 化学・機械的研磨) 法が好適である。CMP法を用いて絶縁層11の上面が露出するまで配線材料を研磨することで、第1開口部12および第2開口部13以外の部位に形成された配線材料を取り除く。

[0042] このようにして、図2Fに示すように、第1開口部12に配線材料が埋め込まれた第1配線14と第2開口部13に配線材料が埋め込まれた第2配線15を絶縁層11に形成する。第1配線14と第2配線15とは上記微小な距離だけ離れている。

[0043] 続いて、第1配線14および第2配線15に接触する固体電解質層16を次のようにして絶縁層11上に形成する。レーザー蒸着法またはスパッタリング法により固体電解質層を成膜した後、不要な部位を取り除く。これらの方法であれば固体電解質層の成膜温度は摂氏350度以下である。固体電解質層16の膜厚は5～200nm程度であればよい。固体電解質層16の材料としては、金属または半導体と、酸素、硫黄、セレンおよびテルル等のカルコゲン元素との化合物が好ましい。特に、銅、タングステン、タンタル、モリブデン、クロム、チタンおよびコバルト等の金属の硫化物、酸化物および酸硫化物などは好適である。酸硫化物は任意の硫黄－酸素比を持っている。

[0044] 絶縁層11上に固体電解質層を形成した後、所望のパターンを有するフォトレジストを通常のリソグラフィ工程で形成する。そして、ドライまたはウェットのエッチングを行って固体電解質層の不要な部位を取り除いて、固体電解質層16のパターンを形成する。その後、フォトレジストを除去することで、図2Gに示す構造になる。

[0045] 続いて、固体電解質層16を覆うようにして金属拡散防止膜17を形成し、リソグラフィ工程およびエッチング工程で金属拡散防止膜17をパターンニングして、図2Hに示す構造を形成する。その際、金属拡散防止膜17が固体電解質層16を覆うようにしている。なお、ここで、リソグラフィ工程およびエッチング工程を行って金属拡散防止膜

17をパターニングして、形成した金属拡散防止膜の一部を除去しているが、第1配線14および第2配線15上に金属拡散防止膜17を残しておいてもよい。

- [0046] さらに、リソグラフィ工程で所定の開口パターンを有するフォトリジストを金属拡散防止膜17上に形成する。その際、開口パターンが固体電解質層16の上部に位置するようにしている。その後、フォトリジストの上から異方性のエッチングを行って開口部を金属拡散防止膜17に形成する。このようにして金属拡散防止膜17に開口部を形成して固体電解質層16の表面の一部を露出させた後、フォトリジストを除去する。
- [0047] 続いて、固体電解質層16に接触する第3配線18を次のようにして形成する。配線材料として銅、または銅を含む金属を用いるが、ここでは銅を用いる。少なくとも固体電解質層16上に銅を膜厚5～200nm形成する。続いて、固体電解質層16の形成方法と同様にして、銅の上に所望のパターンを有するフォトリジストを通常のリソグラフィ工程で形成し、ドライまたはウェットのエッチングを行って銅の不要な部位を取り除いて第3配線18を固体電解質層16上に形成する。その後、フォトリジストを除去することで、図2Iに示す構造になる。なお、第1配線14および第2配線15と第3配線18との距離については、リソグラフィ工程で第3配線18に対応するフォトリジストのパターンを形成する際に所望の距離に設定することで制御可能である。その際、フォトリジストパターンが銅に転写されるとき寸法差であるエッチング変換差を考慮して、フォトリジストのパターンを設定する。
- [0048] 上述の製造方法により、図1Aおよび図1Bに示した固体電解質スイッチング素子1が作製される。第1配線14と第2配線15とをリソグラフィ限界の最小値よりも小さい距離だけ離して形成することができた。また、第1配線14および第2配線15と第3配線18との距離をリソグラフィ工程で制御することができる。
- [0049] なお、本実施形態の固体電解質スイッチング素子の他の構成例について説明する。図3は本実施形態における固体電解質スイッチング素子の他の構成例を示す平面図および断面図である。なお、図1Aおよび図1Bに示した固体電解質スイッチング素子と同様な構成については同一の符号を付し、その詳細な説明を省略する。また、図3のa-a'部に第3配線18が配置されていないが、図1Aおよび図1Bの場合と同様に、説明のために図3の断面図に、金属拡散防止膜17の開口部を介して設けられ

た第3配線18を表示している。

[0050] 図3に示す固体電解質スイッチング素子は、絶縁層11と固体電解質層16の間に第2絶縁層31が形成されている。第2絶縁層31には固体電解質層16を第1配線14および第2配線15に接触させるための開口部となる第4開口部32が設けられている。第2絶縁層31上に形成された固体電解質層16は第4開口部32を介して第1配線14および第2配線15に接触している。図3に示した固体電解質スイッチング素子は、第3配線18から供給される金属イオンにより金属の析出可能な領域が第4開口部32内の固体電解質層に限定される。そのため、必要最小限の金属の析出量でオフ状態からオン状態への動作が可能になり、固体電解質スイッチング素子の動作がより安定化する。

[0051] 次に、図3に示した固体電解質スイッチング素子の製造方法について簡単に説明する。図2Fに示したように第1配線14および第2配線15を形成した後、金属拡散防止膜の第2絶縁層31を形成する。続いて、リソグラフィ工程で所定の開口を有するレジストパターンを形成する。その際、開口位置が第1配線14および第2配線15のそれぞれの一部にかかるようにする。その後、レジストパターンの上から異方性のエッチングを行って第4開口部32を第2絶縁層31に形成する。第4開口部32が形成されることで、第1配線14および第2配線15の表面の一部が露出する。そして、フォトリソを除去し、図2Gで説明したのと同様にして固体電解質層16を形成する。

[0052] (第2実施形態)

本実施形態の固体電解質スイッチング素子の構成について説明する。

[0053] 図4Aおよび図4Bは本実施形態の固体電解質スイッチング素子の一構成例を示す図である。図4Aはその平面図であり、図4Bは図4Aに示す破線a-a'部の断面図である。

[0054] 図4Aおよび図4Bに示すように、固体電解質スイッチング素子101は、第1配線層103に設けられた第3配線と、第1絶縁層104に設けられた固体電解質層141と、第2配線層105に設けられた第1配線145および第2配線146とを有する構成である。第1配線層103、第1絶縁層104および第2配線層105が順に形成されている。

[0055] 第1配線層103は、第1保護絶縁膜110、層間絶縁膜111およびストップ絶縁膜11

2が順に形成されている。金属イオンを供給するためのアノードとなる第3配線は、銅132aと銅の拡散を防止するためのバリアメタル131aとを有する構成である。銅132aの側壁および底面はバリアメタル131aで覆われている。なお、第3配線は銅132aとバリアメタル131aで形成されているが、銅132aが固体電解質スイッチング素子で重要な役割を果たすため、以下では第3配線を符号132aで示す。バリアメタル131aとしては、チタン、チタンナイトライド、タンタル、およびタンタルナイトライドの少なくともいずれかを含む材料であることが望ましい。これらの材料は銅の拡散を防止するからである。したがって、バリアメタル131aは、電子を伝導するための配線として機能を有しているだけでなく、金属拡散防止膜としての機能も有する。

[0056] 第1絶縁層104は、第2保護絶縁膜113、第2層間絶縁膜115および第2ストップ絶縁膜116が順に形成されている。固体電解質層141は第2保護絶縁膜113に設けられた開口の第3開口部140を介して第3配線132aの銅と接触している。固体電解質層141の側壁は、金属拡散防止膜として機能するカバー絶縁膜114で覆われている。

[0057] 第2配線層105は、金属拡散防止膜の機能を有する第3保護絶縁膜117、第3層間絶縁膜118および第3ストップ絶縁膜119が順に形成されている。第1配線145および第2配線146は第3保護絶縁膜117に形成されている。第1配線145と第2配線146は所定の距離だけ離れて配置され、両配線は固体電解質層141と接触している。第1配線145および第2配線146間の距離は、第1実施形態と同様にリソグラフィ限界の最小値よりも小さい寸法である。具体的には30～15nmである。第1配線145および第2配線146を引き出すための引出配線が第3層間絶縁膜118および第3ストップ絶縁膜119に設けられている。引出配線は銅136と銅の拡散を防止するためのバリアメタル135とを有する構成である。銅136の側壁および底面はバリアメタル135で覆われている。

[0058] 第1絶縁層104の厚さは第1配線145および第2配線146間の距離よりも大きい。また、固体電解質層141のうち第1配線141、第2配線146および第3配線のいずれかと接触しているところ以外の部位がカバー絶縁膜114および第3保護絶縁膜117のうちいずれかで覆われている。

- [0059] 固体電解質141は、第2保護絶縁膜113、第2層間絶縁膜115および第2ストップ絶縁膜116が積層された多層絶縁膜に埋め込まれている。また、第3配線132aは、第1保護絶縁膜110、層間絶縁膜111およびストップ絶縁膜112が積層された多層絶縁膜に埋め込まれている。
- [0060] なお、本実施形態の固体電解質スイッチング素子101の動作は第1実施形態の場合と同様であるため、その詳細な説明を省略する。
- [0061] 図4Aおよび図4Bに示した固体電解質スイッチング素子101では、ソース電極となる第1配線145とドレイン電極となる第2配線146が上記微小な距離だけ隔てられている。この距離は、金属イオンを供給するゲート電極となる第3配線132aと第1配線145および第2配線146との距離、すなわちビア層104の高さに比べて十分小さいため、固体電解質スイッチング素子の動作がより安定化した。
- [0062] また、固体電解質層141のうち第1配線141、第2配線146および第3配線のいずれにも接触していない部位がカバー絶縁膜114および第3保護絶縁膜117のいずれかの金属拡散防止膜で覆われているため、金属イオンが周囲に拡散しない。そのため、金属イオンが隣接する素子に影響を与えることを防ぐことができ、本実施形態の固体電解質スイッチング素子を、他の素子とともに集積した回路に用いることが可能となる。
- [0063] 次に、図4Aおよび図4Bに示した固体電解質スイッチング素子101を集積回路に適用した構成について説明する。なお、ここでは、集積回路の一部として半導体回路同士を接続するためのビア構造を示す。
- [0064] 図5は固体電解質スイッチング素子とビア構造とを示す断面図である。なお、図4Aおよび図4Bに示した構成と同様な構成については同一の符号を付し、その詳細な説明を省略する。
- [0065] 図5に示すように、集積回路は、固体電解質スイッチング素子101と、配線同士を接続するためのビア構造102とを有する構成である。ビア構造102は、第1配線層103に設けられた第1の回路配線と、第2配線層105に設けられた第2の回路配線と、第1の回路配線および第2の回路配線を接続するビアプラグとを有する。ビアプラグは第1絶縁層104に形成されている。このビアプラグが形成された層をビア層と称す

る。

- [0066] 第1の回路配線は銅132'と銅の拡散を防ぐためのバリアメタル131'とを有する。銅132'の底面および側壁はバリアメタル131'で覆われている。この銅132'は第3配線の銅132aと同種の材料であり、バリアメタル131'は第3配線のバリアメタル131aと同種の材料である。
- [0067] ビアプラグは銅134'と銅の拡散を防ぐためのバリアメタル133'とを有する。銅134'の底面および側壁はバリアメタル133'で覆われている。
- [0068] 第2の回路配線は銅136'と銅の拡散を防ぐためのバリアメタル135'とを有する。銅136'の底面および側壁はバリアメタル135'で覆われている。この銅136'は引出配線の銅136と同種の材料であり、バリアメタル135'は引出配線のバリアメタル135と同種の材料である。
- [0069] 図5に示した集積回路は、固体電解質スイッチング素子101とビア構造102の製造方法において、多層配線工程の一部の工程を共通化できる構造になっている。
- [0070] なお、図4A、図4Bおよび図5に示す構成では、第1配線層103および第2配線層105を集積回路中の配線層としたが、ビア層であってもよい。つまり、2層のビア層およびその間の配線層からなる構造に対応して固体電解質スイッチング素子が形成されてもよい。
- [0071] 次に、図5に示した固体電解質スイッチング素子とビア構造の製造方法について説明する。
- [0072] 図6Aから図6Pは固体電解質スイッチング素子とビア構造の製造方法を示す断面図である。
- [0073] 第1配線層103を次のようにして形成する。
- [0074] 下部に形成された配線(不図示)を保護するための第1保護絶縁膜110、低誘電率膜となる第1層間絶縁膜111、第1ストップ絶縁膜112を順に堆積する。第1保護絶縁膜110の材料としては、例えば、シリコンナイトライド、または膜中に任意の量の炭素を混ぜ込んだ材料など、銅の酸化膜中への拡散を抑制する材料が好ましい。なお、この第1保護絶縁膜110には、銅の酸化膜中への拡散を抑制する効果に加えて、後述の固体電解質層141に対する水素アニール耐性を確保する効果もある。膜厚

は20～100nm程度であればよい。

- [0075] 第1層間絶縁膜111は、シリコンと酸素の化合物であって、任意の量の水素、フッ素、および炭素等の少なくともいずれかを添加した低誘電率絶縁膜であることが好ましい。空孔を含むような膜であればさらによい。膜中に空孔を含むような膜ではさらに誘電率が下がることが知られている。空孔の大きさは、2nm以下であることが好ましい。第1層間絶縁膜111の膜厚は、50～250nm程度である。第1ストップ絶縁膜112はシリコン酸化膜でよく、膜厚は50～200nm程度でよい。第1ストップ絶縁膜112はCMPの終点検出とCMP時の第1層間絶縁膜111の保護の役割を果たす。
- [0076] 続いて、以下のようにして第1保護絶縁膜110、第1層間絶縁膜111、および第1ストップ絶縁膜112に開口部を形成する。第1ストップ絶縁膜112上にフォトレジストを塗布した後、露光処理を行う。そして、露光後のフォトレジストに現像処理を行って、開口部を有するフォトレジストを形成する。そのフォトレジストを介してエッチングを行うことにより、開口部を形成する。例えば、90nm世代のリソグラフィ技術では、開口部の直径は80～200nm程度である。
- [0077] フォトレジストを除去した後、形成した開口部にバリアメタルと、銅の一部となる銅シード層をスパッタリング法で形成する。バリアメタル131aとバリアメタル131'は同一種類の材料となる。バリアメタル131a、131'はタンタルナイトライドとタンタルの積層膜であり、開口部の底面および側壁を覆うように形成される。バリアメタル131a、131'は銅が第1層間絶縁膜111中へ拡散するのを防ぐ。タンタルナイトライドおよびタンタルの膜厚は5～30nm程度である。銅シード層の厚みは20～100nm程度である。
- [0078] 続いて、銅シード層上に銅をメッキ法で形成する。銅132aと銅132'は同一工程で形成される。銅の膜厚は300～800nm程度である。その後、CMP法により第1ストップ絶縁膜112上のバリアメタルおよび銅を研磨して、開口部以外の不要なバリアメタルおよび銅を除去する。
- [0079] このようにして、第1保護絶縁膜110、第1層間絶縁膜111、および第1ストップ絶縁膜112に設けられた開口部にバリアメタル131a、131'と銅132a、132'が埋め込まれた第1配線層103が形成される。固体電解質スイッチング素子形成領域にはバリアメタル131aおよび銅132aからなる第3配線が形成され、ビア構造形成領域にはバリ

アメタル131'および銅132'からなる第1の回路配線が形成される。その後、第1配線層103の上に第2保護絶縁膜113を形成する(図6A)。第2保護絶縁膜113は第1保護絶縁膜110と果たす役割が同じであるため第1保護絶縁膜110と同様な構成である。膜厚は20~100nmである。

[0080] 続いて、第2保護絶縁膜113上に第2層間絶縁膜115および第2ストップ絶縁膜116を順に形成することで、第2保護絶縁膜113、第2層間絶縁膜115および第2ストップ絶縁膜116からなる第1絶縁層104が形成される。第2層間絶縁膜115の膜厚は50~250nm程度である。第2層間絶縁膜115は、第1層間絶縁膜111と果たす役割が同じであるため第1層間絶縁膜111と同様な構成である。第2ストップ絶縁膜116は、第1ストップ絶縁膜112と果たす役割が同じであるため第1ストップ絶縁膜112と同様な構成である。膜厚は50~200nm程度である。

[0081] さらに、第3開口部140を次のようにして形成する。第2ストップ絶縁膜116上にフォトレジストを塗布した後、露光処理を行う。そして、露光後のフォトレジストに現像処理を行って、開口部を有するフォトレジストを形成する。そのフォトレジストを介してエッチングを行うことにより、第3開口部140を第1絶縁層104に形成する(図6B)。90nm世代のリソグラフィ技術では、第3開口部140の直径は80~200nm程度である。

[0082] 続いて、第3開口部140の側壁および底面を完全に覆うようにカバー絶縁膜114を堆積する(図6C)。カバー絶縁膜114は、第1保護絶縁膜110と同様の役割を果たす膜がよいため、第1保護絶縁膜110と同様な構成である。膜厚は10~50nmである。

[0083] さらに、異方性の高いエッチングを行うことにより、第2ストップ絶縁膜116上および第3開口部140底面に形成されたカバー絶縁膜114を除去する。異方性の高いエッチングには、反応性イオンエッチングなどのドライエッチングが有効である。このようにして、第3開口部140の側壁のみを完全に覆うカバー絶縁膜114が形成される(図6D)。

[0084] 続いて、図6Eに示すように、第3開口部140を完全に埋めるように固体電解質層141を形成する。固体電解質層141の形成方法および材料は第1実施形態と同様である。第3開口部140を埋め込むために形成する固体電解質層141の膜厚を、第2

保護絶縁膜113、第2層間絶縁膜115および第2ストップ絶縁膜116から構成される第1絶縁層104の膜厚の総和以上にする。第1絶縁層104の膜厚は100～400nm程度である。固体電解質層141の材料は、第1実施形態と同様である。成膜温度は摂氏350度以下である。

[0085] 成膜した固体電解質層141のうち、CMP法により第3開口部140以外の不要な固体電解質層141を除去した。このようにして、固体電解質層141が、第2保護絶縁膜113、第2層間絶縁膜115および第2ストップ絶縁膜116から構成される第1絶縁層(ビア層)104に設けられた第3開口部140中のカバー絶縁膜114内に埋め込まれて形成される(図6F)。上述したように、固体電解質層141の高さは100～400nmとなる。

[0086] 続いて、第1絶縁層(ビア層)104にビアプラグを以下のようにして形成する。第2ストップ絶縁膜116上にフォトレジストを塗布した後、露光処理を行う。そして、露光後のフォトレジストに現像処理を行って、開口部を有するフォトレジストを形成する。そのフォトレジストを介してエッチングを行うことにより、図6Gに示すように開口部142を第1絶縁層104に形成する(図6G)。90nm世代のリソグラフィ技術では、開口部142の直径は80～200nm程度である。

[0087] 形成した開口部142にバリアメタル133'および銅134'の一部となる銅シード層をスパッタリング法で形成する。バリアメタルは、タンタルナイトライドおよびタンタルの積層構造であり、開口部142の底面および側壁を覆うように形成される。バリアメタルは、銅が第1絶縁層104中へ拡散するのを防ぐ役割を果たしている。タンタルナイトライドおよびタンタルの膜厚は5～30nm程度である。銅シード層の膜厚は20～100nm程度である。その後、銅メッキを行う(図6H)。銅の膜厚は300～800nm程度である。

[0088] 続いて、CMP法により開口部142以外の不要なバリアメタルおよび銅を除去し、第1絶縁層104にバリアメタル133'および銅134'からなるビアプラグが形成される(図6I)。

[0089] その後、図6Jに示すように第1絶縁層104の上に第3保護絶縁膜117を形成する。第3保護絶縁膜117は第1保護絶縁膜110と同様の役割を果たす膜がよいため、第

1保護絶縁膜110と同様な構成である。膜厚は20～100nmである。

[0090] 続いて、第1実施形態と同様にして、第3保護絶縁膜117に上記微小な距離だけ隔てられた第1開口部143および第2開口部144を形成する(図6K)。第1開口部143および第2開口部144を形成する際、固体電解質141の表面の一部が露出するようにする。第1開口部143および第2開口部144の間隔を、リソグラフィ限界の最小値よりも小さくでき、条件の最適化により30～15nm程度に形成した。

[0091] 第1配線145および第2配線146を以下のようにして形成する。第1開口部143、第2開口部144および第3保護絶縁膜117を覆うように配線材料を堆積させる(図6L)。配線材料としては、従来の集積回路の配線に用いられる金属と同種のものであれば特にその種類を問わず、配線としての機能を果たせればよい。特にチタンおよびタンタルの少なくともいずれかの金属を含む配線は他の配線との整合性がよかった。また、チタンおよびタンタルの少なくともいずれかの金属とその金属の窒化物との積層膜による配線も他の配線と整合性がよかった。続いて、第1開口部143および第2開口部144以外の箇所に形成された配線材料をCMP法により除去する。このようにして第3保護絶縁膜117に上記微小な距離だけ離れて配置された第1配線145および第2配線146が形成される(図6M)。

[0092] さらに、第2配線層105を次のようにして形成する。第3保護絶縁膜117の上に第3層間絶縁膜118および第3ストップ絶縁膜119を順に堆積する(図6N)。第3層間絶縁膜118の膜厚は50～250nm程度である。第3層間絶縁膜118は、第1層間絶縁膜111と果たす役割が同じであるため第1層間絶縁膜111と同様な構成である。第3ストップ絶縁膜119は、第1ストップ絶縁膜112と果たす役割が同じであるため第1ストップ絶縁膜112と同様な構成である。膜厚は50～200nm程度である。

[0093] そして、第3ストップ絶縁膜119上にフォトレジストを塗布した後、露光処理を行う。そして、露光後のフォトレジストに現像処理を行って、開口部を有するフォトレジストを形成する。そのフォトレジストを介してエッチングを行うことにより、固体電解質スイッチング素子形成領域には第1配線145および第2配線146の上の第3層間絶縁膜118および第3ストップ絶縁膜119に開口部を形成する。また、ビア構造形成領域には第3保護絶縁膜117、第3層間絶縁膜118および第3ストップ絶縁膜119に開口部を形

成する(図6O)。90nm世代のリソグラフィ技術では、開口部の直径は80～200nm程度である。なお、開口部を形成する際、絶縁膜をエッチングする条件でエッチングを行ったため、第1配線145および第2配線146に対する削れが抑制された。

[0094] フォトリソグラフィを除去した後、形成した開口部にバリアメタルと、銅の一部となる銅シード層をスパッタリング法で形成する。バリアメタル135とバリアメタル135'は同一種類の材料となる。バリアメタル135、135'はタンタルナイトライドとタンタルの積層膜であり、開口部の底面および側壁を覆うように形成される。バリアメタル135、135'は銅が第3層間絶縁膜118中へ拡散するのを防ぐ。タンタルナイトライドおよびタンタルの膜厚は5～30nm程度である。銅シード層の厚みは20～100nm程度である。

[0095] 続いて、銅シード層上に銅をメッキ法で形成する。銅136と銅136'は同一工程で形成される。銅の膜厚は300～800nm程度である。その後、CMP法により第3ストップ絶縁膜119上のバリアメタルおよび銅を研磨して、開口部以外の不要なバリアメタルおよび銅を除去する。このようにして、第2配線層105が形成され、固体電解質スイッチング素子形成領域にバリアメタル135および銅136からなる引出配線が形成され、ビア構造形成領域にバリアメタル135'および銅136'からなる第2の回路配線が形成される(図6P)。

[0096] その後、図5に示したように、第2配線層105の上に第4保護絶縁膜120、第4層間絶縁膜121、第4ストップ絶縁膜122および第5保護絶縁膜123からなる保護層106を形成する。第4保護絶縁膜120および第5保護絶縁膜123は第1保護絶縁膜110と果たす役割が同じであるため第1保護絶縁膜110と同様な構成である。膜厚は20～100nm程度である。第4層間絶縁膜121は、第1層間絶縁膜111と果たす役割が同じであるため第1層間絶縁膜111と同様な構成である。膜厚は50～250nm程度である。第4ストップ絶縁膜122は、第1ストップ絶縁膜112と果たす役割が同じであるため第1ストップ絶縁膜112と同様な構成である。膜厚は50～200nm程度である。

[0097] なお、本実施形態では引出配線を第2配線層105に形成したが、第1絶縁層104の層に形成してもよい。また、引出配線を第2配線層105と第1絶縁層104の両方に設けてもよい。

[0098] 上述した製造方法により、本実施形態の固体電解質スイッチング素子101が作製さ

れる。リソグラフィ限界を超えた微小な距離だけ隔てられた第1配線145および第2配線146が第3保護絶縁膜117に埋め込まれた配線構造を実現できた。また、ゲート電極の第3配線132aおよびソース電極の第1配線145間の距離と、ゲート電極の第3配線132aおよびドレイン電極の第2配線146間の距離は、ビア層104の厚みで決定されるが、ソース電極およびドレイン電極間の距離に比べて十分大きい。

[0099] 以上の方法により形成された配線構造を用いた3端子固体電解質スイッチング素子101は、ゲート電極およびソース電極(またはドレイン電極)間の距離に比べてソース電極およびドレイン電極間の距離が十分に小さくなり、安定なスイッチング動作を繰り返すことができた。さらに、第1配線145および第2配線146が埋め込まれた第3保護絶縁膜117と固体電解質層141の間に、第4開口部を有する第2絶縁層を挿入した構造は、金属イオンが析出可能な領域が第4開口部内に限定されるため、スイッチング動作の安定化に有効であった。

[0100] さらに、第3配線132aの形成工程をはじめとして、多層配線製造工程と共通化できる工程が多いことと、追加マスク数が2枚と最小限に抑えられたこと、絶縁膜中への原子拡散の抑制および水素アニール耐性の対策がなされたことにより、最小限の追加コストで製造ラインへの導入が可能となった。ここにおいて明らかにされたように、特殊な工程は必要とされておらず、従来の集積回路の多層配線を形成する技術を有するものであれば、以上の工程を問題なく行うことができるであろう。

[0101] (第3実施形態)

本実施形態の固体電解質スイッチング素子の構成について説明する。

[0102] 図7Aおよび図7Bは本実施形態の固体電解質スイッチング素子の一構成例を示す図である。図7Aはその平面図であり、図7Bは図7Aに示す破線a-a'部の断面図である。

[0103] 図7Aおよび図7Bに示す構造では、図に示さない基板上に第1配線層203、第1絶縁層204、第2配線層205および保護層206が順に形成されている。本実施形態の固体電解質スイッチング素子は、保護層206に設けられた第1配線245、第2配線246および固体電解質層241と、第2配線層205に設けられた第3配線とを有する構成である。

- [0104] 保護層206は、第4保護絶縁膜220、第4層間絶縁膜221、第4ストップ絶縁膜222、第5保護絶縁膜223が順に形成された構成である。第1配線245および第2配線246は第4保護絶縁膜220に形成されている。第1配線245と第2配線246は所定の距離だけ離れて配置され、両配線は固体電解質層241と接触している。第1配線245および第2配線246間の距離は、第1実施形態と同様にリソグラフィ限界の最小値よりも小さい寸法である。具体的には30～15nmである。
- [0105] 固体電解質層241は、第4層間絶縁膜221および第4ストップ絶縁膜222に設けられ、第1配線245および第2配線246と接触している。固体電解質層241の側面はカバー絶縁膜214で覆われ、固体電解質層241の上面は第5保護絶縁膜223で覆われている。また、固体電解質層241の底面は、第1配線245および第2配線246のいずれにも接触していない部位が第4保護絶縁膜220で覆われている。第4保護絶縁膜220、第5保護絶縁膜223およびカバー絶縁膜214は金属拡散防止膜としての機能を有している。
- [0106] 第2配線層205は、第3保護絶縁膜217、第3層間絶縁膜218および第3ストップ絶縁膜219が順に形成されている。第1配線245および第2配線246を引き出すための引出配線が第3層間絶縁膜218および第3ストップ絶縁膜219に設けられている。引出配線は銅236と銅の拡散を防止するためのバリアメタル235とを有する構成である。銅236の側壁および底面はバリアメタル235で覆われている。また、第3配線が第3層間絶縁膜218および第3ストップ絶縁膜219に設けられている。第3配線は銅236aと銅の拡散を防止するためのバリアメタル235aとを有する構成である。銅236aの側壁および底面はバリアメタル235aで覆われている。第3配線の銅236aは、第4保護絶縁膜220に設けられた第3開口部240を介して固体電解質層241と接触している。なお、第3配線は銅236aとバリアメタル235aで形成されているが、銅236aが固体電解質スイッチング素子で重要な役割を果たすため、以下では第3配線を単に符号236aで示す。
- [0107] 第3配線236aと第1配線245および第2配線246との距離を第1配線245および第2配線246間の距離よりも大きくしている。第3配線236aと第1配線245および第2配線246との距離は第3配線236aをパターニングする際のリソグラフィ工程で設定され

る。

- [0108] 第1配線層203は、保護絶縁膜210、層間絶縁膜211およびストップ絶縁膜212が順に形成されている。第1絶縁層204は、第2保護絶縁膜213、第2層間絶縁膜215および第2ストップ絶縁膜216が順に形成されている。
- [0109] なお、本実施形態の固体電解質スイッチング素子201の動作は第1実施形態の場合と同様であるため、その詳細な説明を省略する。
- [0110] 図7Aおよび図7Bに示した固体電解質スイッチング素子201では、ソース電極となる第1配線245とドレイン電極となる第2配線246が上記微小な距離だけ隔てられている。この距離は、金属イオンを供給するゲート電極となる第3配線236aと第1配線245および第2配線246との距離よりも小さいため、固体電解質スイッチング素子の動作がより安定化した。
- [0111] また、固体電解質層241のうち第1配線245、第2配線246および第3配線のいずれにも接触していない部位が第4保護絶縁膜220、カバー絶縁膜214および第5保護絶縁膜223のいずれかで覆われているため、金属イオンが周囲に拡散しない。そのため、金属イオンが隣接する素子に影響を与えることを防ぐことができ、本実施形態の固体電解質スイッチング素子を、他の素子とともに集積した回路に用いることが可能となる。
- [0112] 次に、図7Aおよび図7Bに示した固体電解質スイッチング素子201を集積回路に適用した構成について説明する。なお、ここでは集積回路の一部として半導体回路同士を接続するためのビア構造を示す。
- [0113] 図8は固体電解質スイッチング素子とビア構造とを示す断面図である。なお、図7Aおよび図7Bに示した構成と同様な構成については同一の符号を付し、その詳細な説明を省略する。
- [0114] 図8に示すように、集積回路は、固体電解質スイッチング素子201と、配線同士を接続するためのビア構造202とを有する構成である。ビア構造202は、第1配線層203に設けられた第1の回路配線と、第2配線層205に設けられた第2の回路配線と、第1の回路配線および第2の回路配線を接続するビアプラグとを有する。ビアプラグは第1絶縁層204に形成されている。このビアプラグが形成された層をビア層と称す

る。

- [0115] 第1の回路配線は銅232'と銅の拡散を防ぐためのバリアメタル231'とを有する。銅232'の底面および側壁はバリアメタル231'で覆われている。ビアプラグは銅234'と銅の拡散を防ぐためのバリアメタル233'とを有する。銅234'の底面および側壁はバリアメタル233'で覆われている。第2の回路配線は銅236'と銅の拡散を防ぐためのバリアメタル235'とを有する。銅236'の底面および側壁はバリアメタル235'で覆われている。この銅236'は引出配線の銅136および第3配線の銅236aと同種のものであり、バリアメタル235'は引出配線のバリアメタル135および第3配線のバリアメタル235aと同種のものである。
- [0116] 本実施形態の固体電解質スイッチング素子と第2実施形態との相違は、固体電解質層241に金属イオンを供給する第3配線236aおよびその上部に形成された固体電解質層241と、第4保護絶縁膜220に埋め込まれた第1配線245および第2配線246との、多層配線内での位置関係である。
- [0117] 第2実施形態においては、固体電解質層141に金属イオンを供給する第3配線132aおよびその上部に形成された固体電解質層141と、第3保護絶縁膜117に埋め込まれた第1配線145および第2配線146との位置関係は、同一鉛直軸内にあった。これに対して、本実施形態においては、第4保護絶縁膜220に埋め込まれた第1配線245および第2配線246は固体電解質層241の下部に配置され、かつ同様に固体電解質層241の下部に配置された第3配線236aとは、面内の離れた箇所に配置されていることを特徴としている。
- [0118] 本実施形態では、第1配線245および第2配線246と第3配線236aとの距離について第3配線236aを配置する位置で任意に設定可能である。これに対し、第2実施形態では、第1配線145および第2配線146と第3配線132aとの距離が固体電解質層141の膜厚で決まる。
- [0119] 本実施形態の固体電解質スイッチング素子は、第2実施形態と比べて、第1配線245および第2配線246と第3配線236aとの距離を制御することが容易となった。第3配線236aより供給される金属イオンがその距離を拡散するため、その距離を制御することによりスイッチング特性を決定できる。これにより、集積回路中の固体電解質ス

イッチング素子の特性を制御することが可能となった。特に、第1配線245および第2配線246と第3配線236aとの距離を従来よりも大きくすることは、オフ状態からオン状態へのスイッチングを起こりにくくするのに有効であった。

[0120] また、第1配線245、第2配線246および第3配線236aの上部に固体電解質層241が形成されるため、素子形成可能な箇所が配線層中に限らなくなり、素子形成の自由度が高まった。このことにより近年の主流であるデュアルダマシンの配線形成工程にも十分対応可能となった。特に、多層配線工程完了後に素子を形成可能となった。このことは、新材料導入のリスク低減とも相まって、コスト低減にもつながった。

[0121] 次に、図8に示した固体電解質スイッチング素子とビア構造の製造方法について説明する。

[0122] 図9Aから図9Dは固体電解質スイッチング素子とビア構造の製造方法を示す断面図である。なお、第2実施形態と共通する工程についてはその詳細な説明を省略する。

[0123] 最上層に絶縁膜が形成された基板(不図示)の上に第1配線層203および第1絶縁層204を形成する。その際、ビア構造202形成領域では第2実施形態と同様にして第1配線層203に第1の回路配線を形成し、第1絶縁層(ビア層)204にビアプラグを形成する。

[0124] 続いて、第2実施形態の第2配線層105の形成方法と同様にして第2配線層205を形成する。その際、固体電解質スイッチング素子201の形成領域には、引出配線の他に第3配線を形成する。この第3配線の形成方法は引出配線と同様である。そして、第2配線層205の上に第4保護絶縁層220を形成する(図9A)。第4保護絶縁膜220を、シリコンナイトライド、またはシリコンナイトライドに任意の量の炭素を混ぜ込んだ材料で形成する。第4保護絶縁膜220は銅の酸化膜中への拡散を抑制する。膜厚は20～100nmである。なお、第3配線は引出配線から所定の距離だけ離れた位置に形成されるため、図9Aに示すように第3配線を破線で示している。

[0125] その後、図9Bに示すように、第2実施形態と同様にして第4保護絶縁膜220に第1配線245および第2配線246を上記微小な距離だけ離して形成する。

[0126] さらに、第4保護絶縁膜220上に第4層間絶縁膜221および第4ストップ絶縁膜22

2を順に形成する。第4ストップ絶縁膜222上にフォトレジストを塗布した後、露光処理を行う。そして、露光後のフォトレジストに現像処理を行って、開口部を有するフォトレジストを形成する。そのフォトレジストを介してエッチングを行うことにより、第4層間絶縁膜221および第4ストップ絶縁膜222に第3開口部247を形成する。第3開口部247を形成することにより、第1配線245、第2配線246および第3配線236aの一部が露出した。フォトレジストを除去した後、カバー絶縁膜214を形成する。さらに、異方性のエッチングを行って、カバー絶縁膜214を第3開口部247の側壁に残す。(図9C)。

[0127] 続いて、第3開口部247を埋めるように固体電解質層241を成膜した後、CMP法により第3開口部247以外の不要な部位に形成された固体電解質層を除去した。そして、第4ストップ絶縁膜222上に第5保護絶縁膜223を形成する(図9D)。第5保護絶縁膜223は、第4保護絶縁膜220と同様に銅の拡散を防ぐ役割を果たすため、第4保護絶縁膜220と同様な材料で形成される。

[0128] 上述した製造方法により、本実施形態の固体電解質スイッチング素子201が作製される。リソグラフィ限界を超えた微小な距離だけ隔てられた第1配線245および第2配線246が絶縁層220に埋め込まれた配線構造を実現できた。また、第2実施形態と比べて、ゲート電極の第3配線236aおよびソース電極の第1配線245間の距離と、ゲート電極の第3配線236aおよびドレイン電極の第2配線246間の距離を自由に制御することが容易となった。

[0129] また、第1配線245および第2配線246および第3配線236aの上部に固体電解質層241が形成されるため、素子形成可能な箇所が配線層中に限らなくなり、素子形成の自由度が高まった。特に、多層配線工程完了後に素子を形成可能となった。このことは、新材料導入のリスク低減とも相まって、コスト低減にもつながった。以上の方法により形成された配線構造を用いた3端子固体電解質スイッチング素子200は、安定なスイッチング動作を繰り返すことができた。

[0130] さらに、第3配線236aの形成工程をはじめとして、多層配線製造工程と共通化できる工程が多いことと、追加マスク数が2枚と最小限に抑えられたこと、絶縁膜中への原子拡散の抑制および水素アニール耐性の対策がなされたことにより、最小限の追加

コストで製造ラインへの導入が可能となった。上述したように、本実施形態では特殊な工程を必要とせず、従来の集積回路の多層配線を形成する技術を有するものであれば、以上の工程を問題なく行うことが可能である。

[0131] (第4実施形態)

本実施形態の固体電解質スイッチング素子の構成について説明する。

[0132] 図10Aおよび図10Bは本実施形態の固体電解質スイッチング素子の一構成例を示す図である。図10Aはその平面図であり、図10Bは図10Aに示す破線a-a'部の断面図である。

[0133] 本実施形態の固体電解質スイッチング素子301は、第3実施形態の固体電解質層の膜厚を第3実施形態よりも薄くした構成である。本実施形態では、固体電解質層の膜厚を制御可能にしている。なお、第1配線層303は第3実施形態の第1配線層203に対応し、第1絶縁層304は第1絶縁層204に対応し、第2配線層305は第2配線層205に対応し、保護層306は保護層206に対応している。各層における膜の材料および種類は第3実施形態と同様であるため、その詳細な説明を省略する。

[0134] 本実施形態では、固体電解質層341の上面および側面はカバー絶縁膜314で覆われている。また、固体電解質層341の底面は、第1配線345および第2配線346のいずれにも接触していない部位が第4保護絶縁膜320で覆われている。第4保護絶縁膜320およびカバー絶縁膜314は金属拡散防止膜の機能を有している。

[0135] なお、本実施形態の固体電解質スイッチング素子301の主な動作は第1実施形態の場合と同様であるため、その詳細な説明を省略する。

[0136] 本実施形態の固体電解質スイッチング素子301は、固体電解質層341のうち第1配線345、第2配線346および第3配線のいずれにも接触していない部位が第4保護絶縁膜320およびカバー絶縁膜314のいずれかの金属拡散防止膜で覆われているため、金属イオンが周囲に拡散しない。そのため、金属イオンが隣接する素子に影響を与えることを防ぐことができ、本実施形態の固体電解質スイッチング素子を、他の素子とともに集積した回路に用いることが可能となる。

[0137] 次に本実施形態の固体電解質スイッチング素子301の製造方法について簡単に説明する。固体電解質層341の形成方法以外については第3実施形態と同様であ

るため、その詳細な説明を省略する。

- [0138] 図9Bで示した工程の後、固体電解質層を所望の膜厚だけ第4保護絶縁膜320に形成する。リソグラフィ工程およびエッチング工程により所望のパターンに固体電解質層を加工し、図10Aに示す固体電解質層341を形成する。そして、カバー絶縁膜314を形成した後、第4層間絶縁膜321、第4ストップ絶縁膜322および第5保護絶縁膜323を形成する。このようにして、図10Bに示す固体電解質スイッチング素子301が作製される。
- [0139] 次に、図10Aおよび図10Bに示した固体電解質スイッチング素子301を集積回路に適用した構成について説明する。なお、ここでは集積回路の一部として半導体回路同士を接続するためのビア構造を示す。
- [0140] 図11は固体電解質スイッチング素子とビア構造とを示す断面図である。なお、図10Aおよび図10Bに示した構成と同様な構成については同一の符号を付し、その詳細な説明を省略する。
- [0141] 図11に示すように、集積回路は、固体電解質スイッチング素子301と、配線同士を接続するためのビア構造302とを有する構成である。なお、ビア構造302は第3実施形態のビア構造202と対応しているため、その詳細な説明を省略する。
- [0142] 本実施形態の固体電解質スイッチング素子と第3実施形態との相違は、固体電解質層341の加工方法である。第3実施形態においては、第2配線層205上に形成された、第4保護絶縁層220、第4層間絶縁膜221および第4ストップ絶縁膜222の3層に設けられた第3開口部247に固体電解質層241が埋め込まれた構成である。これに対して、本実施形態においては、第1配線345、第2配線346および第3配線に接触するように固体電解質層を堆積した後、固体電解質層のうち不要な部位を除去して、図10A、図10Bおよび図11に示すような固体電解質層341を形成することを特徴としている。
- [0143] 本実施形態の固体電解質スイッチング素子は、第3実施形態と比べて、固体電解質層341の膜厚制御が容易となった。固体電解質層341の膜厚制御により、第1配線345および第2配線346に供給される金属イオンの量を制御することが可能となり、スイッチング特性を調整することが可能となった。

[0144] また、固体電解質層341の加工にCMP法を用いないため、固体電解質層341へのダメージが低減し、集積回路中の固体電解質スイッチング素子の信頼性が高まった。また、利用可能な固体電解質層341の選択肢が広がり、コスト低下が実現できた。

[0145] (第5実施形態)

本実施形態の固体電解質スイッチング素子の構成について説明する。

[0146] 図12Aおよび図12Bは本実施形態の固体電解質スイッチング素子の一構成例を示す図である。図12Aはその平面図であり、図12Bは図12Aに示す破線a-a'部の断面図である。図12Aおよび図12Bに示す構造は、第1配線層403が第4実施形態の第1配線層303に対応し、第1絶縁層404が第1絶縁層304に対応し、第2配線層405が第2配線層305に対応し、保護層406が保護層306に対応している。各層における膜の種類および材料については第4実施形態と同様であるため、その詳細な説明を省略する。

[0147] 本実施形態の固体電解質スイッチング素子401は、固体電解質層441、第1配線445および第2配線446が第2配線層405に設けられている。また、第3配線が第1絶縁層404に設けられている。そして、第1配線445、第2配線446および第3配線の引出配線が第1配線層403に設けられている。第3配線は銅434aと銅の拡散を防止するためのバリアメタル433aとを有する構成である。さらに、第1配線445および第2配線446のそれぞれを引出配線に接続するためのビアプラグが第1絶縁層404に設けられている。

[0148] 本実施形態では、固体電解質層441の上面および側面はカバー絶縁膜414で覆われている。また、固体電解質層441の底面は、第1配線445および第2配線446のいずれにも接触していない部位が第3保護絶縁膜417で覆われている。第3保護絶縁膜417およびカバー絶縁膜414は金属拡散防止膜の機能を有している。

[0149] なお、本実施形態の固体電解質スイッチング素子401の主な動作は第1実施形態の場合と同様であるため、その詳細な説明を省略する。

[0150] 本実施形態の固体電解質スイッチング素子401は、固体電解質層441のうち第1配線445、第2配線446および第3配線のいずれにも接触していない部位が第3保

護絶縁膜417およびカバー絶縁膜414のいずれかの金属拡散防止膜で覆われているため、金属イオンが周囲に拡散しない。そのため、金属イオンが隣接する素子に影響を与えることを防ぐことができ、本実施形態の固体電解質スイッチング素子を、他の素子とともに集積した回路に用いることが可能となる。

[0151] 次に、図12Aおよび図12Bに示した固体電解質スイッチング素子401を集積回路に適用した構成について説明する。なお、ここでは集積回路の一部として半導体回路同士を接続するためのビア構造を示す。

[0152] 図13は固体電解質スイッチング素子とビア構造とを示す断面図である。なお、図12Aおよび図12Bに示した構成と同様な構成については同一の符号を付し、その詳細な説明を省略する。

[0153] 図13に示すように、集積回路は、固体電解質スイッチング素子401と、配線同士を接続するためのビア構造402とを有する構成である。ビア構造402は、第1配線層403に設けられた第1の回路配線と、第2配線層405に設けられた第2の回路配線と、第1の回路配線および第2の回路配線を接続するビアプラグとを有する。ビアプラグは第1絶縁層404に形成されている。このビアプラグが形成された層をビア層と称する。

[0154] 本実施形態の固体電解質スイッチング素子と第4実施形態との相違点について説明する。第4実施形態では固体電解質層341に金属イオンを供給する第3配線336aが第2配線層305に設けられていたのに対し、本実施形態では固体電解質層441に金属イオンを供給する第3配線434aが第1絶縁層(ビア層)404に設けられている。

[0155] 本実施形態の固体電解質スイッチング素子は、第3配線をビア層に形成するようにしているので、ビアホールのサイズ調整により固体電解質層441に供給可能な金属イオンの総量を第4実施形態と比べてより制御しやすくなる。これにより、スイッチング特性をより調整しやすくなる。また、供給可能な金属がビアプラグ形状に閉じ込められるため、多層配線材料である銅以外の金属も利用可能となり、金属種類を選ぶことでスイッチング特性をさらに調整しやすくなる。

[0156] (第6実施形態)

本実施形態の固体電解質スイッチング素子の構成について説明する。

- [0157] 図14Aおよび図14Bは本実施形態の固体電解質スイッチング素子の一構成例を示す図である。図14Aはその平面図であり、図14Bは図14Aに示す破線a-a'部の断面図である。図14Aおよび図14Bに示す構造は、第1配線層503が第4実施形態の第1配線層303に対応し、第1絶縁層504が第1絶縁層304に対応し、第2配線層505が第2配線層305に対応し、保護層506が保護層306に対応している。各層における膜の種類および材料については第4実施形態と同様であるため、その詳細な説明を省略する。
- [0158] 本実施形態の固体電解質スイッチング素子501は、第2保護絶縁膜513に設けられた第1配線545および固体電解質層541と、第1絶縁層504に設けられた第2配線と、第1配線層503に設けられた第3配線とを有する構成である。第3配線は銅532aと銅の拡散を防止するためのバリアメタル531aとを有する構成である。第2配線は銅534と銅の拡散を防ぐためのバリアメタル533とを有する構成である。以下では、第2配線を符号533で示し、第3配線を符号532aで示す。
- [0159] 本実施形態では、固体電解質層541の上面および側面はカバー絶縁膜514で覆われている。また、固体電解質層541の底面は、第1配線545および第3配線532aのいずれにも接触していない部位が第2保護絶縁膜513で覆われている。第2保護絶縁膜513およびカバー絶縁膜514は金属拡散防止膜の機能を有している。
- [0160] なお、本実施形態の固体電解質スイッチング素子501の主な動作は第1実施形態の場合と同様であるため、その詳細な説明を省略する。
- [0161] 本実施形態の固体電解質スイッチング素子501は、固体電解質層541のうち第1配線545、第2配線533および第3配線のいずれにも接触していない部位が第2保護絶縁膜513およびカバー絶縁膜514のいずれかの金属拡散防止膜で覆われているため、金属イオンが周囲に拡散しない。そのため、金属イオンが隣接する素子に影響を与えることを防ぐことができ、本実施形態の固体電解質スイッチング素子を、他の素子とともに集積した回路に用いることが可能となる。
- [0162] 次に、図14Aおよび図14Bに示した固体電解質スイッチング素子501を集積回路に適用した構成について説明する。なお、ここでは集積回路の一部として半導体回

路同士を接続するためのビア構造を示す。

[0163] 図15は固体電解質スイッチング素子とビア構造とを示す断面図である。なお、図14Aおよび図14Bに示した構成と同様な構成については同一の符号を付し、その詳細な説明を省略する。

[0164] 図15に示すように、集積回路は、固体電解質スイッチング素子501と、配線同士を接続するためのビア構造502とを有する構成である。ビア構造502は、第1配線層503に設けられた第1の回路配線と、第2配線層505に設けられた第2の回路配線と、第1の回路配線および第2の回路配線を接続するビアプラグとを有する。ビアプラグは第1絶縁層504に形成されている。このビアプラグが形成された層をビア層と称する。

[0165] 本実施形態の固体電解質スイッチング素子と第1実施形態から第5実施形態との相違点について説明する。最も大きな違いは、第1配線と第2配線の間隔の形成方法である。第1実施形態から第5実施形態のうち代表例として第1実施形態と比較すると、第1実施形態では第1配線14と第2配線15は微小な間隔だけ隔てられて絶縁層11に形成されていた。これに対して、本実施形態では、第1配線545および第2配線533は固体電解質層541により隔てられていることが特徴である。本実施形態では、第1配線545は第2保護絶縁膜513に形成され、第2配線533はカバー絶縁膜514、第2層間絶縁膜515および第2ストップ絶縁膜516の3層の絶縁膜に形成されている。そして、第1配線545および第2配線533は固体電解質層541を挟むようにして形成されている。また、第3配線532aは金属イオンを供給可能な材料で形成されている。そのため、オフ状態からオン状態に遷移する際、金属イオンが第3配線532aから固体電解質層541中を拡散し、第1配線545および第2配線533の間に析出し、固体電解質スイッチング素子501はオフ状態からオン状態にスイッチング動作する。

[0166] 本実施形態の固体電解質スイッチング素子は第1実施形態から第5実施形態の場合と比べて、第1配線と第2配線の間隔を固体電解質層541の膜厚で制御することが可能である。

[0167] なお、第1配線545と第2配線533を隔てる層は、固体電解質を含んだ絶縁膜から

構成されるスペーサ層であってもよい。挿入されたスペーサ層の機能として、第1配線545と第2配線533を電氣的に分離でき、第1配線545と第2配線533が固体電解質と接する部分において析出物を形成することができればよい。

[0168] 次に本実施形態の固体電解質スイッチング素子の製造方法について簡単に説明する。なお、第2実施形態や第3実施形態と同様な工程についてはその詳細な説明を省略する。

[0169] 最上層に絶縁膜が形成された基板(不図示)の上に第1配線層503を構成する3層の絶縁膜を形成する。第2実施形態と同様にして、固体電解質スイッチング素子形成領域に引出配線と第3配線532aを形成し、ビア構造502形成領域に第1の回路配線を形成する。引出配線は銅532とバリアメタル531とを有し、第3配線は銅532aとバリアメタル531aとを有する。

[0170] 続いて、第1配線層503の上に第2保護絶縁膜513を形成する。第2保護絶縁膜513を、シリコンナイトライド、またはシリコンナイトライドに任意の量の炭素を混ぜ込んだ材料で形成する。第2保護絶縁膜513は銅の酸化膜中への拡散を抑制する。膜厚は20～100nmである。そして、第2保護絶縁膜513に、第2実施形態と同様にして、引出配線に接触する第1配線545を形成する。

[0171] その後、固体電解質層541に金属イオンを供給する第3配線532aの一部が露出するように、リソグラフィ工程とエッチング工程により第3配線532a上の第2保護絶縁膜513に開口部を設ける。続いて、固体電解質層を堆積した後、リソグラフィ工程とエッチング工程により、図14Aおよび図14Bに示すような固体電解質層541を形成する。さらに、固体電解質層541および第2保護絶縁膜513を完全に覆うように、カバー絶縁膜514を堆積する。カバー絶縁膜514を、シリコンナイトライド、またはシリコンナイトライドに任意の量の炭素を混ぜ込んだ材料で形成する。カバー絶縁膜514は銅の酸化膜中への拡散を抑制する。その後、カバー絶縁膜514上に第2層間絶縁膜515および第2ストップ絶縁膜516を堆積する。

[0172] 続いて、リソグラフィ工程およびエッチング工程により、カバー絶縁膜514、第2層間絶縁膜515および第2ストップ絶縁膜に開口部を形成し、第2実施形態と同様にして、その開口部に第2配線を形成する。第2配線は銅534とバリアメタル533とを有する

構成である。バリアメタル533は銅534の底面および側面を覆っている。また、第2配線を形成する際、第2配線が第1配線545と固体電解質541を介して対向する位置になるようにしている。その後、第2実施形態と同様にして、第2配線層505の固体電解質スイッチング素子501形成領域に第2配線の引出配線を形成し、保護層506を形成する。

[0173] 上述の製造方法により、本実施形態の固体電解質スイッチング素子501が作製される。固体電解質層の膜厚をリソグラフィ限界の最小値よりも薄くすることで、リソグラフィ限界を超えた微小な距離だけ隔てられた第1配線545および第2配線533がそれぞれ別の絶縁膜に形成された配線構造を実現できた。第1配線545と第2配線533を隔てるものは、固体電解質層541である。微小な間隔だけ隔てられた第1配線と第2配線の間隔が固体電解質層541の膜厚制御のみにより可能となった。膜厚制御による間隔の設定は第1実施形態のようなドライエッチングによる制御に比べて容易であり、製造ばらつきが低減し、集積回路中の固体電解質スイッチング素子の歩留まりがより高くなる。

[0174] また、ゲート電極の第3配線532aおよびソース電極の第1配線545間の距離と、ゲート電極の第3配線532aおよびドレイン電極の第2配線533間の距離を自由に制御することが容易となった。第3配線532aより供給される金属イオンがその距離を拡散するため、その距離を制御することによりスイッチング特性を決定できる。これにより、集積回路中の固体電解質スイッチング素子の特性を制御することが可能となった。特に、第1配線545および第2配線533と第3配線532aとの距離を従来よりも大きくすることは、オフ状態からオン状態へのスイッチングを起こりにくくするのに有効であった。したがって、固体電解質スイッチング素子501は、より安定なスイッチング動作を繰り返すことができる。

[0175] さらに、第3配線532aおよび第2配線533の形成工程をはじめとして、多層配線製造工程と共通化できる工程が多いことと、絶縁膜中への原子拡散の抑制および水素アニール耐性の対策がなされたことにより、最小限の追加コストで製造ラインへの導入が可能となった。上述したように、本実施形態では特殊な工程を必要とせず、従来の集積回路の多層配線を形成する技術を有するものであれば、以上の工程を問題

なく行うことが可能である。

[0176] なお、上記第1実施形態から第6実施形態において、第1配線をソース電極とし、第2配線をドレイン電極として説明したが、第2配線をソース電極とし、第1配線をドレイン電極としてもよい。

[0177] また、本発明は上記実施例に限定されることなく、発明の範囲内で種々の変形が可能であり、それらも本発明の範囲内に含まれることはいうまでもない。

請求の範囲

- [1] 所定の距離だけ離れて設けられた第1電極および第2電極と、
前記第1電極および第2電極に接触して設けられた固体電解質層と、
前記固体電解質層に接触して設けられ、金属イオンを供給可能な第3電極と、
前記固体電解質層の表面のうち前記第1電極、第2電極および第3電極のいずれにも接触していない部位を覆った金属拡散防止膜と、
を有する固体電解質スイッチング素子。
- [2] 金属拡散防止の機能を有する第1絶縁層に設けられた第1電極および第2電極と、
前記第1絶縁層よりも上層に設けられ、前記第1電極および第2電極に接触する固体電解質層と、
前記固体電解質層を覆い、該固体電解質層の一部を露出させる開口部を有する金属拡散防止膜と、
前記開口部を介して前記固体電解質層と接触し、金属イオンを供給可能な第3電極と、
を有する固体電解質スイッチング素子。
- [3] 前記第1絶縁層および固体電解質層の間に設けられ、該固体電解質層が前記第1電極および第2電極と接触するための開口部が形成され、金属拡散防止の機能を有する第2絶縁層を備えた請求項2記載の固体電解質スイッチング素子。
- [4] 金属イオンを供給可能な第3電極と、
前記第3電極上に設けられ、該第3電極と接触する固体電解質層と、
前記固体電解質層上に設けられ、該固体電解質層と接触する第1電極および第2電極と、
前記固体電解質層の表面のうち前記第1電極、第2電極および第3電極のいずれにも接触していない部位を覆った金属拡散防止膜と、
を有する固体電解質スイッチング素子。
- [5] 絶縁層に設けられた第1電極および第2電極、ならびに該絶縁層に設けられ、金属イオンを供給可能な第3電極を有する配線構造と、
前記配線構造上に設けられ、前記第1電極、第2電極および第3電極に接触する

固体電解質層と、

前記固体電解質層の表面のうち前記第1電極、第2電極および第3電極のいずれにも接触していない部位を覆った金属拡散防止膜と、

を有する固体電解質スイッチング素子。

- [6] 第1絶縁層に設けられ、金属イオンを供給可能な第3電極、ならびに該第1絶縁層上の第2絶縁層に設けられた第1電極および第2電極を有する配線構造と、

前記配線構造上に設けられ、前記第1電極、第2電極および第3電極に接触する固体電解質層と、

前記固体電解質層の表面のうち前記第1電極、第2電極および第3電極のいずれにも接触していない部位を覆った金属拡散防止膜と、

を有する固体電解質スイッチング素子。

- [7] 第1電極と、

前記第1電極上に設けられ、該第1電極と接触し、固体電解質を含有するスペーサ層と、

前記スペーサ層上に設けられ、該スペーサ層と接触する第2電極と、

前記スペーサ層に接触して設けられ、金属イオンを供給可能な第3電極と、

前記スペーサ層の表面のうち前記第1電極、第2電極および第3電極のいずれにも接触していない部位を覆った金属拡散防止膜と、

を有する固体電解質スイッチング素子。

- [8] 前記スペーサ層が絶縁膜を有する、請求項7記載の固体電解質スイッチング素子。

- [9] 前記絶縁膜が、シリコンと任意量の窒素、酸素、炭素から構成される化合物、または該化合物の組み合わせで構成される請求項8記載の固体電解質スイッチング素子。

- [10] 金属拡散防止の機能を有する絶縁層に設けられた第1電極と、

前記絶縁層上に設けられ、該第1電極と接触する固体電解質層と、

前記固体電解質層を覆い、該固体電解質層の一部を露出させる開口部を有する金属拡散防止膜と、

前記開口部を介して前記固体電解質層と接触する第2電極と、
前記絶縁層に設けられた開口部を介して前記固体電解質層と接触し、金属イオンを供給可能な第3電極と、
を有する固体電解質スイッチング素子。

- [11] 前記第3電極が銅を含む金属からなる請求項1から10のいずれか1項記載の固体電解質スイッチング素子。
- [12] 前記第3電極が、前記固体電解質層と接触していない部位がバリアメタルおよび金属拡散防止膜の少なくともいずれかで覆われている、請求項11記載の固体電解質スイッチング素子。
- [13] 前記バリアメタルが、タンタル、タンタルナイトライド、チタンおよびチタンナイトライドのうち少なくともいずれかを含む材料である、請求項12記載の固体電解質スイッチング素子。
- [14] 第1電極および第2電極が、タンタル、タンタルナイトライド、チタンおよびチタンナイトライドのうち少なくともいずれかを含む材料である、請求項1から10のいずれか1項記載の固体電解質スイッチング素子。
- [15] 前記第1電極または第2電極が銅を含む材料である、請求項1から10のいずれか1項記載の固体電解質スイッチング素子。
- [16] 前記金属拡散防止膜が、シリコンと任意量の窒素、酸素、炭素から構成される化合物膜である、請求項1から10のいずれか1項記載の固体電解質スイッチング素子。
- [17] 前記第1絶縁層が、シリコンと任意量の窒素、酸素、炭素から構成される化合物膜である、請求項2または3記載の固体電解質スイッチング素子。
- [18] 前記第2絶縁層が、シリコンと任意量の窒素、酸素、炭素から構成される化合物膜である、請求項3記載の固体電解質スイッチング素子。
- [19] 前記固体電解質および第3電極の少なくともいずれか一方が、複数の絶縁膜が積層された多層絶縁膜に埋め込まれた、請求項1から10のいずれか1項記載の固体電解質スイッチング素子。
- [20] 前記多層絶縁膜は、シリコンと任意量の窒素、酸素、炭素から構成される化合物絶縁膜、およびシリコン酸化膜よりも誘電率の低い低誘電率絶縁膜のうち少なくともい

ずれかの絶縁膜を有する、請求項19記載の固体電解質スイッチング素子。

- [21] 前記低誘電率絶縁膜が、シリコンと酸素の化合物でフッ素、水素および炭素を含む膜である、請求項20記載の固体電解質スイッチング素子。
- [22] 前記低誘電率絶縁膜が空孔を含む絶縁膜である、請求項20記載の固体電解質スイッチング素子。
- [23] 前記空孔の直径が2nm以下である、請求項22記載の固体電解質スイッチング素子。
- [24] 前記固体電解質層が、金属または半導体元素とカルコゲン元素とを含む化合物である、請求項1から10のいずれか1項記載の固体電解質スイッチング素子。
- [25] 前記固体電解質層が、銅、タングステン、タンタル、モリブデン、クロム、チタンおよびコバルト等の金属のうちいずれかの硫化物、酸化物、または任意の硫黄－酸素比を持つ酸硫化物である、請求項1から10のいずれか1項記載の固体電解質スイッチング素子。
- [26] 前記1から10のいずれか1項記載の固体電解質スイッチング素子と、
配線およびビアプラグを有する多層配線とを備え、
前記第3電極が前記配線と同一層に設けられ、
前記固体電解質層が前記ビアプラグと同一層に設けられた集積回路。
- [27] 前記1から10のいずれか1項記載の固体電解質スイッチング素子と、
配線およびビアプラグを有する多層配線とを備え、
前記第3電極が前記ビアプラグと同一層に設けられ、
前記固体電解質層が前記配線と同一層に設けられた集積回路。
- [28] 前記1から10のいずれか1項記載の固体電解質スイッチング素子と、
複数の配線およびビアプラグを有する多層配線とを備え、
前記固体電解質層が、前記多層配線の最上配線層の上部の絶縁層と同一層に設けられ、または該絶縁層の一部に埋め込まれて設けられた集積回路。
- [29] 絶縁層上に所定の距離だけ離れた第1開口パターン部および第2開口パターン部を有するレジストを形成する工程と、
第1のエッチングにより前記第1開口パターン部および第2開口パターン部の開口

面積を拡大する工程と、

前記レジストをマスクとして前記絶縁層に第2のエッチングを行って、該絶縁層に第1開口部および第2開口部を形成する工程と、

前記レジストを除去した後、前記第1開口部および第2開口部に配線材料を埋め込んで、第1電極および第2電極を形成する工程と、

前記第1電極と前記第2電極に接触するように固体電解質層を形成する工程と、

前記固体電解質層を覆う金属拡散防止膜を形成する工程と、

前記金属拡散防止膜に第3開口部を形成する工程と、

金属イオンを供給可能な配線材料を前記第3開口部に埋め込んで第3電極を形成する工程と、

を有する固体電解質スイッチング素子の製造方法。

[30] 絶縁層上に所定の距離だけ離れた第1開口パターン部および第2開口パターン部を有するレジストを形成する工程と、

前記レジストをマスクとして前記絶縁層に第1のエッチングを行って、該絶縁層に第1開口部および第2開口部を形成する工程と、

前記絶縁層に第2のエッチングを行って、前記第1開口部および第2開口部の開口面積を拡大する工程と、

前記レジストを除去した後、前記第1開口部および第2開口部に配線材料を埋め込んで、第1電極および第2電極を形成する工程と、

前記第1電極と前記第2電極に接触するように固体電解質層を形成する工程と、

前記固体電解質層を覆う金属拡散防止膜を形成する工程と、

前記金属拡散防止膜に第3開口部を形成する工程と、

金属イオンを供給可能な配線材料を前記第3開口部に埋め込んで第3電極を形成する工程と、

を有する固体電解質スイッチング素子の製造方法。

[31] 前記第1電極および第2電極の形成方法が、

少なくとも前記第1開口部および第2開口部に前記配線材料を埋め込む工程と、

前記第1開口部と第2開口部以外の箇所に形成された前記配線材料を取り除く工

程とを有する請求項29または30に記載の固体電解質スイッチング素子の製造方法。

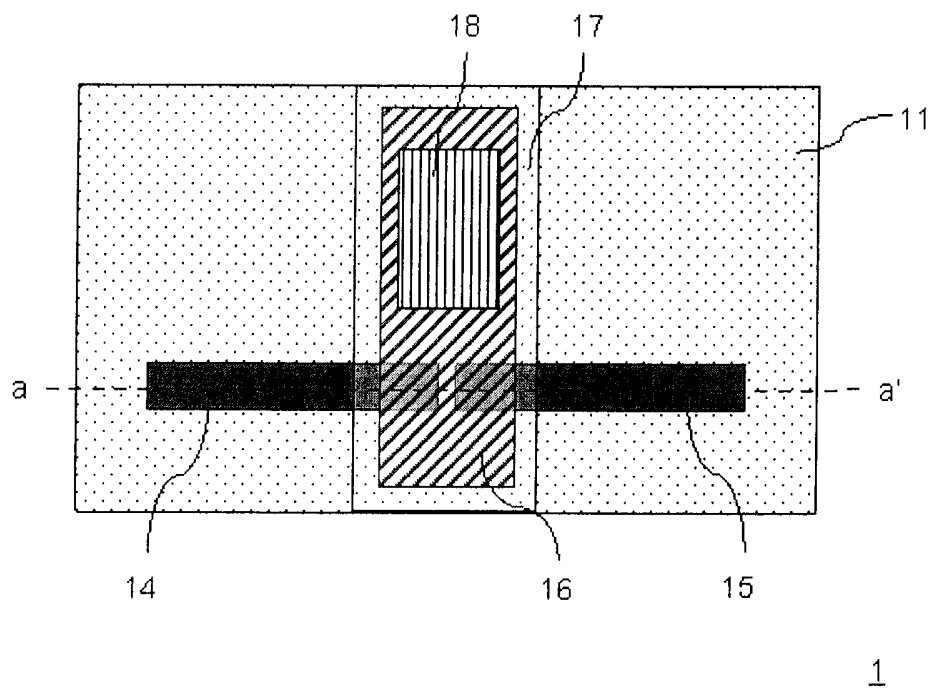
- [32] 第1電極、第2電極および第3電極を有する固体電解質スイッチング素子の製造方法であって、
- 第1絶縁層に第1の開口部を形成する工程と、
 - 前記第1の開口部に金属イオンの供給可能な配線材料を埋め込んで前記第3電極を形成する工程と、
 - 前記第1絶縁層上に第2絶縁層を形成する工程と、
 - 前記第2絶縁層に第2の開口部を形成する工程と、
 - 前記第2の開口部の側壁に金属拡散防止膜を形成する工程と、
 - 前記第2の開口部に固体電解質層を埋め込む工程と、
 - 前記第2絶縁層上に第3絶縁層を形成する工程と、
 - 前記第3絶縁層上に所定の距離だけ離れた第3開口パターン部および第4開口パターン部を有するレジストを形成する工程と、
 - 第1のエッチングにより前記第3開口パターン部および第4開口パターン部の開口面積を拡大する工程と、
 - 前記レジストをマスクとして前記第3絶縁層に第2のエッチングを行って、該第3絶縁層に第3の開口部および第4の開口部を形成する工程と、
 - 前記レジストを除去した後、前記第3の開口部および第4の開口部に配線材料を埋め込んで前記第1電極および第2電極を形成する工程と、
- を有する固体電解質スイッチング素子の製造方法。

- [33] 第1電極、第2電極および第3電極を有する固体電解質スイッチング素子の製造方法であって、
- 第1絶縁層に第1の開口部を形成する工程と、
 - 前記第1の開口部に金属イオンの供給可能な配線材料を埋め込んで前記第3電極を形成する工程と、
 - 前記第1絶縁層上に第2絶縁層を形成する工程と、
 - 前記第2絶縁層に第2の開口部を形成する工程と、

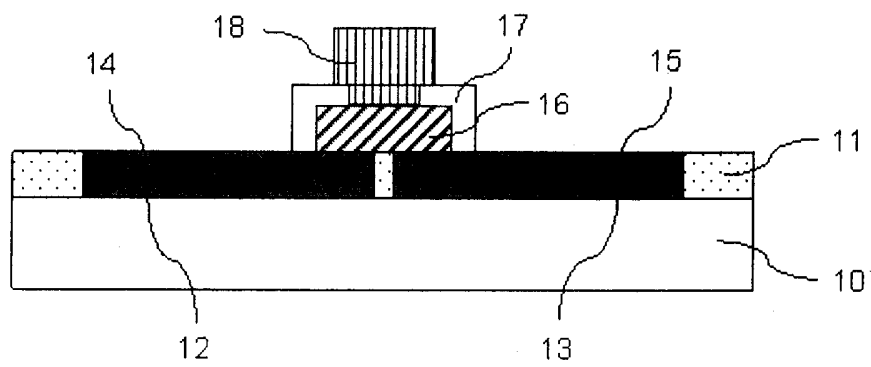
前記第2の開口部の側壁に金属拡散防止膜を形成する工程と、
前記第2の開口部に固体電解質層を埋め込む工程と、
前記第2絶縁層上に第3絶縁層を形成する工程と、
前記第3絶縁層上に所定の距離だけ離れた第3開口パターン部および第4開口パターン部を有するレジストを形成する工程と、
前記レジストをマスクとして前記第3絶縁層に第1のエッチングを行って、該第3絶縁層に第3の開口部および第4の開口部を形成する工程と、
前記第3絶縁層に第2のエッチングを行って、前記第3の開口部および第4の開口部の開口面積を拡大する工程と、
前記レジストを除去した後、前記第3の開口部および第4の開口部に配線材料を埋め込んで前記第1電極および第2電極を形成する工程と、
を有する固体電解質スイッチング素子の製造方法。

- [34] 前記第3電極の形成方法が、
少なくとも前記第1の開口部に前記配線材料を埋め込む工程と、
前記第1の開口部以外の箇所に形成された前記配線材料を取り除く工程とを有する請求項32または33に記載の固体電解質スイッチング素子の製造方法。
- [35] 前記第1電極および第2電極の形成方法が、
少なくとも前記第3の開口部および第4の開口部に前記配線材料を埋め込む工程と、
前記第3の開口部と第4の開口部以外の箇所に形成された前記配線材料を取り除く工程とを有する請求項32または33に記載の固体電解質スイッチング素子の製造方法。
- [36] 前記配線材料を取り除く工程で化学・機械的研磨法を用いる、請求項31に記載の固体電解質スイッチング素子の製造方法。
- [37] 前記配線材料を取り除く工程で化学・機械的研磨法を用いる、請求項34に記載の固体電解質スイッチング素子の製造方法。
- [38] 前記配線材料を取り除く工程で化学・機械的研磨法を用いる、請求項35に記載の固体電解質スイッチング素子の製造方法。

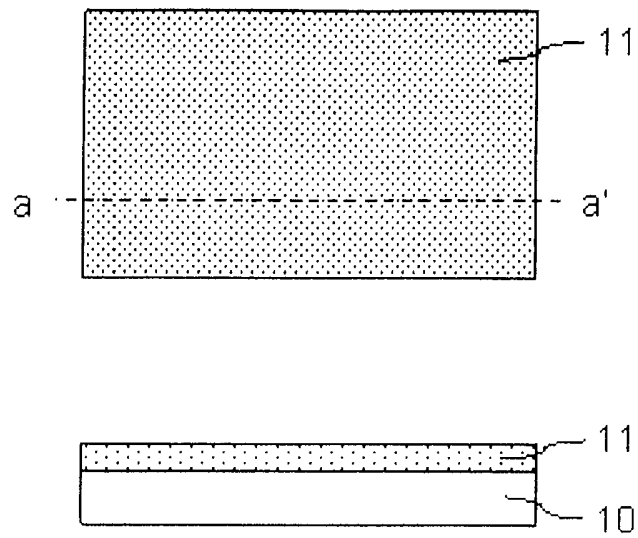
[図1A]



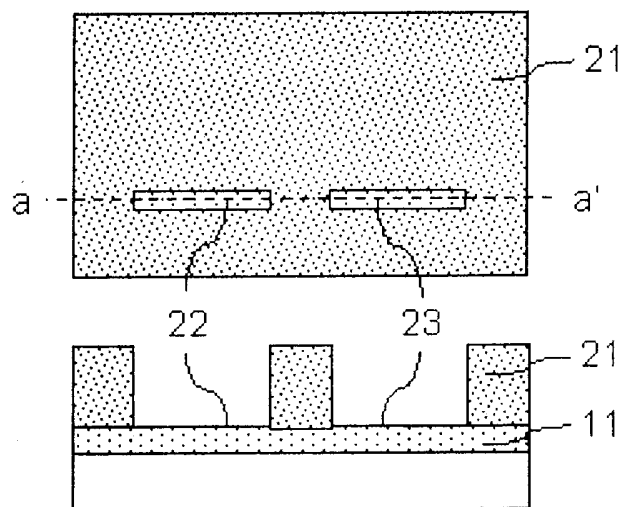
[図1B]



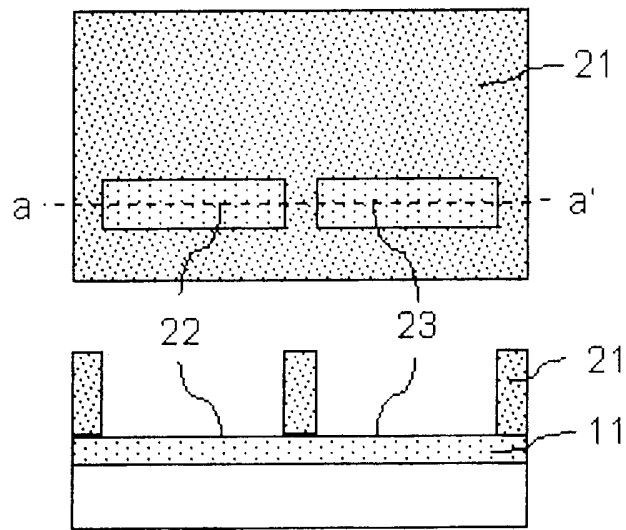
[図2A]



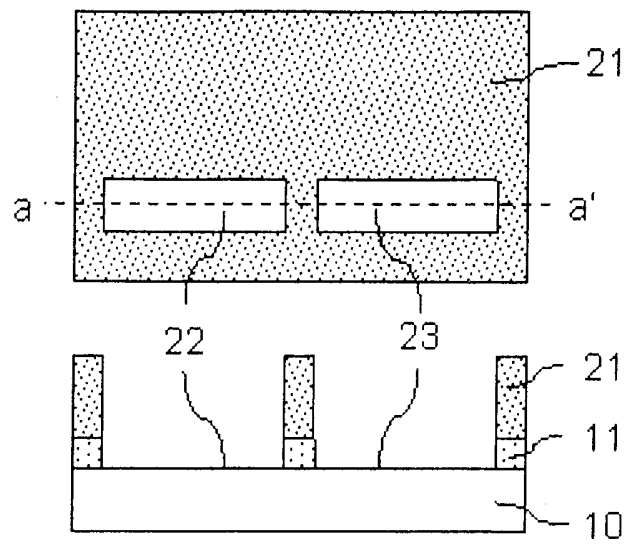
[図2B]



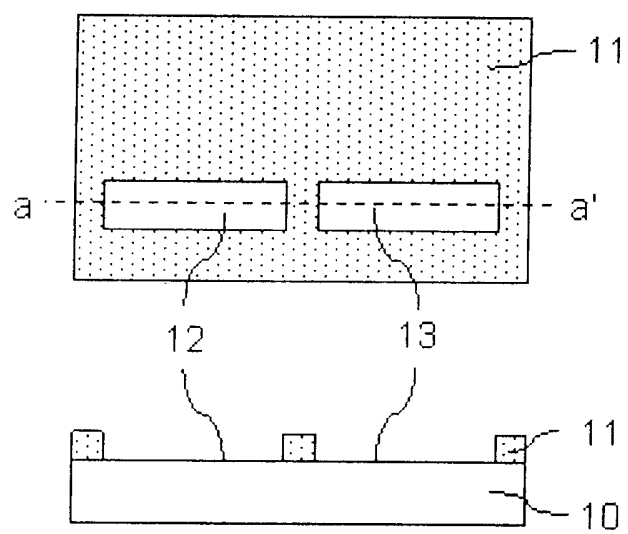
[図2C]



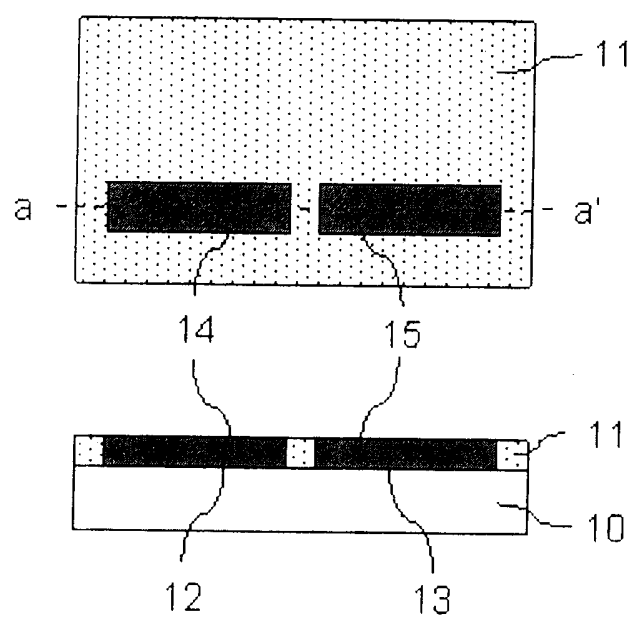
[図2D]



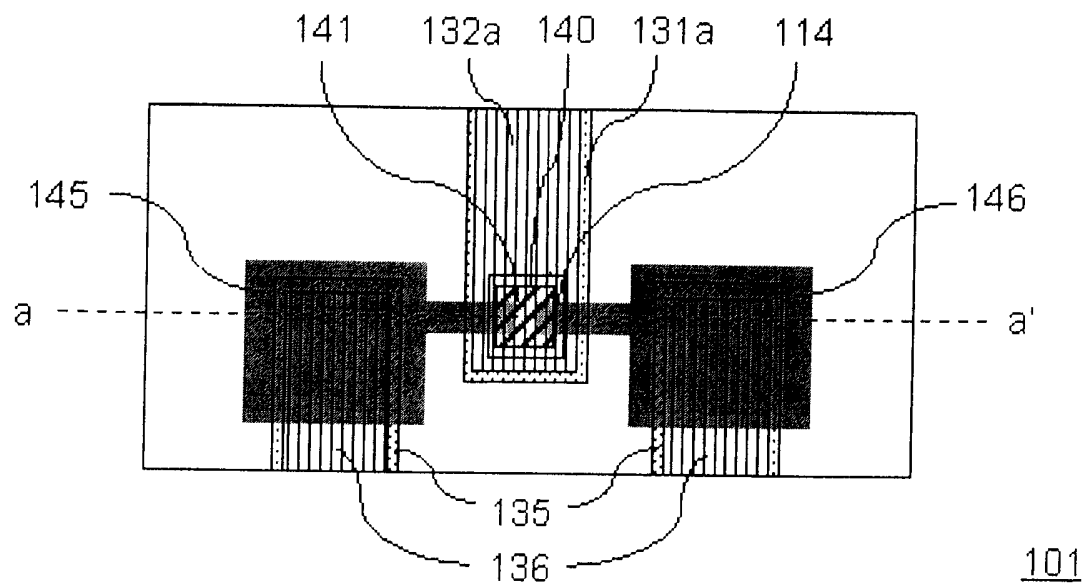
[図2E]



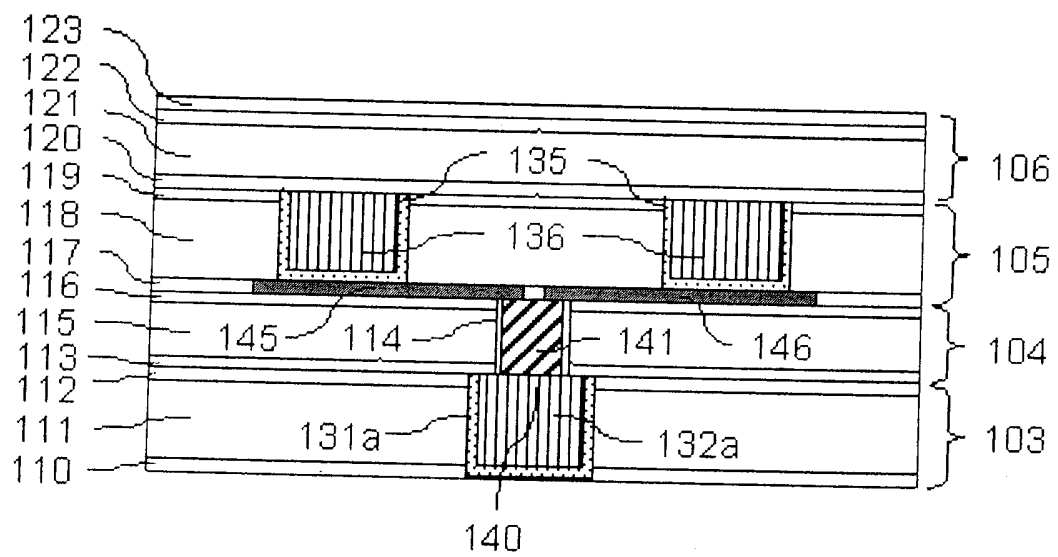
[図2F]



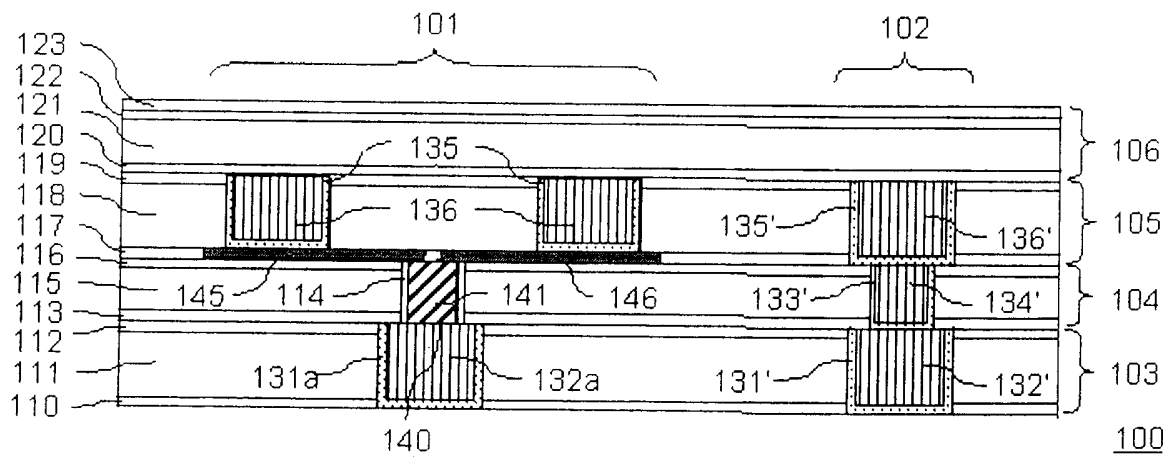
[図4A]



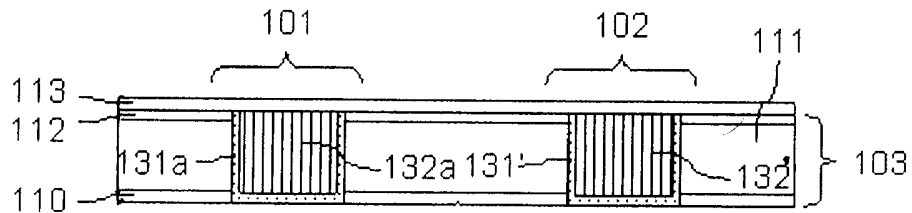
[図4B]



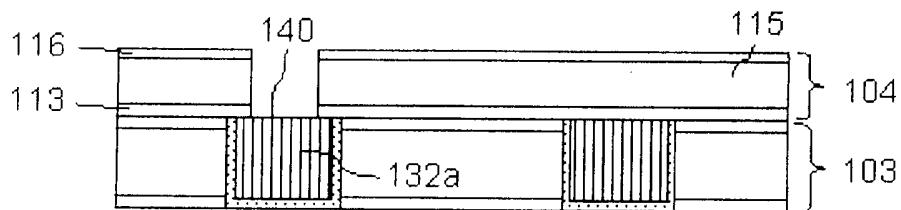
[図5]



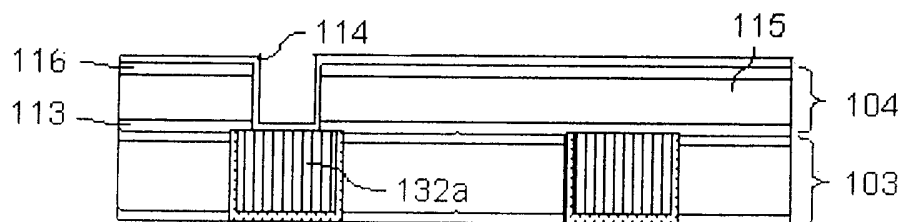
[図6A]



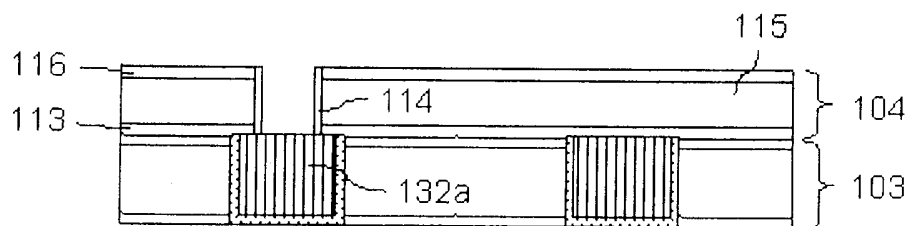
[図6B]



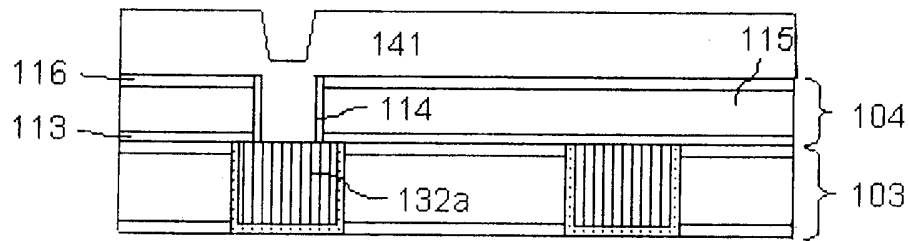
[図6C]



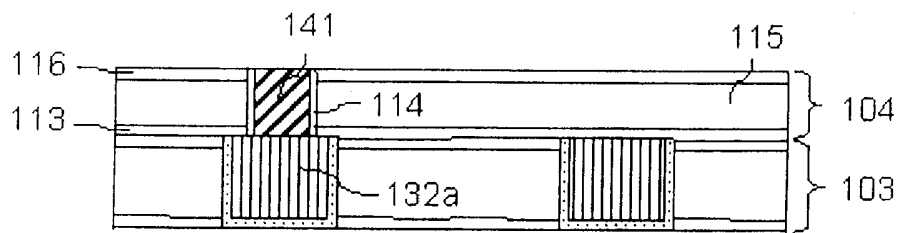
[図6D]



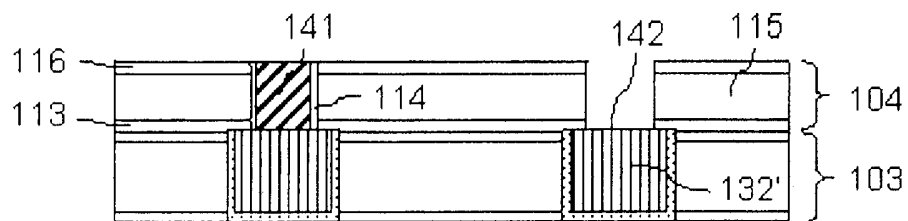
[図6E]



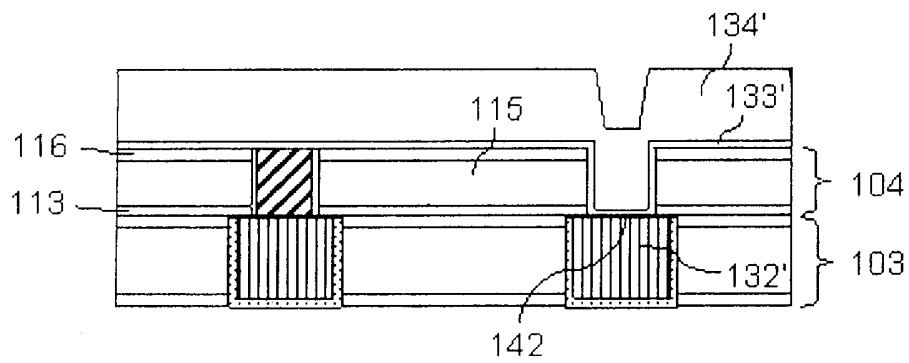
[図6F]



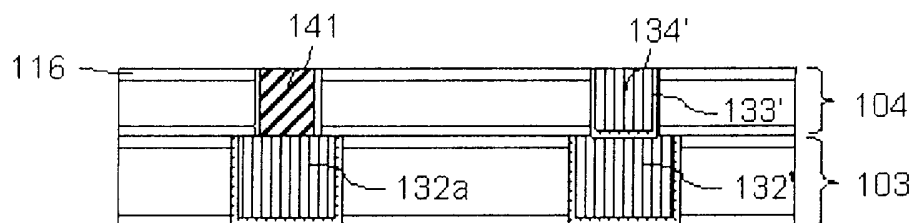
[図6G]



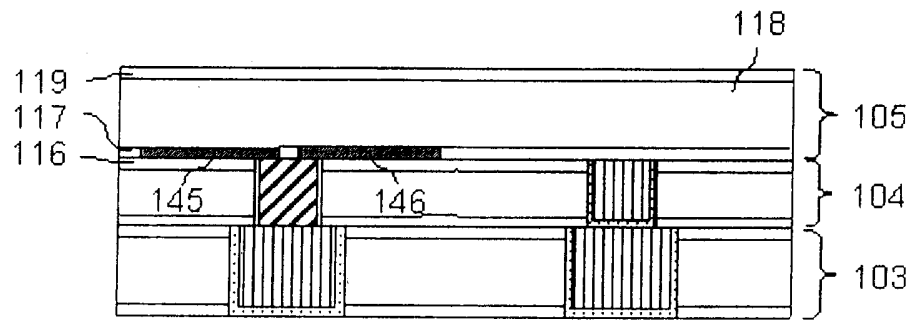
[図6H]



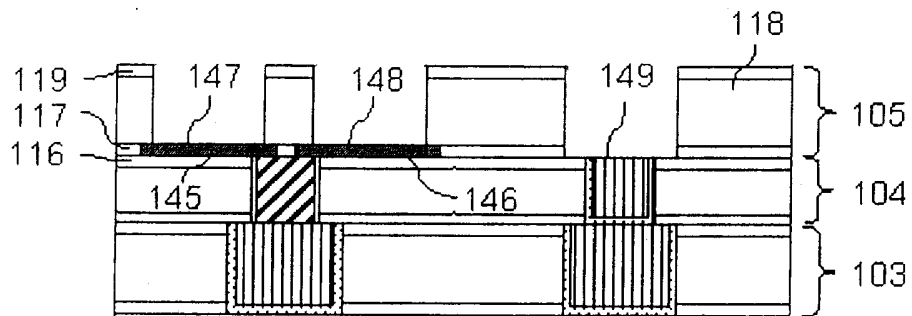
[図6I]



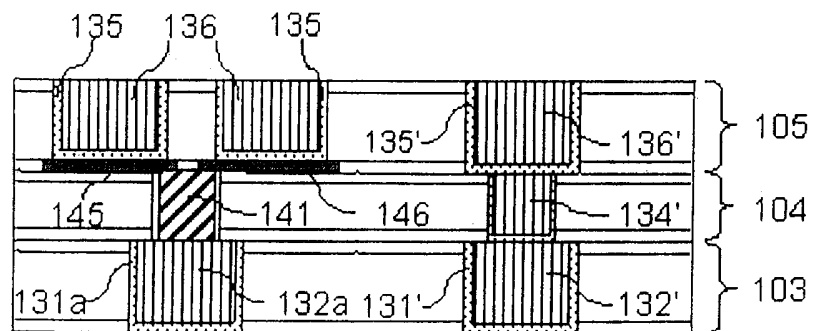
[図6N]



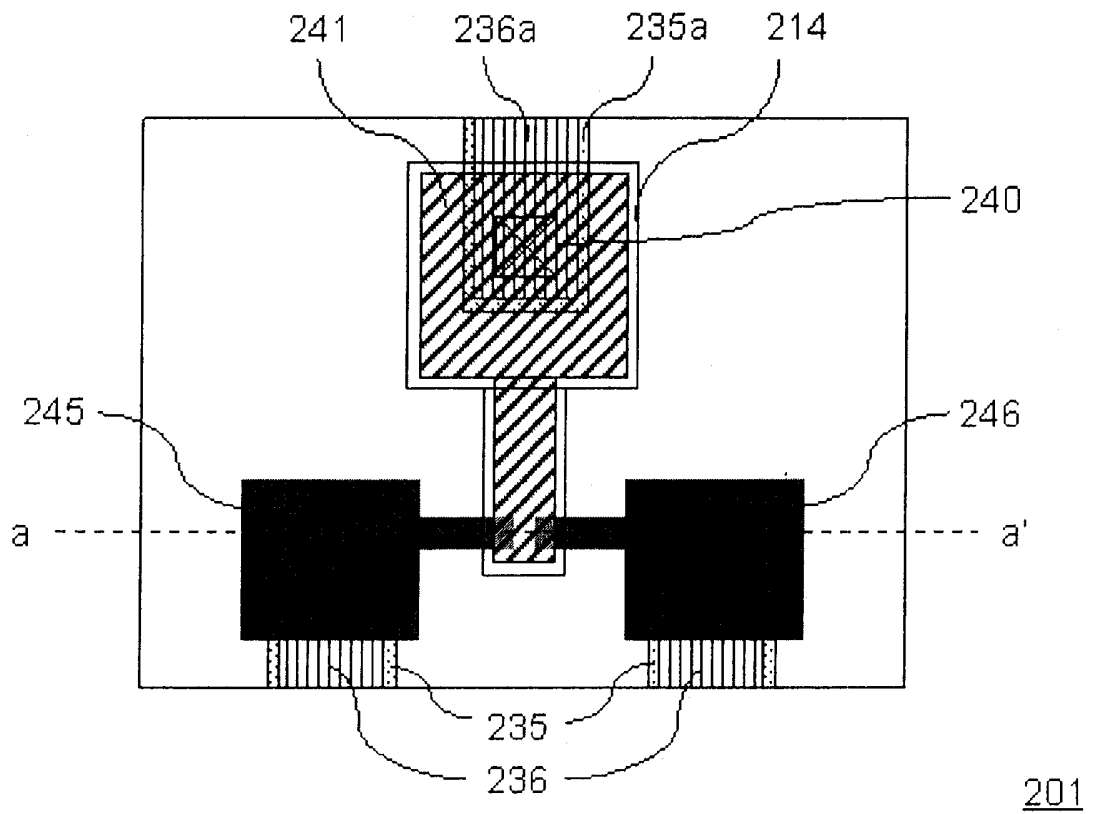
[図6O]



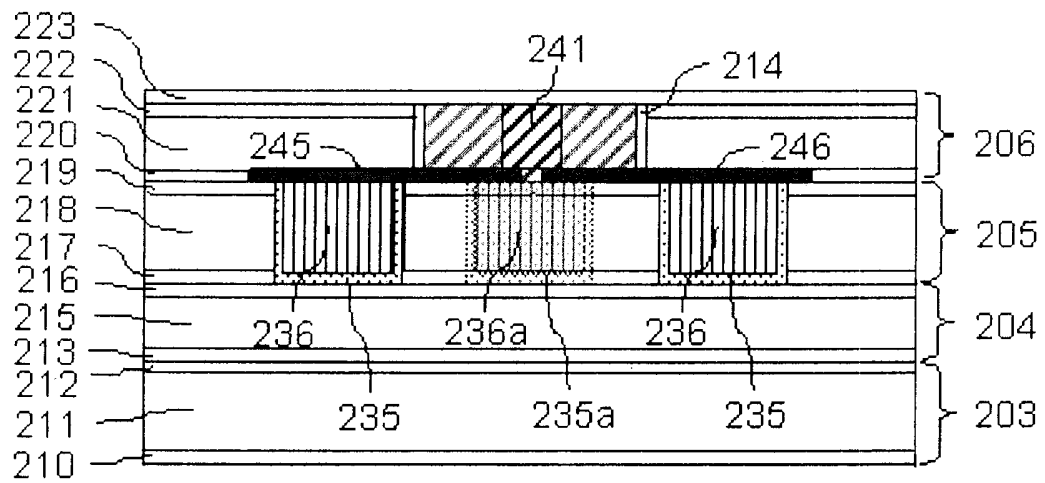
[図6P]



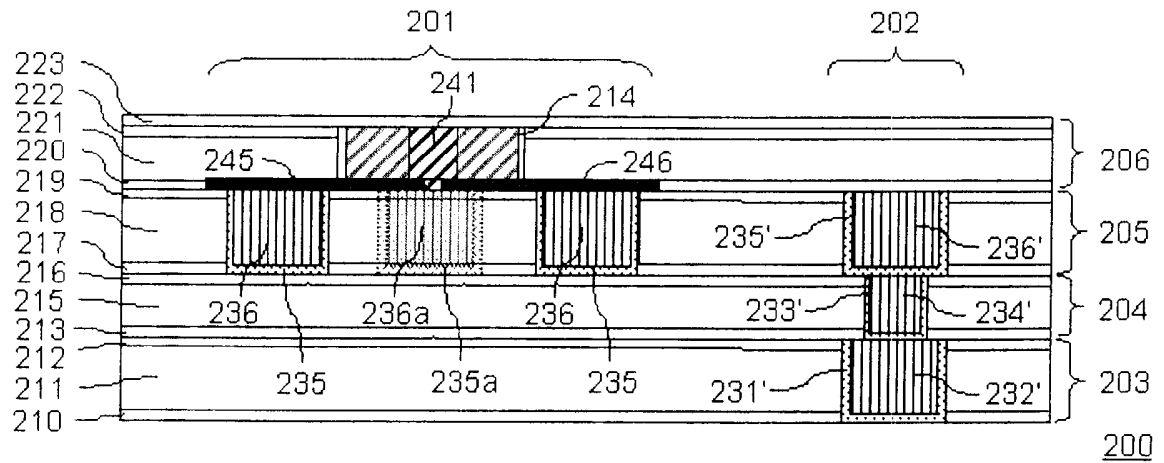
[図7A]



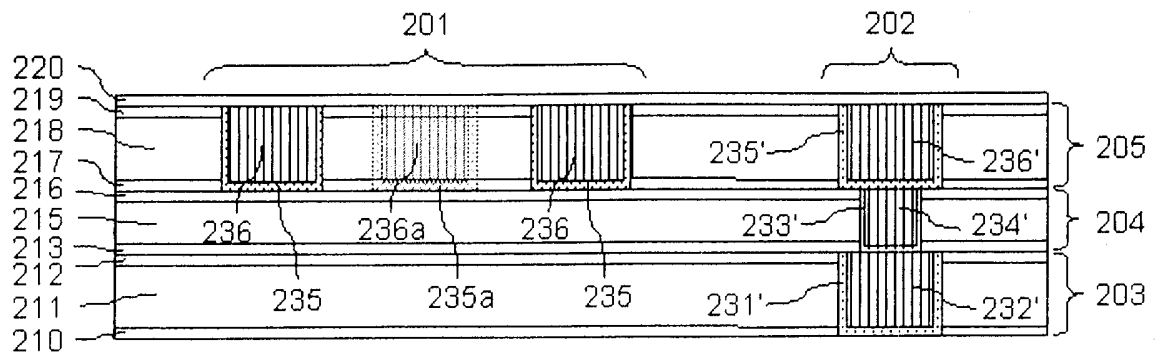
[図7B]



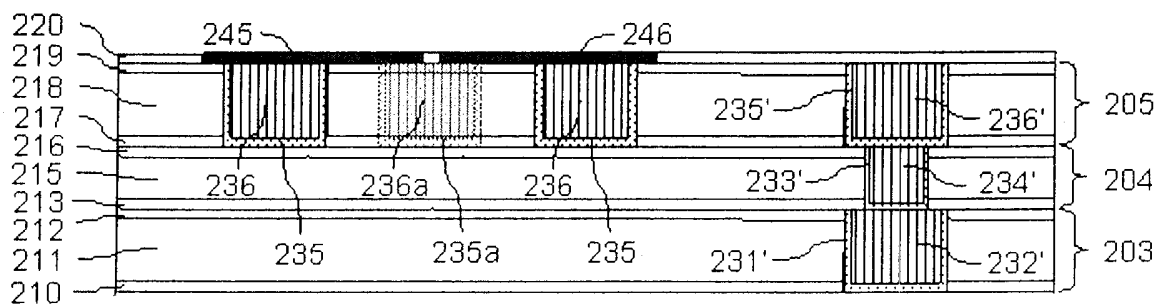
[図8]



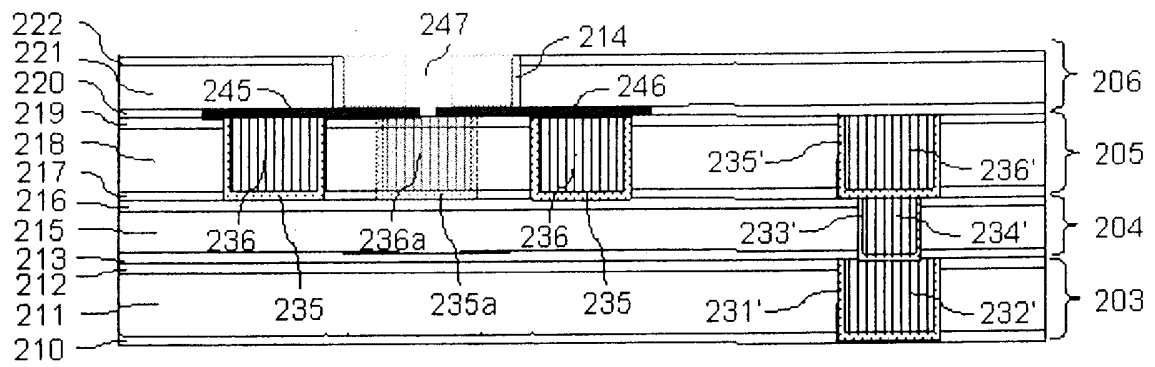
[図9A]



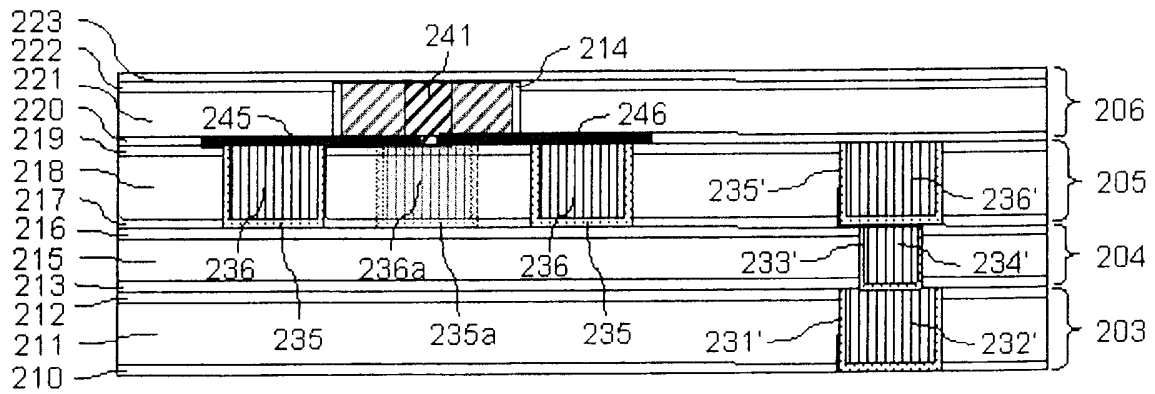
[図9B]



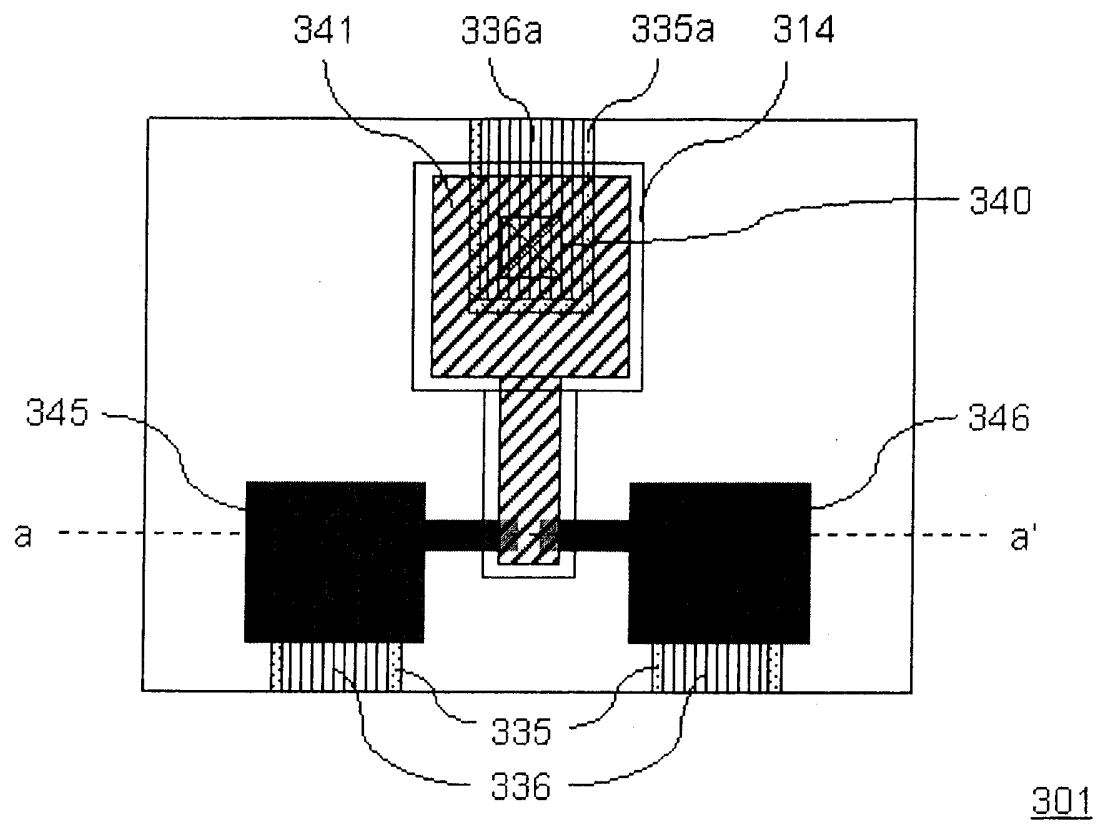
[図9C]



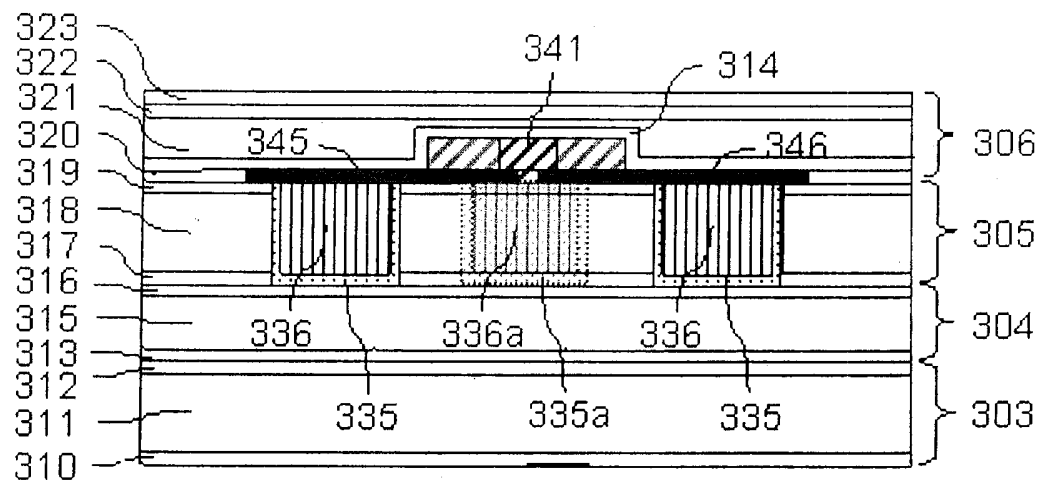
[図9D]



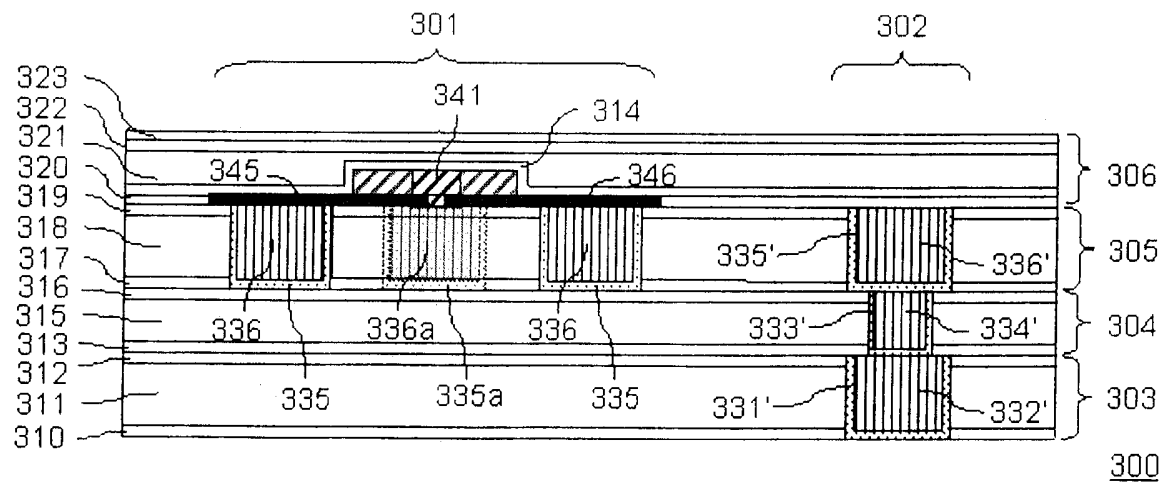
[図10A]



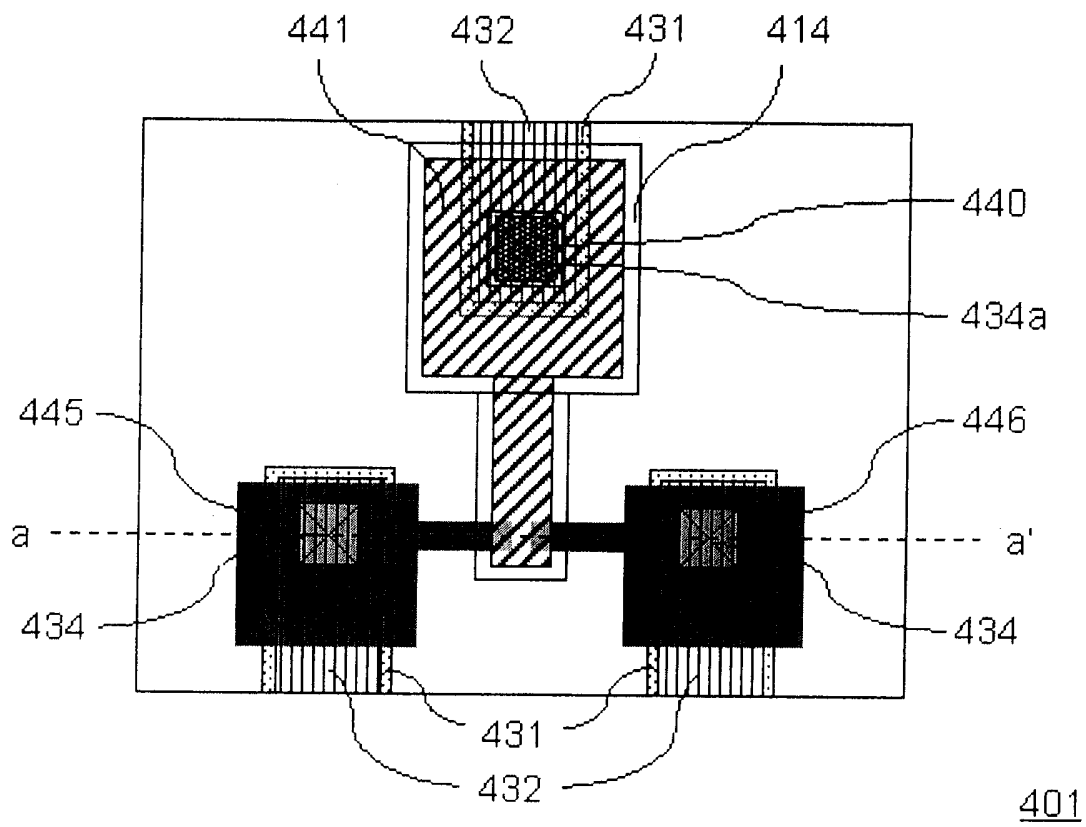
[図10B]



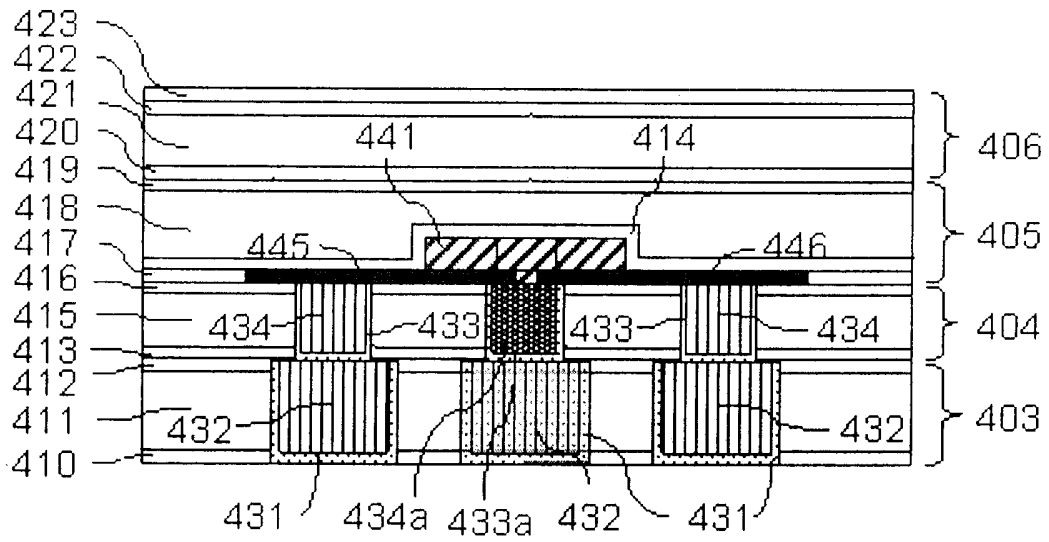
[図11]



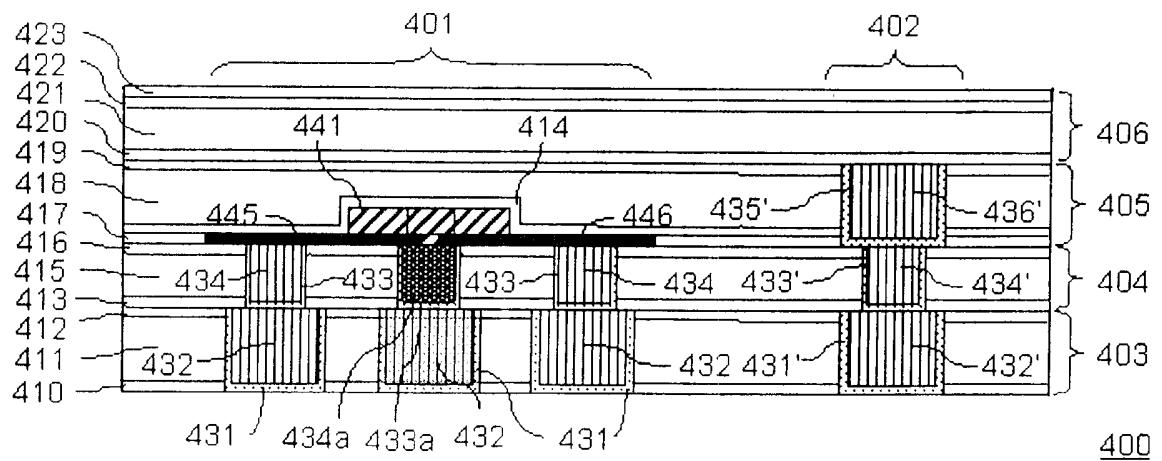
[図12A]



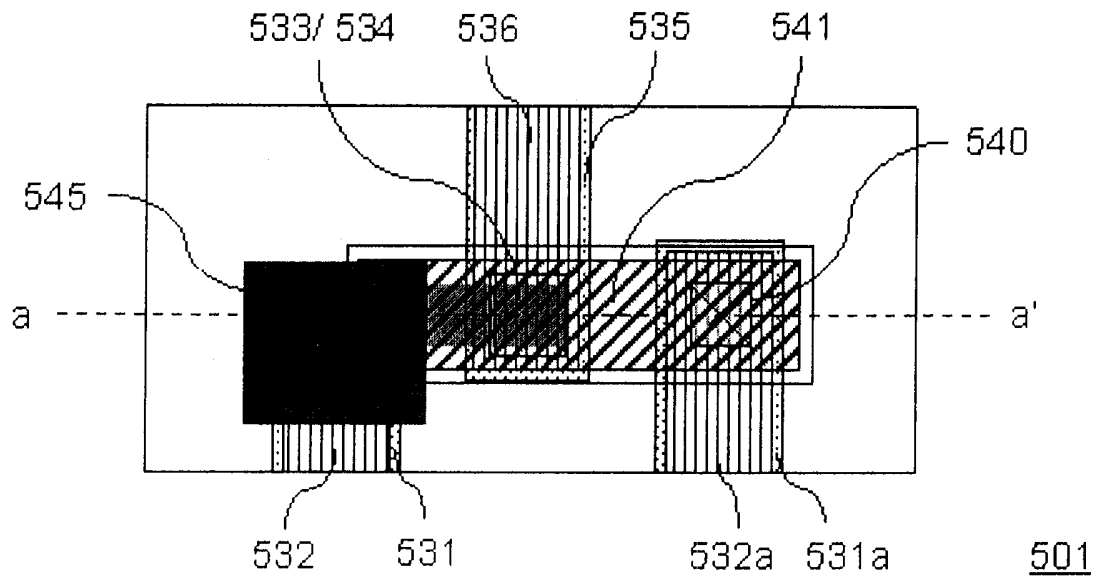
[図12B]



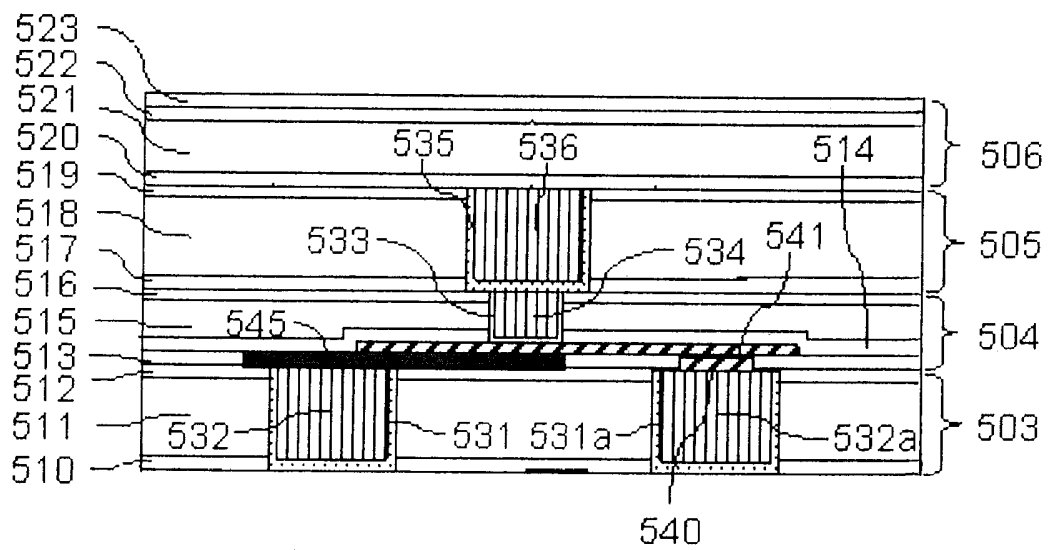
[図13]



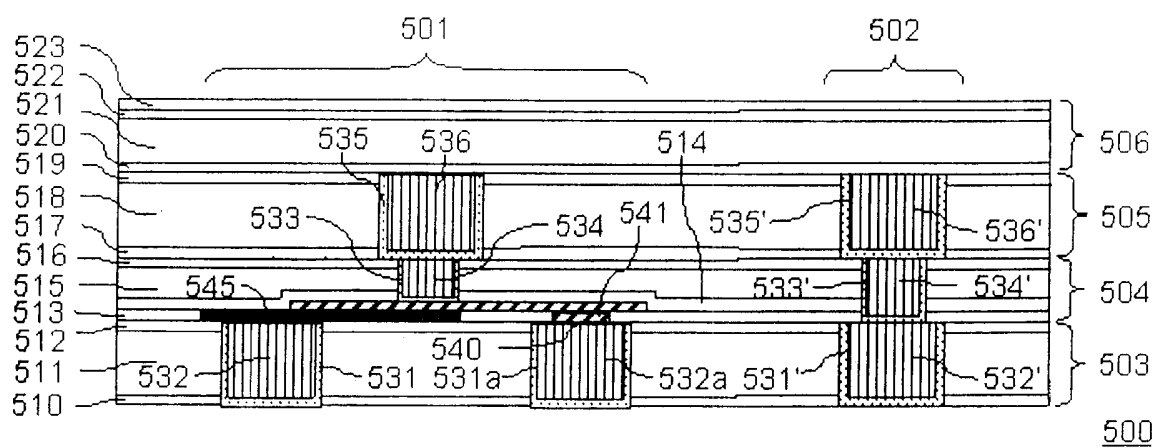
[図14A]



[図14B]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/300420

A. CLASSIFICATION OF SUBJECT MATTER

H01L49/02(2006.01), **H01L21/82**(2006.01), **H01L27/10**(2006.01),
H01L29/80(2006.01), **H01L29/12**(2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L49/02, H01L21/82, H01L27/10, H01L29/12, H01L29/80

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2006
Kokai Jitsuyo Shinan Koho	1971-2006	Toroku Jitsuyo Shinan Koho	1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-512058 A (Axon Technologies Corp.), 12 September, 2000 (12.09.00), Full text & WO 1997/048032 A2 & US 5761115 A	1-38
A	JP 2003-092387 A (Akira DOI), 28 March, 2003 (28.03.03), Full text (Family: none)	1-38
A	JP 2001-525606 A (Axon Technologies Corp.), 11 December, 2001 (11.12.01), Full text & WO 1999/028914 A2	1-38

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 February, 2006 (24.02.06)

Date of mailing of the international search report
07 March, 2006 (07.03.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/300420

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-536840 A (Arizona Board of Regents), 29 October, 2002 (29.10.02), Full text & WO 2000/048196 A1	1-38
A	WO 2003/094227 A1 (Japan Science and Technology Agency), 13 November, 2003 (13.11.03), Full text & US 2005/0127524 A1 & EP 1501124 A1	1-38
A	T.Sakamoto et al., "A nonvolatile programmable solid electrolyte nanometer switch", Solid- State Circuits Conference, 2004. Digest of Technical Papers. ISSCC. 2004 IEEE International, 2004, pages 290 to 291	1-38
A	T.Sakamoto et al., "Nanometer-scale switches copper sulfide", APPLIED PHYSICS LETTERS, 2003, Vol.82, No.18, pages 3032 to 3034	1-38

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L49/02 (2006.01), H01L21/82 (2006.01), H01L27/10 (2006.01), H01L29/80 (2006.01), H01L29/12 (2006.01),

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L 49/02, H01L 21/82, H01L 27/10, H01L 29/12, H01L 29/80

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2006年
日本国実用新案登録公報	1996-2006年
日本国登録実用新案公報	1994-2006年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2 0 0 0 - 5 1 2 0 5 8 A (アクソン テクノロジーズ コーポレイション) 2000. 9. 12, 全文 &WO 1 9 9 7 / 0 4 8 0 3 2 A2 &US 5 7 6 1 1 1 5 A	1-38
A	J P 2 0 0 3 - 0 9 2 3 8 7 A (土井彰) 2003. 3. 28, 全文 (ファミリーなし)	1-38

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

24. 02. 2006

国際調査報告の発送日

07. 03. 2006

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

河口 雅英

4 L

8 4 2 1

電話番号 03-3581-1101 内線 3498

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2001-525606 A (アクソン テクノロジーズ コーポレーション) 2001. 12. 11, 全文 &WO 1999/028914 A2	1-38
A	J P 2002-536840 A (アリゾナ ボード オブ リ ージェンツ) 2002. 10. 29, 全文 &WO 2000/048196 A1	1-38
A	WO 2003/094227 A1 (独立行政法人科学技術振興 機構) 2003. 11. 13, 全文 &US 2005/0127524 A1 &EP 1501124 A1	1-38
A	T.Sakamoto et al., 'A nonvolatile programmable solid electrolyte nanometer switch', Solid-State Circuits Conference, 2004. Digest of Technical Papers. ISSCC. 2004 IEEE International, 2004, p.290-291	1-38
A	T.Sakamoto et al., 'Nanometer-scale switches copper sulfide', APPLIED PHYSICS LETTERS, 2003, Vol.82, No.18, p.3032-3034	1-38