



(12) 发明专利

(10) 授权公告号 CN 101593930 B

(45) 授权公告日 2011. 07. 06

(21) 申请号 200910002706. 0

(22) 申请日 2009. 01. 19

(30) 优先权数据

2008-136513 2008. 05. 26 JP

(73) 专利权人 三菱电机株式会社

地址 日本东京都

(72) 发明人 泷口透 奥贯雄一郎 境野刚

(74) 专利代理机构 中国专利代理(香港)有限公司
72001

代理人 闫小龙 张志醒

(51) Int. Cl.

H01S 5/00(2006. 01)

H01S 5/343(2006. 01)

审查员 范保虎

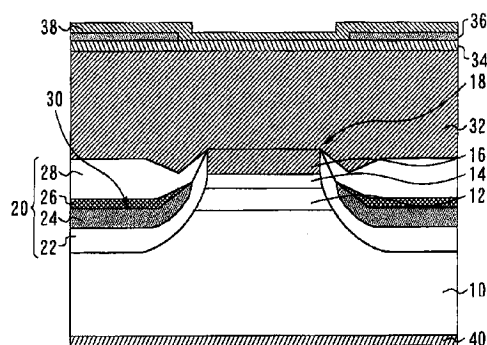
权利要求书 1 页 说明书 6 页 附图 8 页

(54) 发明名称

半导体激光器及其制造方法

(57) 摘要

本发明涉及半导体激光器及其制造方法。得到能够进行 10Gbps 以上的高速调制的半导体激光器。形成层叠了 p 型 InP 覆盖层 (12) (p 型覆盖层)、AlGaInAs 应变量子阱活性层 (14) (活性层) 以及 n 型 InP 覆盖层 (16) (n 型覆盖层) 的脊结构 (18)。用埋入层 (20) 对脊结构 (18) 的两侧进行埋入。埋入层 (20) 具有构成 pn 结 (30) 的低载流子浓度 p 型 InP 层 (26) (p 型半导体层) 和 n 型 InP 层 (24) (n 型半导体层)。低载流子浓度 p 型 InP 层 (26) 的 pn 结附近的载流子浓度为 $5 \times 10^{17} \text{cm}^{-3}$ 以下。



1. 一种半导体激光器,其特征在于,

具备:依次层叠有 p 型覆盖层、活性层以及 n 型覆盖层的脊结构;依次层叠有 p 型 InP 层、n 型 InP 层、半绝缘性掺杂 Fe 的 AlGaInAs 层、半绝缘性掺杂 Fe 的 InP 层、并且对所述脊结构的两侧进行埋入的埋入层;在所述脊结构以及所述埋入层上形成的第二 n 型 InP 层,所述半绝缘性掺杂 Fe 的 AlGaInAs 层完全被半绝缘性掺杂 Fe 的 InP 层覆盖。

2. 一种半导体激光器的制造方法,其特征在于,

具备如下工序:形成依次层叠有 p 型覆盖层、活性层以及 n 型覆盖层的层叠体;刻蚀所述层叠体,形成脊结构;用埋入层对所述脊结构的两侧进行埋入,

依次层叠 p 型 InP 层、n 型 InP 层、半绝缘性掺杂 Fe 的 AlGaInAs 层、半绝缘性掺杂 Fe 的 InP 层作为所述埋入层,

在用埋入层对所述脊结构的两侧进行埋入的工序中,从 (001) 面向上方并且从所述脊结构的侧面向横向分别结晶生长 p 型 InP 层、n 型 InP 层、半绝缘性掺杂 Fe 的 AlGaInAs 层,并且,这些半导体层不在 (111)B 面上生长,当半绝缘性掺杂 Fe 的 InP 层的结晶生长进行时,(111)B 面与 (001) 面汇合,半绝缘性掺杂 Fe 的 InP 层的生长表面仅为 (111)B 面与 (001) 面,

在形成所述半绝缘性掺杂 Fe 的 InP 层之后,不使所述半绝缘性掺杂 Fe 的 AlGaInAs 层在表面上露出。

半导体激光器及其制造方法

技术领域

[0001] 本发明涉及对脊 (ridge) 结构的两侧用埋入层进行埋入的埋入型半导体激光器及其制造方法。

背景技术

[0002] 作为埋入型的半导体激光器的埋入层,提出具有 pn 结的结构或具有半绝缘性 InP 层的结构。此外,为了抑制具有半绝缘性 InP 层的埋入层中的漏电流,提出在埋入层上进一步设置半绝缘性 Al (Ga) InAs 层的半导体激光器 (例如,参照专利文献 1)。

[0003] 专利文献 1 :特开平 8-255950 号公报

[0004] 最近,在 10Gbps 以上的高速调制中使用的激光器半导体被广泛需求。但是,在具有包括 pn 结的埋入层的现有激光器中,埋入层中的 pn 结电容 (capacitance) 变大,不能够进行 10Gbps 以上的高速调制。

[0005] 此外,专利文献 1 中,在形成埋入层之后,半绝缘性掺杂 Fe 的 Al (Ga) InAs 层露出到表面并且被氧化。在被氧化的半绝缘性掺杂 Fe 的 Al (Ga) InAs 层上生长其他半导体层,也不能正常地生长,产生缺陷或表面的凹凸。其结果是,存在半导体激光器的特性降低且成品率下降这样的问题。

发明内容

[0006] 本发明是为了解决如上所述的课题而进行的,第一目的是得到能够进行 10Gbps 以上的高速调制的半导体激光器及其制造方法。

[0007] 本发明的第二目的是得到一种半导体激光器的制造方法,能够成品率较好地得到漏电流较少并且能进行高速调制的半导体激光器。

[0008] 第一发明是一种半导体激光器,其特征在于,具备对 p 型覆盖层 (cladding layer)、活性层以及 n 型覆盖层进行层叠的脊结构和对上述脊结构的两侧进行埋入的埋入层,上述埋入层具有构成 pn 结的 p 型半导体层以及 n 型半导体层,上述 p 型半导体层或者上述 n 型半导体层的上述 pn 结附近的载流子浓度为 $5 \times 10^{17} \text{cm}^{-3}$ 以下。

[0009] 第二发明是一种半导体激光器的制造方法,其特征在于,具备如下工序:形成对 p 型覆盖层、活性层以及 n 型覆盖层进行层叠的层叠体;刻蚀上述层叠体并形成脊结构;对上述脊结构的两侧用埋入层进行埋入,其中,形成将非掺杂半导体层插入到 p 型半导体层和 n 型半导体之间的结构作为所述埋入层,使 p 型掺杂剂从上述 p 型半导体向上述非掺杂半导体层扩散,成为载流子浓度为 $5 \times 10^{17} \text{cm}^{-3}$ 以下的 p 型的半导体层。

[0010] 第三发明是一种半导体激光器的制造方法,其特征在于,具备如下工序:形成依次层叠有 p 型覆盖层、活性层以及 n 型覆盖层的层叠体;刻蚀上述层叠体,形成脊结构;用埋入层对所述脊结构的两侧进行埋入,其中,作为上述埋入层,依次对 p 型 InP 层、n 型 InP 层、半绝缘性掺杂 Fe 的 Al (Ga) InAs 层、半绝缘性掺杂 Fe 的 InP 层进行层叠,形成上述埋入层之后,不使上述半绝缘性掺杂 Fe 的 Al (Ga) InAs 层在表面露出。

[0011] 根据第一发明,能得到能够进行 10Gbps 以上的高速调制的半导体激光器。根据第二发明,能得到能够进行 10Gbps 以上的高速调制的半导体激光器的制造方法。根据第三发明,能够成品率较好地得到漏电流较少并且能够进行高速调制的半导体激光器。

附图说明

- [0012] 图 1 是表示本发明实施方式 1 的半导体激光器的剖面图。
[0013] 图 2 是表示现有的半导体激光器的剖面图。
[0014] 图 3 是表示本发明实施方式 2 的半导体激光器的剖面图。
[0015] 图 4 是表示本发明实施方式 3 的半导体激光器的剖面图。
[0016] 图 5 是表示本发明实施方式 4 的半导体激光器的剖面图。
[0017] 图 6 是用于说明本发明实施方式 5 的半导体激光器的制造方法的剖面图。
[0018] 图 7 是用于说明本发明实施方式 5 的半导体激光器的制造方法的剖面图。
[0019] 图 8 是用于说明本发明实施方式 5 的半导体激光器的制造方法的剖面图。
[0020] 图 9 是用于说明本发明实施方式 5 的半导体激光器的制造方法的剖面图。
[0021] 图 10 是用于说明本发明实施方式 5 的半导体激光器的制造方法的剖面图。
[0022] 图 11 是用于说明本发明实施方式 6 的半导体激光器的剖面图。
[0023] 图 12 是用于说明本发明实施方式 6 的半导体激光器的制造方法的剖面图。
[0024] 图 13 是用于说明本发明实施方式 6 的半导体激光器的制造方法的剖面图。
[0025] 图 14 是用于说明本发明实施方式 6 的半导体激光器的制造方法的剖面图。
[0026] 图 15 是用于说明本发明实施方式 6 的半导体激光器的制造方法的剖面图。
[0027] 图 16 是用于说明本发明实施方式 6 的半导体激光器的制造方法的剖面图。

具体实施方式

[0028] 实施方式 1

[0029] 图 1 是表示本发明实施方式 1 的半导体激光器的剖面图。在 p 型 InP 衬底 10(半导体衬底)上形成脊结构 18,该脊结构 18 是依次层叠 p 型 InP 覆盖层 12(p 型覆盖层)、AlGaInAs 应变量子阱(strained quantumwell)活性层 14(活性层)以及 n 型 InP 覆盖层 16(n 型覆盖层)而成的。此处,p 型 InP 覆盖层 12 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$,n 型 InP 覆盖层 16 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$ 。

[0030] 用埋入层 20 对脊结构 18 的两侧进行埋入。对于埋入层 20 来说,从下方依次具有 p 型 InP 层 22、n 型 InP 层 24、低载流子浓度 p 型 InP 层 26、p 型 InP 层 28。低载流子浓度 p 型 InP 层 26(p 型半导体层)和 n 型 InP 层 24(n 型半导体层)构成 pn 结 30。此处,p 型 InP 层 22 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$,n 型 InP 层 24 的载流子浓度为 $1 \times 10^{19} \text{cm}^{-3}$,低载流子浓度 p 型 InP 层 26 的载流子浓度为 $1 \times 10^{17} \text{cm}^{-3}$,p 型 InP 层 28 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$ 。

[0031] 在脊结构 18 以及埋入层 20 上,依次形成 n 型 InP 层 32、n 型 InP 接触层 34、 SiO_2 绝缘膜 36、Ti/Pt/Au 的 n 型电极 38。在 p 型 InP 衬底 10 的下表面形成 Ti/Pt/Au 的 p 型电极 40。此处,n 型 InP 层 32 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$,n 型 InP 接触层 34 的载流子浓度为 $1 \times 10^{19} \text{cm}^{-3}$ 。

[0032] 关于本发明实施方式 1 的半导体激光器的效果,与现有的半导体激光器比较来进

行说明。图 2 是表示现有的半导体激光器的剖面图。在现有的半导体激光器中,不存在低载流子浓度 p 型 InP 层 26,所以, p 型 InP 层 28 和 n 型 InP 层 24 构成 pn 结 42。该 pn 结 42 的 p 型载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$, n 型载流子浓度为 $1 \times 10^{19} \text{cm}^{-3}$ 。其他结构与实施方式 1 的半导体激光器相同。

[0033] 在驱动半导体激光器时,向埋入层 20 的 pn 结施加反偏压 (reversebias)。该 pn 结的电容 (capacitance)C 用下式进行计算。(公式 1)

$$[0034] \quad C = S \times \sqrt{\frac{\epsilon_r \times \epsilon_0 \times e}{2 \times \left(\frac{1}{N_d} + \frac{1}{N_a} \right) \times V_{bilt}}}$$

[0035] 其中,S:pn 结面积, ϵ_r :相对介电常数, ϵ_0 :真空介电常数, N_d :n 型载流子浓度, N_a :p 型载流子浓度, V_{bilt} :内建电位 (built-in potential)

[0036] 在现有的半导体激光器中, pn 结 42 的电容 C 为 2.8pF,截止频率 (cutoff frequency) f_c 为 9GHz,在 10Gbps 以上的高速调制中是不充分的。另一方面,在本实施方式 1 的半导体激光器中,插入低载流子浓度 p 型 InP 层 26,将 pn 结 30 的 p 型载流子浓度从现有的 $1 \times 10^{18} \text{cm}^{-3}$ 降低到 $1 \times 10^{17} \text{cm}^{-3}$ 。因此,能够将 pn 结 30 的电容 C 降低到 0.9pF,截止频率 f_c 为 22GHz,因此能够进行 10Gbps 以上的高速调制。

[0037] 并且,低载流子浓度 p 型 InP 层 26 的载流子浓度越低,越能够使 pn 结 30 的电容下降,能够进行高速调制,若 pn 结附近的载流子浓度为 $5 \times 10^{17} \text{cm}^{-3}$ 以下,则能够得到充分的效果。

[0038] 实施方式 2

[0039] 图 3 是表示本发明实施方式 2 的半导体激光器的剖面图。设置低载流子浓度 n 型 InP 层 44 来代替低载流子浓度 p 型 InP 层 26。低载流子浓度 n 型 InP 层 44 的载流子浓度为 $1 \times 10^{17} \text{cm}^{-3}$ 。p 型 InP 层 28(p 型半导体层)和低载流子浓度 n 型 InP 层 44(n 型半导体层)构成 pn 结 46。其他结构与实施方式 1 相同。

[0040] 在本实施方式的半导体激光器中,插入低载流子浓度 n 型 InP 层 44,使 pn 结 46 的 n 型载流子浓度从现有的 $1 \times 10^{19} \text{cm}^{-3}$ 降低到 $1 \times 10^{17} \text{cm}^{-3}$ 。因此,能够将 pn 结 46 的电容 C 降低到 0.9pF,截止频率 f_c 为 22GHz,所以,能够进行 10Gbps 以上的高速调制。

[0041] 实施方式 3

[0042] 图 4 是表示本发明实施方式 3 的半导体激光器的剖面图。衬底的导电型与实施方式 1 不同。

[0043] 在 n 型 InP 衬底 50(半导体衬底)上形成脊结构 18,该脊结构 18 是依次对 n 型 InP 覆盖层 52(n 型覆盖层)、AlGaInAs 应变量子阱活性层 54(活性层)以及 p 型 InP 覆盖层 56(p 型覆盖层)进行层叠而成的。此处,n 型 InP 覆盖层 52 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$, p 型 InP 覆盖层 56 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$ 。

[0044] 用埋入层 20 对脊结构 18 的两侧进行埋入。对于埋入层 20 来说,从下方依次具有 p 型 InP 层 58、低载流子浓度 p 型 InP 层 60、n 型 InP 层 62、p 型 InP 层 64。低载流子浓度 p 型 InP 层 60(p 型半导体层)和 n 型 InP 层 62(n 型半导体层)构成 pn 结 66。此处, p 型 InP 层 58 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$,低载流子浓度 p 型 InP 层 60 的载流子浓度为 $1 \times 10^{17} \text{cm}^{-3}$, n 型 InP 层 62 的载流子浓度为 $1 \times 10^{19} \text{cm}^{-3}$, p 型 InP 层 64 的载流子浓度为

$1 \times 10^{18} \text{cm}^{-3}$ 。

[0045] 在脊结构 18 以及埋入层 20 上,依次形成 p 型 InP 层 68、p 型 InGaAs 接触层 70、 SiO_2 绝缘膜 72、Ti/Pt/Au 的 p 型电极 74。在 n 型 InP 衬底 50 的下表面形成 Ti/Pt/Au 的 n 型电极 76。此处,p 型 InP 层 68 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$,p 型 InGaAs 接触层 70 的载流子浓度为 $1 \times 10^{19} \text{cm}^{-3}$ 。

[0046] 在本实施方式的半导体激光器中,插入低载流子浓度 p 型 InP 层 60,将 pn 结 66 的 p 型载流子浓度从现有的 $1 \times 10^{18} \text{cm}^{-3}$ 降低到 $1 \times 10^{17} \text{cm}^{-3}$ 。因此,能够将 pn 结 66 的电容 C 降低到 0.9pF,截止频率 f_c 为 22GHz,所以,能够进行 10Gbps 以上的高速调制。

[0047] 实施方式 4

[0048] 图 5 是表示本发明实施方式 4 的半导体激光器的剖面图。设置低载流子浓度 n 型 InP 层 78 来代替低载流子浓度 p 型 InP 层 60。低载流子浓度 n 型 InP 层 78 的载流子浓度为 $1 \times 10^{17} \text{cm}^{-3}$ 。p 型 InP 层 58(p 型半导体层)和低载流子浓度 n 型 InP 层 78(n 型半导体层)构成 pn 结 80。其他结构与实施方式 3 相同。

[0049] 在本实施方式的半导体激光器中,插入低载流子浓度 n 型 InP 层 78,将 pn 结 80 的 n 型载流子浓度从现有的 $1 \times 10^{19} \text{cm}^{-3}$ 降低到 $1 \times 10^{17} \text{cm}^{-3}$ 。因此,能够将 pn 结 80 的电容 C 降低到 0.9pF,截止频率 f_c 为 22GHz,所以能够进行 10Gbps 以上的高速调制。

[0050] 实施方式 5

[0051] 参照附图对本发明实施方式 5 的半导体激光器的制造方法进行说明。

[0052] 首先,如图 6 所示,利用 MOCVD 法,在 p 型 InP 衬底 10(半导体衬底)上,形成层叠了 p 型 InP 覆盖层 12(p 型覆盖层)、AlGaInAs 应变量子阱活性层 14(活性层)以及 n 型 InP 覆盖层 16(n 型覆盖层)的层叠体 82。

[0053] 其次,如图 7 所示,在 n 型 InP 覆盖层 16 上形成 SiO_2 绝缘膜 84 并进行构图。并且,如图 8 所示,利用将 SiO_2 绝缘膜 84 用作掩模的湿法蚀刻等,对层叠体 82 进行蚀刻,形成脊结构 18。

[0054] 其次,如图 9 所示,用埋入层 20 对脊结构 18 的两侧进行埋入。此处,作为埋入层 20,利用 MOCVD 法从下方依次形成 p 型 InP 层 22、n 型 InP 层 24(n 型半导体层)、非掺杂 InP 层 86(非掺杂半导体层)、p 型 InP 层 28(p 型半导体层)。

[0055] 其次,如图 10 所示,对 SiO_2 绝缘膜 84 进行刻蚀除去之后,利用 MOCVD 法,在脊结构 18 以及埋入层 20 上依次形成 n 型 InP 层 32、n 型 InP 接触层 34,在其上形成 SiO_2 绝缘膜 36、Ti/Pt/Au 的 n 型电极 38。在 p 型 InP 衬底 10 的下表面形成 Ti/Pt/Au 的 p 型电极 40。

[0056] 之后,使 p 型掺杂剂(例如 Zn)从 p 型 InP 层 28 向非掺杂 InP 层 86 扩散,成为载流子浓度为 $5 \times 10^{17} \text{cm}^{-3}$ 以下的 p 型的半导体层。由此,制造出与实施方式 1 的半导体激光器相同结构的半导体激光器。因此,能够得到与实施方式 1 相同的效果。

[0057] 而且,作为非掺杂半导体层,也可以使用非掺杂 InGaAsP 层或非掺杂 AlInAs 层来代替非掺杂 InP 层 86。InGaAsP 层与 InP 层相比, p 型掺杂剂的扩散系数较小,所以,能够将载流子浓度变低。此外,AlInAs 层与 InGaAsP 层相比, p 型掺杂剂的扩散系数更小,所以,能够将载流子浓度变得更低。

[0058] 实施方式 6

[0059] 图 11 是表示本发明实施方式 6 的半导体激光器的剖面图。对与实施方式 1 的半

导体激光器相同结构要素给出相同符号,因此省略说明。

[0060] 用埋入层 20 对脊结构 18 的两侧进行埋入。对于埋入层 20 来说,从下方依次具有 p 型 InP 层 88、n 型 InP 层 90、半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92、半绝缘性掺杂 Fe 的 InP 层 94。此处, p 型 InP 层 88 的载流子浓度为 $1 \times 10^{18} \text{cm}^{-3}$, n 型 InP 层 90 的载流子浓度为 $1 \times 10^{19} \text{cm}^{-3}$, 半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92 的载流子浓度为 $8 \times 10^{16} \text{cm}^{-3}$, 半绝缘性掺杂 Fe 的 InP 层 94 的载流子浓度为 $8 \times 10^{16} \text{cm}^{-3}$ 。

[0061] 在本实施方式的半导体激光器中,在埋入层 20 中使用半绝缘性掺杂 Fe 的 InP 层 94,所以,能够将埋入层 20 的电容降低到 0.1pF 这样非常小的值,能够进行更高速的调制。此外,在埋入层 20 中插入带隙比 InP 大的半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92,因此能够抑制电子的过量 (overflow),能够抑制在纵向贯穿埋入层 20 的漏电流。

[0062] 参照附图对本实施方式 6 的半导体激光器的制造方法进行说明。首先,与实施方式 5 相同地,进行图 6 ~ 图 8 的工序,形成脊结构 18。

[0063] 其次,如图 12 所示,用埋入层 20 对脊结构 18 的两侧进行埋入。此处,作为埋入层 20,利用 MOCVD 法,从下方依次形成 p 型 InP 层 88、n 型 InP 层 90、半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92、半绝缘性掺杂 Fe 的 InP 层 94。

[0064] 其次,如图 13 所示,对 SiO_2 绝缘膜 84 进行刻蚀除去之后,利用 MOCVD 法,在脊结构 18 以及埋入层 20 上依次形成 n 型 InP 层 32、n 型 InP 接触层 34,在其上形成 SiO_2 绝缘膜 36、Ti/Pt/Au 的 n 型电极 38。在 p 型 InP 衬底 10 的下表面形成 Ti/Pt/Au 的 p 型电极 40。通过以上的工序,制造出本实施方式的半导体激光器。

[0065] 本实施方式的特征在于,如图 11 所示,在形成半绝缘性掺杂 Fe 的 InP 层 94 之后,不使半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92 在表面露出。对于这些埋入层 20 的生长更详细地进行说明。

[0066] 首先,如图 14 所示,从 (001) 面向上方并且从脊结构 18 的侧面向横向分别结晶生长 p 型 InP 层 88、n 型 InP 层 90、半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92。但是,这些半导体层不在 (111)B 面上生长。

[0067] 其次,如图 15 所示,当半绝缘性掺杂 Fe 的 InP 层 94 的结晶生长进行时,(111)B 面与 (001) 面汇合,半绝缘性掺杂 Fe 的 InP 层 94 的生长表面仅为 (111)B 面与 (001) 面。

[0068] 其次,如图 16 所示,不仅是 (001) 面上,也在 (111)B 面上开始生长半绝缘性掺杂 Fe 的 InP 层 94。

[0069] 这样,在 (111)B 面与 (001) 面汇合之前,若使半绝缘性掺杂 Fe 的 Al (Ga) InAs 埋入层 20 生长结束,则不使半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92 在表面露出,能够完全被半绝缘性掺杂 Fe 的 InP 层 94 覆盖。

[0070] 因此,在本实施方式中,在形成半绝缘性掺杂 Fe 的 InP 层 94 之后,不使半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92 在表面露出,所以,能够防止半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92 的氧化。因此,能够使 n 型 InP 层 32 在半绝缘性掺杂 Fe 的 Al (Ga) InAs 层 92 上无缺陷地正常生长,所以,能够成品率良好地得到漏电流少并且能进行高速调制的半导体激光器。

[0071] 附图标记说明:12、56 是 p 型 InP 覆盖层 (p 型覆盖层),14、54 是 AlGaInAs 应变量子阱活性层 (活性层),16、52 是 n 型 InP 覆盖层 (n 型覆盖层),18 是脊结构,20 是埋入层,24、62 是 n 型 InP 层 (n 型半导体层),26、60 是低载流子浓度 p 型 InP 层 (p 型半导体

层), 28、58 是 p 型 InP 层 (p 型半导体层), 30、46、66、80 是 pn 结, 44、78 是低载流子浓度 n 型 InP 层 (n 型半导体层), 86 是非掺杂 InP 层 (非掺杂半导体层), 88 是 p 型 InP 层, 90 是 n 型 InP 层, 92 是半绝缘性掺杂 Fe 的 Al (Ga) InAs 层, 94 是半绝缘性掺杂 Fe 的 InP 层。

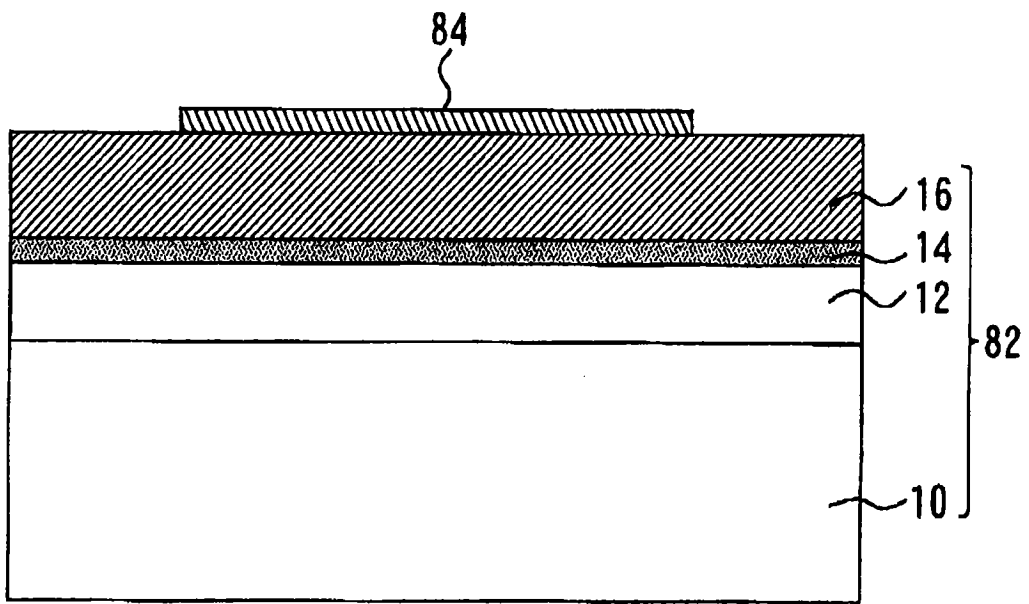


图 7

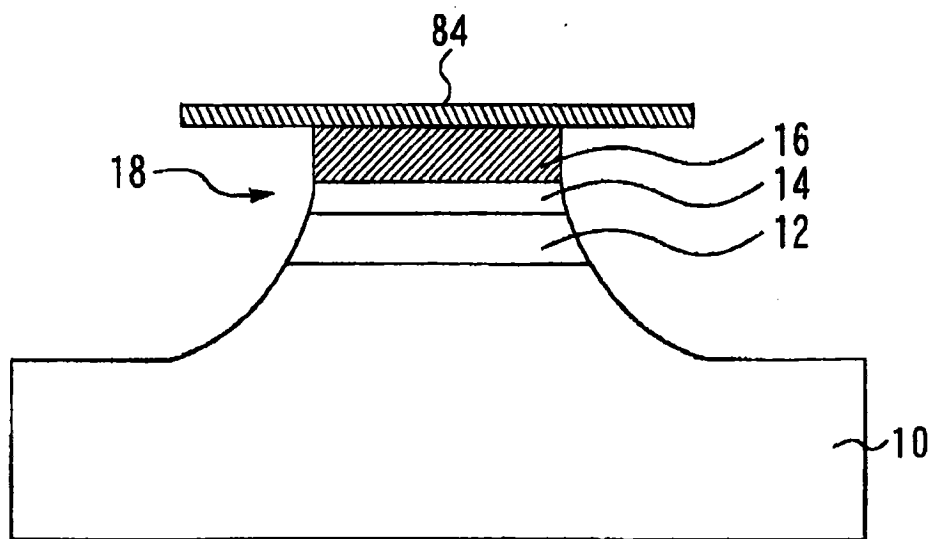


图 8

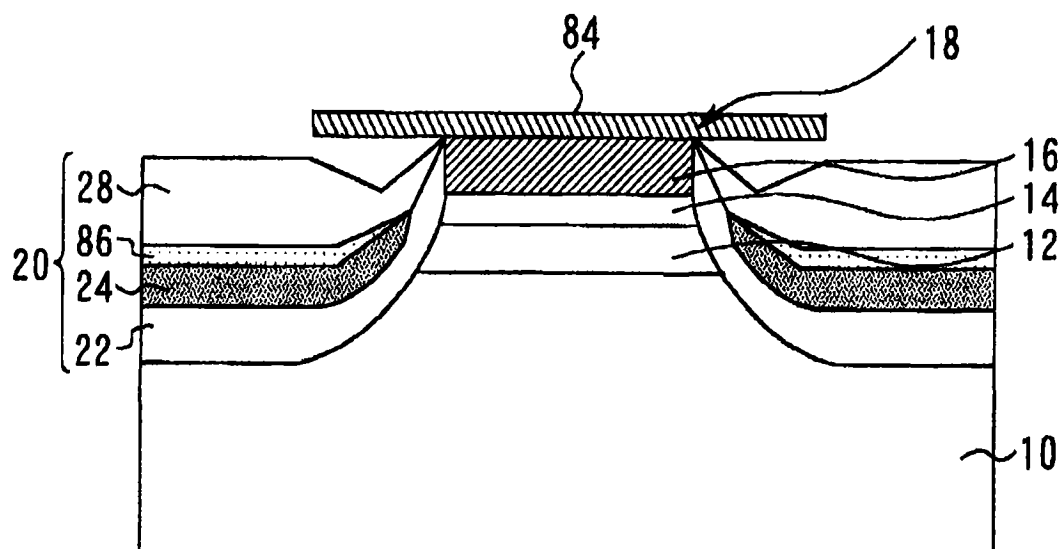


图 9

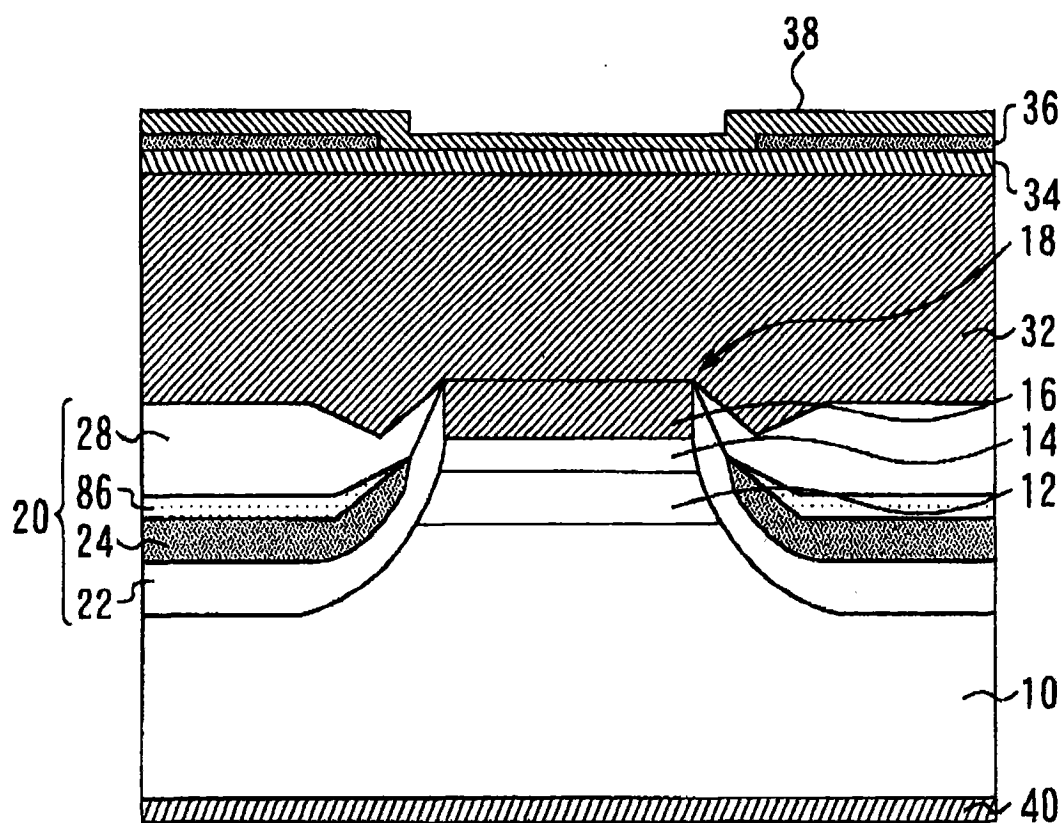


图 10

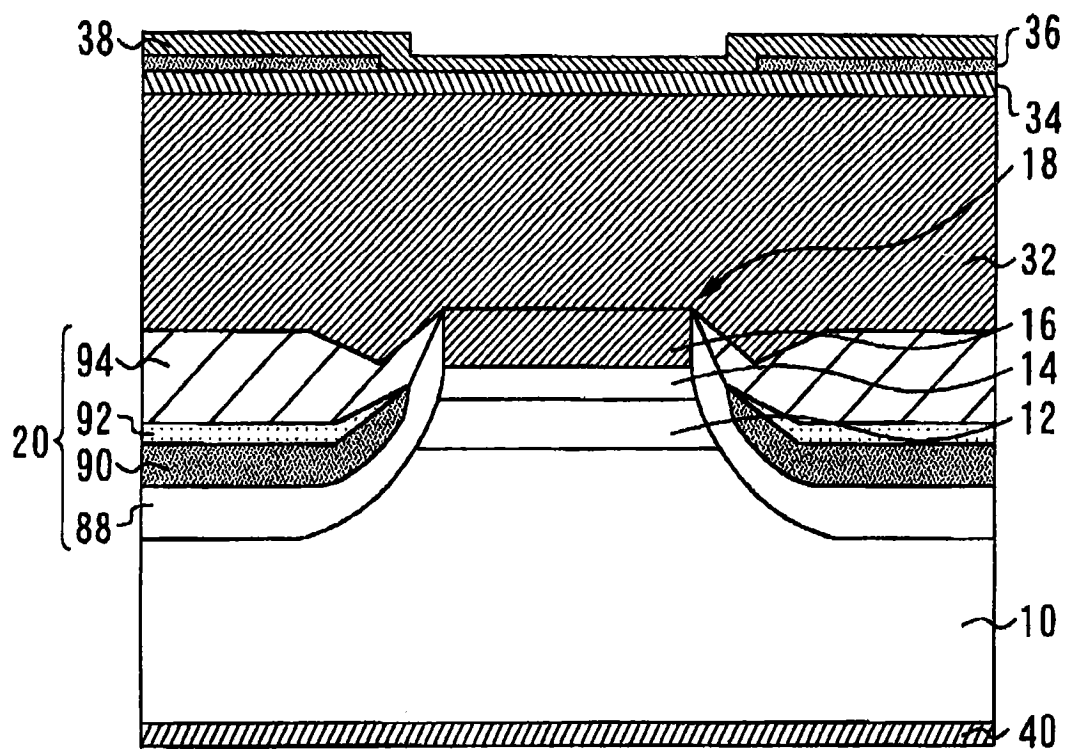


图 11

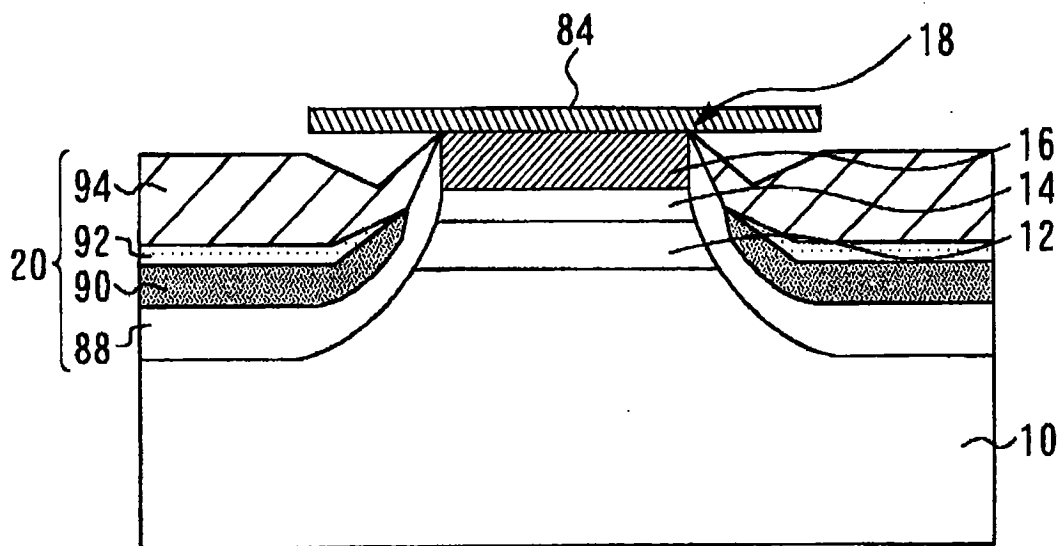


图 12

