



(21)申請案號：112100372

(22)申請日：中華民國 112 (2023) 年 01 月 05 日

(51)Int. Cl. : H01L23/31 (2006.01)

H01L23/488 (2006.01)

H01L23/528 (2006.01)

(30)優先權：2022/01/19 美國

17/579,434

(71)申請人：美商高通公司 (美國) QUALCOMM INCORPORATED (US)

美國

(72)發明人：比奧 瓊雷伊維拉爾巴 BUOT, JOAN REY VILLARBA (US)；王 志杰 WANG, ZHIJIE (US)；魏 弘博 WE, HONG BOK (US)；佩托 安尼奇 PATIL, ANIKET (IN)

(74)代理人：李世章

申請實體審查：無 申請專利範圍項數：30 項 圖式數：12 共 84 頁

(54)名稱

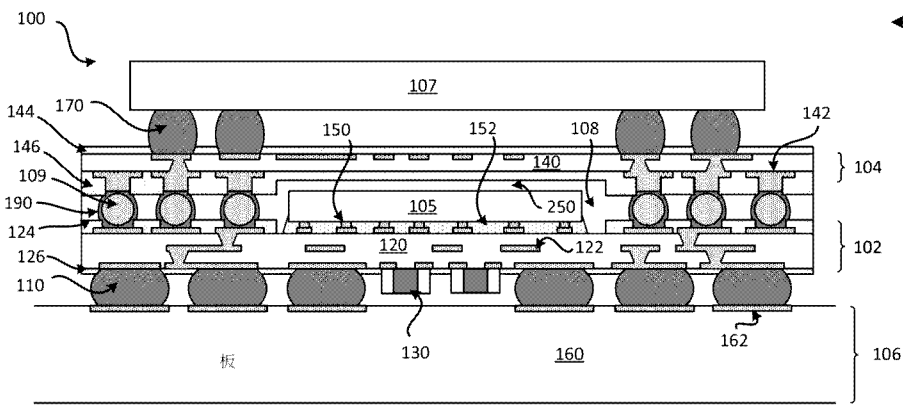
包括具有柱互連和具有空腔的阻焊層的襯底的封裝

(57)摘要

一種封裝，包括：第一襯底、耦合到第一襯底的第一整合裝置和第二襯底，以及耦合到第一襯底和第二襯底的複數個焊料互連。第一襯底包括：至少一個第一介電層；第一複數個互連，其中第一複數個互連包括第一複數個柱互連；及耦合到第一襯底的第一表面的第一阻焊層。第二襯底包括：第一表面與第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括第二複數個柱互連；第二阻焊層，其耦合到第二襯底的第二表面。第二襯底的第二表面面向第一襯底。第二阻焊層包括空腔。

A package comprising a first substrate, a first integrated device coupled to the first substrate, and a second substrate, and a plurality of solder interconnects coupled to the first substrate and the second substrate. The first substrate comprises at least one first dielectric layer; a first plurality of interconnects, wherein the first plurality of interconnects include a first plurality of post interconnects; and a first solder resist layer coupled to a first surface of the first substrate. The second substrate comprises a first surface and a second surface; at least one second dielectric layer; a second plurality of interconnects, wherein the second plurality of interconnects comprises a second plurality of post interconnects; and a second solder resist layer coupled to the second surface of the second substrate. The second surface of the second substrate faces the first substrate. The second solder resist layer includes a cavity.

指定代表圖：



橫截面輪廓圖
圖1

- 符號簡單說明：
- 100:封裝
 - 102:第一襯底
 - 104:第二襯底
 - 105:第一整合裝置
 - 106:板
 - 107:第二整合裝置
 - 108:封閉層
 - 109:互連
 - 110:焊料互連
 - 120:至少一個第一介電層
 - 122:第一複數個互連
 - 122a:互連
 - 124:阻焊層
 - 126:阻焊層
 - 130:被動裝置
 - 140:至少一個第二介電層
 - 142:第二複數個互連
 - 142a:柱互連
 - 144:阻焊層
 - 146:阻焊層
 - 146a:阻焊層
 - 146b:阻焊層
 - 150:支柱互連
 - 152:底部填充
 - 160:至少一個板介電層
 - 162:互連
 - 170:焊料互連
 - 190:焊料互連

【發明摘要】

【中文發明名稱】包括具有柱互連和具有空腔的阻焊層的襯底的封裝

【英文發明名稱】 PACKAGE COMPRISING A SUBSTRATE WITH POST INTERCONNECTS AND A SOLDER RESIST LAYER HAVING A CAVITY

【中文】

一種封裝，包括：第一襯底、耦合到第一襯底的第一整合裝置和第二襯底，以及耦合到第一襯底和第二襯底的複數個焊料互連。第一襯底包括：至少一個第一介電層；第一複數個互連，其中第一複數個互連包括第一複數個柱互連；及耦合到第一襯底的第一表面的第一阻焊層。第二襯底包括：第一表面與第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括第二複數個柱互連；第二阻焊層，其耦合到第二襯底的第二表面。第二襯底的第二表面面向第一襯底。第二阻焊層包括空腔。

【英文】

A package comprising a first substrate, a first integrated device coupled to the first substrate, and a second substrate, and a plurality of solder interconnects coupled to the first substrate and the second substrate. The first substrate comprises at least one first dielectric layer; a first plurality of interconnects, wherein the first plurality of interconnects include a first plurality of post interconnects; and a first solder resist layer coupled to a first surface of the first substrate. The second substrate comprises a first surface and a second surface; at least one second dielectric layer; a second plurality of interconnects, wherein the second plurality of interconnects comprises a

second plurality of post interconnects; and a second solder resist layer coupled to the second surface of the second substrate. The second surface of the second substrate faces the first substrate. The second solder resist layer includes a cavity.

【指定代表圖】第（ 1 ）圖。

【代表圖之符號簡單說明】

1 0 0 : 封 裝

1 0 2 : 第 一 襯 底

1 0 4 : 第 二 襯 底

1 0 5 : 第 一 整 合 裝 置

1 0 6 : 板

1 0 7 : 第 二 整 合 裝 置

1 0 8 : 封 閉 層

1 0 9 : 互 連

1 1 0 : 焊 料 互 連

1 2 0 : 至 少 一 個 第 一 介 電 層

1 2 2 : 第 一 複 數 個 互 連

1 2 2 a : 互 連

1 2 4 : 阻 焊 層

1 2 6 : 阻 焊 層

1 3 0 : 被 動 裝 置

1 4 0 : 至 少 一 個 第 二 介 電 層

1 4 2 : 第 二 複 數 個 互 連

1 4 2 a : 柱 互 連

1 4 4 : 阻 焊 層

1 4 6 : 阻 焊 層

1 4 6 a : 阻 焊 層

1 4 6 b : 阻 焊 層

1 5 0 : 支 柱 互 連

1 5 2 : 底 部 填 充

1 6 0 : 至 少 一 個 板 介 電 層

1 6 2 : 互 連

1 7 0 : 焊 料 互 連

1 9 0 : 焊 料 互 連

【特徵化學式】

無

【發明說明書】

【中文發明名稱】包括具有柱互連和具有空腔的阻焊層的襯底的封裝

【英文發明名稱】 PACKAGE COMPRISING A SUBSTRATE WITH POST INTERCONNECTS AND A SOLDER RESIST LAYER HAVING A CAVITY

【技術領域】

【0001】 本專利申請案主張於2022年1月19日在美國專利局提交的非臨時申請案第17/579,434號的優先權和權益，其全部內容經由引用併入本文，如同在下文完整闡述全部內容並且用於所有適用的目的。

【0002】 各種特徵係關於具有襯底和整合裝置的封裝。

【先前技術】

【0003】 封裝可以包括襯底和整合裝置。這些部件耦合在一起以提供可執行各種電氣功能的封裝。存在提供效能更好的封裝的持續需要。亦存在減小封裝的整體尺寸的持續需要。

【發明內容】

【0004】 各種特徵涉及具有襯底和整合裝置的封裝。

【0005】 一個實例提供了一種封裝，包括：第一襯底，第一襯底包括至少一個第一介電層和第一複數個互連；第一整合裝置，其耦合到第一襯底；第二襯底；及複數個球互連（ball interconnect）和複數個焊料互連，其耦合到第一襯底和第二襯底。第二襯底包括：第一表面與第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括複數個柱互連（post interconnect）；及

阻焊層，其耦合到第二襯底的第二表面。第二襯底的第二表面面向第一襯底。阻焊層包括空腔。空腔位於第一整合裝置與阻焊層之間。複數個球互連和複數個焊料互連位於第一襯底和第二襯底之間。複數個球互連和複數個焊料互連被配置為將第一襯底耦合到第二襯底。

【0006】 另一個實例提供了一種封裝，包括：第一襯底，耦合到第一襯底的第一整合裝置，以及第二襯底，以及耦合到第一襯底和第二襯底的複數個焊料互連。第一襯底包括：至少一個第一介電層；第一複數個互連，其中第一複數個互連包括第一複數個柱互連；及第一阻焊層，其耦合到第一襯底的第一表面。第二襯底包括：第一表面與第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括第二複數個柱互連；及第二阻焊層，其耦合到第二襯底的第二表面。第二襯底的第二表面面向第一襯底。第二阻焊層包括空腔。空腔位於第一整合裝置與第二阻焊層之間。複數個焊料互連位於第一襯底和第二襯底之間。複數個焊料互連被配置為將第一襯底耦合到第二襯底。

【0007】 另一個實例提供了一種封裝，包括：第一襯底，第一襯底包括至少一個第一介電層和第一複數個互連；耦合到第一襯底的第一整合裝置；第二襯底；及耦合到第一襯底和第二襯底的用於襯底間互連的單元。第二襯底包括：第一表面與第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括複數個柱互連；及耦

合到第二襯底的第二表面的阻焊層。阻焊層包括空腔。空腔位於第一整合裝置與阻焊層之間。用於襯底間互連的單元位於第一襯底和第二襯底之間。用於襯底間互連的單元被配置為將第一襯底耦合到第二襯底。

【0008】 另一個實例提供了一種方法，包括：提供第一襯底，該第一襯底包括至少一個第一介電層和第一複數個互連。該方法將第一整合裝置耦合到第一襯底。該方法經由複數個襯底間互連將第二襯底耦合到第一襯底，使得複數個襯底間互連位於第一襯底和第二襯底之間。第二襯底包括：第一表面與第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括複數個柱互連；及耦合到第二襯底的第二表面的阻焊層。阻焊層包括空腔。空腔位於阻焊層與第一整合裝置之間。

【圖式簡單說明】

【0009】 各種特徵、性質和優點在結合附圖時從下文闡述的詳細描述中可以變得顯而易見，在附圖中相同的元件符號貫穿始終相應地標識。

【0010】 圖1圖示封裝的示例性橫截面輪廓圖，該封裝包括襯底，該襯底包括柱互連和具有空腔的阻焊層。

【0011】 圖2圖示封裝的特寫截面輪廓圖，該封裝包括襯底，該襯底包括柱互連和具有空腔的阻焊層。

【0012】 圖3圖示封裝的示例性橫截面輪廓圖，該封裝包括襯底，該襯底包括柱互連和具有空腔的阻焊層。

【0013】 圖 4 圖示封裝的特寫截面輪廓圖，該封裝包括襯底，該襯底包括柱互連和具有空腔的阻焊層。

【0014】 圖 5 A - 5 C 圖示用於製造封裝的示例性序列，該封裝包括襯底，該襯底包括柱互連和具有空腔的阻焊層。

【0015】 圖 6 A - 6 C 圖示用於製造封裝的示例性序列，該封裝包括襯底，該襯底包括柱互連和具有空腔的阻焊層。

【0016】 圖 7 圖示用於製造封裝的方法的示例性流程圖，該封裝包括襯底，該襯底包括柱互連和具有空腔的阻焊層。

【0017】 圖 8 圖示用於製造封裝的方法的示例性流程圖，該封裝包括經由球互連耦合的襯底。

【0018】 圖 9 圖示用於製造封裝的方法的示例性流程圖，該封裝包括經由焊料互連耦合的襯底。

【0019】 圖 10 A - 10 C 圖示用於製造包括柱互連和具有空腔的阻焊層的襯底的示例性序列。

【0020】 圖 11 示出用於製造包括柱互連和具有空腔的阻焊層的襯底的方法的示例性流程圖。

【0021】 圖 12 圖示可以整合這裡描述的晶粒、電子電路、整合裝置、整合被動裝置（IPD）、被動部件、封裝及/或裝置封裝的各種電子設備。

【實施方式】

【0022】 在下文的描述中，提供具體細節以提供對本案的各個態樣的透徹理解。然而，本發明所屬領域中具有通常知識者將理解，可以在沒有這些具體細節的情況下實踐這些態樣。例如，可以在方塊圖中示出電路以避免以不必要

的細節模糊這些態樣。在其他情況下，可能未詳細示出眾所周知的電路、結構和技術以免混淆本案的各態樣。

【0023】 本案描述了封裝，該封裝包括：第一襯底，該第一襯底包括至少一個第一介電層和第一複數個互連；耦合到第一襯底的第一整合裝置；第二襯底；及複數個球互連和複數個焊料互連，其與第一襯底和第二襯底耦合。第二襯底包括第一表面和第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包含複數個柱互連；及阻焊層，其耦合到第二襯底的第二表面。第二襯底的第二表面面向第一襯底。阻焊層包括空腔。該空腔位於第一整合裝置和阻焊層之間。複數個球互連和複數個焊料互連位於第一襯底和第二襯底之間。複數個球互連和複數個焊料互連被配置為將第一襯底耦合到第二襯底。本案描述了一種封裝，該封裝包括：第一襯底，與第一襯底耦合的第一整合裝置，以及第二襯底，以及與第一襯底和第二襯底耦合的複數個焊料互連。第一襯底包括：至少一個第一介電層；第一複數個互連，其中第一複數個互連包括第一複數個柱互連；及第一阻焊層，其耦合到第一襯底的第一表面。第二襯底包括：第一表面和第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括第二複數個柱互連；及第二阻焊層，其耦合到第二襯底的第二表面。第二襯底的第二表面面向第一襯底。第二阻焊層包括空腔。該空腔位於第一整合裝置和第二阻焊層之間。複數個焊料互連位於第一襯底和第二襯底之間。複數個焊料互連

配置為將第一襯底與第二襯底耦合。如下文進一步描述的，該封裝在襯底之間提供了高密度互連路由（例如，高密度襯底間互連），這有助於提供改進的封裝效能，同時保持封裝小和薄。

包括襯底的示例性封裝，該襯底具有柱互連和具有空腔的阻焊層

【0024】 圖1圖示封裝100的橫截面輪廓視圖，封裝100包括襯底，該襯底具有柱互連的和具有空腔的阻焊層。封裝100可以是疊層封裝（package on package，PoP）。封裝100經由複數個焊料互連110耦合到板106。板106包括至少一個板介電層160和複數個板互連162。板106可能包括印刷電路板（PCB）。

【0025】 封裝100包括第一襯底102、第一整合裝置105和底部填充（underfill）152。第一襯底102、第一整合裝置105和底部填充152可以被視為第一封裝的一部分。第一整合裝置105經由複數個支柱互連（pillar interconnect）150耦合到襯底102的第一表面（例如，頂表面）。第一襯底102包括至少一個第一介電層120和第一複數個互連122。第一整合裝置105經由複數個支柱互連150耦合到第一襯底102的第一複數個互連122。在複數個支柱互連150與第一複數個互連122之間可能存在焊料互連（未圖示）。亦即，在某些實施方案中，焊料互連可以用來將複數個支柱互連150與第一複數個互連122相耦合。底部填充152位於第一整合裝置105和第一襯底102

之間。第一襯底 102 包括阻焊層 124 和阻焊層 126。阻焊層 124 耦合到第一襯底 102 的第一表面（例如，第一襯底 102 的頂表面）。阻焊層 126 耦合到第一襯底 102 的第二表面（例如，底表面）。複數個被動裝置 130 耦合到第一襯底 102 的第二表面。被動裝置 130 可能包括電容器及/或電感器。

【0026】 封裝 100 包括第二襯底 104 和第二整合裝置 107。第二襯底 104 和第二整合裝置 107 可以被認為是第二封裝的一部分。第二整合裝置 107 經由複數個焊料互連 170 耦合到第二襯底 104 的第一表面（例如，頂表面）。第二襯底 104 包括至少一個第二介電層 140 和第二複數個互連 142。如下文將進一步描述的，第二複數個互連 142 可以包括複數個柱互連。第二整合裝置 107 經由複數個焊料互連 170 耦合到第二襯底 104 的第二複數個互連 142。第二襯底 104 包括阻焊層 144 和阻焊層 146。阻焊層 144 耦合到第二襯底 104 的第一表面（例如，頂表面）。阻焊層 146 耦合到第二襯底 104 的第二表面（例如，底表面）。阻焊層 146 包括空腔。阻焊層 146 可以包括可變厚度。第二襯底 104 可以是中介層（interposer）。第二襯底 104 可以包括兩個或兩個以上金屬層。在一些實施方案中，第二襯底 104 可以使用改進的半加成製程（mSAP）來製造。在一些實施方案中，第一襯底 102 可以使用嵌入式跡線襯底（ETS）製程製造。

【0027】 第二襯底 104 經由複數個球互連 109 和複數個焊料互連 190 耦合到第一襯底 102。複數個球互連 109 和複數

個焊料互連 190 耦合到 (i) 第一襯底 102 的第一複數個互連 122，和 (ii) 第二襯底 104 的第二複數個互連 142。複數個球互連 109 可以包括銅球。複數個球互連 109 及 / 或複數個焊料互連 190 可以用於襯底間互連的單元。複數個球互連 109 及 / 或複數個焊料互連 190 可以是複數個襯底間互連的實例。複數個焊料互連 190 幫助複數個球互連 109 耦合到來自第一襯底 102 的互連和來自第二襯底 104 的互連。複數個焊料互連 190 可以至少部分地封閉 (encapsulate) 複數個球互連 109。

【0028】 第一整合裝置 105 位於第一襯底 102 和第二襯底 104 之間。阻焊層 146 中的空腔位於第一整合裝置 105 之上 (例如，上方)。例如，空腔可以位於阻焊層 146 和第一整合裝置 105 之間。第一整合裝置 105 的背面面向阻焊層 144 的空腔。空腔可以位於阻焊層 146 和第一整合裝置 105 的背面之間。空腔可以位於包括第一整合裝置 105 的封裝的區域中。

【0029】 封裝 100 包括封閉層 108。封閉層 108 位於第一襯底 102 和第二襯底 104 之間。封閉層 108 可以封閉第一整合裝置 105、複數個球互連 109 及 / 或複數個焊料互連 190。封閉層 108 可以位於阻焊層 144 的空腔中。封閉層 108 可以包括模具、樹脂及 / 或環氧樹脂。封閉層 108 可以用於封閉的單元。封閉層 108 可以經由使用壓縮和傳遞模塑製程、片材模塑製程或液體模塑製程來提供。

【0030】 如以下將進一步描述的，阻焊層 146 中的空腔（例如，250）、柱互連（來自複數個互連 142）、複數個球互連 109 及 / 或複數個焊料互連 190 的使用允許襯底之間的更多互連，這有助於提高封裝的效能。例如，阻焊層 146 中的空腔（例如，250）、柱互連（來自複數個互連 142）、複數個球互連 109 及 / 或複數個焊料互連 190 的使用允許具有較小間距的襯底之間的互連（例如，相鄰互連之間的中心到中心的距離較小），這允許襯底之間有更多的互連（從而增加互連的密度）。阻焊層 146 中的空腔、柱互連（來自複數個互連 142）、複數個球互連 109 及 / 或複數個焊料互連 190 的使用允許在襯底之間具有較小間隙的較薄封裝，使得封裝可以在具有低間距的襯底之間具有襯底間互連。這又有助於在襯底之間提供高佈線密度互連。例如，第一襯底 102 和第二襯底 104 之間的互連可以具有小於 270 微米的間距。例如，第一襯底 102 和第二襯底 104 之間的互連可以具有在 150 至 270 微米之間的間距。在一些實施方案中，第一襯底 102 和第二襯底 104 之間的襯底間互連的數量（例如，引腳數）可以等於或大於 300。在一些實施方案中，第一襯底 102 和第二襯底 104 之間的襯底間互連的數量（例如，引腳數）可以高達 400。在一些實施方案中，第一襯底 102 和第二襯底 104 之間的襯底間互連的數量（例如，引腳數）可以在 300 至 400 之間。減小相鄰互連（例如，相鄰球互連、相鄰焊料互連）之間的時間隔和增加襯底間互連的數量有助於在封裝中提供高密度互連佈線。襯底之間

的高密度互連佈線有助於提高封裝的效能。在一些實施方案中，減小相鄰互連之間的時間隔可以將互連佔用的空間減少多達30%。除了增加佈線密度之外，亦可以經由提供具有空腔的阻焊層來減小封裝的總厚度，其中阻焊層中的空腔位於整合裝置之上。亦即，空腔可以位於阻焊層與整合裝置的背面之間。

【0031】 圖2圖示封裝100的特寫視圖。封裝100包括阻焊層146，阻焊層146包括空腔250。空腔250填充有封閉層108。阻焊層146包括具有不同厚度的兩個部分。阻焊層146包括阻焊層146a（例如，阻焊層146的第一部分）和阻焊層146b（例如，阻焊層146的第二部分）。阻焊層146a具有厚度240並且阻焊層146b具有厚度242。阻焊層146a比阻焊層146b厚。厚度240大於厚度242。阻焊層146b與第一整合裝置105的背面部分之間存在間隙282。間隙282包括阻焊層146的空腔250。間隙282填充有封閉層108。阻焊層146a和阻焊層124之間存在間隙280。間隙280填充有封閉層108。在一些實施方案中，間隙282的厚度可以小於間隙280的厚度。因此，例如，阻焊層146b和整合裝置105的背面之間的豎直間隙可以小於第二襯底104的阻焊層146a與第一襯底102的阻焊層124之間的豎直間隙。在一些實施方案中，整合裝置105的背面的一部分可以位於空腔250中。因此，空腔250有助於在第一襯底102和第二襯底104之間容納整合裝置105，同時減小第一襯底102和第二襯底104之間的空間或間隙。

【0032】 第一複數個互連 142 包括複數個柱互連 142a。複數個柱互連 142a 耦合到複數個球互連 109 和複數個焊料互連 190。複數個柱互連 142a 的厚度小於阻焊層 146a 的厚度。複數個柱互連 142a 可以被阻焊層 146a 橫向包圍。第一複數個互連 122 包括複數個互連 122a（例如，焊盤互連）。複數個互連 122a 耦合到複數個球互連 109 和複數個焊料互連 190。

【0033】 在一些實施方案中，複數個球互連 109 可以具有大約 200-270 微米的間距。在一些實施方案中，複數個球互連 109 可以包括橫向包圍第一整合裝置 105 的多達 400 個球互連。每個球互連 109 可以表示第一襯底 102 和第二襯底 104 之間的單獨的電氣路徑。這種配置允許在第一襯底 102 和第二襯底 104 之間具有更高密度佈線的更小和更薄的封裝，同時避免相鄰互連（例如，相鄰球互連 109、相鄰焊料互連 190）之間的任何短路。阻焊層 146 中的空腔 250 有助於確保阻焊層不直接接觸第一整合裝置 105，因為第一襯底 102 和第二襯底 104 儘可能靠近地耦合在一起。

【0034】 在一些實施方案中，為了最大化及/或最佳化第一襯底 102 和第二襯底 104 之間的襯底間互連的數量，可能需要將襯底間互連之間的間距減小到等於或小於 270 微米（例如 200 - 270 微米）。為了實現這一點，可以減小來自第一襯底 102 的互連（例如，122a）和來自第二襯底 104 的互連（例如，142a）之間的豎直間隙及/或豎直空間，使得可以使用具有更小尺寸及/或更小間距的複數個球互

連 109 及 / 或者複數個焊料互連 190。這可以經由提供柱互連（來自複數個互連 142）來實現，這有助於縮小來自第一襯底 102 的互連和來自第二襯底 104 的互連之間的豎直間隙，從而允許更小尺寸及 / 或更小間距球互連 109 及 / 或焊料互連 190。隨著第一襯底 102 和第二襯底 104 之間的豎直間隙減小，第一整合裝置 105 可以碰撞第二襯底 104。為了在第一襯底 102 和第二襯底 104 之間容納第一整合裝置 105，同時仍然減小第一襯底 102 和第二襯底 104 之間的豎直間隙，在阻焊層 146 中形成空腔 250 使得第一整合裝置 105 的背面不直接接觸第二襯底 104。在一些實施方案中，由於第二襯底 104 的柱互連和第一襯底 102 的互連彼此更靠近，所以在第二襯底 104 中使用柱互連有助於為襯底之間的焊料互連提供更小的間距。焊料互連之間的更小間距意味著可以為相同的區域提供更多的焊料互連，這意味著襯底之間更多高密度的佈線。正如下文將至少在圖 3 和圖 4 中進一步描述的，在一些實施方案中，由於每個襯底的柱互連彼此更靠近，因此在第一襯底 102 和第二襯底 104 二者中使用柱互連可以幫助為襯底之間的焊料互連提供更小的間距。這意味著可以在襯底之間提供更多高密度的佈線。

【0035】 封裝 100 的各種部件可以具有各種厚度及 / 或尺寸。在一些實施方案中，複數個柱互連 142a 可以具有大約 40 - 50 微米的厚度。在一些實施方案中，阻焊層 146a 可具有約 65 - 80 微米的厚度（例如，240）。在一些實施方案中，阻焊層 124 與阻焊層 146a 之間の間隙（例如，280）

可為約 75 - 95 微米。在一些實施方案中，複數個球互連 109 可以具有大約 100 - 120 微米的直徑。在一些實施方案中，複數個球互連 109 可以是可選的。因此，一些封裝可以繞過複數個球互連 109 的使用。

【0036】 圖 3 圖示封裝 300 的橫截面輪廓圖，封裝 300 包括具有柱互連和具有空腔的阻焊層的襯底。封裝 300 可以是疊層封裝（PoP）。封裝 300 可以類似於圖 1 和圖 2 中描述的封裝 100。封裝 300 繞過球互連的使用，同時仍然提供在襯底之間具有高密度佈線（例如，高密度襯底間互連）的薄封裝。封裝 300 經由複數個焊料互連 110 耦合到板 106。

【0037】 封裝 300 包括第一襯底 302、第一整合裝置 105 和底部填料 152。第一襯底 302、第一整合裝置 105 和底部填料 152 可以被認為是第一封裝的一部分。第一整合裝置 105 經由複數個支柱互連 150 耦合到襯底 302 的第一表面（例如，頂表面）。第一襯底 302 包括至少一個第一介電層 120 和第一複數個互連 122。第一複數個互連 122 包括複數個柱互連 322。第一整合裝置 105 經由複數個支柱互連 150 耦合到第一襯底 302 的第一複數個互連 122。在複數個支柱互連 150 和第一複數個互連 122 之間可以存在焊料互連（未圖示）。可以使用複數個焊料互連將複數個支柱互連 150 耦合到第一複數個互連 122。底部填料 152 位於第一整合裝置 105 和第一襯底 302 之間。第一襯底 302 包括阻焊層 324 和阻焊層 126。阻焊層 324 耦合到第一襯底 302 的第一表面（例如，頂表面）。阻焊層 324 的厚度大於（例如，

厚於)複數個柱互連322的厚度。複數個柱互連322可以被阻焊層324橫向包圍。阻焊層126耦合到第一襯底302的第二表面(例如,底表面)。複數個被動裝置130耦合到第一襯底302的第二表面。被動裝置130可以包括電容器及/或電感器。

【0038】 封裝300包括第二襯底104和第二整合裝置107。第二襯底104和第二整合裝置107可以被認為是第二封裝的一部分。第二整合裝置107經由複數個焊料互連170耦合到第二襯底104的第一表面(例如,頂表面)。第二襯底104包括至少一個第二介電層140和第二複數個互連142。如下文將進一步描述的,第二複數個互連142可以包括複數個柱互連。第二整合裝置107經由複數個焊料互連170耦合到第二襯底104的第二複數個互連142。第二襯底104包括阻焊層144和阻焊層146。阻焊層144耦合到第二襯底104的第一表面(例如,頂表面)。阻焊層146耦合到第二襯底104的第二表面(例如,底表面)。阻焊層146包括空腔。阻焊層146可以包括可變厚度。第二襯底104可以是中介層。第一襯底302可以包括阻焊層324,其厚度(例如,460)大於(例如,厚於)複數個柱互連322的厚度。第二襯底104可以包括兩個或兩個以上金屬層。在一些實施方案中,第二襯底104可以使用改進的半加成製程(mSAP)來製造。在一些實施方案中,第一襯底302可以使用嵌入式跡線襯底(ETS)製程製造。

【0039】 第二襯底104經由複數個焊料互連190耦合到第一襯底302。複數個焊料互連190耦合到(i)第一襯底302的複數個柱互連322，以及(ii)第二襯底104的第二複數個柱互連142a。複數個焊料互連190可以用於襯底間互連的單元。複數個焊料互連190可以是複數個襯底間互連的實例。

【0040】 第一整合裝置105位於第一襯底302和第二襯底104之間。阻焊層146中的空腔(例如，250)位於第一整合裝置105之上(例如，上方)。第一整合裝置105的背面向阻焊層146的空腔。在一些實施方案中，第一整合裝置105的背面的至少一部分可以位於阻焊層146的空腔250中。

【0041】 封裝300包括封閉層108。封閉層108位於第一襯底302和第二襯底104之間。封閉層108可以封閉第一整合裝置105及/或複數個焊料互連190。封閉層108可以位於阻焊層146的空腔中。

【0042】 如下文將進一步描述的，使用阻焊層146中的空腔、柱互連(來自複數個互連142)、複數個焊料互連190和複數個柱互連322允許更薄的封裝，該封裝具有在具有低間距的襯底之間互連。這又有助於在襯底之間提供高佈線密度互連(例如，高密度襯底間互連)。例如，第一襯底302和第二襯底104之間的互連可以具有小於270微米的間距。例如，第一襯底302和第二襯底104之間的互連可以具有在150和270微米之間的間距。在一些實施方案中，

第一襯底302和第二襯底104之間的襯底間互連的數量(例如,引腳數)可以等於或大於300。在一些實施方案中,第一襯底302和第二襯底104之間的襯底間互連的數量(例如,引腳數)可以高達400。在一些實施方案中,第一襯底302和第二襯底104之間的襯底間互連的數量(例如,引腳數)可以在300至400之間。減小相鄰互連(例如,相鄰焊料互連)之間的時間隔和增加襯底間互連的數量有助於在封裝中提供高密度互連佈線。襯底之間的高密度互連佈線(例如,高密度襯底間互連)有助於提高封裝的效能。在一些實施方案中,減小相鄰互連之間的時間隔可以將互連佔用的空間減少多達30%。除了增加佈線密度之外,亦可以經由提供具有空腔的阻焊層來減小封裝的總厚度,其中阻焊層中的空腔位於整合裝置之上。

【0043】 圖4圖示封裝300的特寫視圖。封裝300包括阻焊層146,阻焊層146包括空腔250。空腔250填充有封閉層108。阻焊層146包括具有不同厚度的兩個部分。阻焊層146包括阻焊層146a和阻焊層146b。阻焊層146a具有厚度240並且阻焊層146b具有厚度242。阻焊層146a比阻焊層146b厚。厚度240大於厚度242。阻焊層146b與第一整合裝置105的背面部分之間存在間隙282。間隙282包括阻焊層146的空腔250。間隙282填充有封閉層108。阻焊層146a和阻焊層124之間存在間隙480。間隙480填充有封閉層108。

【0044】 第一複數個互連 142 包括複數個柱互連 142a。複數個柱互連 142a 耦合到複數個焊料互連 190。複數個柱互連 142a 的厚度小於阻焊層 146a 的厚度。複數個柱互連 322 的厚度小於阻焊層 324 的厚度。複數個柱互連 322 耦合到複數個焊料互連 190。

【0045】 在一些實施方案中，為了最大化及/或最佳化第一襯底 102 和第二襯底 104 之間的襯底間互連的數量，可能需要將襯底間互連之間的間距減小到等於或小於 270 微米（例如，150 - 270 微米）。為實現這一點，可以減小來自第一襯底 102 的互連（例如，122a）和來自第二襯底 104 的互連（例如，142a）之間的豎直間隙及/或豎直空間，使得可以使用具有更小的尺寸及/或更小的間距的複數個焊料互連 190。這可以經由提供柱互連（來自複數個互連 142）和柱互連 322（來自複數個互連 122）來實現，這有助於縮小來自第一襯底 102 的互連和來自第二襯底 104 的互連之間的豎直間隙，從而允許更小尺寸及/或更小間距的焊料互連 190。隨著第一襯底 102 和第二襯底 104 之間的豎直間隙減小，第一整合裝置 105 可以碰撞第二襯底 104。為了在第一襯底 102 和第二襯底 104 之間容納第一整合裝置 105，同時仍然減小第一襯底 102 和第二襯底 104 之間的豎直間隙，在阻焊層 146 中形成空腔 250，使得第一整合裝置 105 的背面不與第二襯底 104 直接接觸。以下是各種部件的示例性尺寸及/或值，其有助於提供間距等於或小於 270 微米（例如 150 - 270 微米）的襯底間互連。在一些實施方案

中，在第一襯底 102 和第二襯底 104 二者中使用柱互連有助於為襯底之間的焊料互連提供更小的間距（由於每個襯底的柱互連彼此更靠近）。焊料互連之間的更小間距意味著可以為相同的區域提供更多的焊料互連，這意味著襯底之間更多高密度的佈線。

【0046】 封裝 300 的各種部件可以具有各種厚度及 / 或尺寸。在一些實施方案中，複數個柱互連 142a 可以具有大約 40 - 50 微米的厚度。在一些實施方案中，阻焊層 146a 可具有約 65 - 80 微米的厚度（例如，240）。在一些實施方案中，阻焊層 124 與阻焊層 146a 之間の間隙（例如，480）可為約 50 - 70 微米。在一些實施方案中，阻焊層 324 可具有約 30 - 50 微米的厚度（例如，460）。在一些實施方案中，複數個焊料互連 190 可以具有大約 50 - 70 微米的直徑。在一些實施方案中，間隙 282 的厚度可小於間隙 480 的厚度。因此，例如，阻焊層 146b 與整合裝置 105 的背面之間的豎直間隙可小於第二襯底 104 的阻焊層 146a 和第一襯底 102 的阻焊層 324 之間的豎直間隙。在一些實施方案中，整合裝置 105 的背面的一部分可以位於空腔 250 中。因此，空腔 250 有助於將整合裝置 105 容納在第一襯底 102 和第二襯底 104 之間，同時減小第一襯底 102 和第二襯底 104 之間的空間或間隙。

【0047】 在一些實施方案中，上述尺寸有助於提供包括複數個焊料互連 190 的封裝，這些焊料互連 190 可以具有大約 150 - 270 微米的間距。在一些實施方案中，複數個焊料互

連 190 可以包括多達 400 個橫向包圍第一整合裝置 105 的焊料互連（例如，焊球）。焊料互連 190 中的每一個可以代表第一襯底 302 和第二襯底 104 之間的單獨電氣路徑。這種配置允許更小和更薄的封裝，其在第一襯底 302 和第二襯底 104 之間具有更高密度的佈線，同時避免相鄰互連（例如，相鄰焊料互連 190）之間的任何短路。阻焊層 146 中的空腔 250 有助於確保阻焊層不直接觸碰到第一整合裝置 105，因為第一襯底 302 和第二襯底 104 儘可能靠近地耦合在一起。

【0048】 如在本案中使用的柱互連可以是其高度（例如，厚度）等於及/或大於其寬度及/或直徑的互連。柱互連可以耦合到焊盤互連。柱互連可以從焊盤互連垂直延伸（例如，從焊盤互連的表面垂直延伸）。柱互連可以被阻焊層橫向包圍（例如，部分或完全）。柱互連可以從襯底的表面（例如，第一表面、第二表面）豎直地及/或垂直地延伸。襯底的柱互連可以從襯底的表面豎直地及/或垂直地延伸並且遠離柱互連是其一部分的襯底的介電層。柱互連可以不與襯底的介電層直接接觸。柱互連（例如，142a、322）可以與襯底的阻焊層（例如，146a、324）直接接觸。

【0049】 整合裝置（例如，105、107）可以包括晶粒（例如，半導體裸晶粒）。整合裝置可以包括電源管理積體電路（PMIC）。整合裝置可以包括應用處理器。整合裝置可以包括數據機。整合裝置可以包括射頻（RF）裝置、被動裝置、濾波器、電容器、電感器、天線、發射器、接收器、

基於砷化鎵（**G a A s**）的整合裝置、表面聲波（**S A W**）濾波器、體聲波（**B A W**）濾波器、發光二極體（**L E D**）整合裝置、基於矽（**S i**）的整合裝置、基於碳化矽（**S i C**）的整合裝置、記憶體、電源管理處理器及/或其組合。整合裝置（例如，**105**、**107**）可以包括至少一個電子電路（例如，第一電子電路、第二電子電路等）。整合裝置可以包括電晶體。整合裝置可以是電子部件及/或電子設備的實例。在一些實施方案中，整合裝置可以是小晶片。小晶片的製造可以提供更好及/或改進的產量（相對於其他類型的整合裝置），這可以降低製造小晶片的總成本。不同的小晶片可以具有不同的尺寸及/或形狀。不同的小晶片可以被配置為提供不同的功能。不同的小晶片可能具有不同的互連密度（例如，具有不同寬度及/或間隔的互連）。在一些實施方案中，可以使用多個小晶片來執行一或多個晶片（例如，一或多個整合裝置）的功能。相對於使用單個晶片執行封裝的所有功能，使用執行多個功能的多個小晶片可以降低封裝的總成本。

【0050】 封裝（例如，**100**、**300**）可以在射頻（**R F**）封裝中實現。**R F**封裝可以是射頻前端（**R F F E**）封裝。封裝（例如，**100**、**300**）可以被配置為提供無線保真（**W i F i**）通訊及/或蜂巢通訊（例如，**2 G**、**3 G**、**4 G**、**5 G**）。封裝（例如，**100**、**300**）可以被配置為支援行動通訊全球系統（**G S M**）、通用行動電訊系統（**U M T S**）及/或長期進化

(LTE)。封裝(例如,100、300)可以被配置為發送和接收具有不同頻率及/或通訊協定的訊號。

【0051】 已經描述了各種封裝,下文將描述用於製造封裝的序列。

用於製造包括襯底的封裝的示例性序列,該襯底具有柱互連和具有空腔的阻焊層

【0052】 在一些實施方案中,製造封裝包括幾個程序。圖5A-5C圖示用於提供或製造封裝的示例性序列。在一些實施方案中,圖5A-5C的序列可用於提供或製造封裝100。然而,圖5A-5C的程序可用於製造本文中描述的任何封裝(例如,300)。

【0053】 應該注意的是,圖5A-5C的序列可以組合一或多個階段,以便簡化及/或闡明用於提供或製造封裝的序列。在一些實施方案中,程序的順序可以改變或修改。在一些實施方案中,在不脫離本案的範疇的情況下,一或多個程序可以被替換或代替。

【0054】 階段1(如圖5A所示)說明了提供襯底102之後的狀態。襯底102包括至少一個介電層120和複數個互連122。襯底102可以包括第一表面(例如,頂表面)和第二表面(例如,底表面)。襯底102可以使用如圖10A-10C中描述的方法製造。在一些實施方案中,提供有芯襯底(cored substrate)(例如,包括芯層的襯底)。

【0055】 階段2說明了在第一整合裝置105耦合到襯底102的第一表面(例如,頂表面)之後的狀態。第一整合

裝置 105 可以經由複數個支柱互連 150 和焊料互連（未圖示）耦合到襯底 102。焊料回流製程可以用於將第一整合裝置 105 耦合到襯底 102。階段 2 亦圖示在第一整合裝置 105 和襯底 102 之間提供及 / 或形成的底部填料 152。

【0056】 階段 3 說明了提供襯底 104 之後的狀態。襯底 104 包括至少一個介電層 140 和複數個互連 142。襯底 104 可以包括第一表面（例如，頂表面）和第二表面（例如，底表面）。複數個互連 142 可以包括柱互連 142a。襯底 104 包括阻焊層 144 和阻焊層 146。阻焊層 146 包括空腔（例如，250）。襯底 104 可以使用如圖 10A - 10C 中描述的方法製造。在一些實施方案中，提供有芯襯底（例如，包括芯層的襯底）。

【0057】 階段 4 說明了在襯底 104 經由複數個球互連 109 和複數個焊料互連 190 耦合到襯底 102 之後的狀態。焊料回流製程可以用於將襯底 104 耦合到襯底 102。複數個球互連 109 可以在襯底 104 耦合到襯底 102 之前耦合到襯底 104。襯底 104 耦合到襯底 102 使得第一整合裝置 105 位於襯底 102 和襯底 104 之間。第一整合裝置 105 可以位於阻焊層 146 的空腔（例如 250）下方。複數個球互連 109 和複數個焊料互連 190 耦合到（i）第二襯底 104 的複數個柱互連 142a，和（ii）第一襯底 102 的複數個互連 122。

【0058】 階段 5（如圖 5B 所示）說明了在襯底 102 和襯底 104 之間提供封閉層 108 之後的狀態。封閉層 108 可以封閉第一整合裝置 105、複數個球互連 109 及 / 或複數個焊料互

連 190。封閉層 108 可以位於阻焊層 146 的空腔（例如，250）中。封閉層 108 可以包括模具、樹脂及 / 或環氧樹脂。封閉層 108 可以是用於封閉的單元。封閉層 108 可以經由使用壓縮和傳遞模塑製程、片材模塑製程或液體模塑製程來提供。

【0059】 階段 6 說明了第二整合裝置 107 耦合到襯底 104 的第一表面（例如，頂表面）之後的狀態。第二整合裝置 107 可以經由複數個焊料互連 170 耦合到襯底 104。可以使用焊料回流製程將第二整合裝置 107 耦合到襯底 104。

【0060】 階段 7（如圖 5C 所示）說明了複數個被動裝置 130 耦合到襯底 102 的第二表面（例如，底表面）。複數個被動裝置 130 可以經由複數個焊料互連（未圖示）耦合到襯底 102。焊料回流製程可用於將複數個被動裝置 130 耦合到襯底 102。

【0061】 階段 8 說明了在複數個焊料互連 110 耦合到襯底 102 的第二表面之後的狀態。焊料回流製程可以用於將複數個焊料互連 110 耦合到襯底 102。階段 8 可以說明封裝 100。封裝 100 可以一次製造一個，或者可以一起製造為一或多個晶片的一部分，隨後分割（*singulate*）成單獨的封裝。

用於製造包括襯底的封裝的示例性序列，該襯底具有柱互連和具有空腔的阻焊層

【0062】 在一些實施方案中，製造封裝包括幾個程序。圖 6A - 6C 說明了用於提供或製造封裝的示例性序列。在一些

實施方案中，圖 6 A - 6 C 的序列可用於提供或製造封裝 3 0 0。然而，圖 6 A - 6 C 的程序可用於製造本案中描述的任何封裝（例如，1 0 0）。

【0063】 應該注意的是，圖 6 A - 6 C 的序列可以組合一或多個階段，以便簡化及 / 或闡明提供或製造封裝的序列。在一些實施方案中，程序的順序可以改變或修改。在一些實施方案中，在不脫離本案的範疇的情況下，一或多個程序可以被替換或代替。

【0064】 階段 1（如圖 6 A 所示）說明了提供襯底 3 0 2 之後的狀態。襯底 3 0 2 包括至少一個介電層 1 2 0 和複數個互連 1 2 2。複數個互連 1 2 2 包括複數個柱互連 3 2 2。襯底 3 0 2 包括阻焊層 3 2 4 和複數個阻焊層 1 2 6。襯底 3 0 2 可以包括第一表面（例如頂表面）和第二表面（例如底表面）。襯底 3 0 2 可以使用如圖 1 0 A - 1 0 C 中描述的方法製造。在一些實施方案中，提供有芯襯底（例如，包括芯層的襯底）。

【0065】 階段 2 說明了在第一整合裝置 1 0 5 耦合到襯底 3 0 2 的第一表面（例如，頂表面）之後的狀態。第一整合裝置 1 0 5 可以經由複數個支柱互連 1 5 0 和焊料互連（未圖示）耦合到襯底 3 0 2。焊料回流製程可用於將第一整合裝置 1 0 5 耦合到襯底 3 0 2。階段 2 亦說明了在第一整合裝置 1 0 5 和襯底 1 0 2 之間提供及 / 或形成的底部填料 1 5 2。

【0066】 階段 3 說明了提供襯底 1 0 4 之後的狀態。襯底 1 0 4 包括至少一個介電層 1 4 0 和複數個互連 1 4 2。襯底 1 0 4 可以包括第一表面（例如，頂表面）和第二表面（例如，底表

面)。複數個互連 142 可以包括柱互連 142a。襯底 104 包括阻焊層 144 和阻焊層 146。阻焊層 146 包括空腔(例如, 250)。襯底 104 可以使用如圖 10A - 10C 中描述的方法製造。在一些實施方案中, 提供有芯襯底(例如, 包括芯層的襯底)。

【0067】 階段 4 說明了在襯底 104 經由複數個焊料互連 190 耦合到襯底 302 之後的狀態。焊料回流製程可以用於將襯底 104 耦合到襯底 302。襯底 104 耦合到襯底 302 使得第一整合裝置 105 位於襯底 302 和襯底 104 之間。第一整合裝置 105 可以位於阻焊層 146 的空腔(例如, 250)下方。複數個焊料互連 190 耦合到(i)第二襯底 104 的複數個柱互連 142a, 和(ii)第一襯底 302 的複數個柱互連 322。複數個焊料互連 190 可以首先經由焊料回流製程耦合到襯底 104, 隨後襯底 104 經由焊料回流製程經由複數個焊料互連 190 耦合到襯底 302。

【0068】 階段 5(如圖 6B 所示)說明了在襯底 302 和襯底 104 之間提供封閉層 108 之後的狀態。封閉層 108 可以封裝第一整合裝置 105 及/或複數個焊料互連 190。封閉層 108 可以位於阻焊層 146 的空腔(例如, 250)中。封閉層 108 可以包括模具、樹脂及/或環氧樹脂。封閉層 108 可以是用於封閉的單元。封閉層 108 可以經由使用壓縮和傳遞模塑製程、片材模塑製程或液體模塑製程來提供。

【0069】 階段 6 說明了第二整合裝置 107 耦合到襯底 104 的第一表面(例如, 頂表面)之後的狀態。第二整合裝置

107 可以經由複數個焊料互連 170 耦合到襯底 104。可以使用焊料回流製程將第二整合裝置 107 耦合到襯底 104。

【0070】 階段 7 (如圖 6C 所示) 說明了複數個被動裝置 130 耦合到襯底 302 的第二表面 (例如, 底表面)。複數個被動裝置 130 可以經由複數個焊料互連 (未圖示) 耦合到襯底 302。焊料回流製程可用於將複數個被動裝置 130 耦合到襯底 302。

【0071】 階段 8 說明了在複數個焊料互連 110 耦合到襯底 302 的第二表面之後的狀態。焊料回流製程可以用於將複數個焊料互連 110 耦合到襯底 302。階段 8 可以說明封裝 300。封裝 300 可以一次製造一個, 或者可以一起製造為一或多個晶片的一部分, 隨後分割成單獨的封裝。

用於製造包括襯底的封裝的方法的示例性流程圖, 該襯底具有柱互連和具有空腔的阻焊層

【0072】 在一些實施方案中, 製造封裝包括幾個程序。圖 7 圖示用於提供或製造封裝的方法 700 的示例性流程圖。在一些實施方案中, 圖 7 的方法 700 可以用於提供或製造本方案中描述的封裝 100。然而, 方法 700 可用於提供或製造本方案中描述的任何封裝 (例如, 300)。

【0073】 應該注意的是, 圖 7 的方法 700 可以組合一或多個程序, 以便簡化及 / 或闡明用於提供或製造封裝的方法。在一些實施方案中, 程序的順序可以改變或修改。

【0074】 該方法提供 (在 705 處) 第一襯底 (例如 102) 和耦合到第一襯底 (例如 102) 的第一表面的第一整合裝

置（例如 105）。第一襯底 102 和第一整合裝置 105 可以是第一封裝的一部分。第一襯底 102 包括至少一個第一介電層 120 和第一複數個互連 122。在一些實施方案中，第一襯底可以包括複數個柱互連（例如，322）。第一襯底 102 可以包括阻焊層 124 及 / 或阻焊層 126。襯底 102 可以使用圖 10A - 10C 中描述的方法製造。圖 5A 的階段 1 說明並描述了所提供的第一襯底的實例。圖 5A 的階段 2 說明並描述了具有第一整合裝置的第一襯底的實例。圖 6A 的階段 1 說明並描述了所提供的第一襯底的實例。圖 6A 的階段 2 說明並描述了具有第一整合裝置的第一襯底的實例。

【0075】 該方法提供（在 710 處）第二襯底（例如，104）。第二襯底 104 包括至少一個第二介電層 140 和第二複數個互連 142。第二複數個互連 142 可以包括柱互連（例如，142a）。第二襯底可以包括具有可變厚度的阻焊層。例如，第二襯底可以包括具有第一厚度和第二厚度的阻焊層。第二襯底可以包括具有空腔（例如，250）的阻焊層。襯底 104 可以使用如圖 10A - 10C 中描述的方法製造。在一些實施方案中，襯底 104 可以使用 m S A P 製造。圖 5A 的階段 3 說明並描述了所提供的第二襯底的實例。圖 6A 的階段 3 說明並描述了所提供的第二襯底的實例。

【0076】 該方法經由複數個球互連（例如，109）及 / 或複數個焊料互連（例如，190）將第二襯底（例如，104）耦合（在 715 處）到第一襯底（例如，102）。複數個球互連 109 及 / 或複數個焊料互連 190 是襯底間互連的實例。焊料

回流製程可用於將第二襯底耦合到第一襯底。圖 5 A 的階段 4 說明並描述了耦合到第一襯底的第二襯底的實例。圖 6 A 的階段 4 說明並描述了耦合到第一襯底的第二襯底的實例。

【0077】 該方法在第一襯底（例如，102、302）和第二襯底（例如，104）之間提供（在 720 處）封閉層（例如，108）。封閉層 108 可以包括模具、樹脂及 / 或環氧樹脂。封閉層 108 可以是用於封閉的單元。封閉層 108 可以經由使用壓縮和傳遞模塑製程、片材模塑製程或液體模塑製程來提供。封閉層 108 的至少一部分可以位於第二襯底 104 和第一整合裝置 105 之間。圖 5 B 的階段 5 說明並描述了提供封閉層的實例。圖 6 B 的階段 5 說明並描述了提供封閉層的實例。

【0078】 該方法經由複數個焊料互連（例如，170）將第二整合裝置（例如，107）耦合（在 725 處）到第二襯底（例如，104）的第一表面。焊料回流製程可用於將第二整合裝置耦合到第二襯底 104 的第一表面。圖 5 B 的階段 6 說明並描述耦合到第二襯底的第二整合裝置的實例。圖 6 B 的階段 6 說明並描述耦合到第二襯底的第二整合裝置的實例。

【0079】 該方法將被動裝置（例如，130）和複數個焊料互連（例如，110）耦合（在 730 處）到第一襯底（例如，102、302）的第二表面。焊料回流製程可用於將被動裝置及 / 或焊料互連耦合到第一襯底（例如，102、302）的第二表面。圖 5 C 的階段 7 說明並描述了將被動裝置耦合到襯底的實例。圖 6 C 的階段 7 說明並描述了將被動裝置耦合到

襯底的實例。圖 5 C 的階段 8 說明並描述了將焊料互連耦合到襯底的實例。圖 6 C 的階段 8 說明並描述了將焊料互連耦合到襯底的實例。

【0080】 在一些實施方案中，同時製造幾個封裝。在這種情況下，該方法可以將封裝分割（例如，100、300）。用於製造封裝的方法的示例性流程圖，該封裝包括經由球互連耦合的襯底

【0081】 圖 8 說明了用於提供或製造封裝的方法 800 的示例性流程圖。在一些實施方案中，圖 8 的方法 800 可以用於提供或製造本案例中描述的圖 1 的封裝的一些或全部。然而，方法 800 可用於提供或製造本案例中描述的任何封裝。

【0082】 應當注意，圖 8 的方法 800 可以組合一或多個程序，以便簡化及/或闡明用於提供或製造封裝的方法。在一些實施方案中，程序的順序可以改變或修改。

【0083】 該方法提供（在 805 處）晶片。晶片可以用作可以在其上形成整合裝置及/或耦合整合裝置的襯底。在一些實施方案中，其他襯底可以耦合到晶片。晶片可以包括矽。晶片可以用作部件在其上進行構建的基礎。

【0084】 該方法在晶片上形成（在 810 處）焊料互連。焊料回流製程可用於在晶片上形成（例如，耦合）焊料互連。

【0085】 該方法準備（在 815 處）一或多個整合裝置（例如，晶粒）用於耦合。準備整合裝置可以包括製造整合裝置。

【0086】 該方法經由預烘烤第一襯底來提供和準備（在 820 處）第一襯底（例如，襯底 102、底部襯底）。第一襯底可以被預烘烤以去除第一襯底上的水分以避免在隨後的熱壓縮倒裝晶片耦合製程期間脫氣。該方法預清潔（在 825 處）第一襯底。該方法去除（在 827 處）第一襯底上的有機可焊性保護劑（OSP）。

【0087】 一旦提供並準備好第一襯底，就可以經由形成在晶片上的焊料互連將第一襯底耦合到晶片。

【0088】 一或多個整合裝置耦合（在 830 處）到第一襯底。例如，整合裝置 105 可以經由熱壓縮倒裝晶片製程耦合到襯底 102。可以在整合裝置和襯底之間提供底部填料。圖 5A 的階段 2 說明並描述了耦合到襯底的整合裝置以及設置在整合裝置和襯底之間的底部填料的實例。

【0089】 該方法執行（在 835 處）第一襯底的電漿清潔。電漿清潔可以去除襯底表面上的污染物。

【0090】 該方法預清潔（在 840 處）第二襯底（例如，襯底 104、頂部襯底）。圖 5A 的階段 3 說明並描述了所提供的第二襯底的實例。該方法將球互連（例如，銅芯球）耦合（在 845 處）到第二襯底。球互連可以經由焊料互連（例如，190）耦合到第二襯底 104。焊料回流製程可用於將球互連耦合到第二襯底。該方法執行（在 847 處）第二襯底的條塊分割。這可以在多個襯底被同時製造隨後隨後被分割時完成。

【0091】 該方法執行（在 8 5 0 處）一或多個襯底的助焊劑清潔。助焊劑清潔可以去除來自襯底金屬的氧化物。可以在第一襯底及 / 或第二襯底上執行助焊劑清潔。

【0092】 該方法經由球互連將第二襯底（例如，1 0 4）耦合（在 8 5 5 處）到第一襯底（例如，1 0 2）。焊料回流製程可用於將第二襯底耦合到第一襯底。圖 5 A 的階段 4 說明並描述了將襯底耦合到另一襯底的實例。

【0093】 該方法在第一襯底和第二襯底之間提供（在 8 6 0 處）封閉層（例如，1 0 8）。圖 5 B 的階段 5 說明並描述了在襯底之間提供封閉層的實例。

【0094】 該方法在第一襯底上形成（在 8 6 5 處）焊料互連或焊盤側陣列（L S A）。焊料回流製程可用於形成焊料互連。焊料互連可以是球柵陣列（B G A）。

【0095】 該方法將封裝分割（在 8 7 0 處）成單獨的封裝。當同時製造多個封裝時可能會發生這種情況。分割封裝可以包括分割包括第一襯底、一或多個整合裝置和第二襯底的晶片。可以使用機械程序（例如，鋸）或鐳射來分割封裝。

【0096】 該方法執行（在 8 7 5 處）封裝的最終測試和最終視覺檢查。這可能包括經由將探針（p r o b e）附加到封裝以決定封裝是否按預期工作來測試封裝是否正常工作。視覺檢查可包括視覺檢查以查看封裝是否有任何缺陷。

【0097】 該方法執行（在880處）封裝的編帶和捲盤。這可能包括用膠帶將經分割的封裝封裝在一起，以便可以正確運輸封裝。

【0098】 應注意，可對封裝執行附加製程，包括將諸如被動部件及/或整合裝置之類的其他部件耦合到封裝。圖8圖示可以如何製造封裝的實例。圖8並非意欲說明可製造封裝的唯一方式。

用於製造封裝的方法的示例性流程圖，該封裝包括經由焊料互連耦合的襯底

【0099】 圖9說明了用於提供或製造封裝的方法900的示例性流程圖。在一些實施方案中，圖9的方法900可以用於提供或製造本案中所描述的圖3的封裝的一些或全部。然而，方法900可用於提供或製造本案中描述的任何封裝。

【0100】 應該注意的是，圖9的方法900可以組合一或多個程序，以便簡化及/或闡明用於提供或製造封裝的方法。在一些實施方案中，程序的順序可以改變或修改。

【0101】 該方法提供（在905處）晶片。晶片可以用作可以在其上形成整合裝置及/或耦合整合裝置的襯底。在一些實施方案中，其他襯底可以耦合到晶片。晶片可以包括矽。晶片可以用作部件在其上進行構建的基礎。

【0102】 該方法在晶片上形成（在910處）焊料互連。焊料回流製程可用於在晶片上形成（例如，耦合）焊料互連。

【0103】 該方法準備（在 915 處）一或多個整合裝置（例如，晶粒）用於耦合。準備整合裝置可以包括製造整合裝置。

【0104】 該方法經由預烘烤第一襯底來提供和準備（在 920 處）第一襯底（例如，襯底 302、底部襯底）。第一襯底可以被預烘烤以去除第一襯底上的水分以避免在隨後的熱壓縮倒裝晶片耦合製程期間脫氣。該方法預清潔（在 925 處）第一襯底。該方法去除（在 927 處）第一襯底上的有機可焊性保護劑（OSP）。

【0105】 一旦提供並準備好第一襯底，就可以經由形成在晶片上的焊料互連將第一襯底耦合到晶片。

【0106】 一或多個整合裝置耦合（在 930 處）到第一襯底。例如，整合裝置 105 可以經由熱壓縮倒裝晶片製程耦合到襯底 102。可以在整合裝置和襯底之間提供底部填料。圖 6A 的階段 2 說明並描述了耦合到襯底的整合裝置以及設置在整合裝置和襯底之間的底部填料的實例。

【0107】 該方法執行（在 935 處）第一襯底的電漿清潔。電漿清潔可以去除襯底的表面上的污染物。

【0108】 該方法預清潔（在 940 處）第二襯底（例如，襯底 104、頂部襯底）。圖 6A 的階段 3 說明並描述了所提供的第二襯底的實例。該方法在第二襯底上形成（在 945 處）焊料互連。焊料互連（例如，190）可以經由膏印刷製程或經由焊球附接製程來耦合到第二襯底 104。焊料回流製程可用於將球互連耦合到第二襯底。該方法執行（在 947

處) 第二襯底的條塊分割。這可以在多個襯底被同時製造隨後隨後被分割時完成。

【0109】 該方法執行(在950處)一或多個襯底的助焊劑清潔。助焊劑清潔可以去除來自襯底金屬的氧化物。可以在第一襯底及/或第二襯底上執行助焊劑清潔。

【0110】 該方法經由球互連將第二襯底(例如, 104)耦合(在955處)到第一襯底(例如, 102)。焊料回流製程可用於將第二襯底耦合到第一襯底。圖6A的階段4說明並描述了將一襯底耦合到另一襯底的實例。

【0111】 該方法在第一襯底和第二襯底之間提供(在960處)封閉層(例如, 108)。圖6B的階段5說明並描述了在襯底之間提供封閉層的實例。

【0112】 該方法在第一襯底上形成(在965處)焊料互連或焊盤側陣列(LSA)。焊料回流製程可用於形成焊料互連。焊料互連可以是球柵陣列(BGA)。

【0113】 該方法將封裝分割(在970處)成單獨的封裝。當同時製造多個封裝時可能會發生這種情況。分割封裝可以包括分割包括第一襯底、一或多個整合裝置和第二襯底的晶片。可以使用機械程序(例如, 鋸)或鐳射來分割封裝。

【0114】 該方法執行(在975處)封裝的最終測試和最終視覺檢查。這可能包括經由將探針附加到封裝以決定封裝是否按預期工作來測試封裝是否正常工作。視覺檢查可包括視覺檢查以查看封裝是否有任何缺陷。

【0115】 該方法執行（在980處）封裝的編帶和捲盤。這可能包括用膠帶將分割的封裝封裝在一起，使得可以正確運輸封裝。

【0116】 注意，可以在封裝上執行額外的製程，包括將諸如被動部件及/或整合裝置之類的其他部件耦合到封裝。圖9圖示如何製造封裝的實例。圖9並非意欲說明可製造封裝的唯一方式。

用於製造襯底的示例性序列

【0117】 在一些實施方案中，製造襯底包括幾個程序。圖10A-10C圖示用於提供或製造襯底的示例性序列。在一些實施方案中，圖10A-10C的序列可用於提供或製造襯底104。然而，圖10A-10C的程序可用於製造本文中描述的任何襯底，例如襯底102及/或襯底302。

【0118】 應該注意的是圖10A-10C的序列可以組合一或多個階段以便簡化及/或闡明用於提供或製造襯底的序列。在一些實施方案中，程序的順序可以改變或修改。在一些實施方案中，在不脫離本案的範疇的情況下，一或多個程序可以被替換或代替。

【0119】 階段1（如圖10A所示）說明了提供載體1000之後的狀態。種子層1001和互連1002可以位於載體1000之上。互連1002可以位於種子層1001之上。可以使用電鍍製程和蝕刻製程來形成互連1002。在一些實施方案中，載體1000可以提供有種子層1001和被圖案化以形成互連

1002 的金屬層。互連 1002 可以表示來自複數個互連 142 的至少一些互連。

【0120】 階段 2 說明了在載體 1000、種子層 1001 和互連 1002 之上形成介電層 1020 之後的狀態。可以使用沉積及/或層壓製程來形成介電層 1020。介電層 1020 可包括預浸料（*prepreg*）及/或聚醯亞胺。介電層 1020 可以包括光可成像電媒體。然而，不同的實施方案可以使用不同的材料用於介電層。

【0121】 階段 3 說明了在介電層 1020 中形成複數個空腔 1010 之後的狀態。複數個空腔 1010 可以使用蝕刻製程（例如，光刻製程）或鐳射製程形成。

【0122】 階段 4 說明了在介電層 1020 中和介電層 1020 之上（包括在多個空腔 1010 中和複數個空腔 1010 之上）形成互連 1012 之後的狀態。例如，可以形成通孔、焊盤及/或跡線。可以使用電鍍製程來形成互連。

【0123】 階段 5 說明了在介電層 1020 和互連 1012 之上形成介電層 1022 之後的狀態。可以使用沉積及/或層壓製程來形成介電層 1022。介電層 1022 可以包括預浸料及/或聚醯亞胺。介電層 1022 可以包括光可成像電媒體。然而，不同的實施方案可以使用不同的材料用於介電層。

【0124】 階段 6（如圖 10B 所示）說明了在介電層 1022 中形成複數個空腔 1030 之後的狀態。可以使用蝕刻製程（例如，光刻製程）或鐳射製程形成複數個空腔 1030。

【0125】 階段 7 說明了在介電層 1022 中和介電層 1022 之上（包括在多個空腔 1030 中和複數個空腔 1030 之上）形成互連 1014 之後的狀態。例如，可以形成通孔、焊盤及 / 或跡線。可以使用電鍍製程來形成互連。

【0126】 階段 8 說明了在一些互連 1014 上形成互連 1016 之後的狀態。互連 1016 可以是柱互連。電鍍製程可用於形成互連 1016。複數個互連 1002、複數個互連 1012 及 / 或複數個互連 1014 可由複數個互連 142 表示。介電層 1020 及 / 或介電層 1022 可以由至少一個介電層 140 表示。至少一個介電層 140 可以包括光可成像電媒體。至少一個介電層 140 可以包括預浸料及 / 或聚醯亞胺。

【0127】 階段 9 圖示在載體 1000 與至少一個介電層 140 和種子層 1001 解耦（例如，拆除、去除、磨掉）之後的狀態，種子層 1001 的部分被去除（例如，蝕刻掉），留下包括至少一個介電層 140 和複數個互連 142 的襯底 104。

【0128】 階段 10（如圖 10C 所示）說明了在襯底 104 的第一表面之上形成阻焊層 144 之後以及在襯底 104 的第二表面之上形成阻焊層 146 之後的狀態。沉積製程及 / 或層壓製程可以用於形成阻焊層 144 及 / 或阻焊層 146。

【0129】 階段 11 說明了在阻焊層 146 的部分之上形成附加阻焊層之後的狀態，這導致阻焊層 146 的不同部分具有不同的厚度。附加阻焊層被認為是阻焊層 146 的一部分。附加阻焊層在阻焊層 146 中產生空腔 1460。可以使用沉積製程及 / 或層壓製程來形成附加阻焊件。

【0130】 不同的實施方案可以使用不同的製程來形成一或多個金屬層及/或互連。在一些實施方案中，可以使用化學氣相沉積（CVD）製程、實體氣相沉積（PVD）製程、濺射製程、噴塗製程及/或電鍍製程來形成一或多個金屬層。用於製造襯底的方法的示例性流程圖

【0131】 在一些實施方案中，製造襯底包括幾個程序。圖11說明了用於提供或製造襯底的方法1100的示例性流程圖。在一些實施方案中，圖11的方法1100可以用於提供或製造本案的一或多個襯底。例如，圖11的方法1100可以用於製造襯底104。

【0132】 應當注意，圖11的方法1100可以組合一或多個程序，以便簡化及/或闡明用於提供或製造襯底的方法。在一些實施方案中，程序的順序可以改變或修改。

【0133】 該方法提供（在1105處）載體（例如，1000）。不同的實施方案可以使用不同的材料用於載體1000。載體1000可以包括種子層（例如，1001）。種子層1001可以包括金屬（例如，銅）。載體可包括襯底、玻璃、石英及/或載帶。圖10A的階段1說明並描述了具有所提供的種子層的載體的實例。

【0134】 該方法在載體1000和種子層1001之上形成並圖案化（在1110處）互連。金屬層可以被圖案化以形成互連。可以使用電鍍製程來形成金屬層和互連。在一些實施方案中，載體和種子層可以包括金屬層。金屬層位於種子層之上並且金屬層可以被圖案化以形成互連（例如，142）。

圖 10 A 的階段 1 說明並描述了在種子層和載體之上形成和圖案化互連的實例。

【0135】 該方法在種子層 1001、載體 1000 和互連 1002 之上形成（在 1115 處）介電層 1020。可以使用沉積及 / 或層壓製程來形成介電層 1020。介電層 1020 可以包括預浸料及 / 或聚醯亞胺。介電層 1020 可以包括光可成像電媒體。形成介電層 1020 亦可以包括在介電層 1020 中形成複數個空腔（例如，1010）。複數個空腔可以使用蝕刻製程（例如，光刻）或鐳射製程形成。圖 10 A 的階段 2 - 3 說明並描述了形成介電層和介電層中的空腔的實例。

【0136】 該方法在介電層中和介電層之上形成（在 1120 處）互連。例如，互連 1012 可以形成在介電層 1020 中和介電層 1020 之上。電鍍製程可以用於形成互連。形成互連可以包括在介電層之上及 / 或介電層中提供圖案化的金屬層。形成互連亦可以包括在介電層的空腔中形成互連。圖 10 A 的階段 4 說明並描述了在介電層中和介電層之上形成互連的實例。

【0137】 該方法在介電層 1020 和互連 1012 之上形成（在 1125 處）介電層 1022。可以使用沉積及 / 或層壓製程來形成介電層 1022。介電層 1022 可以包括預浸料及 / 或聚醯亞胺。介電層 1022 可以包括光可成像電媒體。形成介電層 1022 亦可以包括在介電層 1022 中形成複數個空腔（例如，1030）。複數個空腔可以使用蝕刻製程（例如，光刻）

或鐳射製程形成。圖 10 A - 10 B 的階段 5 - 6 說明並描述了形成介電層和介電層中的空腔的實例。

【0138】 該方法在介電層中和介電層之上形成（在 1130 處）互連。例如，互連 1014 可以形成在介電層 1022 中和介電層 1022 之上。電鍍製程可以用於形成互連。形成互連可以包括在介電層之上及 / 或介電層中提供圖案化的金屬層。形成互連亦可以包括在介電層的空腔中形成互連。形成互連可以包括形成柱互連。圖 10 B 的階段 7 - 8 說明並描述了在介電層中和介電層之上形成互連（包括形成柱互連）的實例。

【0139】 該方法將載體（例如，1000）與種子層（例如，1001）解耦（在 1135 處）。載體 1000 可以被拆除及 / 或磨掉。該方法亦可以去除（在 1135 處）種子層（例如，1001）的部分。可以使用蝕刻製程去除種子層 1001 的部分。圖 10 B 的階段 9 說明並描述了解耦載體和種子層去除的實例。

【0140】 該方法可以在襯底的第一表面及 / 或第二表面之上形成（在 1140 處）一或多個阻焊層。例如，可以在襯底的第一表面之上形成第一阻焊層，及 / 或可以在襯底的第二表面之上形成第二阻焊層。第一阻焊層及 / 或第二阻焊層可各自具有可變厚度，使得第一阻焊層及 / 或第二阻焊層可具有空腔，如圖 1 - 4 中所述。亦即，阻焊層的第一部分可以具有第一厚度並且同一阻焊層的第二部分可以具有不同於第一厚度的第二厚度。圖 10 C 的階段 10 和 11 說明並描述了提供及 / 或形成具有空腔的阻焊層的實例。

【0141】 不同的實施方案可以使用不同的製程來形成一或多個金屬層。在一些實施方案中，可以使用化學氣相沉積（CVD）製程、實體氣相沉積（PVD）製程、濺射製程、噴塗製程及/或電鍍製程來形成一或多個金屬層。

示例性電子設備

【0142】 圖12說明了可與前述設備、整合裝置、積體電路（IC）封裝、積體電路（IC）裝置、半導體裝置、積體電路、晶粒、中介層、封裝、疊層封裝（PoP）、系統級封裝（SiP）或片上系統（SoC）中的任何一者整合的各種電子設備。例如，行動電話設備1202、膝上型電腦設備1204、固定位置終端設備1206、可穿戴設備1208或機動車輛1210可包括如本文所述的設備1200。設備1200可以是例如本文描述的任何設備及/或積體電路（IC）封裝。圖12中所示的設備1202、1204、1206和1208以及車輛1210僅僅是示例性的。其他電子設備亦可以以設備1200為特徵，包括但不限於一組設備（例如，電子設備），其包括行動設備、手持個人通訊系統（PCS）單元、諸如個人數位助理之類的可攜式資料單元、支援全球定位系統（GPS）的設備、導航設備、機上盒、音樂播放機、視訊播放機、娛樂單元、固定位置資料單元（例如抄表設備）、通訊設備、智慧手機、平板電腦、電腦、可穿戴設備（例如，手錶、眼鏡）、物聯網路（IoT）設備、伺服器、路由器、在機動車輛（例如自動駕駛車輛）中實施的電子設備、

或儲存或檢索資料或電腦指令的任何其他設備，或其任何組合。

【0143】 圖 1 - 4 、 5 A - 5 C 、 6 A - 6 C 、 7 - 9 、 1 0 A - 1 0 C 和 1 1 - 1 2 所示的一或多個部件、程序、特徵及/或功能可重新排列及/或組合成單個部件、程序、特徵或功能，或體現在多個部件、程序或功能中。在不脫離本案的情況下，亦可以添加額外的部件、部件、程序及/或功能。亦應注意，圖 1 - 4 、 5 A - 5 C 、 6 A - 6 C 、 7 - 9 、 1 0 A - 1 0 C 和 1 1 - 1 2 及其在本案中的對應描述不限於晶粒及/或 IC 。在一些實施方案中，圖 1 - 4 、 5 A - 5 C 、 6 A - 6 C 、 7 - 9 、 1 0 A - 1 0 C 和 1 1 - 1 2 及其對應描述可用於製造、建立、提供及/或生產設備及/或整合裝置。在一些實施方案中，裝置可以包括晶粒、整合裝置、整合被動裝置（IPD）、晶粒封裝、積體電路（IC）裝置、裝置封裝、積體電路（IC）封裝、晶片、半導體裝置、層疊封裝（PoP）裝置、散熱裝置及/或中介層。

【0144】 注意，本案中的附圖可以表示各種零件、部件、物件、設備、封裝、整合裝置、積體電路及/或電晶體的實際表示及/或概念表示。在某些情況下，這些圖可能不是按比例繪製的。在某些情況下，為了清楚起見，可能並未圖示所有部件及/或零件。在某些情況下，圖中各個零件及/或部件的位置、定位、大小及/或形狀可以是示例性的。在一些實施方案中，圖中的各個部件及/或零件可以是可選的。

【0145】 此處使用的詞「示例性」是指「用作實例、例子或說明」。本文中描述為「示例性」的任何實施方案或態樣不一定被解釋為優選於或優於本案的其他態樣。同樣，術語「態樣」並不要求本案的所有態樣皆包括所論述的特徵、優點或操作模式。此處使用的術語「耦合」是指兩個物件之間的直接或間接耦合（例如，機械耦合）。例如，若物件 A 實體接觸物件 B，而物件 B 接觸物件 C，則物件 A 和 C 仍然可以被認為是相互耦合的——即使它們彼此沒有直接實體接觸。耦合到物件 B 的物件 A 可以耦合到物件 B 的至少一部分。術語「電耦合」可以意味著兩個物件直接或間接耦合在一起，使得電流（例如，訊號，電源、接地）可能會在兩個物件之間流動。電耦合的兩個物件可能有亦可能沒有電流在這兩個物件之間流動。術語「第一」、「第二」、「第三」和「第四」（及/或任何高於第四的事物）的使用是任意的。所描述的任何部件可以是第一部件、第二部件、第三部件或第四部件。例如，稱為第二部件的部件可以是第一部件、第二部件、第三部件或第四部件。術語「封閉」、「封閉了」及/或任何派生詞表示該物件可以部分封閉或完全封閉另一個物件。術語「頂部」和「底部」是任意的。位於頂部的部件可能位於在底部上的部件之上。頂部部件可以被認為是底部部件，反之亦然。如本案中所描述的，位於第二部件「之上」的第一部件可以意味著第一部件位於第二部件上方或下方，這取決於如何任意定義底部或頂部。在另一實例中，第一部件可位於第二部

件的第一表面之上（例如上方），並且第三部件可位於第二部件的第二表面之上（例如下方），其中第二表面與第一表面相對。亦應注意，在一個部件位於另一個部件之上的上下文中，本案中使用的術語「之上」可用於表示在另一部件上及/或在另一部件中的部件（例如，在部件表面上或嵌入部件中）。因此，例如，在第二部件之上的第一部件可能意味著（1）第一部件在第二部件之上，但不直接接觸第二部件，（2）第一部件在第二部件上（例如，在第二部件的表面上），及/或（3）第一部件在第二部件中（例如，嵌入第二部件）。位於第二部件「中」的第一部件可以部分地位於第二部件中或完全位於第二部件中。一個關於 $X - XX$ 的值可能意味著一個介於 X 和 XX 之間的值，包括 X 和 XX 。 X 和 XX 之間的一或多個值可以是離散的或連續的。在本案中使用的術語「約『值 X 』」或「大約值 X 」是指在「值 X 」的 10% 以內。例如，約 1 或大約 1 的值表示 0.9 - 1.1 範圍內的值。

【0146】 在一些實施方案中，互連是允許或促進兩點、元件及/或部件之間的電連接的裝置或封裝的元件或部件。在一些實施方案中，互連可以包括跡線（例如，跡線互連）、通孔（例如，通孔互連）、焊盤（例如，焊盤互連）、支柱、金屬化層、再分佈層及/或凸點下金屬化（**UBM**）層/互連。在一些實施方案中，互連可以包括導電材料，該導電材料可以被配置成為訊號（例如，資料訊號）、接地及/或電源提供電氣路徑。互連可以包括一個以上的元件或部

件。互連可以由一或多個互連定義。互連可以包括一或多個金屬層。互連可以是電路的一部分。不同的實施方案可以使用不同的製程及/或序列來形成互連。在一些實施方案中，可以使用化學氣相沉積（CVD）製程、實體氣相沉積（PVD）製程、濺射製程、噴塗及/或電鍍製程來形成互連。

【0147】 此外，應注意，本文中包含的各種公開可被描述為圖示為流程圖、流程圖、結構圖或方塊圖的程序。儘管流程圖可以將操作描述為順序程序，但許多操作可以並行或併發地執行。此外，可以重新安排操作的順序。程序在其操作完成時終止。

【0148】 在下文中，描述進一步的實例以促進對本發明的理解。

【0149】 態樣 1：一種封裝，包括：第一襯底，第一襯底包括至少一個第一介電層和第一複數個互連；第一整合裝置，其耦合到第一襯底；第二襯底；及耦合到第一襯底和第二襯底的複數個球互連和複數個焊料互連。第二襯底包括：第一表面與第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括複數個柱互連；及阻焊層，其耦合到第二襯底的第二表面。第二襯底的第二表面面向第一襯底。阻焊層包括空腔。空腔位於第一整合裝置與阻焊層之間。複數個球互連和複數個焊料互連位於第一襯底和第二襯底之間。複數個球互連和複數個焊料互連被配置為將第一襯底耦合到第二襯底。

【0150】 態樣 2：根據請求項 1 之封裝，其中該複數個球互連和該複數個焊料互連耦合到該第二襯底的該複數個柱互連，並且其中該複數個柱互連被該阻焊層橫向包圍。

【0151】 態樣 3：態樣 1 至 2 的封裝，其中該複數個球互連包括間距等於或小於 270 微米的相鄰球互連。

【0152】 態樣 4：態樣 3 的封裝，其中該複數個球互連包括間距在約 200 - 270 微米範圍內的相鄰球互連。

【0153】 態樣 5：態樣 1 至 4 的封裝，其中該複數個球互連包括橫向包圍該第一整合裝置的至少 300 個球互連。

【0154】 態樣 6：態樣 1 至 5 的封裝，亦包括位於該第一襯底與該第二襯底之間的封閉層，其中該封閉層的一部分位於該阻焊層與該第一整合裝置之間。

【0155】 態樣 7：態樣 6 的封裝，其中該封閉層至少部分地封閉該第一整合裝置、該複數個球互連和該複數個焊料互連。

【0156】 態樣 8：態樣 1 至 7 的封裝，其中該阻焊層包括具有第一厚度的第一部分和具有第二厚度的第二部分，其中該阻焊層的第一部分具有大於該複數個柱互連的厚度的第一厚度，其中該阻焊層的第二部分具有小於該複數個柱互連的厚度的第二厚度，並且其中該阻焊層的第二部分位於該第一整合裝置上方。

【0157】 態樣 9：態樣 1 至 8 的封裝，亦包括耦合到該第二襯底的第一表面的第二整合裝置，其中該第二襯底的阻焊層與該第一整合裝置的背面之間的豎直間隙小於該第二襯

底的阻焊層與該第一襯底的阻焊層之間的另一個豎直間隙。

【0158】 態樣 10：態樣 1 至 9 的封裝，其中該複數個球互連包括銅芯球（CCB）。

【0159】 態樣 11：一種封裝，包括：第一襯底，耦合到第一襯底的第一整合裝置，以及第二襯底，以及耦合到第一襯底和第二襯底的複數個焊料互連。第一襯底包括至少一個第一介電層；第一複數個互連，其中第一複數個互連包括第一複數個柱互連；及耦合到第一襯底的第一表面的第一阻焊層。第二襯底包括第一表面與第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括第二複數個柱互連；及耦合到第二襯底的第二表面的第二阻焊層。第二襯底的第二表面面向第一襯底。第二阻焊層包括空腔。空腔位於第一整合裝置與第二阻焊層之間。複數個焊料互連位於第一襯底和第二襯底之間。複數個焊料互連被配置為將第一襯底耦合到第二襯底。

【0160】 態樣 12：態樣 11 的封裝，其中該複數個焊料互連耦合到（i）該第一襯底的該第一複數個柱互連，和（ii）該第二襯底的該第二複數個柱互連，其中該第一複數個柱互連被該第一阻焊層橫向包圍，並且其中該第二複數個柱互連被該第二阻焊層橫向包圍。

【0161】 態樣 13：態樣 11 至 12 的封裝，其中該複數個焊料互連包括間距等於或小於 270 微米的相鄰焊料互連。

【0162】 態樣 14：態樣 13 的封裝，其中該複數個焊料互連包括間距在約 150 - 270 微米範圍內的相鄰焊料互連。

【0163】 態樣 15：態樣 11 至 14 的封裝，其中該複數個焊料互連包括橫向包圍該第一整合裝置的至少 300 個焊料互連。

【0164】 態樣 16：態樣 11 至 15 的封裝，亦包括位於該第一襯底與該第二襯底之間的封閉層，其中該封閉層的一部分位於該第二阻焊層與該第一整合裝置之間。

【0165】 態樣 17：態樣 16 的封裝，其中該封閉層至少部分地封閉該第一整合裝置和該複數個焊料互連。

【0166】 態樣 18：態樣 11 至 17 的封裝，其中該第二阻焊層包括具有第一厚度的第一部分和具有第二厚度的第二部分，其中該第二阻焊層的第一部分具有大於該第二複數個柱互連的厚度的第一厚度，其中該第二阻焊層的第二部分具有小於該第二複數個柱互連的厚度的第二厚度，並且其中該第二阻焊層的第二部分位於該第一整合裝置上方。

【0167】 態樣 19：態樣 11 至 18 的封裝，亦包括耦合到該第二襯底的第一表面的第二整合裝置，其中該第二襯底的阻焊層與該第一整合裝置的背面之間的豎直間隙小於該第二襯底的阻焊層與該第一襯底的阻焊層之間的另一個豎直間隙。

【0168】 態樣 20：態樣 11 至 19 的封裝，亦包括耦合到該第一襯底的被動裝置。

【0169】 態樣 2 1：一種封裝，包括：第一襯底，該第一襯底包括至少一個第一介電層和第一複數個互連；耦合到第一襯底的第一整合裝置；第二襯底；及耦合到第一襯底和第二襯底的用於襯底間互連的單元。第二襯底包括：第一表面與第二表面；至少一個第二介電層；第二複數個互連，其中第二複數個互連包括複數個柱互連；及耦合到第二襯底的第二表面的阻焊層。阻焊層包括空腔。空腔位於第一整合裝置與阻焊層之間。用於襯底間互連的單元位於第一襯底和第二襯底之間。用於襯底間互連的單元被配置為將第一襯底耦合到第二襯底。

【0170】 態樣 2 2：態樣 2 1 的封裝，其中該用於襯底間互連的單元包括複數個球互連及 / 或複數個焊料互連。

【0171】 態樣 2 3：態樣 2 1 至 2 2 的封裝，其中該用於襯底間互連的單元耦合到該第二襯底的該複數個柱互連。

【0172】 態樣 2 4：態樣 2 3 的封裝，其中該第一襯底包括第一複數個互連，其中該第一複數個互連包括第一複數個柱互連，並且其中該用於襯底間互連的單元耦合到該第一襯底的該第一複數個柱互連。

【0173】 態樣 2 5：態樣 2 1 至 2 4 的封裝，其中該用於襯底間互連的單元包括間距在約 150 - 270 微米範圍內的互連。

【0174】 態樣 2 6：一種方法，包括：提供包括至少一個第一介電層和第一複數個互連的第一襯底。該方法將第一整合裝置耦合到該第一襯底。該方法經由複數個襯底間互連將第二襯底耦合到該第一襯底，使得該複數個襯底間互連

位於該第一襯底和該第二襯底之間。第二襯底包括：第一表面和第二表面；至少一個第二介電層；第二複數個互連，其中該第二複數個互連包括複數個柱互連；及阻焊層，其耦合到該第二襯底的第二表面。該阻焊層包括空腔。空腔位於該阻焊層與該第一整合裝置之間。

【0175】 態樣 27：態樣 26 的方法，其中該複數個襯底間互連包括複數個球互連及 / 或複數個焊料互連。

【0176】 態樣 28：態樣 26 至 27 的方法，其中該複數個襯底間互連耦合到該第二襯底的該複數個柱互連。

【0177】 態樣 29：態樣 28 的方法，其中該第一襯底包括第一複數個互連，其中該第一複數個互連包括第一複數個柱互連，並且其中該複數個襯底間互連耦合到該第一襯底的該第一複數個柱互連。

【0178】 態樣 30：態樣 26 至 29 的方法，其中該複數個襯底間互連包括間距在約 150 - 270 微米範圍內的互連。

【0179】 在不脫離本案的情況下，可以在不同的系統中實施本文描述的本案的各種特徵。需要說明的是，本發明的上述態樣僅為實例，並不構成對本發明的限制。本案的態樣的描述意欲是說明性的，而不是限制請求項的範疇。因此，本教導可以容易地應用於其他類型的裝置，並且許多替代、修改和變化對於本發明所屬領域中具有通常知識者來說將是顯而易見的。

【符號說明】

【0180】

- 1 0 0 : 封 裝
- 1 0 2 : 第 一 襯 底
- 1 0 4 : 第 二 襯 底
- 1 0 5 : 第 一 整 合 裝 置
- 1 0 6 : 板
- 1 0 7 : 第 二 整 合 裝 置
- 1 0 8 : 封 閉 層
- 1 0 9 : 互 連
- 1 1 0 : 焊 料 互 連
- 1 2 0 : 至 少 一 個 第 一 介 電 層
- 1 2 2 : 第 一 複 數 個 互 連
- 1 2 2 a : 互 連
- 1 2 4 : 阻 焊 層
- 1 2 6 : 阻 焊 層
- 1 3 0 : 被 動 裝 置
- 1 4 0 : 至 少 一 個 第 二 介 電 層
- 1 4 2 : 第 二 複 數 個 互 連
- 1 4 2 a : 柱 互 連
- 1 4 4 : 阻 焊 層
- 1 4 6 : 阻 焊 層
- 1 4 6 a : 阻 焊 層
- 1 4 6 b : 阻 焊 層
- 1 5 0 : 支 柱 互 連
- 1 5 2 : 底 部 填 充

1 6 0 : 至少一個板介電層

1 6 2 : 互連

1 7 0 : 焊料互連

1 9 0 : 焊料互連

2 4 0 : 厚度

2 4 2 : 厚度

2 5 0 : 空腔

2 8 0 : 間隙

2 8 2 : 間隙

3 0 0 : 封裝

3 0 2 : 第一襯底

3 2 2 : 柱互連

3 2 4 : 阻焊層

4 6 0 : 厚度

4 8 0 : 間隙

7 0 0 : 方法

7 0 5 : 方塊

7 1 0 : 方塊

7 1 5 : 方塊

7 2 0 : 方塊

7 2 5 : 方塊

7 3 0 : 方塊

8 0 0 : 方法

8 0 5 : 方塊

- 8 1 0 : 方 塊
- 8 1 5 : 方 塊
- 8 2 0 : 方 塊
- 8 2 5 : 方 塊
- 8 2 7 : 方 塊
- 8 3 0 : 方 塊
- 8 3 5 : 方 塊
- 8 4 0 : 方 塊
- 8 4 5 : 方 塊
- 8 4 7 : 方 塊
- 8 5 0 : 方 塊
- 8 5 5 : 方 塊
- 8 6 0 : 方 塊
- 8 6 5 : 方 塊
- 8 7 0 : 方 塊
- 8 7 5 : 方 塊
- 8 8 0 : 方 塊
- 9 0 0 : 方 法
- 9 0 5 : 方 塊
- 9 1 0 : 方 塊
- 9 1 5 : 方 塊
- 9 2 0 : 方 塊
- 9 2 5 : 方 塊
- 9 2 7 : 方 塊

9 3 0 : 方 塊

9 3 5 : 方 塊

9 4 0 : 方 塊

9 4 5 : 方 塊

9 4 7 : 方 塊

9 5 0 : 方 塊

9 5 5 : 方 塊

9 6 0 : 方 塊

9 6 5 : 方 塊

9 7 0 : 方 塊

9 7 5 : 方 塊

9 8 0 : 方 塊

1 0 0 0 : 載 體

1 0 0 1 : 種 子 層

1 0 0 2 : 互 連

1 0 1 0 : 空 腔

1 0 1 2 : 互 連

1 0 1 4 : 互 連

1 0 1 6 : 互 連

1 0 2 0 : 介 電 層

1 0 2 2 : 介 電 層

1 0 3 0 : 空 腔

1 1 0 0 : 方 法

1 1 0 5 : 方 塊

1 1 1 0 : 方 塊

1 1 1 5 : 方 塊

1 1 2 0 : 方 塊

1 1 2 5 : 方 塊

1 1 3 0 : 方 塊

1 1 3 5 : 方 塊

1 2 0 0 : 設 備

1 2 0 2 : 設 備

1 2 0 4 : 設 備

1 2 0 6 : 設 備

1 2 0 8 : 設 備

1 2 1 0 : 車 輛

1 4 6 0 : 空 腔

【生物材料寄存】

國 內 寄 存 資 訊 (請 依 寄 存 機 構 、 日 期 、 號 碼 順 序 註 記)

無

國 外 寄 存 資 訊 (請 依 寄 存 國 家 、 機 構 、 日 期 、 號 碼 順 序 註 記)

無

【發明申請專利範圍】

【請求項 1】 一種封裝，包括：

一第一襯底，其包括至少一個第一介電層和第一複數個互連；

一第一整合裝置，其耦合到該第一襯底；

一第二襯底，其包括：

一第一表面和一第二表面；

至少一個第二介電層；

第二複數個互連，其中該第二複數個互連包括複數個柱互連；及

一阻焊層，其耦合到該第二襯底的一第二表面，

其中該第二襯底的一第二表面面向該第一襯底，

其中該阻焊層包括一空腔，並且

其中該空腔位於該第一整合裝置與該阻焊層之間，以及

複數個球互連和複數個焊料互連，其耦合到該第一襯底和該第二襯底，

其中該複數個球互連和該複數個焊料互連位於該第一襯底和該第二襯底之間，並且

其中該複數個球互連和該複數個焊料互連被配置為將該第一襯底耦合到該第二襯底。

【請求項 2】 根據請求項 1 之封裝，其中該複數個球互連和該複數個焊料互連耦合到該第二襯底的該複數個柱互連，並且其中該複數個柱互連被該阻焊層橫向包圍。

【請求項3】 根據請求項1之封裝，其中該複數個球互連包括具有的一間距等於或小於270微米的相鄰球互連。

【請求項4】 根據請求項3之封裝，其中該複數個球互連包括具有的一間距在約200-270微米的一範圍內的相鄰球互連。

【請求項5】 根據請求項1之封裝，其中該複數個球互連包括橫向包圍該第一整合裝置的至少300個球互連。

【請求項6】 根據請求項1之封裝，亦包括位於該第一襯底與該第二襯底之間的一封閉層，其中該封閉層的一部分位於該阻焊層與該第一整合裝置之間。

【請求項7】 根據請求項6之封裝，其中該封閉層至少部分地封閉該第一整合裝置、該複數個球互連和該複數個焊料互連。

【請求項8】 根據請求項1之封裝，

其中該阻焊層包括具有一第一厚度的一第一部分和具有一第二厚度的一第二部分，

其中該阻焊層的該第一部分具有大於該複數個柱互連的一厚度的第一厚度，

其中該阻焊層的該第二部分具有小於該複數個柱互連的該厚度的第二厚度，並且

其中該阻焊層的該第二部分位於該第一整合裝置上方。

【請求項9】 根據請求項1之封裝，亦包括耦合到該第二

第2頁(發明申請專利範圍)

襯底的該第一表面的一第二整合裝置，其中該第二襯底的該阻焊層與該第一整合裝置的背面之間的一豎直間隙小於該第二襯底的該阻焊層與該第一襯底的一阻焊層之間的另一個豎直間隙。

【請求項 10】根據請求項 1 之封裝，其中該複數個球互連包括銅芯球（CCB）。

【請求項 11】一種封裝，包括：

一第一襯底，其包括：

至少一個第一介電層；

第一複數個互連，其中該第一複數個互連包括第一複數個柱互連；及

一第一阻焊層，其耦合到該第一襯底的一第一表面；

一第一整合裝置，其耦合到該第一襯底；

一第二襯底，其包括：

一第一表面和一第二表面；

至少一個第二介電層；

第二複數個互連，其中該第二複數個互連包括第二複數個柱互連；及

一第二阻焊層，其耦合到該第二襯底的該第二表面，

其中該第二襯底的該第二表面面向該第一襯底，

其中該第二阻焊層包括一空腔，並且

其中該空腔位於該第一整合裝置與該第二阻焊層

之間，以及

耦合到該第一襯底和該第二襯底的複數個焊料互連，

其中該複數個焊料互連位於該第一襯底和該第二襯底之間，並且

其中該複數個焊料互連被配置為將該第一襯底耦合到該第二襯底。

【請求項 12】根據請求項 11 之封裝，其中該複數個焊料互連耦合到 (i) 該第一襯底的該第一複數個柱互連，和 (ii) 該第二襯底的該第二複數個柱互連，其中該第一複數個柱互連被該第一阻焊層橫向包圍，並且其中該第二複數個柱互連被該第二阻焊層橫向包圍。

【請求項 13】根據請求項 11 之封裝，其中該複數個焊料互連包括具有的一間距等於或小於 270 微米的相鄰焊料互連。

【請求項 14】根據請求項 13 之封裝，其中該複數個焊料互連包括具有的一間距在約 150-270 微米的一範圍內的相鄰焊料互連。

【請求項 15】根據請求項 11 之封裝，其中該複數個焊料互連包括橫向包圍該第一整合裝置的至少 300 個焊料互連。

【請求項 16】根據請求項 11 之封裝，亦包括位於該第一襯底與該第二襯底之間的一封閉層，其中該封閉層的一部分位於該第二阻焊層與該第一整合裝置之間。

【請求項 17】根據請求項 16 之封裝，其中該封閉層至少

第 4 頁(發明申請專利範圍)

部分地封閉該第一整合裝置和該複數個焊料互連。

【請求項 18】根據請求項 11 之封裝，

其中該第二阻焊層包括具有一第一厚度的一第一部分和具有一第二厚度的一第二部分，

其中該第二阻焊層的該第一部分具有大於該第二複數個柱互連的一厚度的第一厚度，

其中該第二阻焊層的該第二部分具有小於該第二複數個柱互連的一厚度的第二厚度，並且

其中該第二阻焊層的該第二部分位於該第一整合裝置上方。

【請求項 19】根據請求項 11 之封裝，亦包括耦合到該第二襯底的該第一表面的一第二整合裝置，其中該第二襯底的該阻焊層與該第一整合裝置的背面之間的一豎直間隙小於該第二襯底的該阻焊層與該第一襯底的一阻焊層之間的另一個豎直間隙。

【請求項 20】根據請求項 11 之封裝，亦包括耦合到該第一襯底的一被動裝置。

【請求項 21】一種封裝，包括：

一第一襯底，其包括至少一個第一介電層和第一複數個互連；

一第一整合裝置，其耦合到該第一襯底；

一第二襯底，其包括：

一第一表面和一第二表面；

至少一個第二介電層；

第 5 頁(發明申請專利範圍)

第二複數個互連，其中該第二複數個互連包括複數個柱互連；及

一阻焊層，其耦合到該第二襯底的該第二表面，

其中該阻焊層包括一空腔，並且

其中該空腔位於該第一整合裝置與該阻焊層之間，以及

耦合到該第一襯底和該第二襯底的用於襯底間互連的單元，

其中該用於襯底間互連的單元位於該第一襯底和該第二襯底之間，並且

其中該用於襯底間互連的單元被配置為將該第一襯底耦合到該第二襯底。

【請求項 22】根據請求項 21 之封裝，其中該用於襯底間互連的單元包括複數個球互連及/或複數個焊料互連。

【請求項 23】根據請求項 21 之封裝，其中該用於襯底間互連的單元耦合到該第二襯底的該複數個柱互連。

【請求項 24】根據請求項 23 之封裝，

其中該第一襯底包括第一複數個互連，

其中該第一複數個互連包括第一複數個柱互連，並且

其中該用於襯底間互連的單元耦合到該第一襯底的該第一複數個柱互連。

【請求項 25】根據請求項 21 之封裝，其中該用於襯底間互連的單元包括具有的一間距在約 150 - 270 微米的一範圍內的互連。

【請求項 26】一種方法，包括以下步驟：

提供包括至少一個第一介電層和第一複數個互連的第一襯底；

將一第一整合裝置耦合到該第一襯底；及

經由複數個襯底間互連將一第二襯底耦合到該第一襯底，使得該複數個襯底間互連位於該第一襯底和該第二襯底之間，其中該第二襯底包括：

一第一表面和一第二表面；

至少一個第二介電層；

第二複數個互連，其中該第二複數個互連包括複數個柱互連；及

一阻焊層，其耦合到該第二襯底的該第二表面，

其中該阻焊層包括一空腔，並且

其中該空腔位於該阻焊層與該第一整合裝置之間。

【請求項 27】根據請求項 26 之方法，其中該複數個襯底間互連包括複數個球互連及/或複數個焊料互連。

【請求項 28】根據請求項 26 之方法，其中該複數個襯底間互連耦合到該第二襯底的該複數個柱互連。

【請求項 29】根據請求項 28 之方法，

其中該第一襯底包括第一複數個互連，

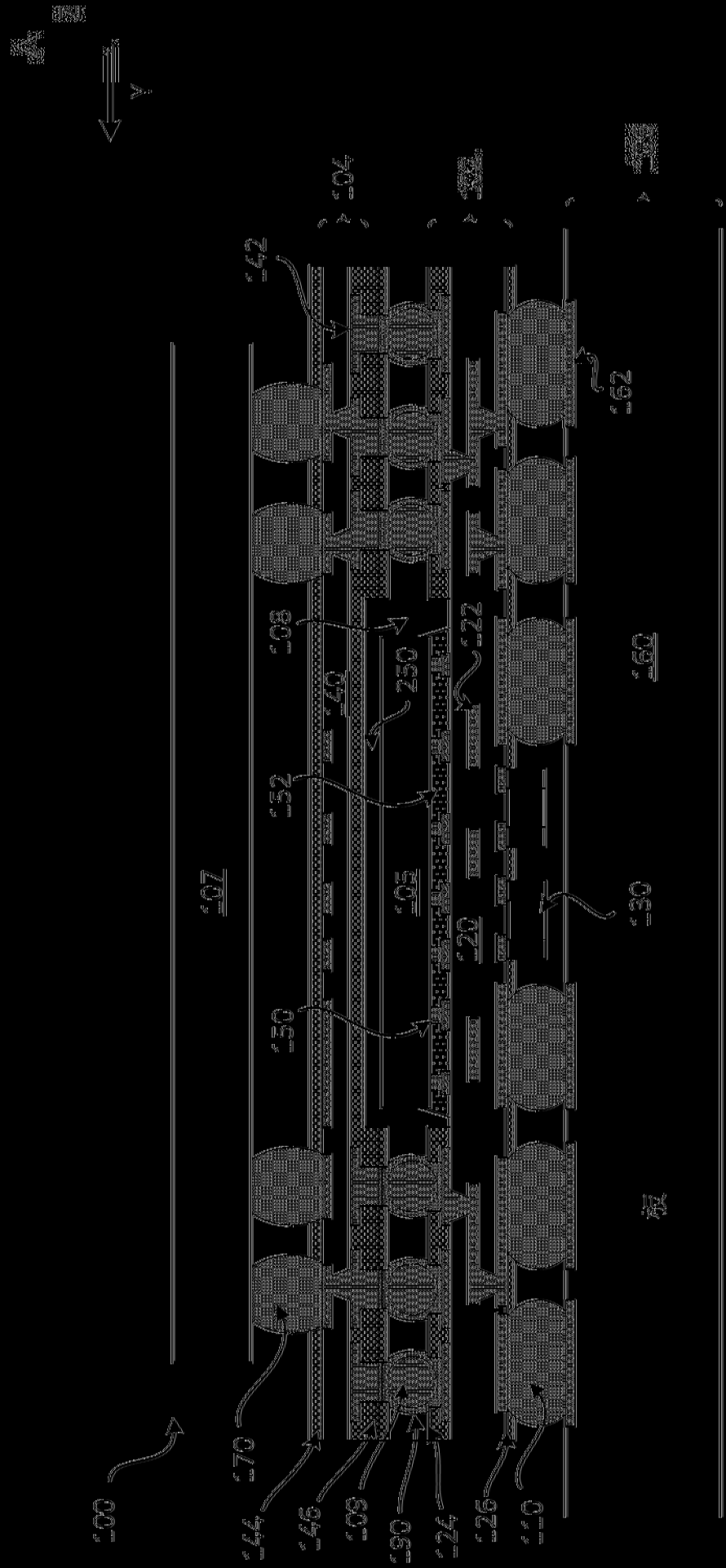
其中該第一複數個互連包括第一複數個柱互連，並且

其中該複數個襯底間互連耦合到該第一襯底的該第一複數個柱互連。

【請求項 30】根據請求項 26 之方法，其中該複數個襯底

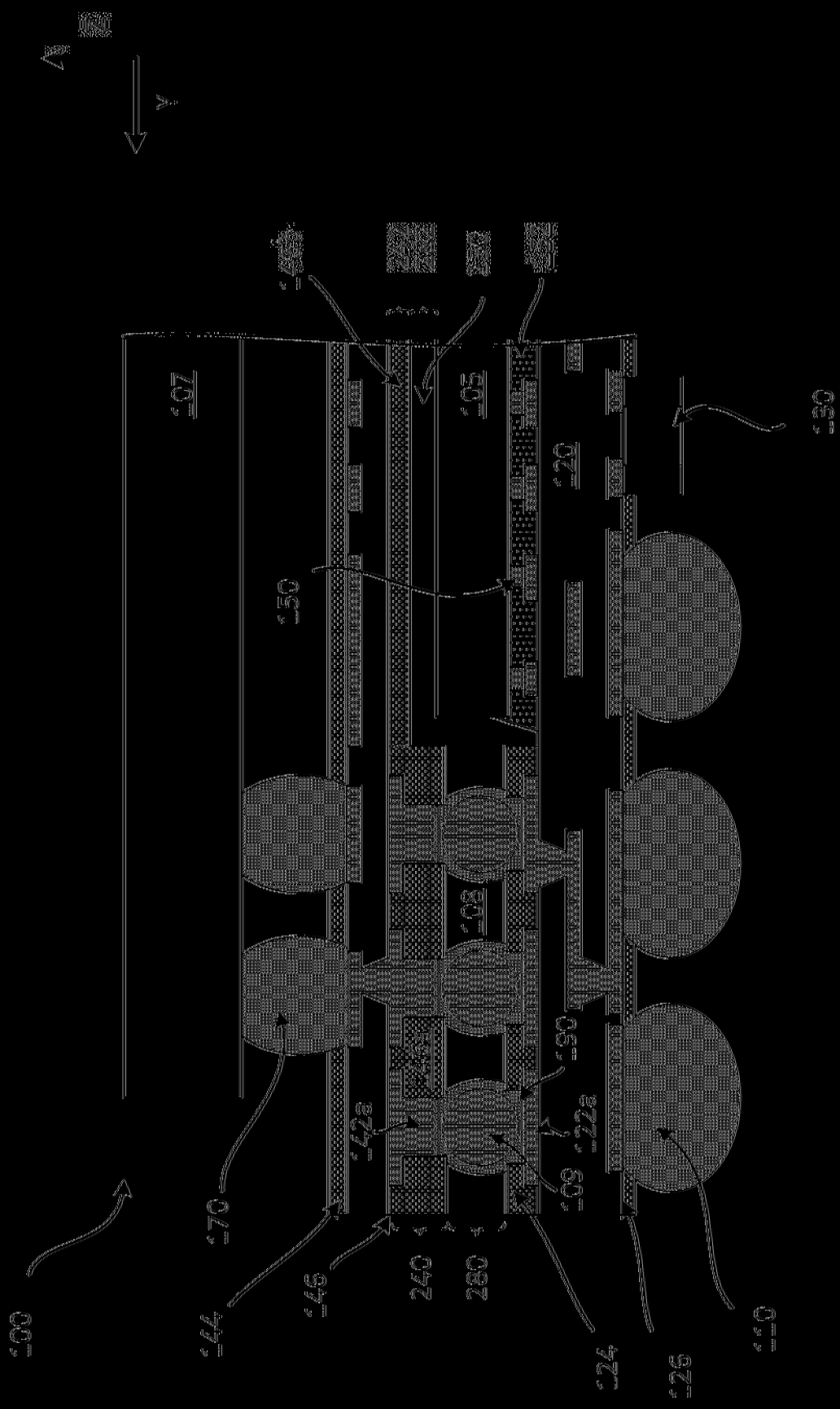
間互連包括具有的一間距在約 150 - 270 微米的一範圍內的互連。

(發明圖式)

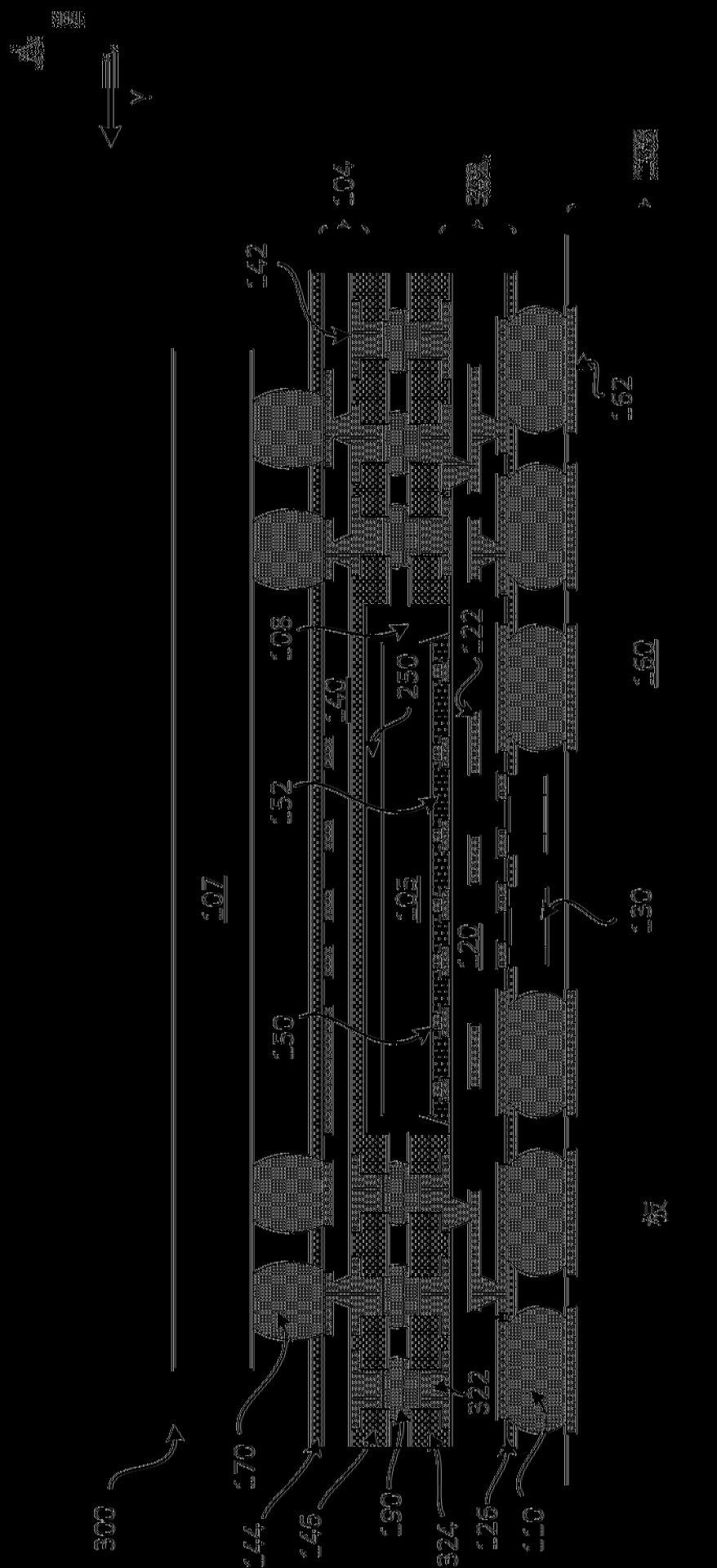


橫截面線A-A





橫截圖輪廓圖
圖2



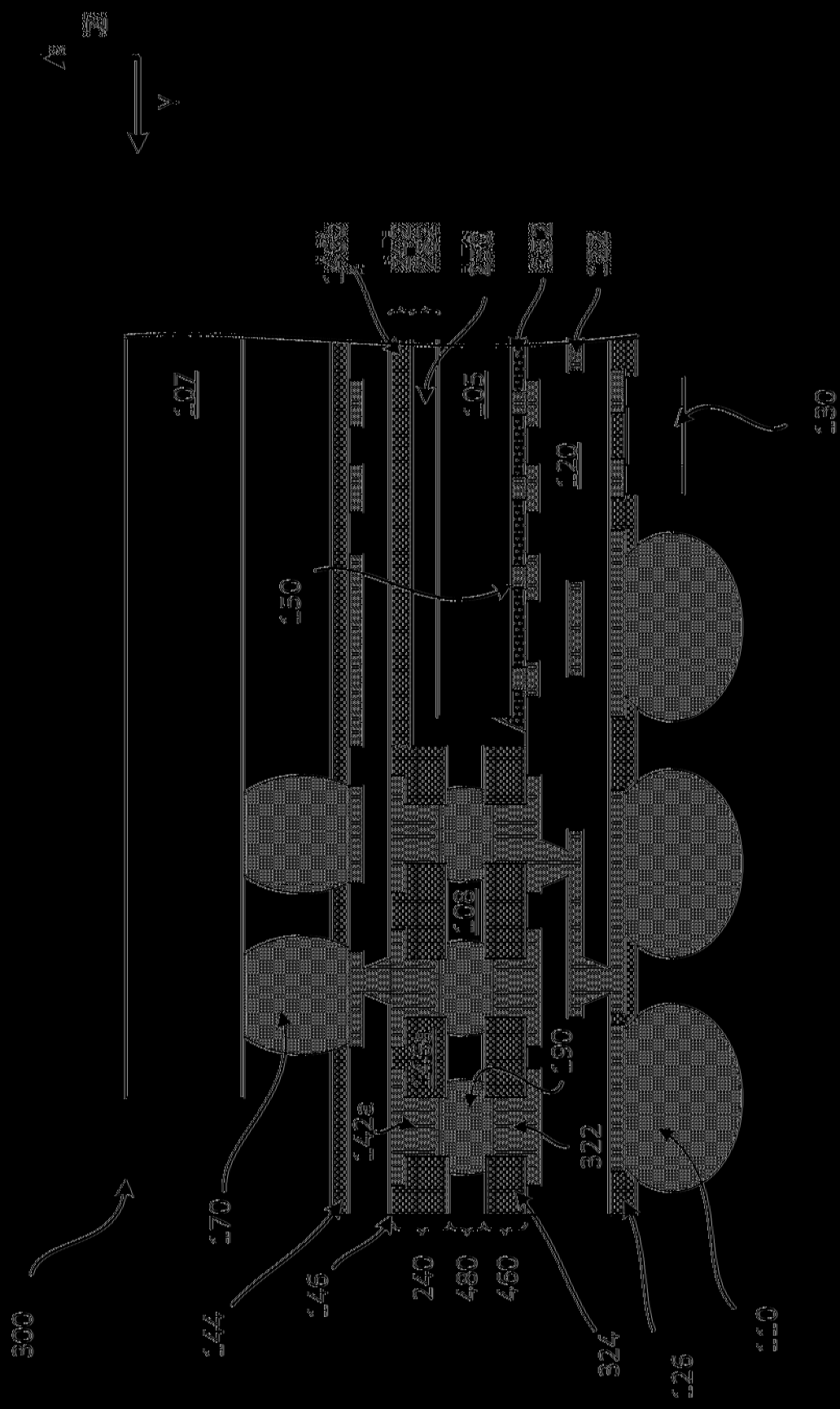
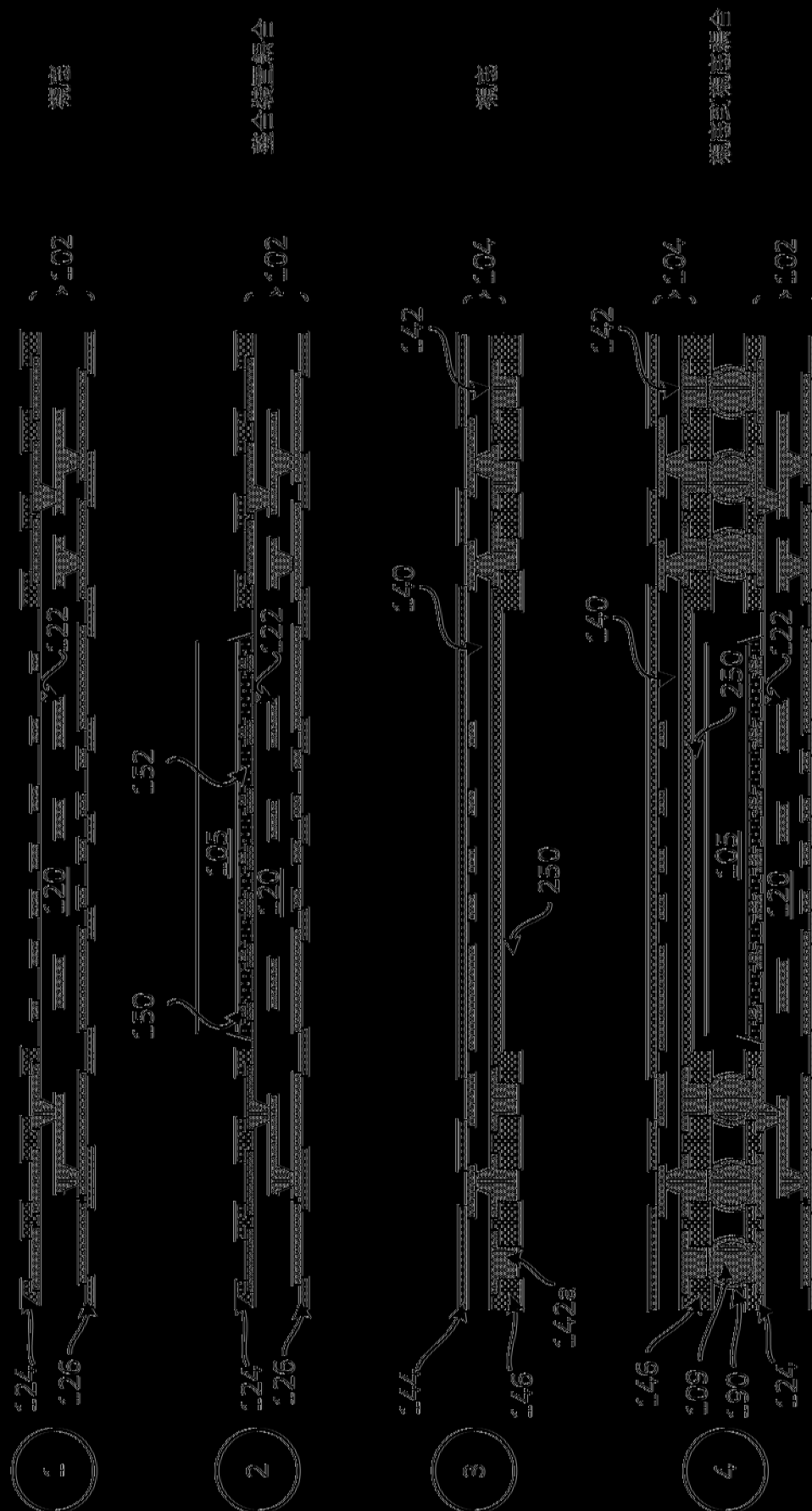


圖 4
橫截面圖



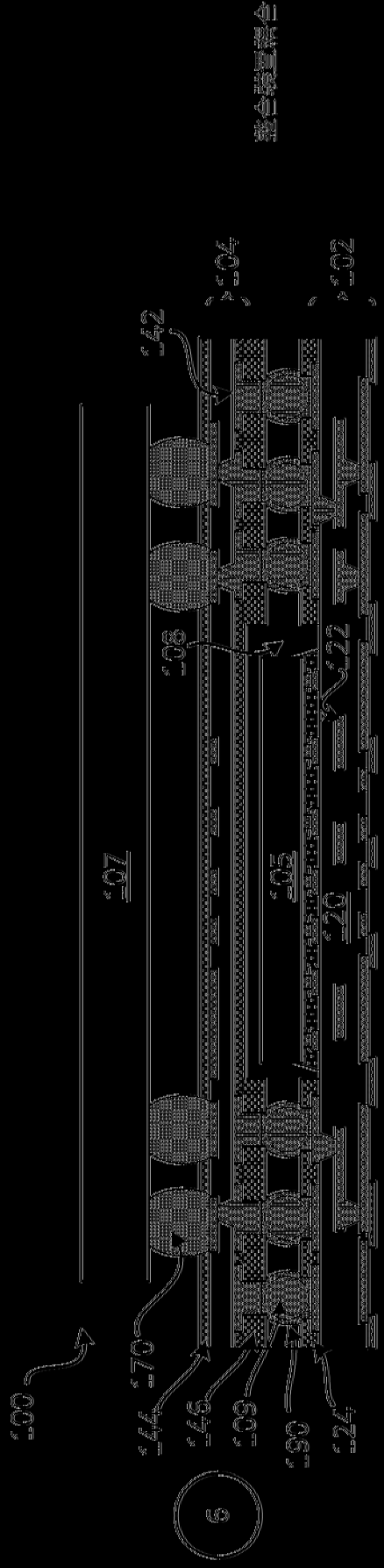
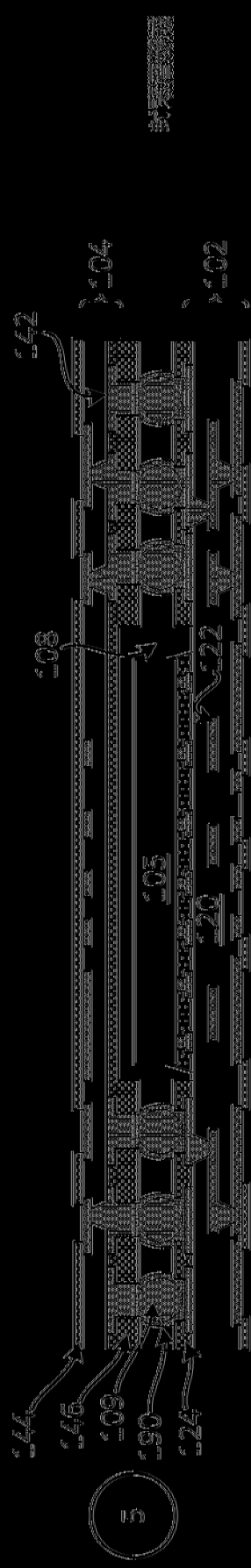
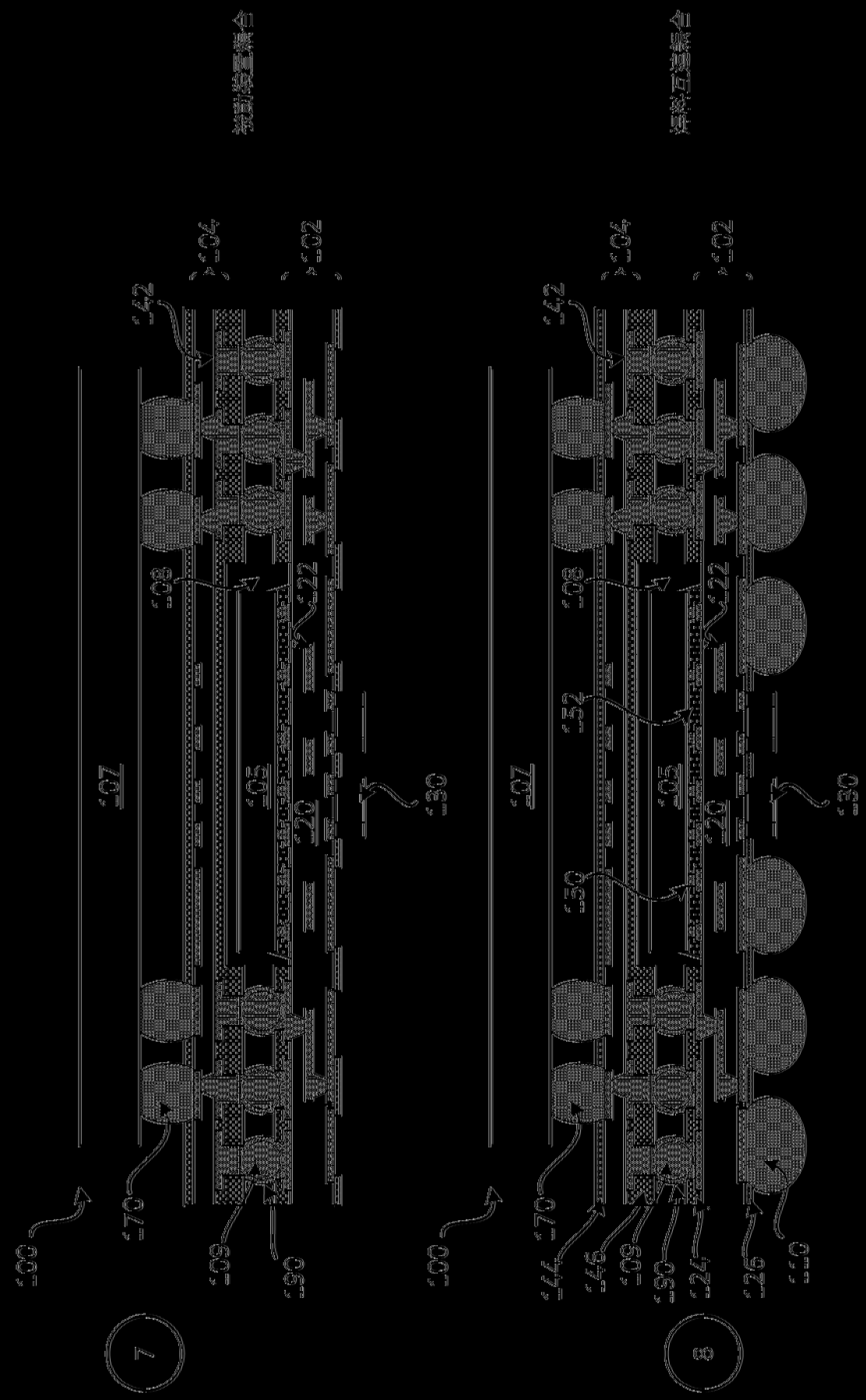


圖 53



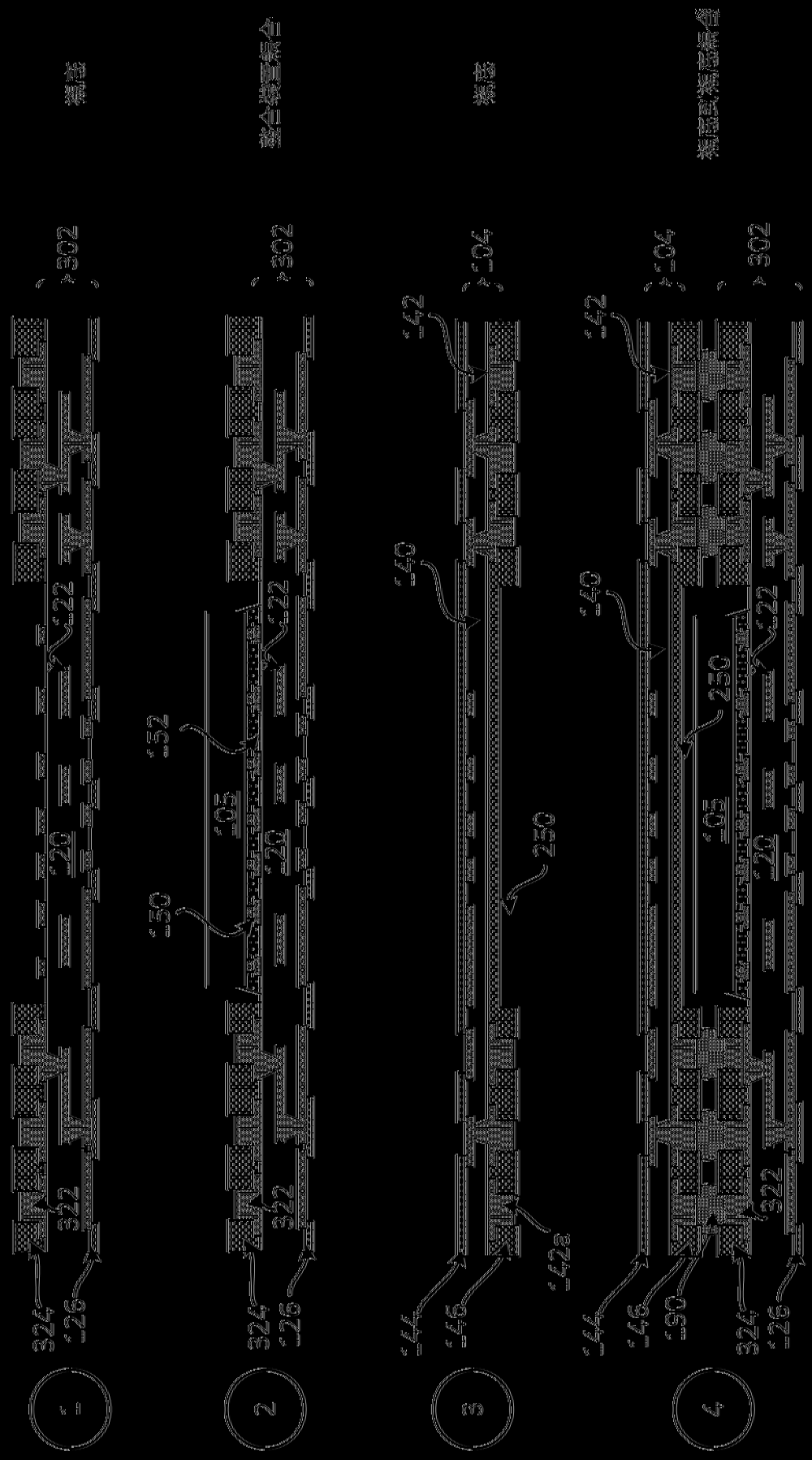


圖6A

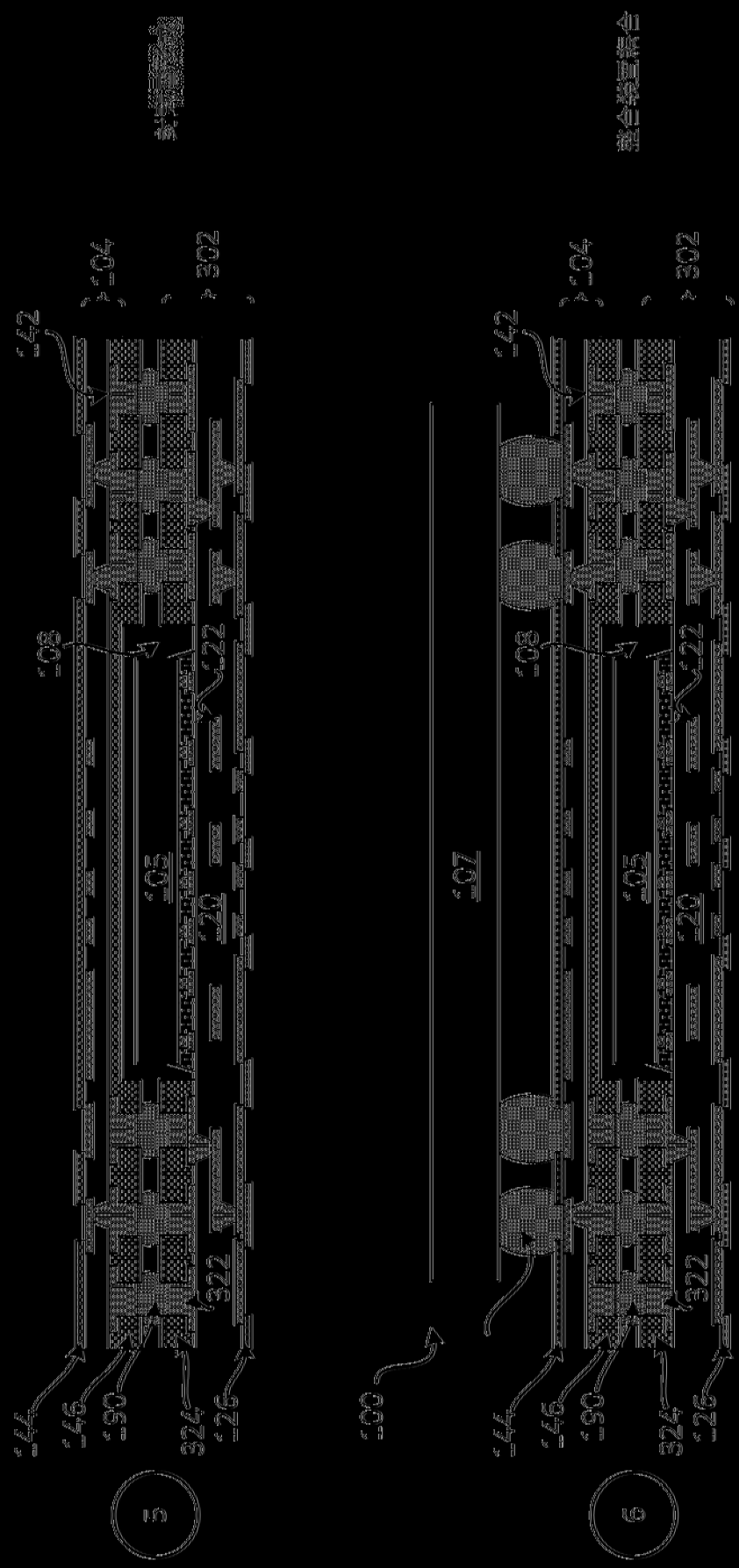


圖 6B



圖 6C

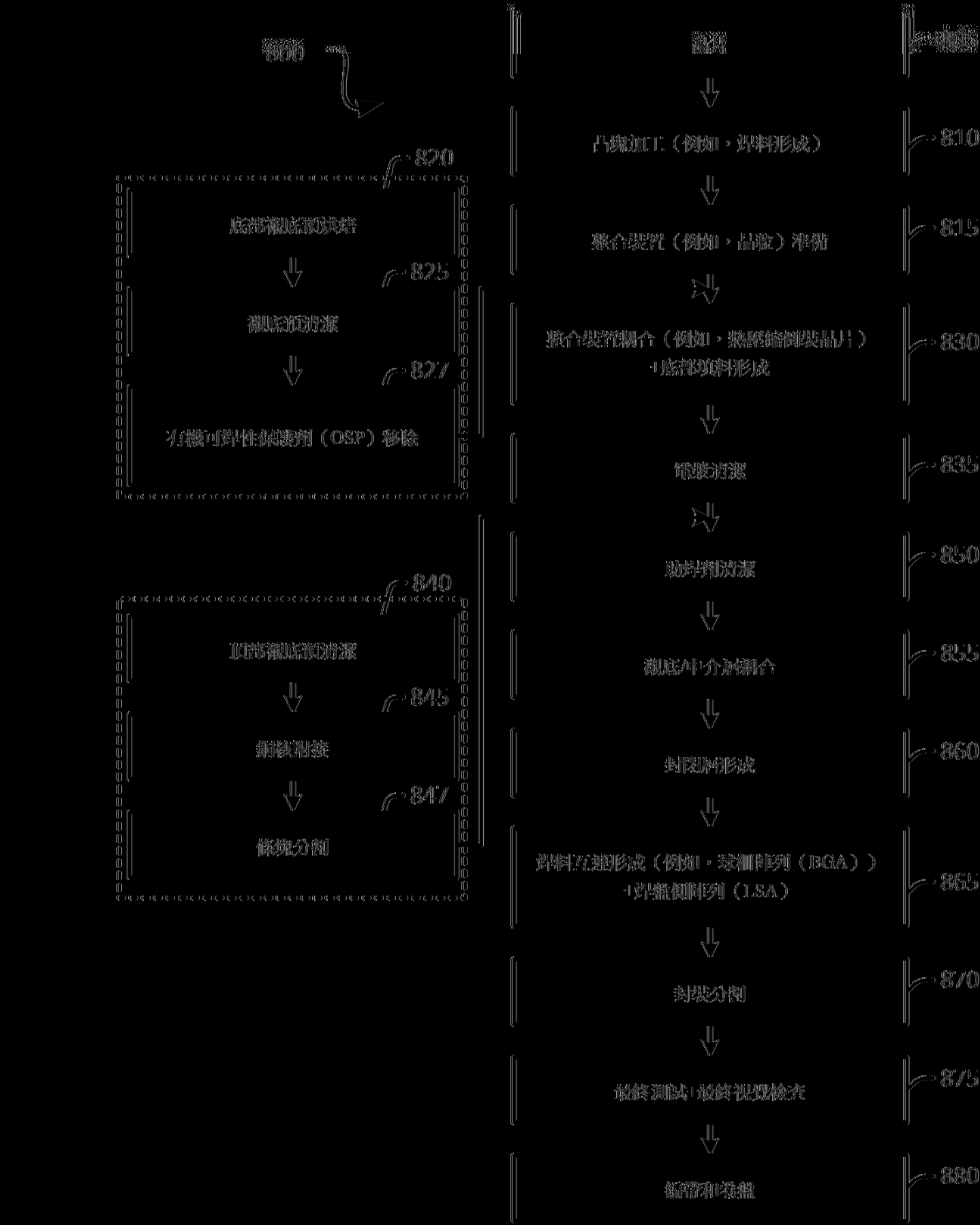
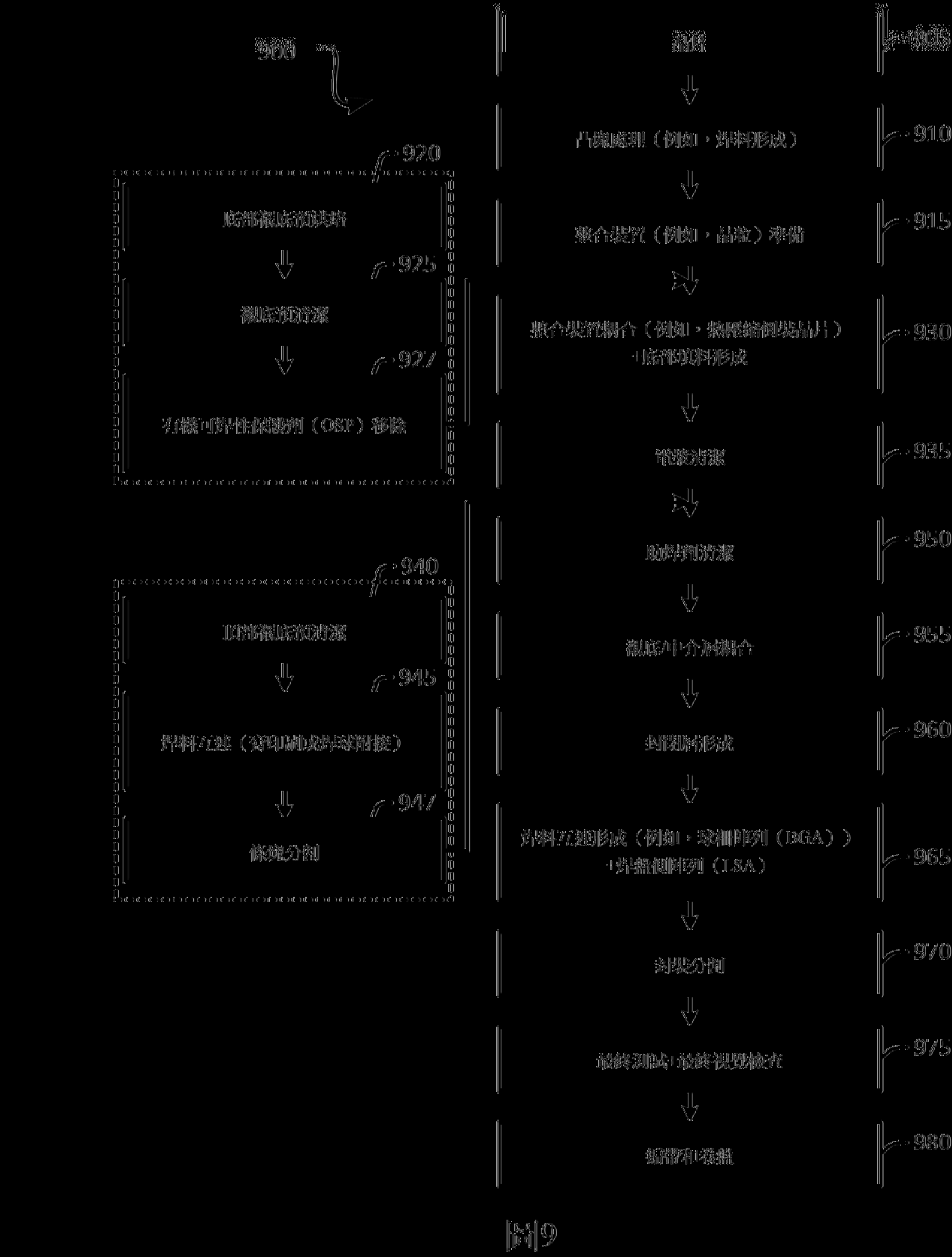


圖8



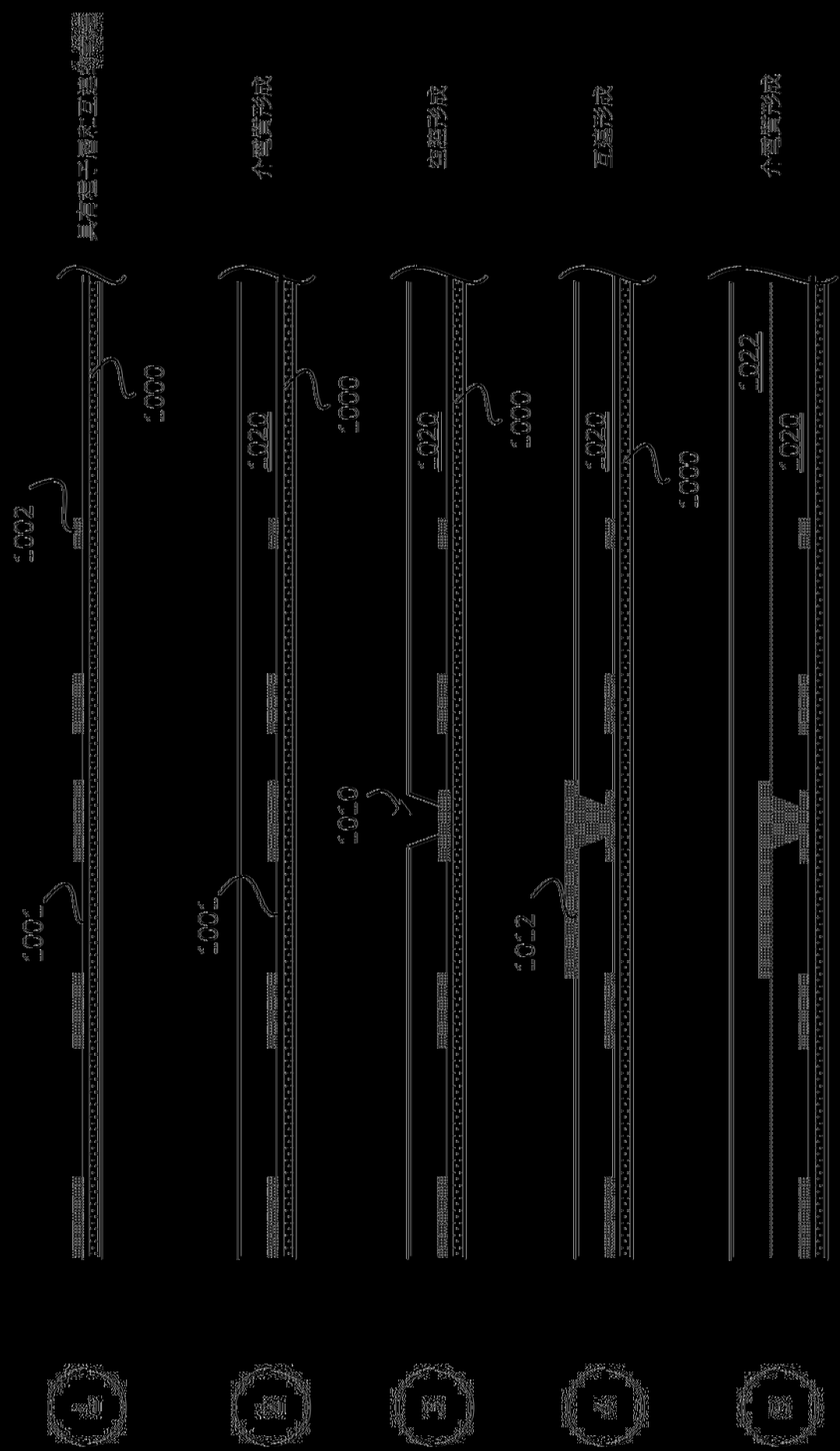


圖10A



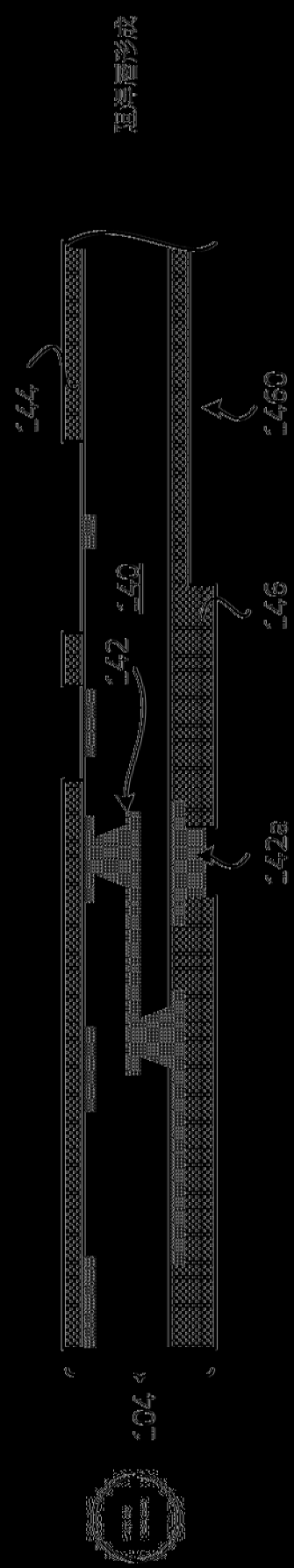
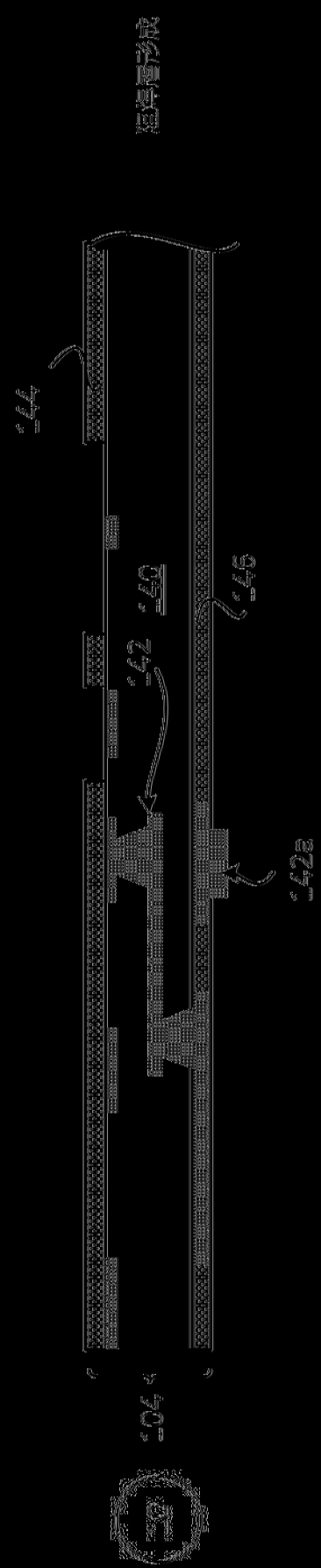


FIG. 10C

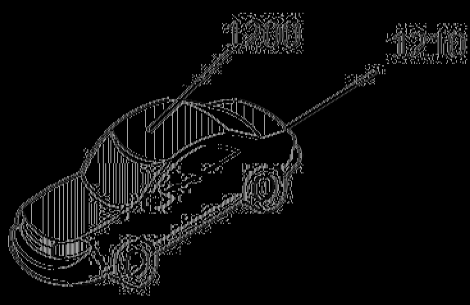
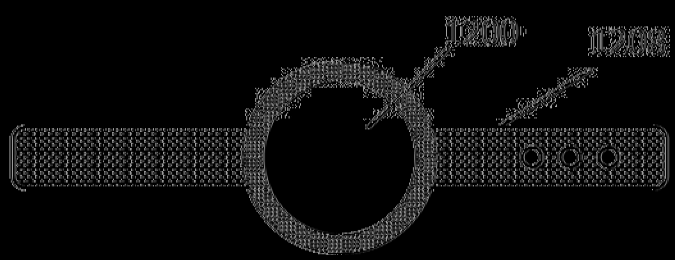
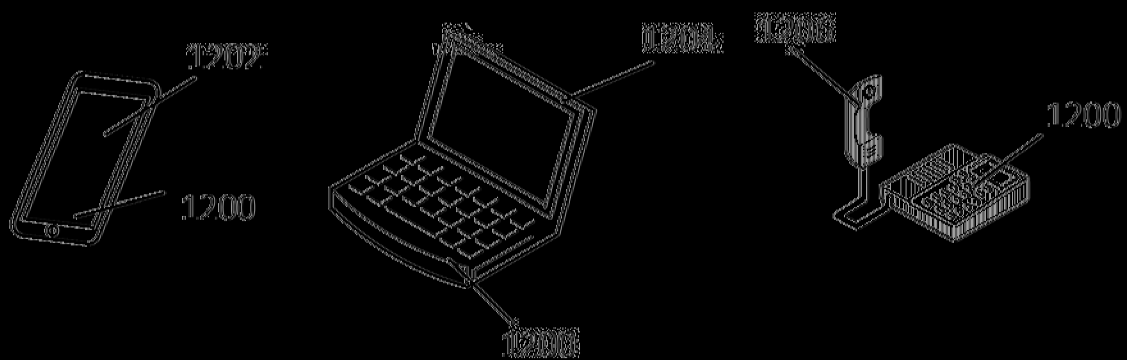


圖12