

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成21年9月24日(2009.9.24)

【公開番号】特開2007-74706(P2007-74706A)
 【公開日】平成19年3月22日(2007.3.22)
 【年通号数】公開・登録公報2007-011
 【出願番号】特願2006-215993(P2006-215993)
 【国際特許分類】

H 0 3 M 1/08 (2006.01)

【 F I 】

H 0 3 M 1/08 B

H 0 3 M 1/08 A

【手続補正書】

【提出日】平成21年8月10日(2009.8.10)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

デジタル/アナログコンバータ(DAC)であって、

並列接続され、第1の端部と第2の端部を有し、Nが1より大きい整数であるN個の第1の容量と、前記N個の第1の容量の前記第2の端部のうち選択された1つを共通ノードと選択的に接続し、前記N個の第1の容量の前記第2の端部のうち選択されない端部を電圧基準および基準電位の一方と選択的に接続するN個の第1のスイッチとを備え、前記N個の第1の容量の容量値がほぼ等しい、容量性DACと、

前記共通ノードと通信する第2のDACと、
 を備える、DAC。

【請求項2】

Nビットデジタルワードをアナログ出力信号に変換する、請求項1に記載のDAC。

【請求項3】

入力部および出力部を有する増幅器と、

前記増幅器の前記入力部および前記出力部と通信するフィードバック容量と、
 をさらに備え、

前記容量性DACの第1のフェーズ中に、前記N個の第1の容量の前記第1の端部が前記基準電位と通信し、

前記容量性DACの第2のフェーズ中に、前記増幅器の前記入力部が前記N個の第1の容量の前記第1の端部と選択的に通信する、請求項1に記載のDAC。

【請求項4】

入力部および出力部を有する増幅器をさらに備え、

前記容量性DACの第1のフェーズ中に、前記N個の第1の容量の前記第1の端部が前記基準電位と通信し、

前記容量性DACの第2のフェーズ中に、前記増幅器の前記入力部が前記N個の第1の容量の前記第1の端部と選択的に通信し、

前記容量性DACの前記第2のフェーズ中に、前記N個の第1の容量の前記第2の端部が前記増幅器の前記出力部と通信する、請求項1に記載のDAC。

【請求項5】

前記第2のDACが抵抗性DACを含む、請求項1に記載のDAC。

【請求項6】

前記抵抗性DACが、
前記電圧基準と前記基準電位の間直列接続されたN個の抵抗と、
前記N個の抵抗のうち選択された抵抗と前記基準電位の間にあるN個のノードと、
前記共通ノードを前記N個のノードに選択的に接続するN個の第2のスイッチと、
を備える、請求項5に記載のDAC。

【請求項7】

本質的に単調性である、請求項1に記載のDAC。

【請求項8】

前記N個の第1のスイッチおよび前記第2のDACを制御するための切り換え信号を選択的に生成する制御モジュールをさらに備える、請求項1に記載のDAC。

【請求項9】

請求項1に記載のDACを備える、逐次近似アナログ/デジタルコンバータ。

【請求項10】

前記第1の容量性DACと選択的に通信する入力部を有する増幅器と、
前記増幅器の出力部と通信する逐次近似モジュールと、
前記逐次近似モジュールの出力部と通信し、前記N個の第1のスイッチおよび前記第2のDAC用の切り換え信号を選択的に生成する復号化モジュールと、
をさらに備える、請求項9に記載の逐次近似アナログ/デジタルコンバータ。

【請求項11】

前記第2のDACが第2の容量性DACを含む、請求項1に記載のDAC。

【請求項12】

前記第2の容量性DACが、
入力部および前記共通ノードと通信する出力部を有する増幅器と、
並列接続され、第1の端部と第2の端部を有し、前記第2の容量性DACの第1のフェーズ中に前記第1の端部が基準電位と選択的に通信し、前記第2の容量性DACの第2のフェーズ中に前記第1の端部が前記増幅器の前記入力部と選択的に通信する、N個の第2の容量と、
前記第2の容量性DACの前記第1のフェーズ中に前記N個の第2の容量の前記第2の端部を前記電圧基準および前記基準電位の一方と選択的に接続し、前記第2の容量性DACの前記第2のフェーズ中に前記N個の第2の容量の前記第2の端部を前記出力部と選択的に接続する、N個の第2のスイッチと、
を備える、請求項11に記載のDAC。

【請求項13】

前記第1の容量性DACの前記第1および第2のフェーズが、前記第2の容量性DACの前記第1および第2のフェーズに対して重ならない、請求項12に記載のDAC。

【請求項14】

前記第1の容量性DACの前記第1のフェーズが、前記第2の容量性DACの前記第2のフェーズと少なくとも部分的に重なる、請求項12に記載のDAC。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

[0082]容量部110は、抵抗 R_1 、 R_2 、 R_3 および R_4 を含んでいる。好ましい実施形態では、抵抗 R_1 、 R_2 、 R_3 および R_4 がほぼ等しい抵抗値を有する。抵抗は同じ抵抗値を有してもよく、言い換えれば $R_1 = R_2 = R_3 = R_4$ であってもよい。以下でさら

に述べるように、抵抗は、 V_{ref} と、接地等の基準電位との間に直列で接続されている。抵抗間のノードは、スイッチ SW_{4LSB} 、 SW_{3LSB} 、 SW_{2LSB} 、および SW_{1LSB} （総称してスイッチ SW_L ）により選択され、共通ノード130と接続されて分圧器を作り出す。制御モジュール132は、スイッチ SW_L および SW_M に対しての切り換え信号を選択的に生成する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正の内容】

【0050】

[0093]次に図8Aおよび8Bを参照すると、本発明によるネスト化セグメント化容量性-容量性D/Aコンバータ108が示されている。図8Aには、出力回路102が示されている。図8Bには、例示的なサンプリング積分構成が示されている。容量部110は上述のように動作する。明確にするために、コンデンサ C_1 、 C_2 、 C_3 および C_4 を C_{1M} 、 C_{2M} 、 C_{3M} および C_{4M} と改称している。第2の容量部150は、2個の最下位ビットに関連付けられており、コンデンサ C_{1L} 、 C_{2L} 、 C_{3L} および C_{4L} と、演算増幅器のような増幅器152と、スイッチ154とを含んでいる。 LSB 容量部150により与えられる電圧は、 V_{CDAC} である。以下に述べるように、第2の容量部150もサンプリング積分フェーズを有している。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0051

【補正方法】変更

【補正の内容】

【0051】

[0094]次に図8Cおよび8Dを参照すると、

【数8】

$$V_{CDAC} = \frac{V_{ref}}{4}$$

についてのサンプリングフェーズ中の図8BのD/Aコンバータの等価回路が示されている。サンプリングフェーズ中、スイッチ154を閉としてコンデンサ C_{4L} 、 C_{3L} および C_{2L} を接地等の基準電位と接続する。コンデンサ C_{1L} を V_{ref} まで帯電する。 V_{ref} と等しいコンデンサ C_{1L} 上に電荷が蓄積される。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0052

【補正方法】変更

【補正の内容】

【0052】

[0095]積分フェーズ中、スイッチ154を開として、コンデンサ C_{4L} 、 C_{3L} 、 C_{2L} および C_{1L} をフィードバックで接続する。スイッチ154の開前の全電荷がスイッチ154の開後の全電荷と同じになる。したがって：

$$Q_r = V C_r = V_{ref} C_{1L} = V (C_{1L} + C_{2L} + C_{3L} + C_{4L}) ;$$

$$V = V_{ref} C_{1L} / (C_{1L} + C_{2L} + C_{3L} + C_{4L})$$

C_{1L} 、 C_{2L} 、 C_{3L} および C_{4L} が等しいとすると、
【数 9】

$$V = \frac{V_{ref}}{4}$$

となる。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0053

【補正方法】変更

【補正の内容】

【0053】

[0096]次に図 8 E を参照すると、

【数 10】

$$V_{CDAC} = \frac{V_{ref}}{2}$$

についてのサンプリングフェーズ中の図 8 B の D / A コンバータの等価回路が示されている。サンプリングフェーズ中、スイッチ 154 を閉としてコンデンサ C_{4L} および C_{3L} を接地等の基準電位と接続する。コンデンサ C_{1L} および C_{2L} を V_{ref} まで帯電する。 $V_{ref} (C_{1L} + C_{2L})$ と等しいコンデンサ C_{1L} および C_{2L} 上に電荷が蓄積される。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0054

【補正方法】変更

【補正の内容】

【0054】

[0097]積分フェーズ中、スイッチ 154 を開として、コンデンサ C_{4L} 、 C_{3L} 、 C_{2L} および C_{1L} をフィードバックで接続する。スイッチ 154 を開く前の全電荷がスイッチ 154 の閉後の全電荷と同じになる。したがって：

$$Q_r = V C_r = V_{ref} (C_{1L} + C_{2L}) = V (C_{1L} + C_{2L} + C_{3L} + C_{4L})$$

；

$$V = V_{ref} (C_{1L} + C_{2L}) / (C_{1L} + C_{2L} + C_{3L} + C_{4L})$$

C_{1L} 、 C_{2L} 、 C_{3L} および C_{4L} が等しいとすると、

【数 11】

$$V = \frac{V_{ref}}{2}$$

となる。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0055

【補正方法】変更

【補正の内容】

【0055】

[0098]次に図8Fを参照すると、

【数12】

$$V_{CDAC} = \frac{3V_{ref}}{4}$$

についてのサンプリングフェーズ中の図8BのD/Aコンバータの等価回路が示されている。サンプリングフェーズ中、スイッチ154を閉としてコンデンサ C_{4L} を接地等の基準電位と接続する。コンデンサ C_{1L} 、 C_{2L} および C_{3L} を V_{ref} まで帯電する。 $V_{ref}(C_{1L} + C_{2L} + C_{3L})$ と等しいコンデンサ C_{1L} 、 C_{2L} および C_{3L} 上に電荷が蓄積される。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0056

【補正方法】変更

【補正の内容】

【0056】

[0099]積分フェーズ中、スイッチ154を開として、コンデンサ C_{4L} 、 C_{3L} 、 C_{2L} および C_{1L} をフィードバックで接続する。スイッチ154の開前の全電荷がスイッチ154の閉後の全電荷と同じになる。したがって：

$$Q_r = V C_r = V_{ref}(C_{1L} + C_{2L} + C_{3L}) = V(C_{1L} + C_{2L} + C_{3L} + C_{4L}) ;$$

$$V = V_{ref}(C_{1L} + C_{2L} + C_{3L}) / (C_{1L} + C_{2L} + C_{3L} + C_{4L})$$

C_{1L} 、 C_{2L} 、 C_{3L} および C_{4L} が等しいとすると、

【数13】

$$V = \frac{3V_{ref}}{4}$$

となる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0057

【補正方法】変更

【補正の内容】

【0057】

[0100]次に図8Gを参照すると、 $V_{CDAC} = V_{ref}$ についてのサンプリングフェーズ中の図8BのD/Aコンバータの等価回路が示されている。この値が次のMSBを用いることにより既に得られるので、この位置に関連付けられたスイッチを省略してもよい。この場合、コンデンサの1個を常に接地してもよい。スイッチを用いる場合、サンプリングフェーズ中、スイッチ154を閉としてコンデンサ C_{1L} 、 C_{2L} 、 C_{3L} および C_{4L} を V_{ref} まで帯電する。 $V_{ref}(C_{1L} + C_{2L} + C_{3L} + C_{4L})$ と等しいコンデンサ C_{1L} 、 C_{2L} 、 C_{3L} および C_{4L} 上に電荷が蓄積される。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】 0 0 5 8

【補正方法】 変更

【補正の内容】

【 0 0 5 8 】

[0101]積分フェーズ中、スイッチ1 5 4を開として、コンデンサ C_{4L} 、 C_{3L} 、 C_{2L} および C_{1L} をフィードバックで接続する。スイッチ1 5 4の開前の全電荷がスイッチ1 5 4の閉後の全電荷と同じになる。したがって：

$$\begin{aligned} Q_r &= V C_r = V_{ref} (C_{1L} + C_{2L} + C_{3L} + C_{4L}) \\ &= V (C_{1L} + C_{2L} + C_{3L} + C_{4L}) ; \\ V &= V_{ref} (C_{1L} + C_{2L} + C_{3L} + C_{4L}) / (C_{1L} + C_{2L} + C_{3L} + C_{4L}) \end{aligned}$$

【手続補正 1 2】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 7 7

【補正方法】 変更

【補正の内容】

【 0 0 7 7 】

[0120]HDD 4 0 0 は、コンピュータ等のホストデバイス（図示せず）、携帯情報端末、携帯電話、メディアまたはMP3プレーヤー等のモバイルコンピューティングデバイス、および/または他のデバイスと1つ以上の有線または無線通信リンク 4 0 8 を介して通信することもできる。HDD 4 0 0 は電源 4 0 3 を有していてもよい。HDD 4 0 0 は、ランダムアクセスメモリ（RAM）、フラッシュメモリ等の低待ち時間不揮発性メモリ、読み出し専用メモリ（ROM）、および/または他の適当な電子データ記憶装置等のメモリ 4 0 9 と接続することもできる。

【手続補正 1 3】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 7 8

【補正方法】 変更

【補正の内容】

【 0 0 7 8 】

[0121]次に図 1 7 B を参照すると、本発明はデジタル多用途ディスク（DVD）ドライブ 4 1 0 内の D/A または A/D コンバータで実施可能である。DVD 4 1 0 内の信号処理および/または制御回路 4 1 2 および/または他の回路（図示せず）が、データの処理、符号化および/または暗号化、計算、および/または光学記憶媒体 4 1 6 から読み出されるデータおよび/または、そこに書き込まれるデータの初期化を行うことができる。いくつかの実施では、DVD 4 1 0 内の信号処理および/または制御回路 4 1 2 および/または他の回路（図示せず）が、符号化および/または複号化および/またはDVDドライブに関連付けられた他の信号処理機能等の他の機能を行うことも可能である。DVD 4 1 0 は電源 4 1 3 を有していてもよい。

【手続補正 1 4】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 8 1

【補正方法】 変更

【補正の内容】

【 0 0 8 1 】

[0124]HDTV 4 2 0 は、光学および/または磁気記憶装置等の不揮発性方式でデータを記憶した大量データ記憶装置 4 2 7 と通信することもできる。少なくとも1個のHDD

が図17Aに示す構成を有してもよく、および/または少なくとも1個のDVDが図17Bに示す構成を有してもよい。このHDDは、およそ1.8インチより小径の1枚以上のプラッタを含むミニHDDであってもよい。HDTV420は、電源423を有していてもよい。HDTV420は、RAM、ROM、フラッシュメモリ等の低待ち時間不揮発性メモリおよび/または他の適当な電子データ記憶装置等のメモリ428と接続することもできる。HDTV420は、WLANネットワークインターフェース429を介してWLANとの接続をサポートすることもできる。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0082

【補正方法】変更

【補正の内容】

【0082】

[0125]次に図17Dを参照すると、本発明は車両430の制御システム、WLANインターフェース、車両制御システムの大量データ記憶装置および/または電源433内のD/AまたはA/Dコンバータを実施、および/またはそこで実施することもできる。いくつかの実施では、本発明は、温度センサ、圧力センサ、回転センサ、気流センサおよび/または他の適当なセンサ等の1個または複数のセンサ436から入力を受信し、および/またはエンジン動作パラメータ、トランスミッション動作パラメータ、および/または他の制御信号等の1個または複数の出力制御信号438を生成するパワートレイン制御システム432を実施する。

【手続補正16】

【補正対象書類名】明細書

【補正対象項目名】0085

【補正方法】変更

【補正の内容】

【0085】

[0128]次に図17Eを参照すると、本発明は、携帯電話アンテナ451を含み得る携帯電話450内のD/AまたはA/Dコンバータで実施可能である。いくつかの実施では、携帯電話450がマイク456、スピーカーおよび/または音声出力ジャック等の音声出力部458、ディスプレイ460および/またはキーボード、ポインティングデバイス、音声作動および/または他の入力デバイス等の入力デバイス462を含んでいる。携帯電話450は、電源453を有していてもよい。携帯電話450内の信号処理および/または制御回路452および/または他の回路(図示せず)が、データの処理、符号化および/または暗号化、計算、データの初期化および/または他の携帯電話機能を行うことが可能である。

【手続補正17】

【補正対象書類名】明細書

【補正対象項目名】0087

【補正方法】変更

【補正の内容】

【0087】

[0130]次に図17Fを参照すると、本発明はセットトップボックス480内のD/AまたはA/Dコンバータで実施可能である。セットトップボックス480は、ブロードバンドソース等のソースから信号を受信し、テレビおよび/またはモニタおよび/または他のビデオおよび/または音声出力デバイス等のディスプレイ488に適した、標準および/または高精細度音声/ビデオ信号を出力する。セットトップボックス480は、電源48

3を有していてもよい。セットトップボックス480の信号処理回路および/または制御回路484および/または他の回路(図示せず)が、データの処理、符号化および/または暗号化、計算、データの初期化および/または他のセットトップボックス機能を行うことができる。

【手続補正18】

【補正対象書類名】明細書

【補正対象項目名】0089

【補正方法】変更

【補正の内容】

【0089】

[0132]次に図17Gを参照すると、本発明はメディアプレーヤー500内のD/AまたはA/Dコンバータで実施可能である。いくつかの実施では、メディアプレーヤー500が、ディスプレイ507および/またはキーパッド、タッチパッド等のユーザー入力部508を含んでいる。いくつかの実施では、メディアプレーヤー500が、通常メニュー、ドロップダウンメニュー、アイコンおよび/またはポイントアンドクリックインターフェースを使用するグラフィカルユーザーインターフェース(GUI)をディスプレイ507および/またはユーザー入力部508を介して使用することができる。メディアプレーヤー500は、電源513を有していてもよい。メディアプレーヤー500は、スピーカーおよび/または音声出力ジャック等の音声出力部509をさらに含んでいる。メディアプレーヤー500の信号処理回路および/または制御回路504および/または他の回路(図示せず)が、データの処理、符号化および/または暗号化、計算、データの初期化および/または他のメディアプレーヤー機能を行うことも可能である。