

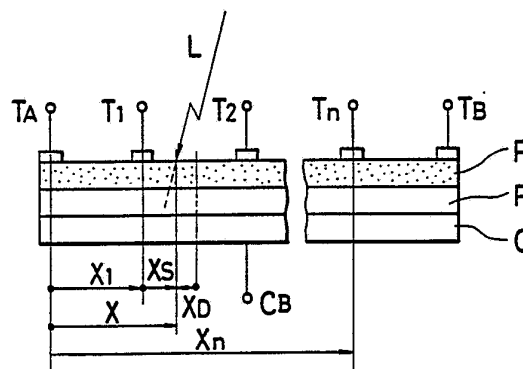


特許協力条約に基づいて公開された国際出願

(51) 国際特許分類 ⁴ G01B 11/00	A1	(11) 国際公開番号 WO 93/14376 (43) 国際公開日 1993年7月22日 (22.07.1993)		
<table border="0"> <tr> <td style="vertical-align: top;"> (21) 国際出願番号 PCT/JP88/00662 (22) 国際出願日 1988年7月1日 (01. 07. 88) (31) 優先権主張番号 特願昭62-165969 (32) 優先日 1987年7月2日 (02. 07. 87) (33) 優先権主張国 JP (71) 出願人 ; および (72) 発明者 出澤正徳 (IDESAWA, Masanori) (JP/JP) 〒351-01 埼玉県和光市広沢 2番1号 理化学研究所内 Saitama, (JP) (74) 代理人 弁理士 中村 稔, 外 (NAKAMURA, Minoru et al.) 〒100 東京都千代田区丸の内3丁目3番1号 新東京ビル646号 Tokyo, (JP) (81) 指定国 US. </td> <td style="vertical-align: top;"> 添付公開書類 国際調査報告書 条約64(3)(c)(ii)に規定された国際出願に基づく特許の公開 (米国特許 商標局により1990年10月2日 (02.10.90)に一連番号4,961,096号として 発行された)に従って発行された。 </td> </tr> </table>			(21) 国際出願番号 PCT/JP88/00662 (22) 国際出願日 1988年7月1日 (01. 07. 88) (31) 優先権主張番号 特願昭62-165969 (32) 優先日 1987年7月2日 (02. 07. 87) (33) 優先権主張国 JP (71) 出願人 ; および (72) 発明者 出澤正徳 (IDESAWA, Masanori) (JP/JP) 〒351-01 埼玉県和光市広沢 2番1号 理化学研究所内 Saitama, (JP) (74) 代理人 弁理士 中村 稔, 外 (NAKAMURA, Minoru et al.) 〒100 東京都千代田区丸の内3丁目3番1号 新東京ビル646号 Tokyo, (JP) (81) 指定国 US.	添付公開書類 国際調査報告書 条約64(3)(c)(ii)に規定された国際出願に基づく特許の公開 (米国特許 商標局により1990年10月2日 (02.10.90)に一連番号4,961,096号として 発行された)に従って発行された。
(21) 国際出願番号 PCT/JP88/00662 (22) 国際出願日 1988年7月1日 (01. 07. 88) (31) 優先権主張番号 特願昭62-165969 (32) 優先日 1987年7月2日 (02. 07. 87) (33) 優先権主張国 JP (71) 出願人 ; および (72) 発明者 出澤正徳 (IDESAWA, Masanori) (JP/JP) 〒351-01 埼玉県和光市広沢 2番1号 理化学研究所内 Saitama, (JP) (74) 代理人 弁理士 中村 稔, 外 (NAKAMURA, Minoru et al.) 〒100 東京都千代田区丸の内3丁目3番1号 新東京ビル646号 Tokyo, (JP) (81) 指定国 US.	添付公開書類 国際調査報告書 条約64(3)(c)(ii)に規定された国際出願に基づく特許の公開 (米国特許 商標局により1990年10月2日 (02.10.90)に一連番号4,961,096号として 発行された)に従って発行された。			

(54) Title: STRUCTURE OF SEMICONDUCTOR ELEMENT FOR DETECTING IMAGE POSITION AND METHOD OF DETECTING IMAGE POSITION

(54) 発明の名称 半導体像位置検出素子の構成と像位置検出法



(57) Abstract

A semiconductor element for detecting image position having a photo-electric film and a resistance layer superposed on the layer, wherein the region for detecting image position is divided into a plurality of sections and an output electrode is provided at the boundaries between the sections. Output electrodes across the plurality of sections help first determine the sections in which image exists and which are narrower than said plurality of sections, and the output electrodes across the sections in which the image exists help detect the position of image in the sections, enabling the position of image to be determined from the sections in which the image exists. Resolution for detecting the position of image can be improved nearly in proportion to the number of sections.

(57) 要約

光電膜層とこの層に重なる抵抗層とを備える半導体像位置検出素子において、像位置検出領域が複数の区間に区分されており、各区分の境界部に出力電極が設けられている。前記区分された複数の区間を間に挟む出力電極により、前記複数の区間より狭い像の存在区間を先ず定め、次にこの像の存在区間の両端に設けられている出力電極によりこの存在区間内の像位置を検出し、前記先ず定められた像の存在区間とから像位置を確定する。像位置検出分解能をほぼ区分区間数に比例して高めることが可能となる。

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AT オーストリア
AU オーストラリア
BB バルバドス
BE ベルギー
BF ブルキナファソ
BG ブルガリア
BJ ベナン
BR ブラジル
CA カナダ
CF 中央アフリカ共和国
CG コンゴ
CH スイス
CI コートジボアール
CM カメルーン
CS チェコスロヴァキア
CZ チェコ共和国
DE ドイツ
DK デンマーク
FI フィンランド
ES スペイン

FR フランス
GA ガボン
GB イギリス
GN ギニア
GR ギリシャ
HU ハンガリー
IE アイルランド
IT イタリア
JP 日本
KP 朝鮮民主主義人民共和国
KR 大韓民国
KZ カザフスタン
LI リヒテンシュタイン
LK スリランカ
LU ルクセンブルグ
MC モナコ
MG マダガスカル
ML マリ
MN モンゴル
MR モリタニア

MW マラウイ
NL オランダ
NO ノルウェー
NZ ニュージーランド
PL ポーランド
PT ポルトガル
RO ルーマニア
RU ロシア連邦
SD スーダン
SE スウェーデン
SK スロヴァキア共和国
SN セネガル
SU ソヴィエト連邦
TD チャード
TG トーゴ
UA ウクライナ
US 米国
VN ベトナム

半導体像位置検出素子の構成と像位置検出法技術分野

本発明は、光学的な距離、位置、運動、変形などの計測に用いられる半導体像位置検出装置に係わり、特に、高精度計測に適した半導体像位置検出素子の構造と、それを用いた像位置検出の高精度化の方法に関する。

背景技術

光学的な位置、距離、運動、変形などの計測における像位置検出素子としては、光電膜層に重ねて抵抗層を設け、光電膜上に投射された光像部で生成される光電流が抵抗層を伝わり、その両端の出力電極に到達して出力される出力電流を検出し、これらを演算することによって、光電膜層の光像の重心的位置を算出する型の半導体位置検出素子(PSD: Position Sensitive Device)が広く使用されている。従来のPSDの例が G. P. Petersson and L. E. Lindholm, "Position sensitive light detectors with high linearity," IEEE J. Solid-State Circuits, vol. SC-3, pp. 392-399, 1978, D. J. W. Noorlag and S. Middelhoek, "Two-dimensional position sensitive photodetector with high linearity made with standard IC-technology," IEEE J. Solid State and Electron Dev., vol. 3, pp. 75-82, 1979, 及び D. J. W. Noorlag "Quantitative Analysis of Effects Causing Nonlinear Position Response in Position-Sensitive Photodetectors," IEEE Trans. Electron Devices, vol. ED-29, No. 1, pp. 158-161, 1982に開示されている。

第5図にこの従来方式の代表的な半導体位置検出素子の断面構造の概念図を示した。光Lが入射すると光電膜層Pで光電流が生成され、抵抗層Rを通り、出力電極T_A及びT_Bから出力電流

- 2 -

I_A 及び I_B が出力される。出力電流 I_A 及び I_B は、光電流が光入射位置と出力電極 T_A および T_B との間の抵抗層の抵抗比に応じて分割された値となり、出力電流値の差 ($I_A - I_B$) を出力電流値の和 ($I_A + I_B$) で除した値は、中心からの光入射位置 X_D に比例した値となる。従って、第 6 図に示される信号演算回路に出力電流 I_A 、 I_B を入力し、バッファ増幅器 B_1 、 B_2 により一旦増幅された後、演算増幅器 A_1 、 A_2 および割算器 $\div$ により上述した演算を行い、更にこの値をアナログ・デジタル変換器 A/D によりデジタル変換することにより、光入射位置の情報 10 が得られる。

この従来方式の像位置検出精度は、主として、アナログ的信号演算処理系の精度とアナログ・デジタル変換の精度（分解能）に大きく依存している。アナログ演算系の精度の向上は、極めて高価となるばかりでなく、ある場合には実現がほとんど不可能になり、これが半導体像位置検出装置における像位置検出の高精度化 15 （高分解能化）に際しての大きな障害となっている。

発明の開示

上記の問題点を回避し、すなわち、アナログ演算系およびアナログ・デジタル変換器の精度（分解能）の向上を必要とせず、20 像位置検出の高精度化が実現できるように本発明では、半導体像位置検出素子の検出領域を複数の区間に区分し、この区分された区間（以下、区分区間とする）の境界部に設けられた出力電極の選択により、任意の 1 区分区間あるいは任意の連続する複数の区分区間が 1 つの半導体像位置検出素子として動作するように構成 25 し、計測に適した出力電極を選択使用することを特徴とする。

作動においては、まず、複数の区分区間を間に挟む出力電極を選択し、その区間を 1 つの半導体像位置検出素子として動作させ

ることにより、光像がどの区分区間に包含されているかを検知する。次に、光像の属する区間の両端の出力電極（光像が複数の区分区間にまたがる場合はこの複数の区分区間の両端の出力電極）を選択し、その選択区間内での光像位置を検出する。光像の位置は、選択区間の電極位置と、選択区間内での光像検出位置とを加え合わせることによって求められる。区分区間境界部の出力電極の位置は物理的に極めて正確に製作できるので、像位置検出精度は、選択された区分区間内での像位置検出精度のみによって定まる。また、選択された区間内での像位置検出分解能は、アナログ演算系、および A/D 変換器で決定される精度（分解能）とほぼ等しくなるので、半導体像位置検出素子全区間に対する実効分解能は、区分数にほぼ比例的に高められ、アナログ演算系や A/D 変換器は従来と全く同一のものを使用しても、従来の方式のものに比べて像位置検出精度（分解能）は著しく高められる。

15 図面の簡単な説明

第 1 図は、本発明に基づいた半導体像位置検出素子の断面構造を概念的に示した図、

第 2 図は、本発明に基づく半導体像位置検出素子を本発明に基づく像位置検出法に従って動作させるための信号処理回路の一構成例を示すブロック図、

第 3 図は、本発明に基づいた、半導体像位置検出素子の別な実施例の断面図、

第 4 図は、本発明による 2 次元的像位置検出素子の一実施例を示す斜視図、

25 第 5 図は、従来の代表的な半導体位置検出素子（PDS）の断面構造を概念的に示した図、および

第 6 図は、従来の PDS により像位置を検出するための信号処

理回路のブロック図。

発明を実施するための最良の形態

以下、本発明を実施例に基づいて説明する。第1図は、本発明に基づいた半導体像位置検出素子の断面構造の概念図である。従来方式の半導体像位置検出素子の出力電極の間にさらに n 個の出力電極 (T_1 、 T_2 ……、 T_n) が付加されている。いま、像位置検出精度が、A/D変換の精度(分解能)で制限されているものとし、第1図に示されているように、出力電極 T_1 と T_2 の間に光が入射している場合について本発明によりどのように高精度化を実現できるかを考えてみる。従来方式と同様に、出力電極 T_A および T_B を選択し、これらの出力電流より、光入射位置 X を求めると、出力電極 T_A 、 T_B 間を A/D変換器の分解能(例えば、10ビット)で分割した位置精度で光入射位置 X が求まり、光入射位置を含む区間を確定できる。更に、光入射位置を包含した最小区間幅の出力電極(第1図では T_1 と T_2) を選択し、これらからの出力電流より、選択された区間内の光入射位置 X_D を求めると、選択された区間 (T_1 、 T_2 間) を A/D変換器の分解能で分割した位置精度で選択された区間内の光入射位置 X_S が定まり、出力電極 T_1 の位置 X_1 に X_S を加え合わせることで全体での光入射位置を確定できる。出力電極 T_A 、 T_1 、 T_2 …… T_n 、 T_B の位置は物理的に極めて正確に製作でき、また、安定性も極めて高い。従って、総ての選択区間について、それらの区間を A/D変換器の分解能で分割した精度で光の入射位置の検出が可能となる。例えば、等分割に n (15) 個の出力電極を設け、A/D変換器の精度が m (10) ビットとすると、検出区間全体に対する分解能は $(n+1) \times 2^m$ (16×1024) となり、A/D変換器の精度を高めることなく、従来法の 2^m

- 5 -

(1, 0 2 4) に対し、分解能を $(n + 1)$ (16) 倍と著しく高めることができる。光入射位置が区分区間の境界部となり、両側の区間にまたがるような場合には、連続した2区間を選択することになるので分解能は $(n + 1) / 2$ と、上記の半分になることがあるにしても、従来法に比べ著しく分解能を向上できる。以上は、像位置検出精度がA/D変換器の精度に支配されている場合について説明したものであるが、像位置検出精度がアナログ演算系の精度等に支配される場合にも全く同様である。

第2図は、出力電極選択用スイッチを含んだ、出力信号演算処理回路のブロック図である。出力電極 T_A 、 T_1 、 T_2 …… T_n 、 T_B の内の何れか二つの電極が出力電極選択回路 S_w 中の電極選択スイッチ S_A 、 S_{A1} 、 S_{A2} …… S_{An} 、 S_{B1} 、 S_{B2} …… S_{Bn} …… S_B により選択されたバッファ増幅器 B_1 、 B_2 の入力に接続される。第2図においては、第1図に対応して、出力電極 T_1 および T_2 が選択された状態が示してある。出力電流は、光入射位置を含んだ選択された出力電極より出力されることになるので、両端の出力電極 T_A 、 T_B に対応した出力電極選択用スイッチ S_A および S_B は常にONの状態であっても差し支えない。なお、第2図では外部回路として出力電極選択用スイッチを示したが、出力電極選択用スイッチは、半導体像位置検出素子にアナログスイッチ回路を集積化し、外部からの選択信号で所望の区間の出力電極からの出力信号を出力できるように構成することが望ましい。

第3図は、広い範囲について像位置検出可能とし、特定の範囲（注目区間：出力電極 T_{MA} 、 T_{MB} 間）に光が入射したら出力電極 T_{MA} 、 T_{MB} を選択し、像位置を高精度で検出できるように本発明に基づいた半導体像位置検出素子の断面構造の一例である。出力電極 T_A 、 T_B を選択し、光入射位置が注目区間に入っているか

- 6 -

否かを検知し、注目区間内に入ったら出力電極 T_{MA} 、 T_{MB} を選択してこの区間内での光入射位置 X_M を検出する。全体に対する光入射位置は T_{MA} の位置 X_{MA} と注目区間内での光入射位置 X_M の和として得る。

- 5 第4図は、本発明を2次元的な像位置検出素子へ適用した実施例であり、抵抗層 R_1 、 R_2 が上下面へ分割された形式の半導体像位置検出素子であり、上面の抵抗層 R_1 はX方向、下面の抵抗層 R_2 はY方向の像位置検出に用いられる。本実施例においては、3区間に分割した例が示されているが、一般に任意の区間に分割
- 10 することが可能である。像位置の検出法は、X、Yの各軸に対して、それぞれ前述した方法により、出力電極 T_{AX} 、 T_{X1} 、 T_{X2} 、 T_{BX} 、および T_{AY} 、 T_{Y1} 、 T_{Y2} 、 T_{BY} の選択を行う。抵抗層が片面だけ設けられた型の2次元的な像位置検出素子に本発明を適用する場合には、X方向およびY方向の出力電極の交差が生ずるので、
- 15 これら出力電極が交差部において互いに絶縁される構造とすることが必要とされる。以上述べたように、本発明を適用することにより、電源系、信号処理回路、A/D変換器などの精度は従来通りのものを使用し、像位置検出分解能をほぼ区分区間数に比例的に高めることが可能となり、従来方式の半導体像位置検出素子お
- 20 よび像位置検出素子ではほとんど不可能であった広い範囲に亘る高精度像位置検出を実現できる。

この発明の精神と範囲に反することなしに、広範囲に異なる実施態様を構成することができることは明白なので、この発明は請求の範囲において限定した以外は、具体的な実施態様に制約され

25 るものではない。

- 7 -

請 求 の 範 囲

1. 光電膜層とこの層に重なる抵抗層とを備える像位置検出素子において、像位置検出領域が複数の区間に区分されており、各区分の境界部に出力電極が設けられていることを特徴とする半
5 導体像位置検出素子。
2. 光電膜層とこの層に重なる抵抗層とを備える像位置検出素子において、像位置検出領域が複数の区間に区分されており、各区分の境界部に出力電極が設けられていることを特徴とする半
導体像位置検出素子を用いる像位置検出法であって、
10 前記区分された複数の区間を間に挟む出力電極により、前記複数の区間より狭い像の存在区間を先ず定め、次にこの像の存在区間の両端に設けられている出力電極によりこの存在区間内の像位置を検出し、前記先ず定められた像の存在区間とから像位置を確定する像位置検出法。
- 15 3. 前記先ず定められる像の存在区間が、前記区分された複数の区間の一つであることを特徴とする請求の範囲第2項記載の像位置検出法。
4. 前記先ず定められる像の存在区間が、前記区分された複数の区間の隣接する二つであることを特徴とする請求の範囲第2項
20 記載の像位置検出法。

1/4

FIG. 1

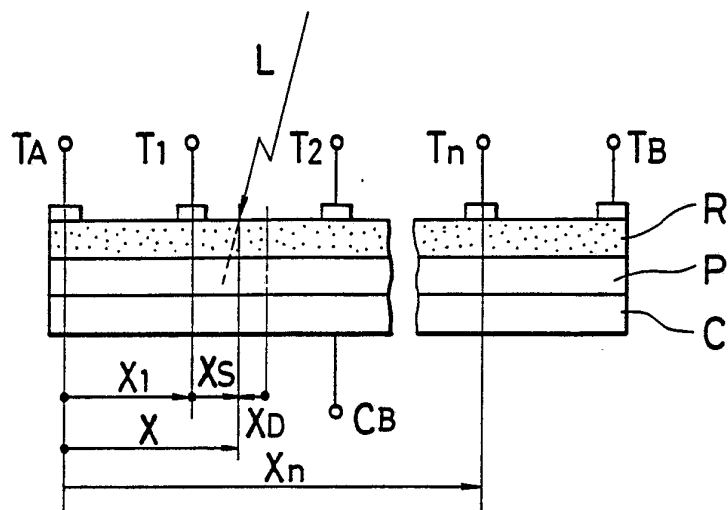


FIG. 3

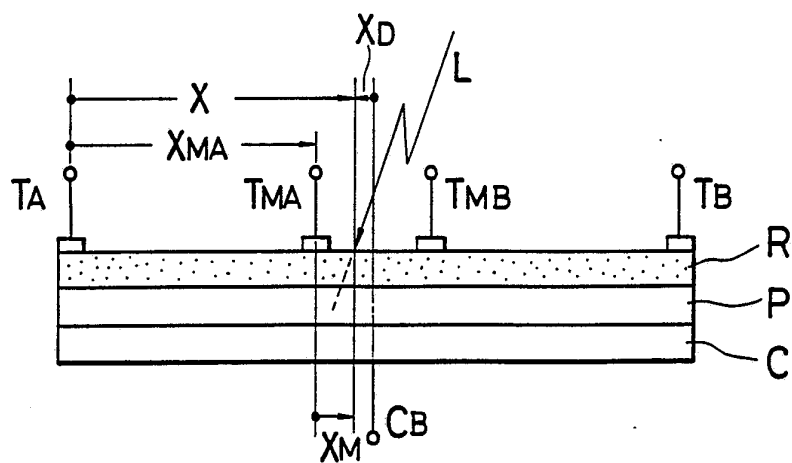
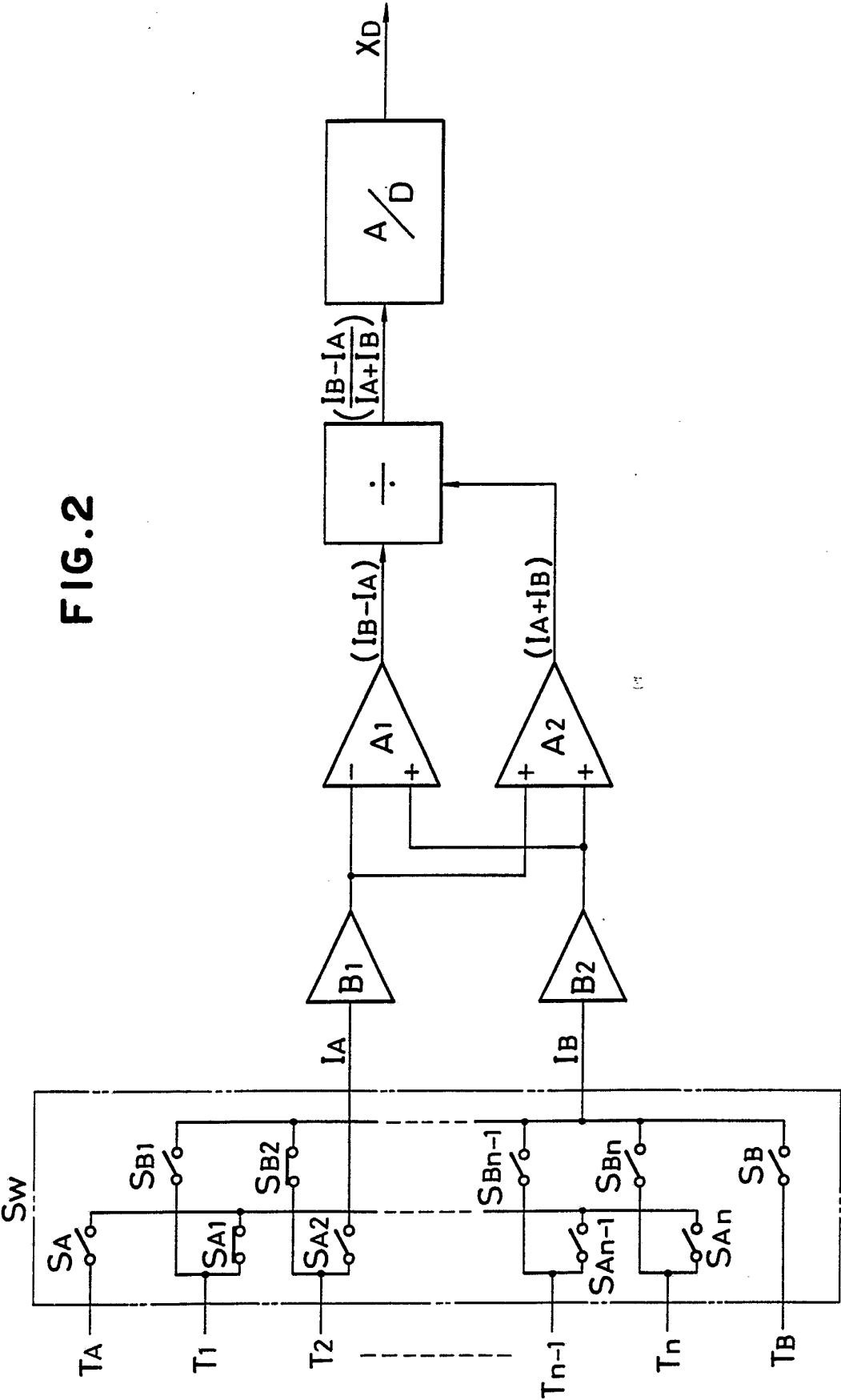


FIG.2



3/4

FIG. 4

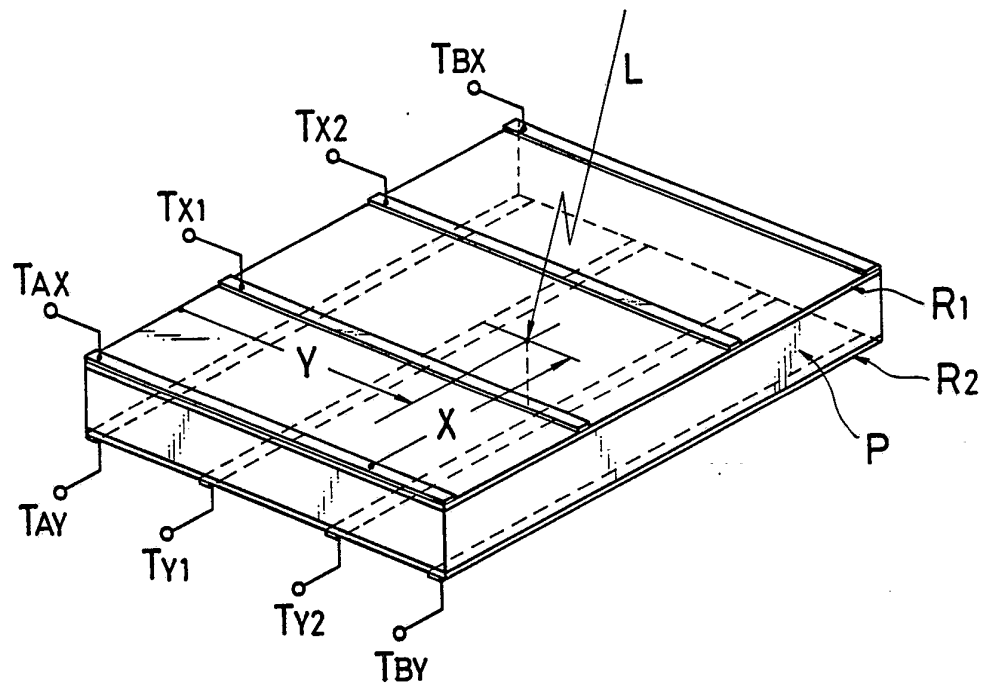
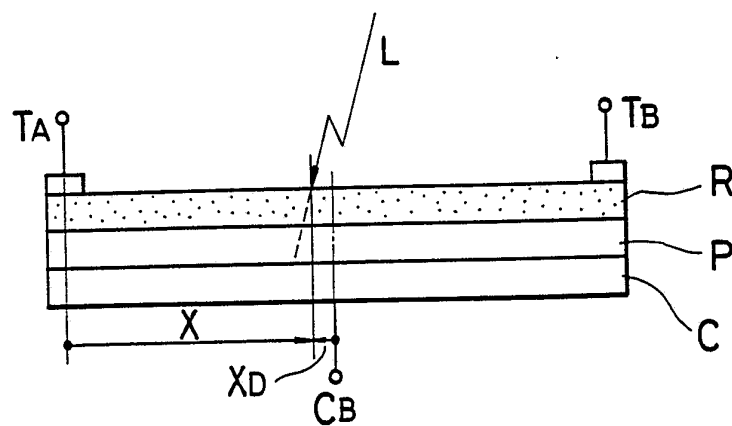
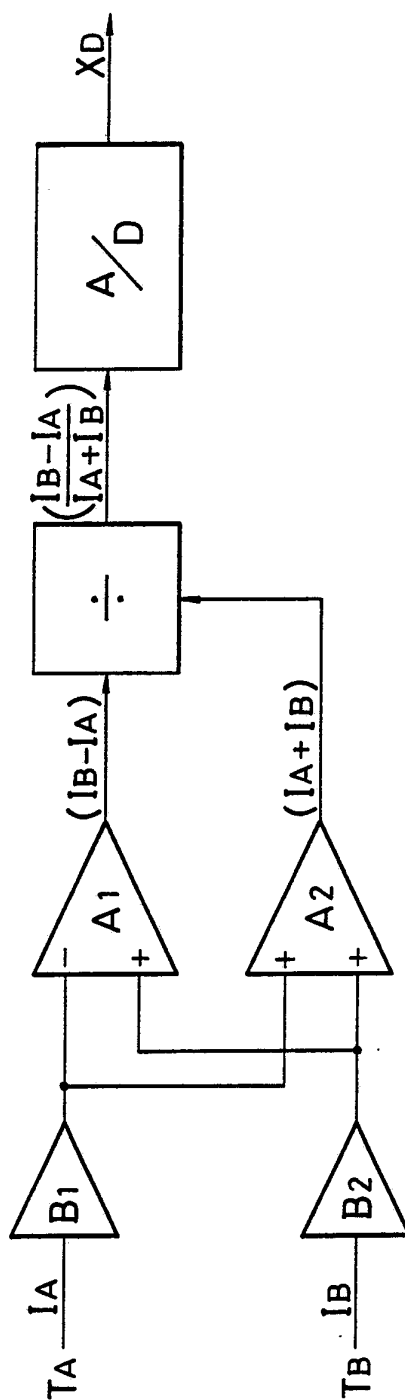


FIG. 5



4/4

FIG. 6



INTERNATIONAL SEARCH REPORT

International Application No PCT/JP88/00662

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) ⁶		
According to International Patent Classification (IPC) or to both National Classification and IPC		
Int.Cl ⁴ G01B11/00		
II. FIELDS SEARCHED		
Minimum Documentation Searched ⁷		
Classification System	Classification Symbols	
IPC	G01B11/00, G01C3/06, H01L31/08, 31/16	
Documentation Searched other than Minimum Documentation to the Extent that such Documents are Included in the Fields Searched ⁸		
Jitsuyo Shinan Koho 1970 - 1988 Kokai Jitsuyo Shinan Koho 1971 - 1988		
III. DOCUMENTS CONSIDERED TO BE RELEVANT ⁹		
Category *	Citation of Document, ¹¹ with indication, where appropriate, of the relevant passages ¹²	Relevant to Claim No. ¹³
A	JP, A, 59-56778 (Toshiba Corp.) 2 April 1984 (02. 04. 84) (Family: none)	1-4
A	JP, A, 58-151507 (Anritsu Electric Co., Ltd.) 8 September 1983 (08. 09. 83) (Family: none)	1-4
A	JP, A, 57-14704 (Rikagaku Kenkyusho) 26 January 1982 (26. 01. 82) (Family: none)	1-4
* Special categories of cited documents: ¹⁰ "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "G" document member of the same patent family		
IV. CERTIFICATION		
Date of the Actual Completion of the International Search		Date of Mailing of this International Search Report
September 1, 1988 (01. 09. 88)		September 12, 1988 (12. 09. 88)
International Searching Authority		Signature of Authorized Officer
Japanese Patent Office		

I. 発明の属する分野の分類		
国際特許分類 (IPC) Int. Cl. G01B11/00		
II. 国際調査を行った分野		
調 査 を 行 っ た 最 小 限 資 料		
分 類 体 系	分 類 記 号	
IPC	G01B11/00, G01C3/06, H01L31/08, 31/16	
最小限資料以外の資料で調査を行ったもの		
日本国実用新案公報 1970-1988年 日本国公開実用新案公報 1971-1988年		
III. 関連する技術に関する文献		
引用文献の カテゴリー ※	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
A	JP, A, 59-56778 (東京芝浦電気株式会社) 2. 4月. 1984 (02. 04. 84) (ファミリーなし)	1-4
A	JP, A, 58-151507 (安立電気株式会社) 8. 9月. 1983 (08. 09. 83) (ファミリーなし)	1-4
A	JP, A, 57-14704 (理化学研究所) 26. 1月. 1982 (26. 01. 82) (ファミリーなし)	1-4
※引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技术水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 「T」 国際出願日又は優先日の後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリーの文献		
IV. 認 証		
国際調査を完了した日 01. 09. 88	国際調査報告の発送日 12.09.88	
国際調査機関 日本国特許庁 (ISA/JP)	権限のある職員 特許庁審査官 津 田 俊 明 ㊤	2 F 7 6 2 5