

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6021504号
(P6021504)

(45) 発行日 平成28年11月9日 (2016. 11. 9)

(24) 登録日 平成28年10月14日 (2016. 10. 14)

(51) Int. Cl.		F I			
H05K	1/02	(2006.01)	H05K	1/02	Q
H05K	3/34	(2006.01)	H05K	3/34	501Z
H05K	3/46	(2006.01)	H05K	3/46	U

請求項の数 10 (全 17 頁)

(21) 出願番号	特願2012-175887 (P2012-175887)	(73) 特許権者	000001007
(22) 出願日	平成24年8月8日 (2012. 8. 8)		キヤノン株式会社
(65) 公開番号	特開2014-36085 (P2014-36085A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成26年2月24日 (2014. 2. 24)	(74) 代理人	100082337
審査請求日	平成27年8月7日 (2015. 8. 7)		弁理士 近島 一夫
		(74) 代理人	100141508
			弁理士 大田 隆史
		(72) 発明者	大平 正治
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内
		審査官	内田 勝久

最終頁に続く

(54) 【発明の名称】 プリント配線板、プリント回路板及びプリント回路板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

半導体パッケージが実装される第1表層に配置された第1導体パターンと、
 前記第1表層とは反対側の第2表層に配置された第2導体パターンと、
 前記第1表層と前記第2表層との間の内層に配置された内層導体パターンと、を備え、
 前記第1表層、前記内層及び前記第2表層を貫通する第1スルーホール及び第2スルーホールが形成され、

前記第1導体パターンは、第1のプレーン状の導電パターンと、前記第1のプレーン状の導電パターンに周りを囲まれ、前記第1のプレーン状の導電パターンと隙間を介して配置された第1のランド状の導電パターンと、を有し、

前記第2導体パターンは、第2のプレーン状の導電パターンと、前記第2のプレーン状の導電パターンに周りを囲まれ、前記第2のプレーン状の導電パターンと隙間を介して配置された第2のランド状の導電パターンと、を有し、

前記第1のプレーン状の導電パターンと前記第2のランド状の導電パターンとは、前記第1スルーホールに形成された第1導体膜により接続されており、

前記第2のプレーン状の導電パターンと前記第1のランド状の導電パターンとは、前記第2スルーホールに形成された第2導体膜により接続されており、

前記第1のプレーン状の導電パターンと、前記第2のプレーン状の導電パターンとは、
 前記第1スルーホールに形成された前記第1導体膜、前記内層導体パターン、及び前記第2スルーホールに形成された前記第2導体膜を介して接続されていることを特徴とするブ

10

20

リント配線板。

【請求項 2】

前記第 1 のプレーン状の導電パターンは、前記第 1 のランド状の導電パターンよりも大きく、前記第 2 のプレーン状の導電パターンは、前記第 2 のランド状の導電パターンよりも大きいことを特徴とする請求項 1 に記載のプリント配線板。

【請求項 3】

プリント配線板と、

前記プリント配線板に実装された半導体パッケージと、を備え、

前記プリント配線板は、

前記半導体パッケージが実装された第 1 表層に配置された第 1 導体パターンと、

前記第 1 表層とは反対側の第 2 表層に配置された第 2 導体パターンと、

前記第 1 表層と前記第 2 表層との間の内層に配置された内層導体パターンと、を有して
おり、

前記プリント配線板には、前記第 1 表層、前記内層及び前記第 2 表層を貫通する第 1 スルーホール及び第 2 スルーホールが形成されており、

前記第 1 導体パターンは、前記半導体パッケージの導電部材にはんだにより接合された第 1 のプレーン状の導電パターンと、前記第 1 のプレーン状の導電パターンに周りを囲まれ、前記第 1 のプレーン状の導電パターンと隙間を介して配置された第 1 のランド状の導電パターンと、を有し、

前記第 2 導体パターンは、第 2 のプレーン状の導電パターンと、前記第 2 のプレーン状の導電パターンに周りを囲まれ、前記第 2 のプレーン状の導電パターンと隙間を介して配置された第 2 のランド状の導電パターンと、を有し、

前記第 1 のプレーン状の導電パターンと前記第 2 のランド状の導電パターンとは、前記第 1 スルーホールに形成された第 1 導体膜により接続されており、

前記第 2 のプレーン状の導電パターンと前記第 1 のランド状の導電パターンとは、前記第 2 スルーホールに形成された第 2 導体膜により接続されており、

前記第 1 のプレーン状の導電パターンと、前記第 2 のプレーン状の導電パターンとは、前記第 1 スルーホールに形成された前記第 1 導体膜、前記内層導体パターン、及び前記第 2 スルーホールに形成された前記第 2 導体膜を介して接続されていることを特徴とする
プリント回路板。

【請求項 4】

前記第 1 のプレーン状の導電パターンは、前記第 1 のランド状の導電パターンよりも大きく、前記第 2 のプレーン状の導電パターンは、前記第 2 のランド状の導電パターンよりも大きいことを特徴とする請求項 3 に記載のプリント回路板。

【請求項 5】

前記第 1 のプレーン状の導電パターンは、前記半導体パッケージと対向する領域に形成されていることを特徴とする請求項 3 又は 4 に記載のプリント回路板。

【請求項 6】

前記第 1 のプレーン状の導電パターンと前記第 1 のランド状の導電パターンとは、前記半導体パッケージと対向する領域に形成されており、

前記第 2 のプレーン状の導電パターンは、前記プリント配線板の面に垂直な方向から見て、前記半導体パッケージの外周よりも外側に広がって形成されていることを特徴とする請求項 3 乃至 5 のいずれか 1 項に記載のプリント回路板。

【請求項 7】

前記はんだは、少なくとも前記半導体パッケージの導電部材と前記第 1 のプレーン状の導電パターンとの間と、前記第 2 スルーホールの中に設けられていることを特徴とする請求項 3 乃至 6 のいずれか 1 項に記載のプリント回路板。

【請求項 8】

前記内層導体パターンが、前記半導体パッケージの電源端子に電氣的に接続される電源パターン、及び前記半導体パッケージのグラウンド端子に電氣的に接続されるグラウンド

10

20

30

40

50

パターンのうち、いずれか一方の導体パターンであることを特徴とする請求項 3 乃至 7 のいずれか 1 項に記載のプリント回路板。

【請求項 9】

請求項 1 又は 2 に記載のプリント配線板における前記第 1 導体パターンにはんだペーストを塗布する工程と、

前記はんだペーストの上に、前記半導体パッケージの前記プリント配線板と対向する面に形成された導電部材が位置するように前記半導体パッケージを配置する工程と、

前記はんだペーストを加熱して溶融させることで、前記第 1 導体パターンのうち前記第 1 のプレーン状の導電パターンと前記導電部材とのはんだを介した接続状態を維持したまま、前記第 1 導体パターンのうち前記第 1 のランド状の導体パターンと前記導電部材との間のはんだが前記第 2 スルーホールに流動する工程と、

前記溶融したはんだを冷却する工程と、を備えたことを特徴とするプリント回路板の製造方法。

【請求項 10】

プリント配線板が、半導体パッケージが実装される第 1 表層に配置された第 1 導体パターンと、前記第 1 表層とは反対側の第 2 表層に配置された第 2 導体パターンと、を有しており、

前記第 1 表層及び前記第 2 表層を貫通する第 1 スルーホール及び第 2 スルーホールが形成され、

前記第 1 導体パターンが、第 1 のプレーン状の導電パターンと、前記第 1 のプレーン状の導電パターンに周りを囲まれ、前記第 1 のプレーン状の導電パターンと隙間を介して配置された第 1 のランド状の導電パターンと、を有し、

前記第 2 導体パターンが、第 2 のプレーン状の導電パターンと、前記第 2 のプレーン状の導電パターンに周りを囲まれ、前記第 2 のプレーン状の導電パターンと隙間を介して配置された第 2 のランド状の導電パターンと、を有し、

前記第 1 のプレーン状の導電パターンと前記第 2 のランド状の導電パターンとが、前記第 1 スルーホールに形成された第 1 導体膜により接続されており、

前記第 2 のプレーン状の導電パターンと前記第 1 のランド状の導電パターンとが、前記第 2 スルーホールに形成された第 2 導体膜により接続されている前記プリント配線板に、前記半導体パッケージを実装して製造するプリント回路板の製造方法であって、

前記プリント配線板における前記第 1 導体パターンにはんだペーストを塗布する工程と、

前記はんだペーストの上に、前記半導体パッケージの前記プリント配線板と対向する面に形成された導電部材が位置するように前記半導体パッケージを配置する工程と、

前記はんだペーストを加熱して溶融させることで、前記第 1 導体パターンのうち前記第 1 のプレーン状の導電パターンと前記導電部材とのはんだを介した接続状態を維持したまま、前記第 1 導体パターンのうち前記第 1 のランド状の導体パターンと前記導電部材との間のはんだが前記第 2 スルーホールに流動する工程と、

前記溶融したはんだを冷却する工程と、を備えたことを特徴とするプリント回路板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、放熱板を備えた半導体パッケージが実装する少なくとも 3 層のプリント配線板、プリント配線板を備えたプリント回路板及びプリント回路板の製造方法に関する。

【背景技術】

【0002】

プリント配線板に実装される IC 等の半導体パッケージにおいて、半導体パッケージ本体の裏面に放熱板が設けられたものがある。これは近年、半導体パッケージにおける信号処理の高速化に伴い、半導体パッケージの発熱が増加傾向にあり、半導体パッケージの放

10

20

30

40

50

熱を効率的に行う必要が生じているためである。この半導体パッケージを効率よく放熱させるために、半導体パッケージの放熱板とプリント配線板の実装面にある導体パターンとを半田によって接合するものが知られている（特許文献 1 参照）。

【 0 0 0 3 】

実装面にある導体パターンは、半導体パッケージの放熱板に対向させて半導体パッケージのピンに干渉しない大きさにする必要があり、また、プリント配線板に用いられる絶縁体は導体パターンよりも熱伝導率が低いため、導体パターンに熱がこもりやすい。そのため、特許文献 1 では、プリント配線板の実装面に対する反対面にも放熱用の導体パターンが設けられており、スルーホールにより実装面の導体パターンと反対面の導体パターンとを熱的に接続している。これにより、半導体パッケージのダイで発生した熱は、放熱板、半田、実装面の導体パターン、スルーホール及び反対面の導体パターンに順次伝導して、反対面の導体パターンから大気へ放熱させている。

10

【 0 0 0 4 】

ところで、放熱板と実装面の導体パターンとをはんだ接合するリフロー工程において、溶融した半田がスルーホールに吸い込まれてしまうと、半田の接合不良が生じ、半導体パッケージの実装性が低下し、また、放熱性も低下する。

【 0 0 0 5 】

そこで、特許文献 1 では、実装面の導体パターンをソルダーレジストで分割し、その中央部の半田付けしないエリアにスルーホールを配置している。このソルダーレジストをリフロー工程における溶融した半田に対する防波堤として機能させ、スルーホールに半田が流れ込むのを防止しようとしている。

20

【 先行技術文献 】

【 特許文献 】

【 0 0 0 6 】

【 特許文献 1 】 特開 2 0 0 6 - 8 0 1 6 8 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

しかしながら、上記特許文献 1 の構造のように放熱用の導体パターンが分割され、その中央部の半田付けしないエリアにスルーホールを設けても、スルーホールは半導体パッケージの放熱板に対向する位置にある。また、リフロー工程終了後においても、反対面の導体パターンの余熱がスルーホールを介して実装面の導体パターンに伝導しやすい。これによって、実装面の導体パターンに伝導した余熱で半田が溶融となり、半田が放熱板により押しつぶされて流動することにより、ソルダーレジストを超えてスルーホールに流れ込んでしまう。したがって、上記特許文献 1 の構成では、半田接合不良を効果的に解消することができなかったため、さらなる改良が求められていた。

30

【 0 0 0 8 】

そこで、本発明は、半田接合不良の発生が低減するプリント配線板、プリント回路板及びプリント回路板の製造方法を提供することを目的とするものである。

【 課題を解決するための手段 】

40

【 0 0 0 9 】

本発明のプリント配線板は、半導体パッケージが実装される第 1 表層に配置された第 1 導体パターンと、前記第 1 表層とは反対側の第 2 表層に配置された第 2 導体パターンと、前記第 1 表層と前記第 2 表層との間の内層に配置された内層導体パターンと、を備え、前記第 1 表層、前記内層及び前記第 2 表層を貫通する第 1 スルーホール及び第 2 スルーホールが形成され、前記第 1 導体パターンは、第 1 のプレーン状の導電パターンと、前記第 1 のプレーン状の導電パターンに周りを囲まれ、前記第 1 のプレーン状の導電パターンと隙間を介して配置された第 1 のランド状の導電パターンと、を有し、前記第 2 導体パターンは、第 2 のプレーン状の導電パターンと、前記第 2 のプレーン状の導電パターンに周りを囲まれ、前記第 2 のプレーン状の導電パターンと隙間を介して配置された第 2 のランド状

50

の導電パターンと、を有し、前記第 1 のプレーン状の導電パターンと前記第 2 のランド状の導電パターンとは、前記第 1 スルーホールに形成された第 1 導体膜により接続されており、前記第 2 のプレーン状の導電パターンと前記第 1 のランド状の導電パターンとは、前記第 2 スルーホールに形成された第 2 導体膜により接続されており、前記第 1 のプレーン状の導電パターンと、前記第 2 のプレーン状の導電パターンとは、前記第 1 スルーホールに形成された前記第 1 導体膜、前記内層導体パターン、及び前記第 2 スルーホールに形成された前記第 2 導体膜を介して接続されていることを特徴とする。

【発明の効果】

【0010】

本発明によれば、第 2 導体パターンが第 1 導体膜の第 2 表層側の端部を切り離したパターンに形成されているので、リフロー工程時の加熱による第 2 導体パターンから第 1 導体膜への熱伝導が効果的に低減され、第 1 導体膜の温度上昇を抑制できる。したがって、第 1 スルーホールに半田が流れ込むのを抑制することができ、半田接合不良の発生を低減することができる。

10

【図面の簡単な説明】

【0012】

【図 1】本発明の第 1 実施形態に係るプリント回路板の概略構成を示す説明図である。

【図 2】プリント回路板の製造方法における各工程を示す説明図である。

【図 3】本発明の第 2 実施形態に係るプリント回路板の概略構成を示す説明図である。

【図 4】本発明の第 3 実施形態に係るプリント回路板の概略構成を示す説明図である。

20

【図 5】本発明の第 4 実施形態に係るプリント回路板の概略構成を示す説明図である。

【図 6】比較例のプリント回路板の概略構成を示す説明図である。

【図 7】比較例のプリント回路板の製造方法における各工程を示す説明図である。

【発明を実施するための形態】

【0013】

以下、本発明を実施するための形態を、図面を参照しながら詳細に説明する。

【0014】

[第 1 実施形態]

図 1 は、本発明の第 1 実施形態に係るプリント回路板の概略構成を示す説明図である。

図 1 (a) はプリント回路板の断面図、図 1 (b) はプリント配線板の第 1 導体パターンの平面図、図 1 (c) はプリント配線板の内層導体パターンの平面図、図 1 (d) はプリント配線板の第 2 導体パターンの平面図である。

30

【0015】

図 1 (a) に示すように、プリント回路板 100 は、プリント配線板 101 と、プリント配線板 101 に実装された半導体パッケージ 102 と、を備えている。半導体パッケージ 102 は、本第 1 実施形態では、QFP 型、QFN 型若しくは BGA 型の半導体パッケージであり、図 1 では、QFP 型の半導体パッケージを図示している。

【0016】

半導体パッケージ 102 は、半導体素子であって発熱源であるダイ 111 と、ダイ 111 に熱的に接続された放熱板 112 と、ダイ 111 に不図示のワイヤで電氣的に接続されたリード 113 と、を備えている。これらダイ 111、放熱板 112 の一部及びリード 113 の一部は、モールド樹脂 114 でモールドされている。

40

【0017】

プリント配線板 101 は、半導体パッケージ 102 が実装される第 1 表層である表層 121 と、表層 121 とは反対側の第 2 表層である表層 122 と、表層 121 と表層 122 との間の内層 123 とが、絶縁層を介して積層された 3 層プリント配線板である。絶縁層には、絶縁体 137 が設けられている。

【0018】

プリント配線板 101 は、表層 121 に配置された第 1 導体パターンである放熱用パターン 131 と、表層 122 に配置された第 2 導体パターンである放熱用パターン 132 と

50

、内層１２３に配置された内層導体パターン１３３と、を備えている。また、プリント配線板１０１は、表層１２１に配置され、半導体パッケージ１０２のリード１１３に電氣的に接続される信号線パターン１３４を備えている。本第１実施形態では、放熱用パターン１３１と信号線パターン１３４とは絶縁体１３７を介して電氣的に絶縁されている。これらパターン１３１，１３２，１３３，１３４は、例えば銅で形成されている。

【００１９】

放熱用パターン１３１は、半導体パッケージ１０２の放熱板１１２に対向する対向領域Ｒ１に配置された、半田１０３で放熱板１１２に接合される接合部分１３１ａを有しており、本第１実施形態では、放熱用パターン１３１の表面全体が接合部分１３１ａとなる。この接合部分１３１ａと放熱板１１２とは半田１０３で接合されている。放熱用パターン１３１は、外周が半導体パッケージ１０２のリード１１３で囲われており、リード１１３に接触しない形状（例えば外形が四角形状）に形成されている。なお、半導体パッケージ１０２のリード１１３と信号線パターン１３４とは半田１０４で接合されている。放熱用パターン１３２は、放熱用パターン１３１よりも広い面積のパターンである。

10

【００２０】

プリント配線板１０１には、表層１２１、内層１２３及び表層１２２を貫通する、第１スルーホールとしてのスルーホール１４１と、第２スルーホールとしてのスルーホール１４２とが形成されている。本第１実施形態では、第１スルーホール及び第２スルーホールがそれぞれ１つの場合について説明する。スルーホール１４１，１４２は、本第１実施形態では、対向領域Ｒ１に配置されている。

20

【００２１】

スルーホール１４１の内壁には、第１導体膜としての導体膜１５１が設けられており、スルーホール１４２の内壁には、第２導体膜としての導体膜１５２が設けられている。これら導体膜１５１，１５２は、例えば銅で形成されている。

【００２２】

導体膜１５１は、スルーホール１４１の第１表層側である表層１２１側の端部からスルーホール１４１の第２表層側である表層１２２側の端部まで延びるように形成されている。同様に、導体膜１５２は、スルーホール１４２の表層１２１側の端部からスルーホール１４２の表層１２２側の端部まで延びるように形成されている。

【００２３】

本第１実施形態では、放熱用パターン１３１は、表層１２１において、図１（ｂ）に示すように、スルーホール１４１の導体膜１５１に物理的に接続されたベタの導体パターン１６１を有している。また、放熱用パターン１３１は、表層１２１において、スルーホール１４２の導体膜１５２に物理的に接続された導体ランド１６２を有している。導体パターン１６１と導体ランド１６２との間には、クリアランス１６３が設けられており、導体パターン１６１と導体ランド１６２とは表層１２１において非接触である。そして、導体ランド１６２は、導体パターン１６１よりも面積が小さい。

30

【００２４】

また、本第１実施形態では、放熱用パターン１３２は、表層１２２において、図１（ｄ）に示すように、スルーホール１４２の導体膜１５２に物理的に接続されたベタの導体パターン１７１を有している。また、放熱用パターン１３２は、表層１２２において、スルーホール１４１の導体膜１５１に物理的に接続された導体ランド１７２を有している。導体パターン１７１と導体ランド１７２との間には、クリアランス１７３が設けられており、導体パターン１７１と導体ランド１７２とは表層１２２において非接触である。そして、導体ランド１７２は、導体パターン１７１よりも面積が小さい。

40

【００２５】

つまり、導体膜１５１の表層１２１側の端部は、表層１２１において、図１（ｂ）に示すように、導体パターン１６１に物理的に接続されており、これにより導体パターン１６１に電氣的及び熱的に接続されている。導体膜１５１の中央部は、内層１２３において、図１（ｃ）に示すように、内層導体パターン１３３に物理的に接続されており、これによ

50

り内層導体パターン１３３に電氣的及び熱的に接続されている。また、導体膜１５１の表層１２２側の端部は、表層１２２において、図１（ｄ）に示すように、導体ランド１７２に物理的に接続されており、これにより導体ランド１７２に電氣的及び熱的に接続されている。

【００２６】

また、導体膜１５２の表層１２２側の端部は、表層１２２において、図１（ｄ）に示すように、導体パターン１７１に物理的に接続されており、これにより導体パターン１７１に電氣的及び熱的に接続されている。導体膜１５２の中央部は、内層１２３において、図１（ｃ）に示すように、内層導体パターン１３３に物理的に接続されており、これにより内層導体パターン１３３に電氣的及び熱的に接続されている。また、導体膜１５２の表層１２１側の端部は、表層１２１において、図１（ｂ）に示すように、導体ランド１６２に物理的に接続されており、これにより導体ランド１６２に電氣的及び熱的に接続されている。

10

【００２７】

放熱用パターン１３１は、導体パターン１６１と導体ランド１６２とにクリアランス１６３によって分離したパターン、即ち導体膜１５２の表層１２１側の端部を切り離したパターンに形成されている。また、放熱用パターン１３２は、導体パターン１７１と導体ランド１７２とにクリアランス１７３によって分離したパターン、即ち導体膜１５１の表層１２２側の端部を切り離したパターンに形成されている。

【００２８】

20

これにより、スルーホール１４１の導体膜１５１の表層１２２側の端部は、導体パターン１７１に対して空隙により分離されており、表層１２２において、導体パターン１７１の熱が導体膜１５１の表層１２２側の端部に伝導しにくい。また、スルーホール１４２の導体膜１５２の表層１２１側の端部は、導体パターン１６１に対して空隙により分離されており、表層１２１において、導体膜１５２の熱が導体パターン１６１に伝導しにくい。

【００２９】

クリアランス１６３，１７３を大きくするほど、放熱板１１２の下部のプリント配線板１０１の導体の面積が小さくなり、またスルーホール１４１とスルーホール１４２との間隔も広がる。したがって、クリアランス１６３，１７３を大きくするほど、半導体パッケージ１０２の動作時の放熱性が低下する。そのため、クリアランス１６３，１７３は、信号線パターン１３４と同程度の太さが望ましい。

30

【００３０】

半導体パッケージ１０２の動作時の放熱性の観点から、スルーホール１４１の導体膜１５１とスルーホール１４２の導体膜１５２とは、ベタパターンで接続されていることが好ましく、できるだけ広く接続されていることが望ましい。つまり、内層導体パターン１３３は、内層１２３に配置された導体パターンであればよいが、ベタの導体パターンであるのが好ましい。ベタの導体パターンとしては、直流の電源電圧が印加される電源パターン及びグラウンド電圧（０Ｖ）が印加されるグラウンドパターンがあり、内層導体パターン１３３は、電源パターン及びグラウンドパターンのうちの一の導体パターンとするのが好ましい。本第１実施形態では、内層導体パターン１３３は、グラウンドパターンである。このように、内層導体パターン１３３が、グラウンドパターンであるので、導体膜１５１と導体膜１５２との接続のためにグラウンドパターンのほかに別途導体パターンを設けなくてよい。なお、内層導体パターン１３３が電源パターンである場合も同様に、別途導体パターンを設けなくてもよい。

40

【００３１】

本第１実施形態では、ダイ１１１のグラウンド端子を放熱板１１２に電氣的に接続しており、放熱板１１２は半導体パッケージ１０２のグラウンド端子を兼ねている。したがって、半導体パッケージ１０２のグラウンド端子である放熱板１１２は、スルーホール１４１の導体膜１５１を介してグラウンドパターンである内層導体パターン１３３に電氣的に接続されていることとなる。

50

【 0 0 3 2 】

なお、内層導体パターン 1 3 3 が電源パターンである場合には、ダイ 1 1 1 の電源端子を放熱板 1 1 2 に電氣的に接続して、放熱板 1 1 2 を半導体パッケージ 1 0 2 の電源端子として機能させてもよい。この場合も、放熱板 1 1 2 と接合部分 1 3 1 a とを半田 1 0 3 で接合すればよい。

【 0 0 3 3 】

次に、プリント回路板 1 0 0 の製造方法について説明する。図 2 は、プリント回路板の製造方法における各工程を示す説明図であり、図 2 (a) は塗布工程、図 2 (b) はマウント工程、図 2 (c) はリフロー工程を示している。

【 0 0 3 4 】

図 2 (a) に示すように、プリント配線板 1 0 1 における放熱用パターン 1 3 1 の接合部分 1 3 1 a に半田ペースト 1 0 3 A を塗布する (塗布工程) 。この塗布工程では、半導体パッケージ 1 0 2 のリード 1 1 3 に対応する部分にも半田ペースト 1 0 4 A を塗布する。この塗布工程では、不図示のマスクを用いてスクリーン印刷により半田ペースト 1 0 3 A , 1 0 4 A を表層 1 2 1 に塗布する。

【 0 0 3 5 】

次に、図 2 (b) に示すように、半導体パッケージ 1 0 2 を表層 1 2 1 にマウントする (マウント工程) 。このとき、半導体パッケージ 1 0 2 の放熱板 1 1 2 を半田ペースト 1 0 3 A に接触させると共に、半導体パッケージ 1 0 2 のリード 1 1 3 を半田ペースト 1 0 4 A に接触させている。

【 0 0 3 6 】

次に、図 2 (c) に示すように、半田ペースト 1 0 3 A に放熱板 1 1 2 を接触させ、且つ半田ペースト 1 0 4 A にリード 1 1 3 を接触させた状態で半田ペースト 1 0 3 A , 1 0 4 A を加熱する (リフロー工程) 。これにより、半田ペースト 1 0 3 A , 1 0 4 A が熔融され、加熱終了後、放熱板 1 1 2 と接合部分 1 3 1 a との半田 1 0 3 による半田接合が完了し、プリント回路板 1 0 0 が得られる。このリフロー工程における加熱では、プリント回路板 1 0 0 の外周面が内部よりも温度が高い状態となる。

【 0 0 3 7 】

本第 1 実施形態では、リフロー工程後、放熱用パターン 1 3 2 の導体パターン 1 7 1 の余熱が、クリアランス 1 7 3 によりスルーホール 1 4 1 の導体膜 1 5 1 へ直接伝導されるのが低減されている。また、スルーホール 1 4 1 の導体膜 1 5 1 とスルーホール 1 4 2 の導体膜 1 5 2 とは、内層導体パターン 1 3 3 で接続されているが、導体パターン 1 3 2 , 1 3 3 の熱抵抗は、スルーホールの導体膜 1 5 1 , 1 5 2 の熱抵抗や外気への熱抵抗よりも大きい。したがって、放熱用パターン 1 3 2 の導体パターン 1 7 1 の余熱の大部分は、外気に放散され、残りの余熱が、スルーホール 1 4 2 の導体膜 1 5 2 へ伝導される。この導体膜 1 5 2 へ伝導された熱は、内層導体パターン 1 3 3 へはほとんど伝導されないため、導体パターン 1 7 1 の余熱が、スルーホール 1 4 1 の導体膜 1 5 1 へ伝導されるのが抑制される。

【 0 0 3 8 】

これにより、スルーホール 1 4 1 の内部の温度上昇が抑制されるため、スルーホール 1 4 1 近傍の半田の熔融を抑制することができ、スルーホール 1 4 1 の内部に半田が濡れ広がって流れ込むのを抑制することができる。

【 0 0 3 9 】

また、放熱用パターン 1 3 2 の導体パターン 1 7 1 の余熱は、スルーホール 1 4 2 の導体膜 1 5 2 を介して表層 1 2 1 の導体ランド 1 6 2 に伝導されるが、クリアランス 1 6 3 が設けられているため、導体パターン 1 6 1 へ伝導されるのが抑制されている。したがって、半田 1 0 3 の熔融は、導体ランド 1 6 2 の近傍のみで済み、スルーホール 1 4 2 への半田の吸い込み量は従来よりも低減される。

【 0 0 4 0 】

したがって、放熱板 1 1 2 と放熱用パターン 1 3 1 と間に隙間が生じて半田接合不良が

10

20

30

40

50

発生するのを低減することができる。

【 0 0 4 1 】

次に、クリアランス 1 6 3 , 1 7 3 を設けていない比較例のプリント回路板について説明する。図 6 は、比較例のプリント回路板の概略構成を示す説明図である。図 6 (a) はプリント回路板の断面図、図 6 (b) はプリント配線板の第 1 導体パターンの平面図、図 6 (c) はプリント配線板の内層導体パターンの平面図、図 6 (d) はプリント配線板の第 2 導体パターンの平面図である。プリント回路板 1 において、図 1 のプリント回路板 1 0 0 と異なるのは、クリアランス 1 6 3 , 1 7 3 が設けられていない点である。つまり、表層 1 2 1 の放熱用パターン 3 1 は、スルーホール 1 4 1 , 1 4 2 の導体膜 1 5 1 , 1 5 2 に直接接続されており、表層 1 2 2 の放熱用パターン 3 2 は、スルーホール 1 4 1 , 1 4 2 の導体膜 1 5 1 , 1 5 2 に直接接続されている。

10

【 0 0 4 2 】

図 7 は、比較例のプリント回路板の製造方法における各工程を示す説明図であり、図 7 (a) はマウント工程、図 7 (b) はリフロー工程を示している。

【 0 0 4 3 】

図 7 (a) に示すリフロー工程前では半田ペースト 3 A は放熱板 1 1 2 と放熱用パターン 3 1 との間に充填されている。図 7 (b) に示すリフロー工程の終了後は、放熱用パターン 3 2 の余熱によりスルーホール 1 4 1 , 1 4 2 の内部が熱せられて半田 3 が溶融する。溶融した半田 3 がスルーホール 1 4 1 , 1 4 2 に流れ込んでしまい、放熱板 1 1 2 と放熱用パターン 3 1 との半田接合面積が減少し、半田接合不良が発生する。このように、比較例のプリント回路板 1 では、半田 3 の接合不良が発生しているため、ダイ 1 1 1 で発生した熱は、放熱板 1 1 2 へ伝導されるが、放熱板 1 1 2 へ伝導された熱は、放熱用パターン 3 1 へ効率的に伝導させることができない。その結果、半導体パッケージ 1 0 2 に熱がこもることとなる。

20

【 0 0 4 4 】

以上、本第 1 実施形態によれば、製造工程のリフロー工程終了後においては、放熱用パターン 1 3 2 の導体パターン 1 7 1 からスルーホール 1 4 1 の導体膜 1 5 1 への熱伝導が妨げられ、スルーホール 1 4 1 の内部の温度上昇を抑制することができる。したがって、スルーホール 1 4 1 への半田の吸い込みを防止することができる。

【 0 0 4 5 】

また、導体パターン 1 7 1 の余熱は、スルーホール 1 4 2 の導体膜 1 5 2 を介して導体ランド 1 6 2 に伝導されるが、クリアランス 1 6 3 により導体パターン 1 6 1 へは伝導されにくいいため、スルーホール 1 4 2 に吸い込まれる半田の量を低減できる。

30

【 0 0 4 6 】

したがって、放熱板 1 1 2 と接合部分 1 3 1 a との半田接合不良の発生を低減することができる。

【 0 0 4 7 】

また、半導体パッケージ 1 0 2 の動作時に発生した定常的な熱は、半田 1 0 3、放熱用パターン 1 3 1 の導体パターン 1 6 1、導体膜 1 5 1、内層導体パターン 1 3 3、導体膜 1 5 2 及び放熱用パターン 1 3 2 の導体パターン 1 7 1 へと順次伝導される。導体パターン 1 7 1 に伝導した熱は、導体パターン 1 7 1 から外気へ放熱される。したがって、半導体パッケージ 1 0 2 の動作時の放熱性が損なわれることはない。

40

【 0 0 4 8 】

また、スルーホール 1 4 1 , 1 4 2 を対向領域 R 1 に配置したので、スルーホール 1 4 1 , 1 4 2 同士が近接し、内層導体パターン 1 3 3 における熱抵抗が小さくなり、効率よく半導体パッケージ 1 0 2 を放熱することができる。

【 0 0 4 9 】

[第 2 実施形態]

次に、本発明の第 2 実施形態に係るプリント回路板について説明する。図 3 は、本発明の第 2 実施形態に係るプリント回路板の概略構成を示す説明図である。図 3 (a) はプリ

50

ント回路板の断面図、図 3 (b) はプリント配線板の第 1 導体パターンの平面図、図 3 (c) はプリント配線板の内層導体パターンの平面図、図 3 (d) はプリント配線板の第 2 導体パターンの平面図である。

【 0 0 5 0 】

図 3 (a) に示すように、プリント回路板 2 0 0 は、プリント配線板 2 0 1 と、プリント配線板 2 0 1 に実装された上記第 1 実施形態と同様の半導体パッケージ 1 0 2 と、を備えている。

【 0 0 5 1 】

プリント配線板 2 0 1 は、半導体パッケージ 1 0 2 が実装される第 1 表層である表層 2 2 1 と、表層 2 2 1 とは反対側の第 2 表層である表層 2 2 2 と、表層 2 2 1 と表層 2 2 2 との間の内層 2 2 3 とが、絶縁層を介して積層された 3 層プリント配線板である。絶縁層には、絶縁体 2 3 7 が設けられている。

10

【 0 0 5 2 】

プリント配線板 2 0 1 は、表層 2 2 1 に配置された第 1 導体パターンである放熱用パターン 2 3 1 と、表層 2 2 2 に配置された第 2 導体パターンである放熱用パターン 2 3 2 と、内層 2 2 3 に配置された内層導体パターン 2 3 3 と、を備えている。また、プリント配線板 2 0 1 は、表層 2 2 1 に配置され、半導体パッケージ 1 0 2 のリード 1 1 3 に電氣的に接続される信号線パターン 2 3 4 を備えている。本第 2 実施形態では、放熱用パターン 2 3 1 と信号線パターン 2 3 4 とは絶縁体 2 3 7 を介して電氣的に絶縁されている。これらパターン 2 3 1 , 2 3 2 , 2 3 3 , 2 3 4 は、例えば銅で形成されている。

20

【 0 0 5 3 】

放熱用パターン 2 3 1 は、半導体パッケージ 1 0 2 の放熱板 1 1 2 に対向する対向領域 R 1 に配置された、半田 2 0 3 で放熱板 1 1 2 に接合される接合部分 2 3 1 a を有しており、第 2 実施形態では、放熱用パターン 2 3 1 の表面の中央部が接合部分 2 3 1 a となる。この接合部分 2 3 1 a と放熱板 1 1 2 とは半田 2 0 3 で接合されている。放熱用パターン 2 3 1 は、外周が半導体パッケージ 1 0 2 のリード 1 1 3 で囲われており、リード 1 1 3 に接触しない形状 (例えば外形が四角形状) に形成されている。なお、半導体パッケージ 1 0 2 のリード 1 1 3 と信号線パターン 2 3 4 とは半田 2 0 4 で接合されている。放熱用パターン 2 3 2 は、放熱用パターン 2 3 1 よりも広い面積のパターンである。

30

【 0 0 5 4 】

プリント配線板 2 0 1 には、表層 2 2 1、内層 2 2 3 及び表層 2 2 2 を貫通する、第 1 スルーホールとしてのスルーホール 2 4 1 と、第 2 スルーホールとしてのスルーホール 2 4 2 と、第 3 スルーホールとしてのスルーホール 2 4 3 , 2 4 4 とが形成されている。本第 2 実施形態では、第 1 スルーホールと第 2 スルーホールがそれぞれ 1 つであり、第 3 スルーホールが複数ある場合について説明する。

【 0 0 5 5 】

スルーホール 2 4 1 の内壁には、第 1 導体膜としての導体膜 2 5 1 が設けられており、スルーホール 2 4 2 , 2 4 3 , 2 4 4 の内壁には、それぞれ第 2 導体膜としての導体膜 2 5 2 , 2 5 3 , 2 5 4 が設けられている。これら導体膜 2 5 1 ~ 2 5 4 は、例えば銅で形成されている。

40

【 0 0 5 6 】

導体膜 2 5 1 は、スルーホール 2 4 1 の第 1 表層側である表層 2 2 1 側の端部からスルーホール 2 4 1 の第 2 表層側である表層 2 2 2 側の端部まで延びるように形成されている。同様に、導体膜 2 5 2 は、スルーホール 2 4 2 の表層 2 2 1 側の端部からスルーホール 2 4 2 の表層 2 2 2 側の端部まで延びるように形成されている。また、導体膜 2 5 3 は、スルーホール 2 4 3 の表層 2 2 1 側の端部からスルーホール 2 4 3 の表層 2 2 2 側の端部まで延びるように形成されている。また、導体膜 2 5 4 は、スルーホール 2 4 4 の表層 2 2 1 側の端部からスルーホール 2 4 4 の表層 2 2 2 側の端部まで延びるように形成されている。

【 0 0 5 7 】

50

放熱用パターン 231 は、表層 221 において、図 3 (b) に示すように、スルーホール 241, 243, 244 の導体膜 251, 253, 254 に物理的に接続されたベタの導体パターン 261 を有している。また、放熱用パターン 231 は、表層 221 において、スルーホール 242 の導体膜 252 に物理的に接続された導体ランド 262 を有している。導体パターン 261 と導体ランド 262 との間には、クリアランス 263 が設けられており、導体パターン 261 と導体ランド 262 とは表層 221 において非接触である。そして、導体ランド 262 は、導体パターン 261 よりも面積が小さい。

【0058】

また、放熱用パターン 232 は、表層 222 において、図 3 (d) に示すように、スルーホール 242, 243, 244 の導体膜 252, 253, 254 に物理的に接続されたベタの導体パターン 271 を有している。また、放熱用パターン 232 は、表層 222 において、スルーホール 241 の導体膜 251 に物理的に接続された導体ランド 272 を有している。導体パターン 271 と導体ランド 272 との間には、クリアランス 273 が設けられており、導体パターン 271 と導体ランド 272 とは表層 222 において非接触である。そして、導体ランド 272 は、導体パターン 271 よりも面積が小さい。

【0059】

つまり、導体膜 251 の表層 221 側の端部は、表層 221 において、図 3 (b) に示すように、導体パターン 261 に物理的に接続されており、これにより導体パターン 261 に電氣的及び熱的に接続されている。導体膜 251 の中央部は、内層 223 において、図 3 (c) に示すように、内層導体パターン 233 に物理的に接続されており、これにより内層導体パターン 233 に電氣的及び熱的に接続されている。また、導体膜 251 の表層 222 側の端部は、表層 222 において、図 3 (d) に示すように、導体ランド 272 に物理的に接続されており、これにより導体ランド 272 に電氣的及び熱的に接続されている。

【0060】

また、導体膜 252 の表層 222 側の端部は、表層 222 において、図 3 (d) に示すように、導体パターン 271 に物理的に接続されており、これにより導体パターン 271 に電氣的及び熱的に接続されている。導体膜 252 の中央部は、内層 223 において、図 3 (c) に示すように、内層導体パターン 233 に物理的に接続されており、これにより内層導体パターン 233 に電氣的及び熱的に接続されている。また、導体膜 252 の表層 221 側の端部は、表層 221 において、図 3 (b) に示すように、導体ランド 262 に物理的に接続されており、これにより導体ランド 262 に電氣的及び熱的に接続されている。

【0061】

このように、放熱用パターン 231 は、導体パターン 261 と導体ランド 262 とにクリアランス 263 によって分離したパターン、即ち導体膜 252 の表層 221 側の端部を切り離したパターンに形成されている。また、放熱用パターン 232 は、導体パターン 271 と導体ランド 272 とにクリアランス 273 によって分離したパターン、即ち導体膜 251 の表層 222 側の端部を切り離したパターンに形成されている。

【0062】

これにより、スルーホール 241 の導体膜 251 の表層 222 側の端部は、導体パターン 271 に対して空隙により分離されており、表層 222 において、導体パターン 271 の熱が導体膜 251 の表層 222 側の端部に伝導しにくい。また、スルーホール 242 の導体膜 252 の表層 221 側の端部は、導体パターン 261 に対して空隙により分離されており、表層 221 において、導体膜 252 の熱が導体パターン 261 に伝導しにくい。

【0063】

本第 2 実施形態では、スルーホール 241, 242, 243, 244 のうち、スルーホール 241, 242 は、対向領域 R1 に配置され、スルーホール 243, 244 は、対向領域以外の領域 R2 に配置されている。したがって、プリント回路板 200 の製造工程における塗布工程では、スルーホール 241, 242 上には、半田ペーストは塗布されるが

10

20

30

40

50

、スルーホール 2 4 3 , 2 4 4 上には、半田ペーストは塗布されない。

【 0 0 6 4 】

したがって、本第 2 実施形態では、スルーホール 2 4 3 , 2 4 4 に半田ペーストが吸い込まれる可能性が低いいため、スルーホール 2 4 3 , 2 4 4 の導体膜 2 5 3 , 2 5 4 の両端部は、それぞれ導体パターン 2 6 1 , 2 7 1 に接続されている。

【 0 0 6 5 】

半導体パッケージ 1 0 2 の動作時の放熱性の観点から、スルーホール 2 4 1 ~ 2 4 4 の導体膜 2 5 1 ~ 2 5 4 同士は、ベタパターンで接続されていることが好ましく、できるだけ広く接続されていることが望ましい。つまり、内層導体パターン 2 3 3 は、内層 2 2 3 に配置された導体パターンであればよいが、ベタの導体パターンであるのが好ましい。ベタの導体パターンとしては、直流の電源電圧が印加される電源パターン及びグラウンド電圧 (0 V) が印加されるグラウンドパターンがあり、内層導体パターン 2 3 3 は、電源パターン及びグラウンドパターンのうちの一方の導体パターンとするのが好ましい。本第 2 実施形態では、内層導体パターン 2 3 3 は、グラウンドパターンである。このように、内層導体パターン 2 3 3 が、グラウンドパターンであるので、導体膜 2 5 1 ~ 2 5 4 の接続のためにグラウンドパターンのほかに別途導体パターンを設けなくてよい。なお、内層導体パターン 2 3 3 が電源パターンである場合も同様に、別途導体パターンを設けなくてもよい。

【 0 0 6 6 】

本第 2 実施形態では、ダイ 1 1 1 のグラウンド端子を放熱板 1 1 2 に電氣的に接続しており、放熱板 1 1 2 は半導体パッケージ 1 0 2 のグラウンド端子を兼ねている。したがって、半導体パッケージ 1 0 2 のグラウンド端子である放熱板 1 1 2 は、スルーホール 2 4 1 の導体膜 2 5 1 を介してグラウンドパターンである内層導体パターン 2 3 3 に電氣的に接続されていることとなる。

【 0 0 6 7 】

なお、内層導体パターン 2 3 3 が電源パターンである場合には、ダイ 1 1 1 の電源端子を放熱板 1 1 2 に電氣的に接続して、放熱板 1 1 2 を半導体パッケージ 1 0 2 の電源端子として機能させてもよい。この場合も、放熱板 1 1 2 と接合部分 2 3 1 a とを半田 2 0 3 で接合すればよい。

【 0 0 6 8 】

以上、本第 2 実施形態によれば、製造工程のリフロー工程終了後においては、放熱用パターン 2 3 2 の導体パターン 2 7 1 からスルーホール 2 4 1 の導体膜 2 5 1 への熱伝導が妨げられ、スルーホール 2 4 1 の内部の温度上昇を抑制することができる。したがって、スルーホール 2 4 1 への半田の吸い込みを防止することができる。

【 0 0 6 9 】

また、導体パターン 2 7 1 の余熱は、スルーホール 2 4 2 の導体膜 2 5 2 を介して導体ランド 2 6 2 に伝導されるが、クリアランス 2 6 3 により導体パターン 2 6 1 へは伝導されにくいいため、スルーホール 2 4 2 に吸い込まれる半田の量を低減できる。

【 0 0 7 0 】

したがって、放熱板 1 1 2 と接合部分 2 3 1 a との半田接合不良の発生を低減することができる。

【 0 0 7 1 】

また、半導体パッケージ 1 0 2 の動作時に発生した定常的な熱は、半田 2 0 3 、放熱用パターン 2 3 1 の導体パターン 2 6 1 、導体膜 2 5 1 、内層導体パターン 2 3 3 、導体膜 2 5 2 及び放熱用パターン 2 3 2 の導体パターン 2 7 1 に順次伝導される。或いは、放熱用パターン 2 3 1 の導体パターン 2 6 1 に伝導した熱が、スルーホール 2 4 3 , 2 4 4 の導体膜 2 5 3 , 2 5 4 を介して放熱用パターン 2 3 2 の導体パターン 2 7 1 へと伝導される。導体パターン 2 7 1 に伝導した熱は、導体パターン 2 7 1 から外気へ放熱される。したがって、半導体パッケージ 1 0 2 の動作時の放熱性が損なわれることはない。

【 0 0 7 2 】

また、スルーホール 2 4 1 , 2 4 2 を対向領域 R 1 に配置したので、スルーホール 2 4 1 , 2 4 2 同士が近接し、内層導体パターン 2 3 3 における熱抵抗が小さくなり、効率よく半導体パッケージ 1 0 2 を放熱することができる。

【 0 0 7 3 】

また、対向領域 R 1 にスルーホール 2 4 2 を配置すると共に、領域 R 2 にもスルーホール 2 4 3 , 2 4 4 を配置したので、上記第 1 実施形態よりも放熱性がさらに向上する。

【 0 0 7 4 】

なお、本第 2 実施形態では、対向領域 R 1 においてスルーホール 2 4 2 が形成されている場合について説明したが、スルーホール 2 4 2 を省略して、領域 R 2 にのみ第 3 スルーホールであるスルーホール 2 4 3 , 2 4 4 が形成されている場合であってもよい。

10

【 0 0 7 5 】

[第 3 実施形態]

次に、本発明の第 3 実施形態に係るプリント回路板について説明する。図 4 は、本発明の第 3 実施形態に係るプリント回路板の概略構成を示す説明図である。図 4 (a) はプリント配線板の第 1 導体パターンの平面図、図 4 (b) はプリント配線板の内層導体パターンの平面図、図 4 (c) はプリント配線板の第 2 導体パターンの平面図である。

【 0 0 7 6 】

上記第 1 実施形態では、スルーホール 1 4 2 に対応するクリアランス 1 6 3 が円形であり、スルーホール 1 4 1 に対応するクリアランス 1 7 3 が円形である場合について説明したが、円形に限定するものではない。本第 3 実施形態では、図 4 に示すように、四角形のクリアランス 3 6 3 , 3 7 3 であってもよい。即ち、導体パターン 1 6 1 と導体ランド 1 6 2、導体パターン 1 7 1 と導体ランド 1 7 2 に分割されていればよく、クリアランスの形状は、円形や四角形以外に、三角形など、どのような形状のものであってもよい。

20

【 0 0 7 7 】

[第 4 実施形態]

次に、本発明の第 4 実施形態に係るプリント回路板について説明する。図 5 は、本発明の第 4 実施形態に係るプリント回路板の概略構成を示す説明図である。図 5 (a) はプリント配線板の第 1 導体パターンの平面図、図 5 (b) はプリント配線板の内層導体パターンの平面図、図 5 (c) はプリント配線板の第 2 導体パターンの平面図である。

【 0 0 7 8 】

30

第 1 スルーホールの数は、単数であってもよいし、複数であってもよい。また、第 2 スルーホールの数も、単数であってもよいし、複数であってもよい。そして、第 2 スルーホールは、対向領域 R 1 に配置するのが好ましいが、対向領域 R 1 以外の領域 R 2 (図 3) に配置してもよい。

【 0 0 7 9 】

さらに半導体パッケージ 1 0 2 の放熱効果としては、第 1 スルーホールと第 2 スルーホールとの数の比が 1 対 1 であるのが望ましいが、これに限るものでない。図 5 では、第 1 スルーホールの数と第 2 スルーホールの数との比が、 2 対 1 の場合について図示している。図 5 (a) ~ 図 5 (c) に示すように第 1 スルーホールであるスルーホール 4 4 1 と第 2 スルーホールであるスルーホール 4 4 2 , 4 4 3 との数の比が、 2 対 1 であっても良い。

40

【 0 0 8 0 】

本第 4 実施形態では、放熱用パターン 4 3 1 は、第 1 表層において、図 5 (a) に示すように、スルーホール 4 4 1 の導体膜に物理的に接続されたベタの導体パターン 4 6 1 を有している。また、放熱用パターン 4 3 1 は、第 1 表層において、スルーホール 4 4 2 , 4 4 3 の導体膜に物理的に接続された導体ランド 4 6 2 , 4 6 3 を有している。導体パターン 4 6 1 と導体ランド 4 6 2 , 4 6 3 との間には、クリアランス 4 6 4 が設けられており、導体パターン 4 6 1 と導体ランド 4 6 2 , 4 6 3 とは第 1 表層において非接触である。そして、導体ランド 4 6 2 , 4 6 3 は、導体パターン 4 6 1 よりも面積が小さい。

【 0 0 8 1 】

50

また、本第4実施形態では、放熱用パターン432は、第2表層において、図5(c)に示すように、スルーホール442、443の導体膜に物理的に接続されたベタの導体パターン471を有している。また、放熱用パターン432は、第2表層において、スルーホール441の導体膜に物理的に接続された導体ランド472を有している。導体パターン471と導体ランド472との間には、クリアランス473が設けられており、導体パターン471と導体ランド472とは第2表層において非接触である。そして、導体ランド472は、導体パターン471よりも面積が小さい。

【0082】

また、内層導体パターン433は、内層において、スルーホール441、442、443の導体膜に物理的に接続されている。

10

【0083】

以上、本第4実施形態のスルーホール442、443のように、スルーホール（この場合は、第2スルーホール）が複数である場合には、図5(a)に示すように、複数のスルーホール442、443でクリアランス464が兼用されていてもよい。

【0084】

なお、本発明は、以上説明した実施形態に限定されるものではなく、多くの変形が本発明の技術的思想内で当分野において通常の知識を有する者により可能である。

【0085】

上記第1～第4実施形態では、スルーホールの導体膜に接続される導体ランドが形成されており、放熱用パターンが導体パターンと導体ランドとが切り離されている場合について説明したが、導体ランドが省略されている場合であってもよい。この場合、放熱用パターンとスルーホールの導体膜の端部とが直接切り離されていることになる。

20

【0086】

また、上記第1～第4実施形態では、プリント配線板が、3層のプリント配線板である場合について説明したが、4層以上のプリント配線板であってもよい。

【符号の説明】

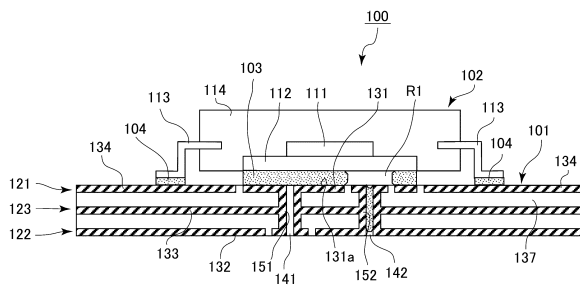
【0087】

100...プリント回路板、101...プリント配線板、102...半導体パッケージ、103...半田、111...ダイ（半導体素子）、112...放熱板、121...表層（第1表層）、122...表層（第2表層）、123...内層、131...放熱用パターン（第1導体パターン）、132...放熱用パターン（第2導体パターン）、133...内層導体パターン、141...スルーホール（第1スルーホール）、142...スルーホール（第2スルーホール）、151...導体膜（第1導体膜）、152...導体膜（第2導体膜）、161...導体パターン（第1のプレーン状の導電パターン）、162...導体ランド（第1のランド状の導電パターン）、171...導体パターン（第2のプレーン状の導電パターン）、172...導体ランド（第2のランド状の導電パターン）

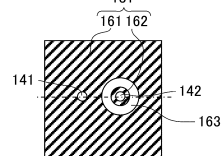
30

【 図 1 】

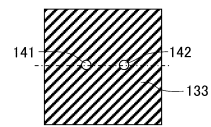
(a)



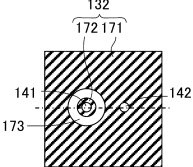
(b)



(c)

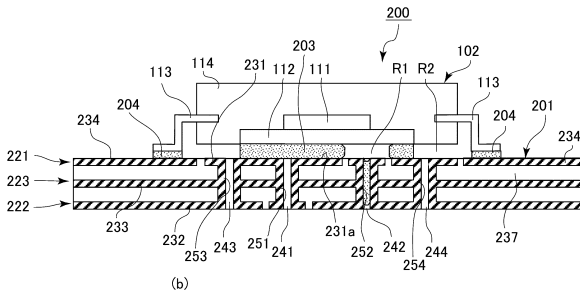


(d)

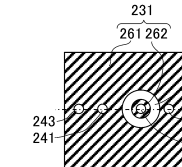


【 図 3 】

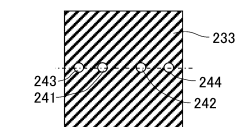
(a)



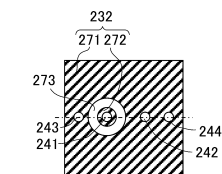
(b)



(c)

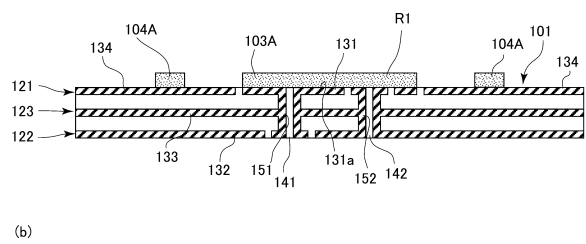


(d)

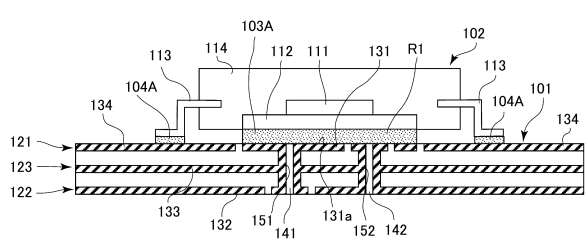


【圖 2】

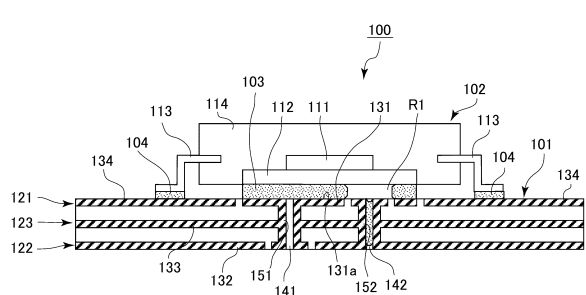
(a)



(b)

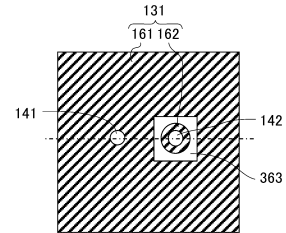


(c)

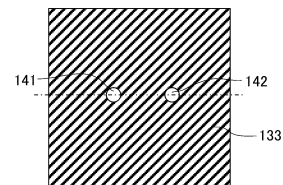


【 図 4 】

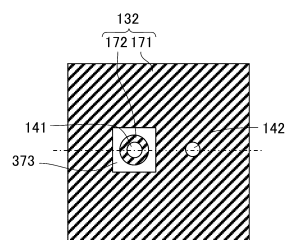
(a)



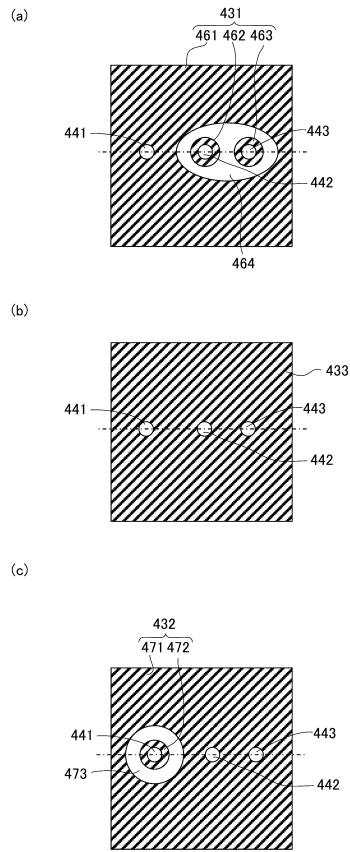
(b)



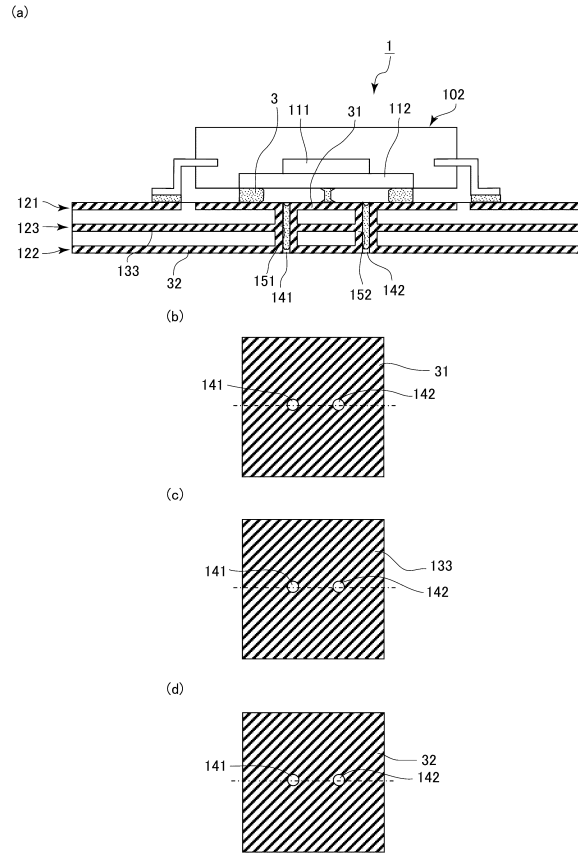
(c)



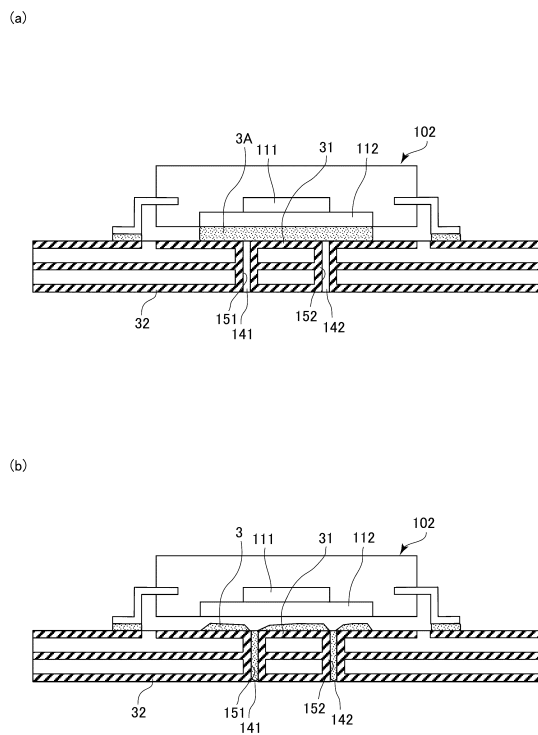
【図 5】



【図 6】



【図 7】



フロントページの続き

(56)参考文献 米国特許出願公開第2009/0002950 (US, A1)
特開2005-340233 (JP, A)
実開平04-080086 (JP, U)

(58)調査した分野(Int.Cl., DB名)

H05K	1 / 00	~	1 / 02
H05K	3 / 32	~	3 / 34
H05K	3 / 46		