

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2024 年 7 月 4 日 (04.07.2024)



(10) 国际公布号
WO 2024/138992 A1

(51) 国际专利分类号:
H10B 12/00 (2023.01) **H10N 97/00** (2023.01)

(21) 国际申请号: PCT/CN2023/092494

(22) 国际申请日: 2023 年 5 月 6 日 (06.05.2023)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202211686527.5 2022 年 12 月 27 日 (27.12.2022) CN

(71) 申请人: 华中科技大学 (HUAZHONG UNIVERSITY OF SCIENCE AND TECHNOLOGY) [CN/CN]; 中国湖北省武汉市洪山区珞喻路 1037 号, Hubei 430074 (CN)。

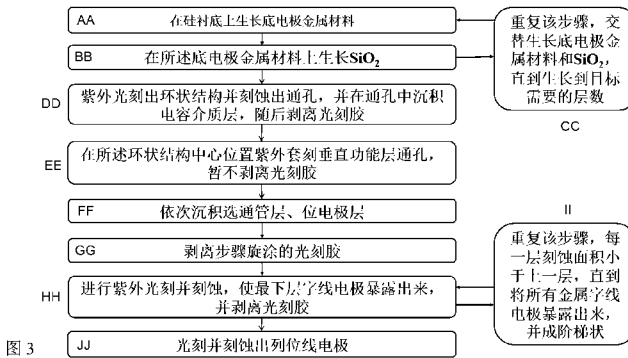
(72) 发明人: 童浩 (TONG, Hao); 中国湖北省武汉市洪山区珞喻路 1037 号, Hubei 430074 (CN)。汪宾浩 (WANG, Binhao); 中国湖北省武汉市洪山区珞喻路 1037 号, Hubei 430074 (CN)。龙少杰 (LONG, Shaojie); 中国湖北省武汉市洪山区珞喻路 1037 号, Hubei 430074 (CN)。缪向水 (MIAO, Xiangshui); 中国湖北省武汉市洪山区珞喻路 1037 号, Hubei 430074 (CN)。

(74) 代理人: 武汉华之喻知识产权代理有限公司 (WUHAN HUAZHIYU INTELLECTUAL PROPERTY AGENCY CO., LTD.); 中国湖北省武汉市东湖高新区佳园路 2 号高科大厦 7028, Hubei 430074 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

(54) Title: ANNULAR CAPACITOR-BASED THREE-DIMENSIONAL 1S1C MEMORY AND PREPARATION METHOD

(54) 发明名称: 一种基于环状电容的三维 1S1C 存储器及制备方法



AA GROW A BOTTOM ELECTRODE METAL MATERIAL ON A SILICON SUBSTRATE
BB GROW SiO₂ ON THE BOTTOM ELECTRODE METAL MATERIAL
CC REPEAT THESE STEPS TO ALTERNATELY GROW BOTTOM ELECTRODE METAL MATERIAL AND SiO₂ UNTIL A DESIRED NUMBER OF LAYERS IS REACHED
DD USE UV LITHOGRAPHY TO CREATE AN ANNULAR STRUCTURE AND ETCH A THROUGH HOLE, DEPOSIT A CAPACITOR DIELECTRIC LAYER IN THE THROUGH HOLE, AND THEN STRIP A PHOTORESIST
EE USE UV LITHOGRAPHY TO OVERLAY-ETCH A THROUGH HOLE IN THE CENTER POSITION OF THE ANNULAR STRUCTURE, AND TEMPORARILY DO NOT STRIP THE PHOTORESIST
FF SEQUENTIALLY DEPOSIT A GATE TRANSISTOR LAYER AND A BIT ELECTRODE LAYER
GG STRIP THE PHOTORESIST SPIN COATED IN THE STEPS
HH PERFORM UV LITHOGRAPHY AND ETCHING TO EXPOSE THE BOTTOM LAYER OF A WORD LINE ELECTRODE, AND REMOVE THE PHOTORESIST
II REPEAT SAID STEPS, WITH EACH LAYER HAVING A SMALLER ETCHED AREA THAN THE PREVIOUS LAYER, UNTIL ALL METAL WORD LINE ELECTRODES ARE EXPOSED, FORMING A STEPPED STRUCTURE
JJ PERFORM PHOTOLITHOGRAPHY TO ETCH A COLUMN BIT LINE ELECTRODE

(57) Abstract: Disclosed are an annular capacitor-based three-dimensional 1S1C memory, and a preparation method. The memory comprises: a horizontal peripheral electrode layer, a vertical functional layer and a capacitor dielectric layer. The peripheral electrode layer comprises a first dielectric layer and a first metal electrode layer which are alternately stacked and grown on the substrate; multiple grooves penetrating in the vertical direction are formed in the peripheral electrode layer; multiple holes penetrating in the vertical direction are formed in the peripheral electrode layer, an annular groove being provided outside each hole, surrounding the hole and



BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

vertically intersecting the peripheral electrode layer, and the annular groove being uniformly filled with a capacitor dielectric layer; the top of a second metal electrode layer extends to the surface of the topmost first dielectric layer, forming a bit line electrode and connecting to a bit line, and a region of the second metal electrode layer directly opposite the first metal electrode layer forms a storage unit. The present invention reduces the number of etching steps in the preparation of a capacitor. The preparation of all capacitor units only requires etching once and depositing the primary capacitor dielectric layer, improving the yield of capacitor preparation.

(57) 摘要: 本发明公开了一种基于环状电容的三维1S1C存储器及制备方法, 存储器包括: 水平的外围电极层、垂直的功能层及电容介质层: 外围电极层包括在衬底上交替堆叠生长的第一电介质层与第一金属电极层, 外围电极层中设置有若干在垂直方向贯穿的沟槽, 设置有若干在垂直方向贯穿的孔洞, 每个孔洞外均设置有一环形凹槽, 环形凹槽环绕孔洞并垂直切断外围电极层, 环形凹槽内均匀填充有电容介质层, 第二金属电极层顶部延伸至最顶层的第一电介质层表面形成位线电极并与位线连接, 第二金属电极层与第一金属电极层正对的区域构成存储单元。本发明中减少了制备电容时的刻蚀次数, 只需要一次刻蚀并沉积一次电容介质层便可完成全部电容单元的制备, 提高了电容制备的良率。

一种基于环状电容的三维 1S1C 存储器及制备方法

【技术领域】

本发明属于存储器技术领域，更具体地，涉及一种基于环状电容的三维 1S1C 存储器及制备方法。

【背景技术】

DRAM 难以实现三维堆叠提升存储密度是现代计算机性能的瓶颈之一，目前有相关技术利用两端选通器件取代 MOS 控制对电容进行充放电，从而在不显著降低存储器工作速度的情况下来实现数据的存储功能（1S1C 存储器），具有三维堆叠的潜力。

目前相关技术所提出的 1S1C 存储器三维堆叠方案主要有两种：（1）构成 crossbar 结构，在字线与位线的交叉点处设置存储单元，此种三维集成的方式在制备每一层存储单元时，均需要制作选通管单元与电容单元，工艺步骤十分繁琐，且对光刻的套刻精度要求较高，当制备多层存储单元时，工艺流程过长。（2）采用类似浮栅 3D-NAND 的结构，此种结构较易实现多层存储器堆叠，且只需要沉积一次选通管薄膜，但是其电容的制备工艺较为复杂，要在深孔里制备出多个互相独立的水平方向电容，需要经历多次刻蚀工艺，导致良率降低，成为制约这条技术路线的瓶颈之一。

【发明内容】

针对现有技术的缺陷，本发明的目的在于提出一种基于环状电容的三维 1S1C 存储器及制备方法，旨在解决类 3D-NAND 结构的 3D-1S1C 存储器电容制备工艺复杂问题。

本发明提供了一种基于环状电容的三维 1S1C 存储器，包括：水平的外围电极层、垂直的功能层及电容介质层：所述外围电极层包括在衬底上交替堆叠生长的第一电介质层与第一金属电极层，最顶层为第一电介质层；

所述外围电极层中设置有若干在垂直方向贯穿的沟槽，各个沟槽之间互相平行，且沟槽底部位于所述衬底中，每层中的第一金属电极层均被沟槽分隔为若干独立条状电极，条状电极为存储器的字线；所述外围电极层中设置有若干在垂直方向贯穿的孔洞，所述孔洞按一定规律呈阵列排布，孔洞底部至少延伸至最底层的第一电介质层；所述孔洞内壁均匀覆盖一层选通管功能层，选通管功能层表面形成第二金属电极层，第二金属电极层与选通管功能层的底部在垂直方向上的厚度低于最底层的第一金属电极层，每个孔洞外均设置有一环形凹槽，孔洞位于所述环形凹槽的中心位置，环形凹槽环绕孔洞并垂直切断外围电极层，环形凹槽的底部至少延伸至最底层的第一电介质层，环形凹槽内均匀填充有所述电容介质层，第二金属电极层顶部延伸至最顶层的第一电介质层表面形成位线电极并与位线连接，第二金属电极层与第一金属电极层正对的区域构成存储单元。

更进一步地，相互交替堆叠的第一电介质层与第一金属电极层根据需要在垂直方向上周期性重复，且重复次数与三维 1S1C 存储器需要的存储单元层数相同。

更进一步地，处于同一垂直方向上的所有存储单元共用同一位线电极，处于同一条状电极的所有存储单元共用同一字线电极。

更进一步地，第一金属电极层的厚度和所述孔洞的尺寸满足如下关系： $h \cdot w < 1 \mu m^2$ ，其中 h 为第一金属电极层的厚度， w 为孔洞的周长。

更进一步地，孔洞按照矩形排布或平行四边形排布。

更进一步地，选通管功能层与第一金属电极层相接触的区域构成选通管单元，其中第二金属电极层为选通管单元的上电极，第一金属电极层与选通管功能层相接触的区域构成选通管单元的下电极，第一金属电极层被环形凹槽垂直切割，留下在水平方向相对的两个电极，与填充的电容介质层构成电容，孔洞与环形凹槽中间夹着的电极为选通管单元的下电极与电容的上电极，用于将选通管单元和电容连接起来构成存储单元。

更进一步地，环状凹槽的宽度与电容介质层的介电常数共同决定电容的容值，根据存储单元需要的电容容值大小来设计凹槽的宽度。

本发明还提供了一种基于上述的三维 1S1C 存储器的制备方法，包括以下步骤：

S1 在存储单元区的衬底上形成外围电极层，包括交替生长第一电介质层与第一金属电极层，第一金属电极层生长的层数与三维 1S1C 存储器所需要存储单元的层数相同；

S2 刻蚀形成若干在垂直方向贯穿的环形凹槽，环形凹槽的底部至少延伸至最底层的第一电介质层，并在环形凹槽内填满电容介质层，环形凹槽按一定规律呈阵列排布；

S3 在每个环形凹槽所围住的区域内刻蚀形成在垂直方向贯穿的孔洞，孔洞位于环形凹槽的中心，孔洞底部至少延伸至最底层的第一电介质层；

S4 在孔洞的侧壁和底部上依次形成选通管层、第二金属电极层，第二金属电极层延伸至最顶层的第一电介质层表面形成位线电极并与位线连接；

S5 刻蚀形成若干在垂直方向贯穿的沟槽，各沟槽之间互相平行，且沟槽底部位于衬底中，沟槽将外围电极层分割为若干相互独立条状部分。

更进一步地，电容介质层的材料包括 SiO₂ 或高 k 材料。

更进一步地，高 k 材料包括氮化物、金属氧化物、氮氧化物或钙钛矿相氧化物；所述氮化物为 SiN、AlN、TiN；所述金属氧化物为副族和镧系金属元素氧化物，例如 MgO、Al₂O₃、Ta₂O₅、TiO₂、ZnO、ZrO₂、HfO₂、CeO₂、Y₂O₃、La₂O₃；所述氮氧化物为 SiON 或 HfSiON；所述钙钛矿相氧化物为 PbZr_xTi_{1-x}O₃ (PZT) 或 Ba_xSr_{1-x}TiO₃ (BST)。

通过本发明所构思的以上技术方案，与现有技术相比，本发明的有益效果在于：

(1) 本发明中通过将选通层与电容分离进行制备，引入环状电容，环

套在选通层的孔状凹槽外部，构成 1S1C 存储器，其中电容制备过程只需要纵向刻蚀一次环状凹槽即可，采用常规物理刻蚀手段即可完成，减少了刻蚀次数，且刻蚀工艺也较为简单。由于减少了制备电容时的刻蚀次数，只需要一次刻蚀并沉积一次电容介质层便可完成全部电容单元的制备，因此提高了电容制备的良率。

(2) 本发明中所有电容单元的上下极板面积均为环状凹槽与字线电极层接触的表面积，电容电介质层厚度均为环形凹槽的宽度，所以制备出来的电容的一致性较好。由于电容的容值大小主要取决于正对极板面积、极板间距和电介质层；本发明所提出的这种结构使得所有电容单元的正对极板面积和极板间距相等，因此最终制备出来的存储器具有较好的一致性。

(3) 当三维 1S1C 存储器需要制备不同容值的电容单元时（当需要改变电容单元的容值时），通过调节环形凹槽的宽度即可改变极板间距，从而达到调控电容容值的目的；因此可以简单通过更改环形凹槽的宽度来实现制备不同容值的电容。

【附图说明】

图 1 是本发明实施例提供的基于环状电容的三维 1S1C 存储器的结构示意图；

图 2 是本发明实施例提供的基于环状电容的三维 1S1C 存储器制备方法的工艺流程图；

图 3 是本发明实施例提供的基于环状电容的三维 1S1C 存储器制备方法的实现流程图。

其中，1 为第一金属电极层，2 为第一电介质层，3 为填满电容介质层的环形凹槽，4 为选通管功能层，5 为第二金属电极层。

【具体实施方式】

为了使本发明的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本发明进行进一步详细说明。应当理解，此处所描述的具体

实施例仅仅用以解释本发明，并不用于限定本发明。

在类 3D-NAND 结构的 3D-1S1C 存储器结构中，存储单元均设置在水平方向上，即组成单个存储单元的各层薄膜为垂直形状，在水平方向上相互接触在一起，为了将各个存储单元之间的电容独立开，需要将水平电极层向内进行横向刻蚀，并在横向刻蚀形成的环状凹槽内形成电容，制备工艺极其复杂，并且良率降低。本发明创新性的将电容与选通层独立制备，电容采用一次成型的方式，制备工艺简单，工艺容忍度较高，良率得到大幅提升。

本发明提供了一种基于垂直电极的三维 1S1C 存储器，三维 1S1C 存储器包括：水平的外围电极层、垂直的功能层及电容介质层：

外围电极层包括最底层的二氧化硅衬底，自下向上依此为金属电极层与二氧化硅绝缘层相互交替堆叠，最顶层为二氧化硅顶层；

功能层由内向外依次为位线电极层及选通管材料功能层；

电容介质层环绕垂直功能层并切断外围电极层，在垂直功能层与电容介质层之间的金属电极为存储单元电容的顶电极；

功能层中的垂直功能层和电容介质层与外围电极层相互垂直，并且延伸到三维 1S1C 存储器结构的表面。

其中，相互交替堆叠的自下向上的金属电极与二氧化硅绝缘层根据需要在垂直方向上周期性重复，且重复次数与三维 1S1C 存储器需要的存储单元层数相同。周期性重复是结构和功能决定的，这种结构实现多层存储就需要多次重复金属电极与二氧化硅绝缘层；需要制备多少层存储器，就需要将该层重复多少次。

其中，处于同一垂直方向上的所有存储单元共用同一位线电极，同一层中处于同一水平方向上的所有存储单元共用同一字线电极。三维 1S1C 存储器中不同行之间隔开，同一列的位线电极延伸至表面由列位线连接在一起。每个存储单元的字线电极均设置在水平方向，且每个存储单元中的电

容层为一个环形区域，每个存储单元中的选通管层为与电容层对应的功能层部分。

本发明还提供了一种基于上述的三维 1S1C 存储器的制备方法，包括以下步骤：

(1) 利用磁控溅射在硅衬底上交替生长金属电极材料与 SiO₂ 绝缘层，直至生长到目标需要的层数；

(2) 刻蚀形成多个环形通孔，直到将底层金属电极完全刻蚀，并在通孔中生长出电容介质层；

本发明实施例中，通过刻蚀环状凹槽并在凹槽内填充电介质层来制备电容，改进了电容制备工艺，使得电容制备工艺更加简单，并且由于刻蚀制备出来的每个电容单元的极板间距较为一致，因此使得每个电容单元的容值均一性得到了较好的保证。

(3) 在环形区域的中心处套刻垂直功能层的通孔，直到将底层金属电极完全刻蚀，并在通孔中依次生长出选通管材料功能层、位线电极层；

本发明实施例中，通过在环形区域的中心处套刻垂直功能层通孔，使得选通管单元被环状电容单元完全包裹在内，构成 1S1C 存储单元。

(4) 生长出列位线电极；

(5) 刻蚀出台阶使得所有的字线电极暴露出来。

其中，柱状孔结构为方形孔结构或圆形孔结构。圆形孔或者方形孔结构所形成的侧壁较为光滑，易于薄膜在侧壁上的沉积。

进一步优选地，电容介质层为圆环或者方环。

其中，利用磁控溅射沉积选通管层和位线电极层时，为了防止能量过高破坏光刻胶，需要做一段时间并停一段时间。溅射时间过长会导致光刻胶变性，不能再剥离掉，导致样品制备失败。

为了更进一步地说明本发明实施例提供的基于环状电容的三维 1S1C 存储器及制备方法，现参照附图并结合具体实例详述如下：

图1为本发明实施例提供的一种基于环状电容的三维1S1C存储器结构图，最底层为一层二氧化硅层，在该二氧化硅底层上为交替生长的金属字线电极层与二氧化硅绝缘层，三维1S1C存储器需要多少层存储单元，就需要重复生长多少次。每层字线电极层存在多个存储单元，这些存储单元由存储电容与选通管功能层组成，其中存储电容由字线金属电极作为电容底电极、环形凹槽中填充的介质层作为电容的介质层、环形凹槽内部的字线金属电极作为金属顶电极；其中选通管功能层由垂直通孔中的选通管功能层材料和位线电极层材料组成。不同层的存储单元由水平的二氧化硅绝缘层隔开。位线电极延申至器件表面，并且同一列的存储单元位线由列位线连接在一起。

如图2和图3所示，本发明实施例提供的一种基于环状电容的三维1S1C存储器制备方法，具体包括以下步骤：

如图2(a)所示，首先在衬底上生长金属电极材料，再制备的金属电极上生长绝缘层，随后重复金属电极材料和绝缘层的交替生长，直至生长到目标需要的层数，沉积工艺例如包括 LPCVD、PECVD、HDPCVD、UHVCVD、MOCVD、MBE、ALD、蒸发、溅射等。为了与现有的 IC 制造工艺兼容，衬底优选地为含硅材质的衬底，例如 Si、SiO₂ 等。绝缘层堆叠结构的材料至少包括以下一种绝缘介质，如氧化硅、氮化硅、氮氧化硅、非晶碳、类金刚石无定形碳(DLC)、氧化锆、氧化铝等及其组合，为了与现有的 IC 制造工艺兼容，优先选择 SiO₂ 作为绝缘层的介质。

随后，在制备好的片子上紫外光刻出环状孔结构，刻蚀出通孔。刻蚀需要选择各向异性刻蚀工艺，例如选用碳氟基(C_xH_yF_z 构成氟代烃)作为刻蚀气体的等离子体干法刻蚀或 RIE，垂直向下刻蚀相互交替的绝缘层以及金属层，直到刻到最底层的绝缘介质层。如图2(b)所示，下一步在制备好的片子上生长出介质层材料作为电容的介质层，由于通孔深度较深，因此可以采用 LPCVD、PECVD、HDPCVD、UHVCVD、MOCVD 等工艺进

行沉积。可以采用金属元素氧化物、氮氧化物、钙钛矿相氧化物等作为介质层高材料，而为了与现有的 IC 制造工艺兼容，可以选择 SiO_2 作为绝缘层的介质。完成沉积后剥离光刻胶。

如图 2 (c) 所示，接下来在制备好的片子的环状结构中心处紫外套刻出柱状孔结构，刻蚀出通孔，刻蚀时同样选择各向异性刻蚀工艺并刻到最底层的绝缘介质层，将后剥离掉光刻胶。再在该柱状孔结构上紫外套刻，只对光刻胶进行显影，暂不剥离光刻胶。如图 2 (d) 所示，再在通孔中依次沉积选通管材料层与位线电极层。该功能层通过磁控溅射生长，功能层需要采用具有选通管性能的材料，如 OTS、CBTS、MIT 选通管材料等。如图 2 (e) 所示，位线电极同样利用磁控溅射在通孔中沉积，制备出的该电极需要延申至器件表面。

在制备完功能层后，剥离旋涂的光刻胶；随后进行紫外光刻，刻出同一列的位线电极结构，只对光刻胶进行显影，并利用磁控溅射沉积位线电极金属层，然后剥离旋涂的光刻胶；制备成如图 1 中的列位线电极。

最后进行紫外光刻并刻蚀出凹槽，使最上层字线电极金属暴露出来；然后重复该步骤，且重复次数与字线电极层与 SiO_2 重复次数相同，每次刻蚀深度均比前一次更深，且凹槽位置比前一次更靠近上电极边缘，依次将所有层底电极金属均暴露出来；制备成如图 1 中的阶梯字线电极。

在三维 1S1C 存储器制备工艺的现有技术中，每制备一层存储单元，均需套刻并刻蚀出来孔状结构并在孔状结构中填充功能层（存储电容单元与选通管单元），而在本发明所提供的 1S1C 存储器制备方法中，只需将所有字线电极层和隔离层沉积好之后，光刻并刻蚀一次环状结构并在环状结构中填充电容介质层，随后在环状结构中心套刻并刻蚀出垂直功能层通孔，在通孔中填充选通管功能层材料以及位线电极层材料，大大的简化了制备工艺的复杂度，提高了三维 1S1C 存储器制备的良率。

经过上述步骤，即可完成三层基于垂直电极的三维 1S1C 存储器制备，

具有实现更高存储密度的潜力，又尽量避免了多次套刻带来的精度不准和成本过高等问题。

采用上述制备方法获得的三维 1S1C 存储器结构，只需要沉积一次存储电容单元与选通管材料，减小了三维 1S1C 存储器的工艺复杂度。同时，只需要通过增加字线电极层与隔离层的层数，即可增加三维 1S1C 存储器的存储单元层数。

本领域的技术人员容易理解，以上所述仅为本发明的较佳实施例而已，并不用以限制本发明，凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等，均应包含在本发明的保护范围之内。

权 利 要 求

1、一种基于环状电容的三维 1S1C 存储器，其特征在于，包括：水平的外围电极层、垂直的功能层及电容介质层：

所述外围电极层包括在衬底上交替堆叠生长的第一电介质层与第一金属电极层，最顶层为第一电介质层：

所述外围电极层中设置有若干在垂直方向贯穿的沟槽，各个沟槽之间互相平行，且沟槽底部位于所述衬底中，每层中的第一金属电极层均被沟槽分隔为若干独立条状电极，所述条状电极为存储器的字线；

所述外围电极层中设置有若干在垂直方向贯穿的孔洞，所述孔洞按一定规律呈阵列排布，孔洞底部至少延伸至最底层的第一电介质层；

所述孔洞内壁均匀覆盖一层选通管功能层，选通管功能层表面形成第二金属电极层，第二金属电极层与选通管功能层的底部在垂直方向上的厚度低于最底层的第一金属电极层，每个孔洞外均设置有一环形凹槽，孔洞位于所述环形凹槽的中心位置，环形凹槽环绕孔洞并垂直切断外围电极层，环形凹槽的底部至少延伸至最底层的第一电介质层，环形凹槽内均匀填充有所述电容介质层，第二金属电极层顶部延伸至最顶层的第一电介质层表面形成位线电极并与位线连接，第二金属电极层与第一金属电极层正对的区域构成存储单元。

2、如权利要求 1 所述的三维 1S1C 存储器，其特征在于，相互交替堆叠的第一电介质层与第一金属电极层根据需要在垂直方向上周期性重复，且重复次数与三维 1S1C 存储器需要的存储单元层数相同。

3、如权利要求 1 所述的三维 1S1C 存储器，其特征在于，处于同一垂直方向上的所有存储单元共用同一位线电极，处于同一条状电极的所有存储单元共用同一字线电极。

4、如权利要求 1 所述的三维 1S1C 存储器，其特征在于，所述第一金

属电极层的厚度和所述孔洞的尺寸满足如下关系： $h \cdot w < 1 \mu\text{m}^2$ ，其中 h 为第一金属电极层的厚度， w 为孔洞的周长。

5、如权利要求 1 所述的三维 1S1C 存储器，其特征在于，所述孔洞按照矩形排布或平行四边形排布。

6、如权利要求 1 所述的三维 1S1C 存储器，其特征在于，选通管功能层与第一金属电极层相接触的区域构成选通管单元，其中第二金属电极层为选通管单元的上电极，第一金属电极层与选通管功能层相接触的区域构成选通管单元的下电极，第一金属电极层被环形凹槽垂直切割，留下在水平方向相对的两个电极，与填充的电容介质层构成电容，孔洞与环形凹槽中间夹着的电极为选通管单元的下电极与电容的上电极，用于将选通管单元和电容连接起来构成存储单元。

7、如权利要求 1 所述的三维 1S1C 存储器，其特征在于，所述环状凹槽的宽度与电容介质层的介电常数共同决定电容的容值，根据存储单元需要的电容容值大小来设计凹槽的宽度。

8、一种基于权利要求 1-7 任一项所述的三维 1S1C 存储器的制备方法，其特征在于，包括以下步骤：

S1 在存储单元区的衬底上形成外围电极层，包括交替生长第一电介质层与第一金属电极层，第一金属电极层生长的层数与三维 1S1C 存储器所需要存储单元的层数相同；

S2 刻蚀形成若干在垂直方向贯穿的环形凹槽，环形凹槽的底部至少延伸至最底层的第一电介质层，并在环形凹槽内填满电容介质层，环形凹槽按一定规律呈阵列排布；

S3 在每个环形凹槽所围住的区域内刻蚀形成在垂直方向贯穿的孔洞，孔洞位于环形凹槽的中心，孔洞底部至少延伸至最底层的第一电介质层；

S4 在孔洞的侧壁和底部上依次形成选通管层、第二金属电极层，第二金属电极层延伸至最顶层的第一电介质层表面形成位线电极并与位线连

接；

S5 刻蚀形成若干在垂直方向贯穿的沟槽，各沟槽之间互相平行，且沟槽底部位于衬底中，沟槽将外围电极层分割为若干相互独立条状部分。

9、如权利要求 8 所述的制备方法，其特征在于，所述电容介质层的材料包括 SiO₂ 或高 k 材料。

10、如权利要求 9 所述的制备方法，其特征在于，所述高 k 材料包括氮化物、金属氧化物、氮氧化物或钙钛矿相氧化物；

所述氮化物为 SiN、AlN、TiN；

所述金属氧化物为副族和镧系金属元素氧化物，例如 MgO、Al₂O₃、Ta₂O₅、TiO₂、ZnO、ZrO₂、HfO₂、CeO₂、Y₂O₃、La₂O₃；

所述氮氧化物为 SiON 或 HfSiON；

所述钙钛矿相氧化物为 PbZr_xTi_{1-x}O₃ (PZT) 或 Ba_xSr_{1-x}TiO₃ (BST)。

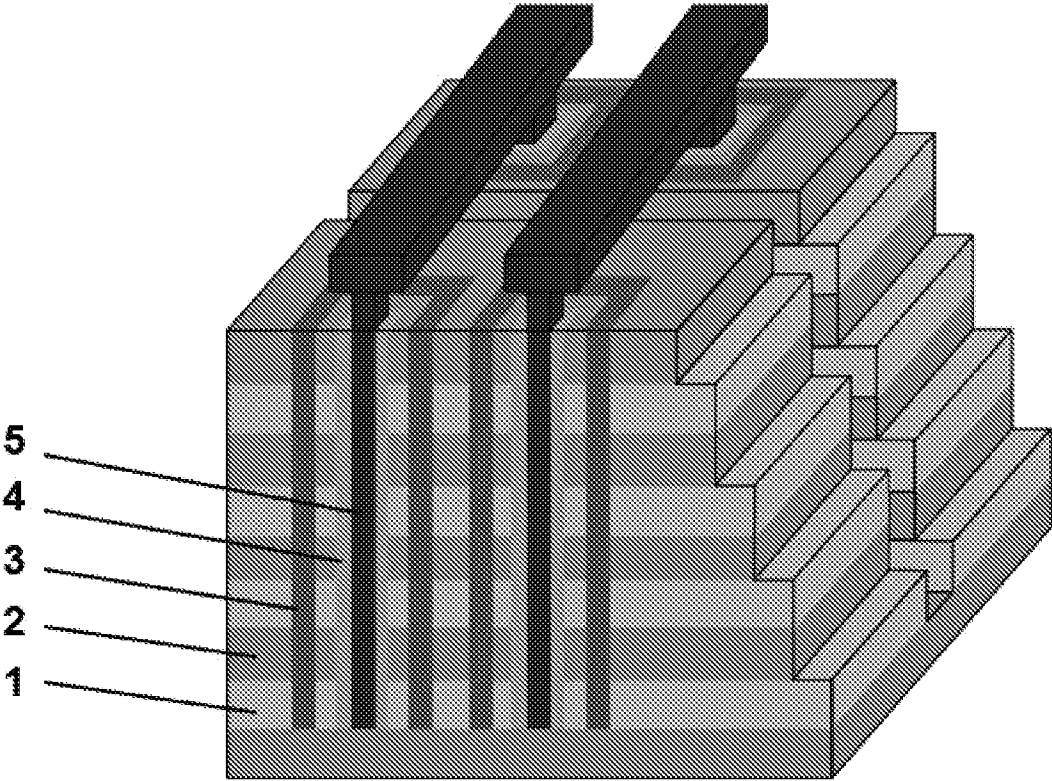


图 1

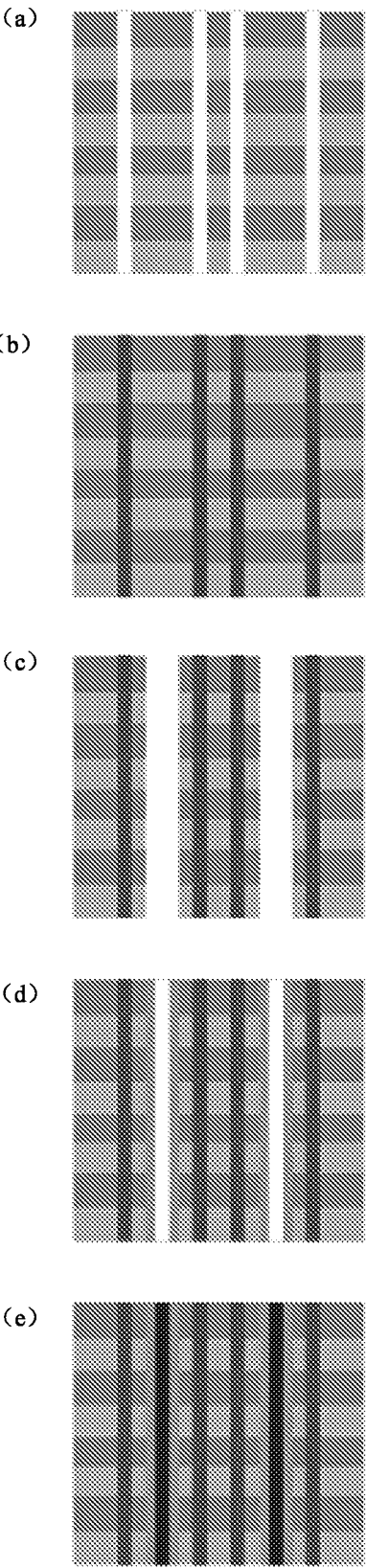


图 2

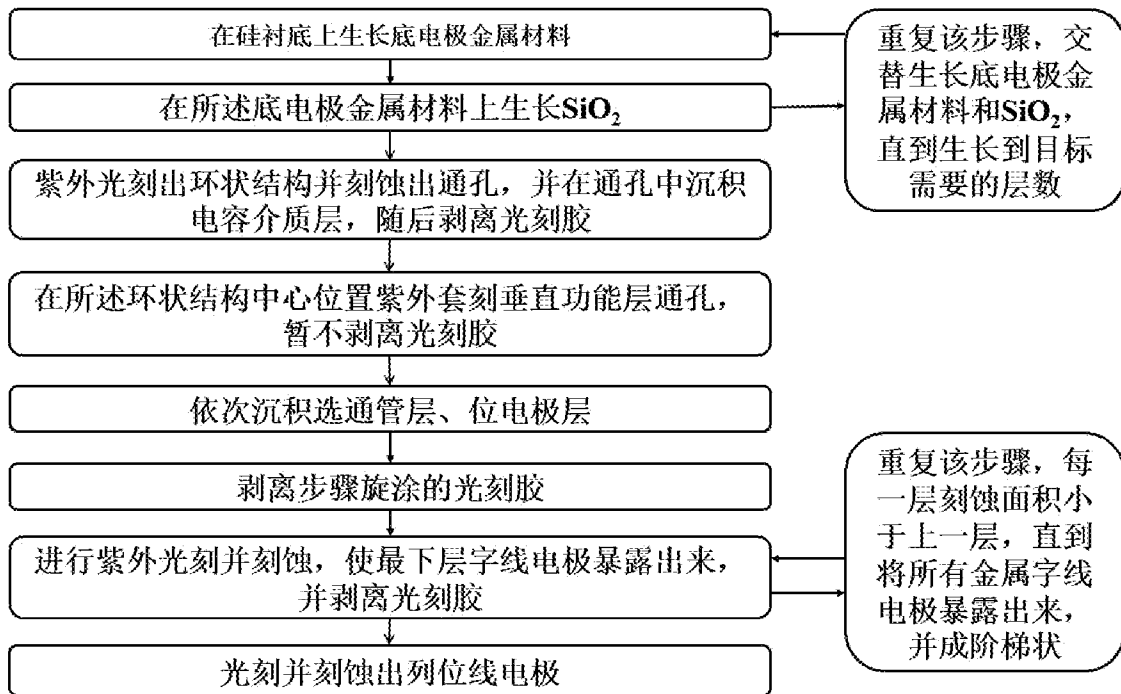


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/092494

A. CLASSIFICATION OF SUBJECT MATTER

H10B12/00(2023.01)i; H10N97/00(2023.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC:H10B,H10N,H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI, WPABS, CNTXT, ENTXT, ENTXTC, CNKI: 三维, 存储器, 动态随机存储器, 闪存, 电容, 环, 槽, 柱, 孔, 洞, 字线, 位线, 3D, memory, DRAM, NAND, capacity, ring, hoop, circle, groove, pillar, hole, via, word line, bit line

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 112216696 A (SK HYNIX INC.) 12 January 2021 (2021-01-12) description, paragraphs [0035]-[0121], and figures 2A-25	1-10
A	CN 113366637 A (MICRON TECHNOLOGY INC.) 07 September 2021 (2021-09-07) entire document	1-10
A	CN 114937738 A (HUAZHONG UNIVERSITY OF SCIENCE AND TECHNOLOGY) 23 August 2022 (2022-08-23) entire document	1-10
A	CN 115116963 A (YANGTZE MEMORY TECHNOLOGIES CO., LTD.) 27 September 2022 (2022-09-27) entire document	1-10
A	CN 115377105 A (SK HYNIX INC.) 22 November 2022 (2022-11-22) entire document	1-10
A	KR 20190095138 A (SAMSUNG ELECTRONICS CO., LTD.) 14 August 2019 (2019-08-14) entire document	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

25 August 2023

Date of mailing of the international search report

01 September 2023

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
China No. 6, Xitucheng Road, Jimenqiao, Haidian District,
Beijing 100088

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2023/092494

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	112216696	A	12 January 2021	US	2022115378	A1	14 April 2022
				US	2021013210	A1	14 January 2021
				US	11233060	B2	25 January 2022
				KR	20210007737	A	20 January 2021
				TW	202103291	A	16 January 2021
CN	113366637	A	07 September 2021	WO	2020142368	A1	09 July 2020
				KR	20210096698	A	05 August 2021
				KR	102334784	B1	07 December 2021
				US	2020212041	A1	02 July 2020
				US	11690210	B2	27 June 2023
CN	114937738	A	23 August 2022	None			
CN	115116963	A	27 September 2022	None			
CN	115377105	A	22 November 2022	US	2022375853	A1	24 November 2022
				KR	20220157142	A	29 November 2022
KR	20190095138	A	14 August 2019	KR	102237739	B1	08 April 2021

国际检索报告

国际申请号
PCT/CN2023/092494

A. 主题的分类 H10B12/00(2023.01)i; H10N97/00(2023.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) IPC:H10B, H10N, H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) DWPI, WPABS, CNTXT, ENTXT, ENTXTC, CNKI:三维, 存储器, 动态随机存储器, 闪存, 电容, 环, 槽, 柱, 孔, 洞, 字线, 位线, 3D, memory, DRAM, NAND, capacity, ring, hoop, circle, groove, pillar, hole, via, word line, bit line																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 112216696 A (爱思开海力士有限公司) 2021年1月12日 (2021 - 01 - 12) 说明书第[0035]段至第[0121]段, 附图2A-25</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 113366637 A (美光科技公司) 2021年9月7日 (2021 - 09 - 07) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 114937738 A (华中科技大学) 2022年8月23日 (2022 - 08 - 23) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 115116963 A (长江存储科技有限责任公司) 2022年9月27日 (2022 - 09 - 27) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 115377105 A (爱思开海力士有限公司) 2022年11月22日 (2022 - 11 - 22) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>KR 20190095138 A (SAMSUNG ELECTRONICS CO., LTD.) 2019年8月14日 (2019 - 08 - 14) 全文</td> <td>1-10</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	CN 112216696 A (爱思开海力士有限公司) 2021年1月12日 (2021 - 01 - 12) 说明书第[0035]段至第[0121]段, 附图2A-25	1-10	A	CN 113366637 A (美光科技公司) 2021年9月7日 (2021 - 09 - 07) 全文	1-10	A	CN 114937738 A (华中科技大学) 2022年8月23日 (2022 - 08 - 23) 全文	1-10	A	CN 115116963 A (长江存储科技有限责任公司) 2022年9月27日 (2022 - 09 - 27) 全文	1-10	A	CN 115377105 A (爱思开海力士有限公司) 2022年11月22日 (2022 - 11 - 22) 全文	1-10	A	KR 20190095138 A (SAMSUNG ELECTRONICS CO., LTD.) 2019年8月14日 (2019 - 08 - 14) 全文	1-10
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
A	CN 112216696 A (爱思开海力士有限公司) 2021年1月12日 (2021 - 01 - 12) 说明书第[0035]段至第[0121]段, 附图2A-25	1-10																					
A	CN 113366637 A (美光科技公司) 2021年9月7日 (2021 - 09 - 07) 全文	1-10																					
A	CN 114937738 A (华中科技大学) 2022年8月23日 (2022 - 08 - 23) 全文	1-10																					
A	CN 115116963 A (长江存储科技有限责任公司) 2022年9月27日 (2022 - 09 - 27) 全文	1-10																					
A	CN 115377105 A (爱思开海力士有限公司) 2022年11月22日 (2022 - 11 - 22) 全文	1-10																					
A	KR 20190095138 A (SAMSUNG ELECTRONICS CO., LTD.) 2019年8月14日 (2019 - 08 - 14) 全文	1-10																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “D” 申请人在国际申请中引证的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “D” 申请人在国际申请中引证的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “D” 申请人在国际申请中引证的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期 2023年8月25日	国际检索报告邮寄日期 2023年9月1日																						
ISA/CN的名称和邮寄地址 中国国家知识产权局 中国北京市海淀区蓟门桥西土城路6号 100088	授权官员 王毅冰 电话号码 (+86) 010-62411584																						

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2023/092494

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	112216696	A	2021年1月12日	US	2022115378	A1	2022年4月14日
				US	2021013210	A1	2021年1月14日
				US	11233060	B2	2022年1月25日
				KR	20210007737	A	2021年1月20日
				TW	202103291	A	2021年1月16日
CN	113366637	A	2021年9月7日	WO	2020142368	A1	2020年7月9日
				KR	20210096698	A	2021年8月5日
				KR	102334784	B1	2021年12月7日
				US	2020212041	A1	2020年7月2日
				US	11690210	B2	2023年6月27日
CN	114937738	A	2022年8月23日	无			
CN	115116963	A	2022年9月27日	无			
CN	115377105	A	2022年11月22日	US	2022375853	A1	2022年11月24日
				KR	20220157142	A	2022年11月29日
KR	20190095138	A	2019年8月14日	KR	102237739	B1	2021年4月8日