

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】令和 2 年 1 月 9 日 (2020.1.9)

【公表番号】特表 2019-507427 (P2019-507427A)

【公表日】平成 31 年 3 月 14 日 (2019.3.14)

【年通号数】公開・登録公報 2019-010

【出願番号】特願 2018-539145 (P2018-539145)

【国際特許分類】

G 0 5 F 1/56 (2006.01)

【 F I 】

G 0 5 F 1/56 3 1 0 C

【手続補正書】

【提出日】令和 1 年 11 月 25 日 (2019.11.25)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

電圧レギュレータであって、

電力供給レールと前記電圧レギュレータの出力との間に結合された第 1 のパス素子、
 ここにおいて、前記第 1 のパス素子は、前記第 1 のパス素子の抵抗を制御するための制御
 入力をも有する、と、

第 1 のフィードバック回路であって、

第 1 のトランジスタと、第 2 のトランジスタと、第 1 の抵抗と、第 2 の抵抗と、電
流源とを備える第 1 の増幅器、ここにおいて、前記第 2 のトランジスタのゲートは、基準
電圧に結合され、ここにおいて、前記第 1 のトランジスタのゲートは、フィードバック電
圧に結合され、前記第 2 のトランジスタのドレインは、前記第 1 のパス素子の前記制御入
力に結合され、ここにおいて、前記フィードバック電圧は、前記電圧レギュレータの前記
出力における電圧に略等しいかそれに比例し、前記第 1 の増幅器は、前記基準電圧と前記
フィードバック電圧との差分を低減する方向に前記第 1 のパス素子の前記抵抗を調整する
ように構成され、ここにおいて、前記電流源は、前記第 1 および第 2 のトランジスタの両
方のソースに結合される、と、

第 2 のパス素子、ここにおいて、前記第 2 のパス素子は、それぞれ前記第 1 および
第 2 の抵抗器を介して、前記第 1 および第 2 のトランジスタの前記ドレインと、前記電力
供給レールとの間に結合され、ここにおいて、前記第 2 のパス素子は、前記第 2 のパス素
子の抵抗を制御するための制御入力をも有し、ここにおいて、前記第 1 のフィードバック回
路は、前記第 2 のパス素子と前記第 1 の増幅器との間のバイアス電圧をも有する、と

を備える第 1 のフィードバック回路と、

前記基準電圧に結合された第 1 の入力と、前記フィードバック電圧に結合された第 2
の入力と、前記第 2 のパス素子の前記制御入力に結合された出力とをも有する第 2 のフィ
ードバック回路、ここにおいて、前記第 2 のフィードバック回路は、前記第 2 のパス素子の
前記抵抗を調整することによって、前記基準電圧と前記フィードバック電圧との前記差分
を低減する方向に前記第 1 のフィードバック回路の前記バイアス電圧を調整するように構
成される、と

を備える電圧レギュレータ。

【請求項 2】

前記第 1 のフィードバック回路は、前記電力供給レール上の高速過渡に起因する、前記フィードバック電圧と前記基準電圧との前記差分を低減するように構成される、請求項 1 に記載の電圧レギュレータ。

【請求項 3】

前記第 1 のフィードバック回路は、前記電圧レギュレータの前記出力に結合された負荷の高速変化に起因する、前記フィードバック電圧と前記基準電圧との前記差分を低減するように構成される、請求項 1 に記載の電圧レギュレータ。

【請求項 4】

前記第 2 のフィードバック回路は、前記第 1 の増幅器の利得誤差に起因する、前記フィードバック電圧と前記基準電圧との前記差分を低減するように構成される、請求項 1 に記載の電圧レギュレータ。

【請求項 5】

前記第 2 のパス素子は、前記電力供給レールに結合されたソースと、前記第 2 のフィードバック回路の前記出力に結合されたゲートと、前記第 1 の増幅器に結合されたドレインとを有する p 型電界効果トランジスタ (P F E T) を備える、請求項 1 に記載の電圧レギュレータ。

【請求項 6】

前記第 1 の増幅器は、

前記第 1 および第 2 のトランジスタを備える差動ドライバと、

前記第 2 のパス素子と前記差動ドライバの第 1 の出力との間に結合された第 1 の負荷と

、前記第 2 のパス素子と前記差動ドライバの第 2 の出力との間に結合された第 2 の負荷と、
、ここにおいて、前記差動ドライバは、前記基準電圧と前記フィードバック電圧とに基づいて、前記第 1 の負荷および前記第 2 の負荷を駆動するように構成される、

を備える、請求項 1 に記載の電圧レギュレータ。

【請求項 7】

前記第 2 のフィードバック回路は、前記第 1 の負荷を通る電流と前記第 2 の負荷を通る電流との差分を低減する方向に前記第 2 のパス素子の前記抵抗を調整するように構成される、請求項 6 に記載の電圧レギュレータ。

【請求項 8】

前記電流源は、前記第 1 の増幅器に前記バイアス電流を供給するように構成され、前記第 2 のパス素子を通る電流は、前記バイアス電流に略等しい、請求項 6 に記載の電圧レギュレータ。

【請求項 9】

前記第 2 のフィードバック回路は、前記基準電圧に結合された第 1 の入力と、前記フィードバック電圧に結合された第 2 の入力と、前記第 1 のフィードバック回路に結合された出力とを有する第 2 の増幅器を備え、前記第 1 の増幅器は、低い利得で高い帯域幅の増幅器であり、前記第 2 の増幅器は、高い利得で低い帯域幅の増幅器であり、前記電圧レギュレータは、前記第 2 のパス素子と前記第 1 の増幅器との間に結合された第 1 の端と、前記第 2 の増幅器の前記出力に結合された第 2 の端を有するキャパシタをさらに備える、請求項 4 に記載の電圧レギュレータ。

【請求項 10】

請求項 1 ないし 9 のいずれか一項に記載の前記電圧レギュレータを用いた電圧制御のための方法であって、

基準電圧とフィードバック電圧との差分を低減する方向に前記第 1 のパス素子の抵抗を調整することと、前記フィードバック電圧は、前記電圧レギュレータの前記出力における電圧に等しいかそれに比例する、

前記フィードバック回路中の第 2 のパス素子を使用して、前記第 1 のフィードバック回路のバイアス電圧を調整することと、ここで、前記バイアス電圧は、前記基準電圧と前記フィードバック電圧との前記差分を低減する方向に調整される、

を備える、方法。

【請求項 1 1】

前記第 1 のパス素子の前記抵抗を調整することは、前記電圧レギュレータの前記入力における高速過渡に起因する、前記フィードバック電圧と前記基準電圧との前記差分を低減する、請求項 1 0 に記載の方法。

【請求項 1 2】

前記第 1 のパス素子の前記抵抗を調整することは、前記電圧レギュレータの前記出力に結合された負荷の高速変化に起因する、前記フィードバック電圧と前記基準電圧との前記差分を低減する、請求項 1 0 に記載の方法。

【請求項 1 3】

前記第 1 のフィードバック回路の前記バイアス電圧を調整することは、前記増幅器の利得誤差に起因する、前記フィードバック電圧と前記基準電圧との前記差分を低減する、請求項 1 0 に記載の方法。

【請求項 1 4】

前記第 1 のフィードバック回路の前記バイアス電圧を調整することは、前記第 2 のパス素子の抵抗を調整することを備える、請求項 1 3 に記載の方法。