

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3732041号
(P3732041)

(45) 発行日 平成18年1月5日(2006.1.5)

(24) 登録日 平成17年10月21日(2005.10.21)

(51) Int. Cl.		F I			
HO4R	1/40	(2006.01)	HO4R	1/40	320B
HO4R	3/00	(2006.01)	HO4R	3/00	320

請求項の数 3 (全 13 頁)

(21) 出願番号	特願平11-165427	(73) 特許権者	000223182
(22) 出願日	平成11年6月11日(1999.6.11)		ティーオーエー株式会社
(65) 公開番号	特開2000-354290(P2000-354290A)		兵庫県神戸市中央区港島中町7丁目2番1号
(43) 公開日	平成12年12月19日(2000.12.19)	(74) 代理人	100090310
審査請求日	平成16年4月27日(2004.4.27)		弁理士 木村 正俊
		(72) 発明者	西川 寿生
			兵庫県神戸市中央区港島中町7丁目2番1号
			ティーオーエー株式会社内
		(72) 発明者	藤原 真治
			兵庫県神戸市中央区港島中町7丁目2番1号
			ティーオーエー株式会社内
		(72) 発明者	中野 亮
			兵庫県神戸市中央区港島中町7丁目2番1号
			ティーオーエー株式会社内
			最終頁に続く

(54) 【発明の名称】 マイクロホン装置

(57) 【特許請求の範囲】

【請求項1】

第1乃至第3マイクロホン素子と、第1利得手段と、第1加算手段とを備えるマイクロホン装置であって、

上記第1乃至第3マイクロホン素子は、それぞれの集音方向の中心軸が互いに略平行で同じ方向を向くと共に、第2マイクロホン素子が、第1及び第3マイクロホン素子が結ぶ直線上の中間位置に該第1及び第3マイクロホン素子と第1所定間隔をおいた状態で配置され、

上記第1利得手段は、上記第1乃至第3マイクロホン素子それぞれの出力信号に利得を乗ずると共に、上記第2マイクロホン素子の出力信号に対する利得を、上記第1及び第3マイクロホン素子の出力信号に対する利得の2倍とし、

上記第1加算手段は、上記第1利得手段によって利得が乗ぜられた後の信号を加算して出力する、

マイクロホン装置。

【請求項2】

第4マイクロホン素子と、第2利得手段と、第2加算手段と、第1及び第2抽出手段と、加算手段とを更に備え、

上記第4マイクロホン素子は、他の上記マイクロホン素子と集音方向の中心軸が互いに略平行で同じ方向を向くと共に、上記第1及び第2マイクロホン素子が結ぶ直線上の中間位置に該第1及び第2マイクロホン素子と第2所定間隔をおいた状態で配置され、

10

20

上記第 2 利得手段は、上記第 1、第 2 及び第 4 マイクロホン素子それぞれの出力信号に利得を乗ずると共に、該第 4 マイクロホン素子の出力信号に対する利得を、該第 1 及び第 2 マイクロホン素子の出力信号に対する利得の 2 倍とし、

上記第 2 加算手段は、上記第 2 利得手段によって利得が乗ぜられた後の信号を加算して出力し、

上記第 1 抽出手段は、上記第 1 加算手段の出力信号から上記第 1 所定間隔に応じた周波数成分を抽出して出力し、

上記第 2 抽出手段は、上記第 2 加算手段の出力信号から上記第 2 所定間隔に応じた周波数成分を抽出して出力し、

上記加算手段は、上記第 1 及び第 2 抽出手段の出力を加算して出力する、
請求項 1 に記載のマイクロホン装置。

10

【請求項 3】

第 5 マイクロホン素子と、第 3 利得手段と、第 3 加算手段と、第 3 抽出手段とを更に備え、

上記第 5 マイクロホン素子は、他の上記マイクロホン素子と集音方向の中心軸が互いに略平行で同じ方向を向くと共に、上記第 2 及び第 4 マイクロホン素子が結ぶ直線上の中間位置に該第 2 及び第 4 マイクロホン素子と第 3 所定間隔をおいた状態で配置され、

上記第 3 利得手段は、上記第 2、第 4 及び第 5 マイクロホン素子それぞれの出力信号に利得を乗ずると共に、該第 5 マイクロホン素子の出力信号に対する利得を、該第 2 及び第 4 マイクロホン素子の出力信号に対する利得の 2 倍とし、

20

上記第 3 加算手段は、上記第 3 利得手段によって利得が乗ぜられた後の信号を加算して出力し、

上記第 3 抽出手段は、上記第 3 加算手段の出力信号から上記第 3 所定間隔に応じた周波数成分を抽出して出力し、

上記加算手段は、上記第 3 抽出手段の出力をも加算して出力する、
請求項 2 に記載のマイクロホン装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、マイクロホン装置に関し、特に指向性を改善するために複数のマイクロホン素子をアレイ状に配置する所謂マイクロホンアレイと呼ばれる構成のマイクロホン装置に関する。

30

【0002】

【従来の技術】

上記マイクロホンアレイは、例えば会議場用の発言者ユニット等のように、横方向からの雑音を排除するために比較的鋭い指向性が要求される用途に使用される。このようなマイクロホンアレイとして、従来、例えば図 3 に示す単一指向性マイクロホン素子 1 を複数素子、例えば 2 素子用意し、これを図 4 に示すように、それぞれの集音方向の中心軸（指向性を表す上で基準（入射角零度）となる正面の軸で、同図に一点鎖線で示す軸）が互いに平行になるように、かつ、それぞれの音波入射面を揃えた状態で、間隔 d を隔てて配置すると共に、各マイクロホン素子 1、1 の各出力信号を加算器 2 によって加算するものがある。

40

【0003】

ここで、図 3 に示すマイクロホン素子 1 単独の指向性 $V_1(\theta_1)$ （ θ_1 はマイクロホン素子 1 に入射する音波（平面波）の入射角）を、次の数 1 で表すとすると、これを 2 素子組み合わせた構成の図 4 に示すマイクロホンアレイ全体の指向性 $V_2(\theta_2)$ は、数 2 で表されることが知られている。

【0004】

【数 1】

$$V(\theta) = 1 + \cos \theta$$

【 0 0 0 5 】

【 数 2 】

$$\begin{aligned} V_2(\theta) &= V(\theta) \cdot \left\{ e^{jk \frac{d}{2} \sin \theta} + e^{-jk \frac{d}{2} \sin \theta} \right\} \\ &= 2 \cdot V(\theta) \cdot \cos \left(\frac{kd}{2} \sin \theta \right) \\ &= 2 \cdot V(\theta) \cdot \cos \left(\pi \frac{f}{c} d \sin \theta \right) \end{aligned}$$

10

【 0 0 0 6 】

なお、数 2 において、k は、音波の波長定数、f は、音波の周波数、c は、音波の速度である。また、各マイクロホン素子 1、1 の各感度は互いに等しいとする。

【 0 0 0 7 】

上記数 1 及び数 2 から、マイクロホン素子 1 単独の場合に比べて、これを 2 素子組み合わせた構成の所謂 2 素子アレイ（または 2 素子ラインマイクロホンとも呼ぶ）の方が、鋭い指向性を得られることが判る。

20

【 0 0 0 8 】

【 発明が解決しようとする課題 】

本発明は、上述の 2 素子アレイよりも更に鋭い指向性を得られるマイクロホン装置を提供することを、目的とする。

【 0 0 0 9 】

【 課題を解決するための手段 】

かかる目的を達成するために、本発明のマイクロホン装置は、第 1 乃至第 3 マイクロホン素子と、第 1 利得手段と、第 1 加算手段とを備える。このうち、第 1 乃至第 3 マイクロホン素子は、それぞれの集音方向の中心軸が互いに略平行で同じ方向を向くと共に、第 2 マイクロホン素子が、第 1 及び第 3 マイクロホン素子が結ぶ直線上の中間位置に当該第 1 及び第 3 マイクロホン素子と第 1 所定間隔をおいた状態で配置される。そして、第 1 利得手段は、第 1 乃至第 3 マイクロホン素子それぞれの出力信号に利得を乗ずると共に、第 2 マイクロホン素子の出力信号に対する利得を、第 1 及び第 3 マイクロホン素子の出力信号に対する利得の 2 倍とする。更に、第 1 加算手段は、第 1 利得手段によって利得が乗ぜられた後の信号を加算して出力する、ものである。

30

【 0 0 1 0 】

即ち、本発明によれば、第 1 乃至第 3 の 3 つのマイクロホン素子が、第 1 所定間隔おきに、直線上に配置されている。そして、これら第 1 乃至第 3 マイクロホン素子の集音方向の中心軸は、互いに略平行で同じ方向を向いている。更に、第 1 乃至第 3 マイクロホン素子それぞれの出力信号には、第 1 利得手段によって所定の利得が乗ぜられる。具体的には、中央に配置されている第 2 マイクロホン素子の出力信号に対して、その両端に配置されている第 1 及び第 3 マイクロホン素子の出力信号に乗ぜられる利得の 2 倍の利得が乗ぜられる。これによって、中央の第 2 マイクロホン素子の感度が、両端にある第 1 及び第 3 マイクロホン素子それぞれの感度の 2 倍になる。そして、この第 1 利得手段によって利得が乗ぜられた後の信号は、第 1 加算手段によって互いに加算される。この構成によって、上述した 2 素子アレイを 2 組設けたのと等価な 3 素子アレイが、実現される。

40

【 0 0 1 1 】

更に、この発明では、第 4 マイクロホン素子と、第 2 利得手段と、第 2 加算手段と、第 1 及び第 2 抽出手段と、加算手段とを、備えてもよい。具体的には、第 4 マイクロホン素子は、他のマイクロホン素子と集音方向の中心軸が互いに略平行で同じ方向を向くと共に

50

、第1及び第2マイクロホン素子が結ぶ直線上の中間位置に当該第1及び第2マイクロホン素子と第2所定間隔をおいた状態で配置される。そして、第2利得手段は、第1、第2及び第4マイクロホン素子それぞれの出力信号に利得を乗ずると共に、第4マイクロホン素子の出力信号に対する利得を、第1及び第2マイクロホン素子の出力信号に対する利得の2倍とする。更に、第2加算手段は、第2利得手段によって利得が乗ぜられた後の信号を加算して出力する。そして、第1抽出手段は、第1加算手段の出力信号から第1所定間隔に応じた周波数成分を抽出して出力し、第2抽出手段は、第2加算手段の出力信号から第2所定間隔に応じた周波数成分を抽出して出力する。そして、加算手段は、第1及び第2抽出手段の出力を加算して出力するものとする。

【0012】

即ち、この構成によれば、第1、第2及び第4マイクロホン素子と、第2利得手段と、第2加算手段とによって、上述とは別の3素子アレイが形成される。ここで、第1、第2及び第4マイクロホン間の間隔である第2所定間隔は、上述した第1乃至第3マイクロホン間の間隔である第1所定間隔よりも小さく、具体的には $1/2$ である。また、後述するように、3素子アレイの指向性が最も鋭くなる周波数帯域は、当該3素子アレイを構成するマイクロホン素子間の間隔によって変化する。従って、第1乃至第3マイクロホン素子を含む上述の3素子アレイと、第1、第2及び第4マイクロホン素子を含む3素子アレイとは、それぞれの指向性が最も鋭くなる周波数帯域が異なる。そこで、第1加算手段の出力信号から第1乃至第3マイクロホン素子間の第1所定間隔に応じた周波数成分、例えば当該第1乃至第3マイクロホン素子を含む3素子アレイの指向性が最も鋭くなる周波数帯域の成分のみを、第1抽出手段によって抽出する。これと同様に、第2加算手段の出力信号から第1、第2及び第4マイクロホン素子間の第2所定間隔に応じた周波数成分、例えば当該第1、第2及び第4マイクロホン素子を含む3素子アレイの指向性が最も鋭くなる周波数帯域の成分のみを、第2抽出手段によって抽出する。そして、これら第1及び第2抽出手段の出力信号を、加算手段によって互いに加算する。これによって、当該加算手段からは、それぞれの3素子アレイが最も鋭い指向性を示す周波数帯域の信号を組み合わせた信号が、出力される。

【0013】

そして更に、第5マイクロホン素子と、第3利得手段と、第3加算手段と、第3抽出手段とを、備えてもよい。具体的には、第5マイクロホン素子は、他のマイクロホン素子と集音方向の中心軸が互いに略平行で同じ方向を向くと共に、第2及び第4マイクロホン素子が結ぶ直線上の中間位置に当該第2及び第4マイクロホン素子と第3所定間隔をおいた状態で配置される。そして、第3利得手段は、第2、第4及び第5マイクロホン素子それぞれの出力信号に利得を乗ずると共に、第5マイクロホン素子の出力信号に対する利得を、第2及び第4マイクロホン素子の出力信号に対する利得の2倍とする。更に、第3加算手段は、第3利得手段によって利得が乗ぜられた後の信号を加算して出力し、第3抽出手段は、第3加算手段の出力信号から第3所定間隔に応じた周波数成分を抽出して出力する。そして、上述の加算手段は、第3抽出手段の出力をも加算して出力するものとする。

【0014】

即ち、この構成によれば、第2、第4及び第5マイクロホン素子と、第3利得手段と、第3加算手段とによって、更に別の3素子アレイが形成される。そして、第2、第4及び第5マイクロホン素子間の間隔である第3所定間隔は、上述した第1、第2及び第4マイクロホン素子間の第2所定間隔よりも更に小さく、具体的には $1/2$ である。従って、当該第2、第4及び第5マイクロホン素子を含む3素子アレイと、第1、第2及び第4マイクロホン素子を含む3素子アレイ、或いは第1乃至第3のマイクロホン素子を含む3素子アレイとは、それぞれの指向性が最も鋭くなる周波数帯域が異なる。そこで、第3加算手段の出力信号から第2、第4及び第5マイクロホン素子間の第3所定間隔に応じた周波数成分、例えば当該第2、第4及び第5マイクロホン素子を含む3素子アレイの指向性が最も鋭くなる周波数帯域の成分のみを、第3抽出手段によって抽出する。そして、上述した加算手段によって、第1及び第2抽出手段の出力信号に加えて、当該第3抽出手段の出力信

10

20

30

40

50

号をも加算する。これにより、加算手段からは、3つの3素子アレイのそれぞれが最も鋭い指向性を示す周波数帯域の信号のみを組み合わせた信号が、出力される。

【0015】

なお、ここで言う第1乃至第3抽出手段は、例えばローパスフィルタ(LPF)やハイパスフィルタ(HPF)、或いはバンドパスフィルタ(BPF)等の各種フィルタ手段によって構成することができる。

【0016】

【発明の実施の形態】

本発明に係るマイクロホン装置の第1実施形態について、図5乃至図9を参照して説明する。

【0017】

即ち、今、上述した図4の2素子アレイを2組設け、これらを図5(a)に示すように間隔dを隔てて配置すると共に、各2素子アレイの各出力(各加算器2、2の出力)を加算器3により加算するとする。この構成は、同図(b)に示すように、3つのマイクロホン素子1、1、1を、それぞれ間隔dを隔てて配置すると共に、中央に位置するマイクロホン素子1のみの感度を2倍にした上で、これと両端にある各マイクロホン素子1、1との各出力を加算器3により加算するのと等価な構成となる。この3つのマイクロホン素子1、1、1を組み合わせた3素子アレイ(または3素子ラインマイクロホンとも呼ぶ)全体の指向性 $V_3(\theta)$ は、次の数3で表される。

【0018】

【数3】

$$\begin{aligned} V_3(\theta) &= 2 \cdot V_2(\theta) \cdot \cos\left(\pi \frac{f}{c} d \sin\theta\right) \\ &= 2 \cdot \left\{ 2 \cdot V(\theta) \cdot \cos\left(\pi \frac{f}{c} d \sin\theta\right) \right\} \cdot \cos\left(\pi \frac{f}{c} d \sin\theta\right) \end{aligned}$$

【0019】

この数3によれば、3素子アレイの指向性 $V_3(\theta)$ の方が、上記数2で表される2素子アレイの指向性 $V_2(\theta)$ に比べて、より鋭い指向性を得られることが判る。即ち、本第1実施形態の3素子アレイのマイクロホン装置によれば、2素子アレイよりも更に鋭い指向性を得ることができる。

【0020】

ここで、上述した図4の2素子アレイにおいて、各マイクロホン素子1、1間の間隔dをd = 400 mmに設定したときの任意の周波数f (f = 350 Hz、700 Hz、1000 Hz、1400 Hz、2000 Hz及び4000 Hz)における指向性 $V_2(\theta)$ を、図6に示す。なお、この図6において点線で示す曲線は、単一指向性マイクロホン素子1単独の指向性Vである。この図6から判るように、上記間隔dがd = 400 mmという条件では、周波数fがf = 350 Hzのときに、指向性 $V_2(\theta)$ が鋭くなる。そして、周波数fがそれ以上に高くなると、指向性 $V_2(\theta)$ に乱れが生じる。

【0021】

図7に、図5の3素子アレイにおいて、各マイクロホン素子1、1、1間の各間隔dをd = 200 mmに設定したときの任意の周波数f (f = 350 Hz、700 Hz、1000 Hz、1400 Hz、2000 Hz及び4000 Hz)における指向性 $V_3(\theta)$ を示す。なお、この図7においても、参考として、単一指向性マイクロホン素子1単独の指向性Vを点線で示す。

【0022】

この図7から判るように、間隔dをd = 200 mmという上述の図6の場合よりも狭くした条件下においては、指向性 $V_3(\theta)$ が最も鋭くなる周波数fはf = 1000 Hzとなり、図6の場合(f = 350 Hz)に比べて高くなる。そして、このときの指向性 $V_3(\theta)$

10

20

30

40

50

()と、上述の2素子アレイの指向性 V_2 ()が最も鋭くなる時の特性(図6(a)の特性)と、を比較すると、3素子アレイの指向性 V_3 ()の方が2素子アレイの指向性 V_2 ()よりも鋭いことが判る。なお、この3素子アレイにおいても、最も狭指向性を示す上記周波数 $f = 1000\text{ Hz}$ よりも高い周波数帯域においては、その指向性 V_3 ()に乱れが生じる。

【0023】

また、参考までに、図8及び図9に、それぞれ間隔 d を $d = 100\text{ mm}$ 、 50 mm としたときの3素子アレイの指向性 V_3 ()を示す。これら図8及び図9と上述の図7とを比較して判るように、間隔 d を狭くするに連れて、指向性 V_3 ()として狭指向性を得られる周波数 f が $f = 2000\text{ Hz}$ 、 4000 Hz と高周波数側へシフトする。

10

【0024】

次に、本発明の第2実施形態について、図1及び図2を参照して説明する。

【0025】

上述したように、2素子アレイに比べて3素子アレイの方がより鋭い指向性を得られるが、これら2素子アレイ及び3素子アレイの指向性 V_2 ()及び V_3 ()は、各マイクロホン素子1、1、...の配置間隔 d 、及び音波の周波数 f という2つの変数によって大きく変化する。従って、例えば間隔 d が或る値に設定されると、この間隔 d に応じた或る特定の周波数 f 付近において、指向性 V_2 ()及び V_3 ()が鋭くなる。しかし、それ以外の周波数帯域では、指向性 V_2 ()及び V_3 ()は鈍くなったり、或いは乱れたりする。

20

【0026】

また、2素子アレイ及び3素子アレイのいずれにおいても、間隔 d が広いほど、低い周波数帯域において指向性 V_2 ()及び V_3 ()が向上し、即ち狭指向性となる。そして、間隔 d が狭いほど、狭指向性を得られる周波数 f が高周波数側へとシフトする。

【0027】

即ち、2素子アレイ及び3素子アレイでは、或る特定の周波数 f 付近において、狭指向性を得られるものの、低周波数帯域から高周波数帯域にわたる広い周波数帯域において、一様に鋭い指向性を得られない。

【0028】

そこで、本第2実施形態では、低周波数帯域から高周波数帯域にわたる広い周波数帯域において、一様に安定した鋭い指向性の得られるマイクロホン装置を実現する。

30

【0029】

図1に本第2実施形態の概略構成を示す。同図に示すように、本第2実施形態では、複数、例えば5つの単一指向性マイクロホン素子11乃至15を使用する。そして、これら各マイクロホン素子11乃至15を、それぞれの基準軸が互いに平行になるように、かつ、それぞれの音波入射面を揃えた状態で、所定の距離 L 内に一列に配置する。なお、各マイクロホン素子11乃至15のうち、マイクロホン素子12については、上記距離 L の両端に位置する各マイクロホン素子11及び15間の中間位置に配置する。そして、これら両端に位置する各マイクロホン素子11及び15のうち的一方、例えば同図において左端に位置するマイクロホン素子15と、上記距離 L の中間位置に配置されたマイクロホン素子12と、の間の中間位置に、マイクロホン素子14を配置する。更に、このマイクロホン素子14と、上記距離 L の中間位置に配置されたマイクロホン素子12と、の間の中間位置に、マイクロホン素子13を配置する。

40

【0030】

上記各マイクロホン素子11乃至15のうち、両端に位置する各マイクロホン素子11、15の各出力信号を、それぞれ増幅率が1の増幅器31、32で増幅した後、加算器51で加算する。これにより、上述した図4において、各マイクロホン素子1、1間の距離 d を $d = L$ としたのと等価な2素子アレイ71が構成される。

【0031】

また、上記両端に位置する各マイクロホン素子11、15の各出力信号を、それぞれ増

50

幅率が 0.5 の増幅器 33、34 により増幅して得た信号と、これら各マイクロホン素子 11、15 間の中間位置に配置されたマイクロホン素子 12 の出力信号を、増幅率が 1 の増幅器 35 により増幅して得た信号と、を加算器 52 により加算する。これにより、上述した図 5 において、各マイクロホン素子 1、1、1 間の各距離 d を $d = L / 2$ とすると共に、各マイクロホン素子 1、1、1 の各感度をそれぞれ半分にしたのと等価な 3 素子アレイ 72 が構成される。

【0032】

更に、上記距離 L の中間位置に配置されたマイクロホン素子 12 と左端に位置するマイクロホン素子 15 との各出力信号を、それぞれ増幅率が 0.5 の増幅器 36、37 により増幅して得た信号と、これら各マイクロホン素子 12、15 間の中間位置に配置されたマイクロホン素子 14 の出力信号を、増幅率が 1 の増幅器 38 により増幅して得た信号と、を加算器 53 により加算する。これにより、上述した図 5 において、各マイクロホン素子 1、1、1 間の各距離 d を $d = L / 4$ とすると共に、各マイクロホン素子 1、1、1 の各感度をそれぞれ半分にしたのと等価な 3 素子アレイ 73 が構成される。

10

【0033】

そして、上記距離 L の中間位置に配置されたマイクロホン素子 12 と上記マイクロホン素子 14 との各出力信号を、それぞれ増幅率が 0.5 の増幅器 39、40 により増幅して得た信号と、これら各マイクロホン素子 12、14 間の中間位置に配置されたマイクロホン素子 13 の出力信号を、増幅率が 1 の増幅器 41 により増幅して得た信号と、を加算器 54 により加算する。これにより、上述した図 5 において、各マイクロホン素子 1、1、1 間の各距離 d を $d = L / 8$ とすると共に、各マイクロホン素子 1、1、1 の各感度をそれぞれ半分にしたのと等価な 3 素子アレイ 74 が構成される。

20

【0034】

即ち、上記のように構成された各マイクロホンアレイ 71 乃至 74 は、それぞれを構成する各マイクロホン素子 11、12、13、14 または 15 の各配置間隔 d が異なるので、それぞれが狭指向性を示す周波数帯域も異なる。具体的には、2 素子アレイ 71 については、これを構成する各マイクロホン素子 11、15 間の間隔 L に応じた或る周波数付近において、その指向性が最も鋭くなる。そして、各 3 素子アレイ 72、73、74 については、それぞれ、上記各マイクロホン素子 11、12、13、14 または 15 の配置間隔 $L / 2$ 、 $L / 4$ 、 $L / 8$ に応じた或る周波数、概ね 2 素子アレイ 71 が狭指向性を示す周波数の約 2 倍、約 4 倍、約 8 倍の各周波数付近において、狭指向性を示す。

30

【0035】

そこで、本第 2 実施形態では、上記 2 素子アレイ 71 (加算器 51) の出力側に、ローパスフィルタ 81 を設ける。そして、このローパスフィルタ 81 のカットオフ周波数 f_c を、例えば、2 素子アレイ 71 がある程度の狭指向性を示す周波数の上限値に設定する。これにより、ローパスフィルタ 81 からは、2 素子アレイ 71 の出力信号のうち、この 2 素子アレイ 71 がある程度の狭指向性を示す周波数帯域のみの信号が出力される。

【0036】

また、3 素子アレイ 72 (加算器 52) の出力側は、ハイパスフィルタ 82 とローパスフィルタ 83 との直列接続から成るバンドパスフィルタ 84 を設ける。そして、このバンドパスフィルタ 84 の下限側及び上限側の各カットオフ周波数として、それぞれ、この 3 素子アレイ 72 がある程度の指向性を示す周波数の下限値及び上限値を設定する。例えば、ハイパスフィルタ 82 については、そのカットオフ周波数を上記ローパスフィルタ 81 のカットオフ周波数 f_c と略等価とする。一方、ローパスフィルタ 83 については、そのカットオフ周波数を上記ハイパスフィルタ 82 のカットオフ周波数 f_c の 2 倍の周波数 ($2f_c$) に設定する。これにより、バンドパスフィルタ 84 からは、3 素子アレイ 72 の出力信号のうち、この 3 素子アレイ 72 がある程度の狭指向性を示す周波数帯域のみの信号が出力される。

40

【0037】

同様に、3 素子アレイ 73 (加算器 53) の出力側に、ハイパスフィルタ 85 とローパ

50

スフィルタ 86 との直列接続から成るバンドパスフィルタ 87 を設ける。そして、このバンドパスフィルタ 87 の下限側及び上限側の各カットオフ周波数として、それぞれ、この 3 素子アレイ 73 がある程度の指向性を示す周波数の下限値及び上限値を設定する。例えば、ハイパスフィルタ 85 については、そのカットオフ周波数を上記ローパスフィルタ 83 のカットオフ周波数 $2f_c$ と略等価とする。一方、ローパスフィルタ 86 については、そのカットオフ周波数を上記ハイパスフィルタ 85 のカットオフ周波数 $2f_c$ の 2 倍の周波数 ($4f_c$) に設定する。これにより、バンドパスフィルタ 87 からは、3 素子アレイ 73 の出力信号のうち、この 3 素子アレイ 73 がある程度の狭指向性を示す周波数帯域のみの信号が出力される。

【0038】

更に、3 素子アレイ 74 (加算器 54) の出力側に、ハイパスフィルタ 88 を設ける。そして、このハイパスフィルタ 88 のカットオフ周波数を、この 3 素子アレイ 74 がある程度の狭指向性を示す周波数の下限値に設定し、例えば、上記ローパスフィルタ 86 のカットオフ周波数 $4f_c$ と略等価とする。これにより、ハイパスフィルタ 88 からは、3 素子アレイ 74 の出力信号のうち、この 3 素子アレイ 74 がある程度の狭指向性を示す周波数帯域のみの信号が出力される。

【0039】

そして、各マイクロホンアレイ 71 乃至 74 の各出力信号を、それぞれ上記各フィルタ 81、84、87 及び 88 により処理した後の信号を、加算器 90 で加算する。これにより、加算器 90 からは、各マイクロホンアレイ 71 乃至 74 の各出力信号のうち、それぞれが狭指向性を示す周波数帯域の信号のみを組み合わせ得た信号 $V(\quad)$ が出力される。

【0040】

上記のように、本第 2 実施形態では、複数のマイクロホンアレイ 71 乃至 74 を用意して、これらの出力信号から、それぞれが狭指向性を示す周波数帯域のみの信号、換言すれば、各マイクロホンアレイ 71 乃至 74 により收音するのに都合の良い周波数帯域のみの信号、を抽出して、これら抽出して得た信号を組み合わせ得た出力している。従って、低周波数帯域から高周波数帯域にわたる広い周波数帯域において、一様に鋭い指向性を得ることができる。

【0041】

また、各マイクロホン素子 11 乃至 15 のうち、マイクロホン素子 11 については、マイクロホンアレイ 71 及び 72 の各構成要素として機能させている。そして、マイクロホン素子 12 については、マイクロホンアレイ 72、73 及び 74 の各構成要素として機能させ、マイクロホン素子 14 については、マイクロホンアレイ 73 及び 74 の各構成要素として機能させ、マイクロホン素子 15 については、マイクロホンアレイ 72 及び 73 の各構成要素として機能させている。このように、一部のマイクロホン素子 11、12、14、15 を、複数のマイクロホンアレイ 71、72、73 または 74 の各構成要素として兼用しているため、各マイクロホンアレイ 71 乃至 74 毎に、それぞれを構成する各マイクロホン素子を別個に設ける場合に比べて、マイクロホン素子の設置数を削減できる。よって、その分、装置全体の小型化及び低コスト化を実現できる。

【0042】

なお、各マイクロホンアレイ 71 乃至 74 の各出力信号を、それぞれ上記各フィルタ 81、84、87 及び 88 で処理することにより、これら各出力信号間に位相差が生じる。そこで、各フィルタ 81、84、87 及び 88 の一部または全部の出力側に、上記位相差を補償すべく位相補償手段を設ける。

【0043】

具体的には、ローパスフィルタ 81 の出力側に、このフィルタ 81 のカットオフ周波数 f_c において、その出力の位相を 90 度回転させるためのオールパスフィルタ 91 を設ける。これにより、ローパスフィルタ 81 の出力と、これと隣接する周波数帯域の信号を抽出するバンドパスフィルタ 84 の出力と、の各位相を、それぞれの通過周波数帯域の連続

10

20

30

40

50

点である上記カットオフ周波数 f_c において一致させる。

【0044】

そして、バンドパスフィルタ87の出力側に、このフィルタ87の出力を反転（位相を180度回転）させるインバータ92を設ける。これにより、このバンドパスフィルタ87の出力と、これと連続する周波数帯域の信号を抽出する上記バンドパスフィルタ84の出力と、の各位相を、その連続点であるカットオフ周波数 $2f_c$ において一致させる。

【0045】

更に、ハイパスフィルタ88の出力側に、このフィルタ88のカットオフ周波数 $4f_c$ において、その出力を90度回転させるためのオールパスフィルタ93を設ける。これにより、ハイパスフィルタ88の出力と、これと連続する周波数帯域の信号を抽出する上記バンドパスフィルタ87の出力を上記インバータ92により反転した信号と、の各位相を、その連続点である上記カットオフ周波数 $4f_c$ において一致させる。

【0046】

このように、各マイクロホンアレイ71乃至74の各出力信号の連続点である上記各カットオフ周波数 f_c 、 $2f_c$ 及び $4f_c$ において、これら各出力信号の位相をそれぞれ一致させることにより、各出力信号の位相の連続性、ひいては、マイクロホン装置全体の出力 $V(\)$ の位相の連続性を確保できる。

【0047】

本第2実施形態においては、5つのマイクロホン素子11乃至15を用いたが、これ以外の数のマイクロホン素子を用いてもよい。また、これら各マイクロホン素子11乃至15を用いて、2素子または3素子のマイクロホンアレイ71乃至74を構成したが、これに限らない。例えば、全てのマイクロホンアレイ71乃至74を、2素子構成または3素子構成としたり、或いは、4素子以上のマイクロホン素子を組み合わせる各マイクロホンアレイ71乃至74を構成してもよい。勿論、マイクロホンアレイ71乃至74の数も、これに限らない。

【0048】

そして、各フィルタ81乃至88を、それぞれ所定のマイクロホンアレイ71乃至74（加算器51乃至54）の各出力側に設けたが、これに限らない。即ち、各マイクロホンアレイ71乃至74を構成する各加算器51乃至54の各入力側と各マイクロホン素子11乃至15との間に、それぞれ所定のフィルタ81乃至88を設けてもよい。

【0049】

また、各加算器51乃至54の各入力側に設けた各増幅器31乃至41の各増幅率を、それぞれ0.5または1としたが、それぞれの相対的な比率が本第2実施形態と同じであれば、上記値以外の増幅率としてもよい。

【0050】

そして、本第2実施形態では、各マイクロホン素子11乃至15の各配置間隔を、両端に位置する各マイクロホン素子11及び15間の距離 L を基準として、その $1/2$ 、 $1/4$ または $1/8$ としたが、これに限らない。ただし、これら各マイクロホン素子11乃至15の各配置間隔に基づいて、各マイクロホンアレイ71乃至74がそれぞれ狭指向性を示す周波数が決まる（即ち、上述した数2及び数3から明らかのように、各マイクロホン素子11乃至15の各配置間隔（ d ）がそれぞれ異なるとき、各マイクロホンアレイ71乃至74がそれぞれ同程度の指向性 $V_2(\)$ または $V_3(\)$ を得るのは、周波数（ f ）が上記配置間隔（ d ）と反比例の関係にあるときである）ので、上記距離 L 等の所定の間隔を基準として、各マイクロホン素子11乃至15間の配置間隔を定めるのが都合が良い。例えば、本第2実施形態のように、各マイクロホン素子11乃至15間の配置間隔を、上記距離 L を自然数で除して得た間隔とすれば、各フィルタ81乃至88の各カットオフ周波数も、それぞれ f_c 、 $2f_c$ 及び $4f_c$ と定め易くなる。勿論、各マイクロホン素子11乃至15のうち任意の素子間の配置間隔を基準とし、これに自然数を乗じて他の素子間の間隔を定める場合も同様である。

【0051】

10

20

30

40

50

なお、本第2実施形態における上記各増幅器31乃至41、各加算器51乃至54、90、各フィルタ81乃至88、91、93、及びインバータ92は、例えばアナログ回路によって構成できる。また、これに限らず、デジタル回路や、或いは、CPU（中央演算処理装置）、DSP（デジタル演算処理装置）等を用いたソフトウェア処理によっても構成できる。

【0052】

ここで、例えば、両端に位置するマイクロホン素子11及び15間の距離LをL = 400 mmとする。そして、各フィルタ81乃至88を、それぞれQ = 0.5、4次のアナログ回路構成とし、このうちローパスフィルタ81のカットオフ周波数 f_c を $f_c = 700$ Hzとして、他のフィルタ82乃至88に係るカットオフ周波数及び各オールパスフィルタ91、93の反転周波数を定めるとする。このときのマイクロホン装置全体の指向性、即ち加算器90の出力特性V()を、図2に示す。

10

【0053】

同図に示すように、各周波数 f ($f = 350$ Hz、 700 Hz、 1000 Hz、 1400 Hz、 2000 Hz及び 4000 Hz、即ち上記基準となるカットオフ周波数 $f_c = 700$ Hzの1/2の周波数($f = 350$ Hz)若しくはその正数倍の周波数($f = 700$ Hz、 1400 Hz)及びこのカットオフ周波数 f_c に関係のない周波数($f = 1000$ Hz、 2000 Hz、 3000 Hz))において、略一様に鋭い指向性V()が得られることが判る。換言すれば、上述した図6から図9において、それぞれ鋭い指向性を示す都合の良い部分のみを組み合わせたのと同様な特性が得られる。

20

【0054】

【発明の効果】

以上のように、本発明のマイクロホン装置は、第1乃至第3の3つのマイクロホン素子と、第1利得手段と、第1加算手段とによって、2素子アレイを2組設けたのと等価な3素子アレイを実現する。そして、この3素子アレイによって、2素子アレイよりも更に鋭い指向性を得ることができる。

【図面の簡単な説明】

【図1】 本発明に係るマイクロホン装置の第2実施形態の概略構成を示すブロック図である。

【図2】 同第2実施形態の指向性を示す図である。

30

【図3】 単一指向性マイクロホン素子の概略図である。

【図4】 従来の2素子アレイ構成のマイクロホン装置の概略構成図である。

【図5】 本発明の第1実施形態としての3素子アレイ構成のマイクロホン装置を示す図で、(a)は、その原理図、(b)は、その概略構成図である。

【図6】 従来の2素子アレイ構成のマイクロホン装置の指向性を示す図である。

【図7】 本発明の第1実施形態の指向性を示す図である。

【図8】 同第1実施形態の指向性を示す図で、図7の場合とは異なる条件下での指向性を示す図である。

【図9】 同第1実施形態の指向性を示す図で、図7及び図8の場合とは異なる条件下での指向性を示す図である。

40

【符号の説明】

11乃至15 単一指向性マイクロホン素子

31乃至41 増幅器

51乃至54 加算器

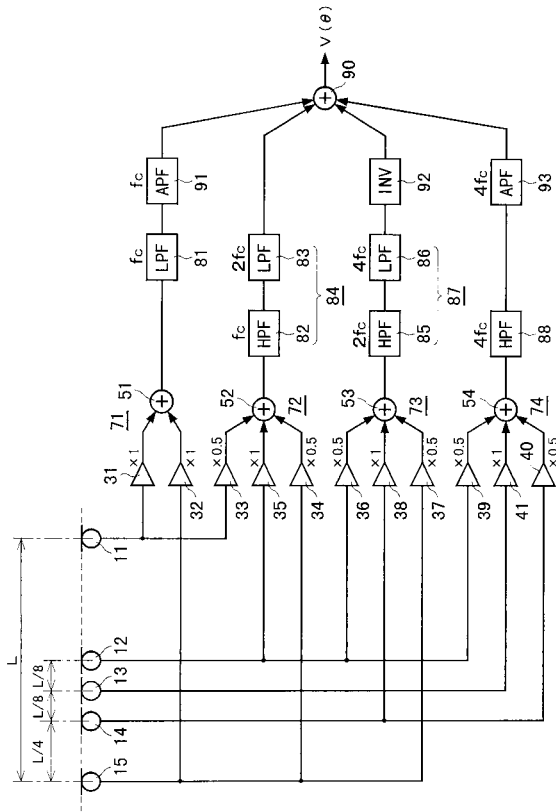
81乃至88 フィルタ

90 加算器

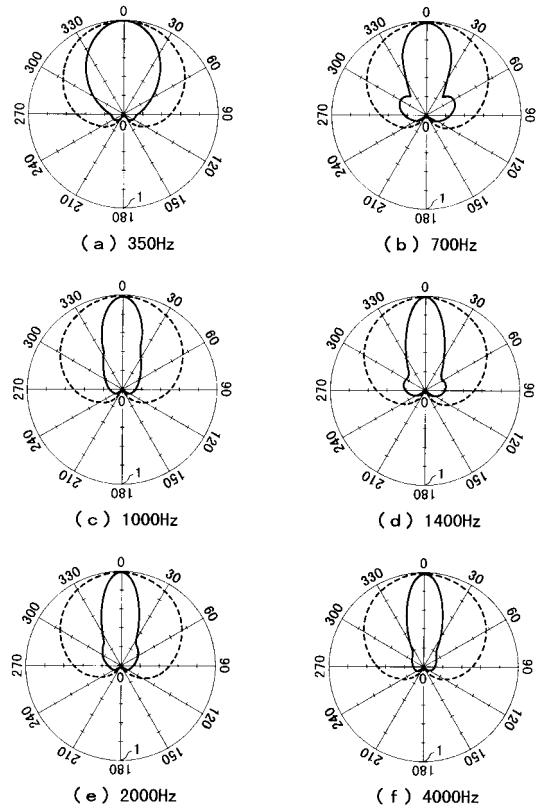
91、93 オールパスフィルタ

92 インバータ

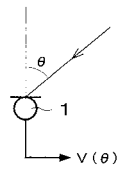
【 図 1 】



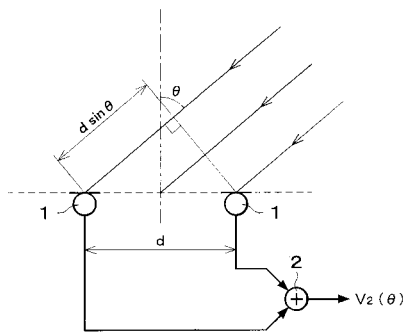
【 図 2 】



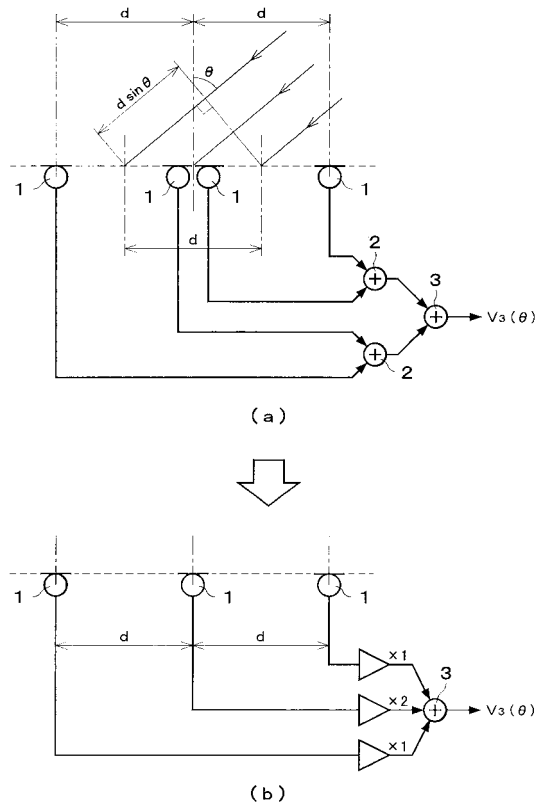
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

- (72)発明者 山本 隆一
兵庫県神戸市中央区港島中町7丁目2番1号 ティーオーエー株式会社内
- (72)発明者 内藤 博康
兵庫県神戸市中央区港島中町7丁目2番1号 ティーオーエー株式会社内

審査官 南 義明

- (56)参考文献 特開昭59-069800(JP,A)
特開昭62-023300(JP,A)
特開平10-126876(JP,A)
特開平04-309097(JP,A)
特開平05-260586(JP,A)
特開昭58-151796(JP,A)
特開昭61-135296(JP,A)
特開昭59-149494(JP,A)
特開昭61-054793(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H04R 1/40 320
H04R 3/00,3/02-3/14