

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5325477号  
(P5325477)

(45) 発行日 平成25年10月23日 (2013. 10. 23)

(24) 登録日 平成25年7月26日 (2013. 7. 26)

(51) Int. Cl.	F I	
HO 1 L 21/336 (2006. 01)	HO 1 L 29/78	6 2 7 D
HO 1 L 29/786 (2006. 01)	HO 1 L 29/78	6 1 8 Z
HO 1 L 21/322 (2006. 01)	HO 1 L 29/78	6 1 2 B
HO 1 L 21/265 (2006. 01)	HO 1 L 29/78	6 2 6 C
HO 1 L 21/02 (2006. 01)	HO 1 L 21/322	X
請求項の数 4 (全 24 頁) 最終頁に続く		

(21) 出願番号 特願2008-168824 (P2008-168824)  
 (22) 出願日 平成20年6月27日 (2008. 6. 27)  
 (65) 公開番号 特開2009-33144 (P2009-33144A)  
 (43) 公開日 平成21年2月12日 (2009. 2. 12)  
 審査請求日 平成23年4月13日 (2011. 4. 13)  
 (31) 優先権主張番号 特願2007-173452 (P2007-173452)  
 (32) 優先日 平成19年6月29日 (2007. 6. 29)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 棚田 好文  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 審査官 竹口 泰裕

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

単結晶半導体基板表面にイオンを照射して、前記単結晶半導体基板内部に脆化層を形成し、

絶縁表面を有する基板上に接合層を形成し、

前記接合層と前記単結晶半導体基板を接合させ、

第1の加熱処理により前記脆化層を分離面として前記単結晶半導体基板より単結晶半導体層を分離させて、前記絶縁表面を有する基板上に前記接合層を介して前記単結晶半導体層を形成し、

前記絶縁表面を有する基板に対する第2の加熱処理により前記単結晶半導体層に熱収縮を生じさせて、前記単結晶半導体層に圧縮歪を生じさせた後、接合により前記絶縁表面を有する基板上に引っ張り歪を有する単結晶半導体層を形成し、

前記第2の加熱処理における加熱温度を、前記第1の加熱処理における加熱温度よりも高いものとすることを特徴とする半導体装置の作製方法。

【請求項 2】

単結晶半導体基板表面にイオンを照射して、前記単結晶半導体基板内部に脆化層を形成し、

前記単結晶半導体基板上に接合層を形成し、

前記接合層と絶縁表面を有する基板を接合させ、

第1の加熱処理により前記脆化層を分離面として前記単結晶半導体基板より単結晶半導

10

20

体層を分離させて、前記絶縁表面を有する基板上に前記接合層を介して前記単結晶半導体層を形成し、

前記絶縁表面を有する基板に対する第2の加熱処理により前記単結晶半導体層に熱収縮を生じさせて、前記単結晶半導体層に圧縮歪を生じさせた後、接合により前記絶縁表面を有する基板上に引っ張り歪を有する単結晶半導体層を形成し、

前記第2の加熱処理における加熱温度を、前記第1の加熱処理における加熱温度よりも高いものとすることを特徴とする半導体装置の作製方法。

【請求項3】

請求項1または請求項2において、

前記接合層を、有機シランガスを用いた化学気相成長法により形成することを特徴とする半導体装置の作製方法。

10

【請求項4】

請求項1乃至3のいずれか一において、

前記絶縁表面を有する基板は、透光性を有する材料でなることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、絶縁表面上に薄膜トランジスタを有する半導体装置およびその作製方法に関する。

20

【背景技術】

【0002】

単結晶半導体のインゴットを薄くスライスして作製されるシリコンウェハに代わり、絶縁表面に薄い単結晶半導体層を設けたシリコン・オン・インシュレータ（以下、「SOI」と表記）と呼ばれる半導体基板を用いた集積回路が開発されている。SOIを用いた集積回路は、トランジスタのソース領域、ドレイン領域と基板との間における寄生容量を低減し、集積回路の性能を向上させるものとして注目を集めている。

【0003】

SOI基板を作製する方法としては、水素イオン注入剥離法が知られている（例えば、特許文献1参照）。水素イオン注入剥離法においては、シリコンウェハ表面より水素イオンを照射することによって、ウェハ表面から所定の深さに脆化層を形成し、その後熱処理等を行うことによって、該脆化層を分離面（劈開面）としてシリコンウェハより薄いシリコン層（半導体層）を分離（剥離）し、別のシリコンウェハに貼付、接合する。さらに酸化性雰囲気下での熱処理により半導体層表面に酸化膜を形成した後、分離面に残留する脆化層とともに該酸化膜を除去し、次に1000 から1300 の還元性雰囲気下で熱処理を行って貼付界面の接合強度を高める必要があるとされている。

30

【0004】

また、高耐熱性ガラス等の絶縁基板上に単結晶半導体層を設けた半導体装置が開示されている（例えば、特許文献2参照）。この半導体装置は、ガラス基板の全面を絶縁性シリコン膜で保護し、前記水素イオン注入剥離法により得られる薄い単結晶半導体層を該絶縁性シリコン膜上に固着する構成を有している。

40

【0005】

一方で、半導体層に歪を与えることで、該半導体層を活性層としてトランジスタを作製すると、通常半導体層を活性層としてトランジスタを作製した場合に比べて移動度を大きく向上させることが可能となる（例えば、非特許文献1、非特許文献2参照）。例えば、Nチャネル型トランジスタにおいては、引っ張り歪を与えた半導体層を活性層として用いることで、電子移動度を大きく向上出来る。一方、Pチャネル型トランジスタにおいては、圧縮歪を与えた半導体層を活性層として用いることで、ホール移動度を大きく向上出来る。

【特許文献1】特開2000-124092号公報

50

【特許文献2】特開平11-163363号公報

【非特許文献1】IEDM Tech. Digest, 1994, P373-376

【非特許文献2】IEEE ELECTRON DEVICE LETTERS, VOL 15, No. 10, 1994, P402-405

【発明の開示】

【発明が解決しようとする課題】

【0006】

前述の非特許文献1および非特許文献2の記載によると、半導体層に引っ張り歪もしくは圧縮歪を与える方法として、下地に格子定数の異なるシリコンゲルマニウム層を形成し、その上にシリコン層を成長させることで引っ張り歪を実現する方法や、シリコンゲルマニウム層の圧縮歪をそのまま利用する方法等が提案されているが、このような工程を、ガラス等の歪み点以下のプロセス温度下で実現しようとする、良好な結晶性を有する半導体層は得られないため、基板に透光性が要求される表示装置等に前述のプロセスを適用するのは困難であった。

10

【0007】

本発明は前述の課題を鑑み、ガラス、プラスチック等である絶縁基板上に、効率的かつ確実に、良好な結晶性を有する、引っ張り歪または圧縮歪を有する半導体層が形成された半導体装置およびその作製方法を提供するものである。

【課題を解決するための手段】

【0008】

前述の課題を解決するため、本発明においては以下のような手段を講じた。

20

【0009】

本発明の半導体装置は、絶縁表面を有する支持基板上に設けられた第1の回路群および第2の回路群を有し、第1の回路群は、第1の単結晶半導体層を活性層として含む第1のトランジスタを有し、第2の回路群は、第2の単結晶半導体層を活性層として含む第2のトランジスタを有し、第1の単結晶半導体層および第2の単結晶半導体層は、各々絶縁表面を有する支持基板との間に接合層を介して設けられ、第2の単結晶半導体層は、圧縮歪状態を有する単結晶シリコン層であることを特徴とする。

【0010】

本発明の半導体装置は、絶縁表面を有する支持基板上に設けられた第1の回路群および第2の回路群を有し、第1の回路群は、第1の単結晶半導体層を活性層として含む第1のトランジスタを有し、第2の回路群は、第2の単結晶半導体層を活性層として含む第2のトランジスタを有し、第1の単結晶半導体層および第2の単結晶半導体層は、各々絶縁表面を有する支持基板との間に接合層を介して設けられ、第1の単結晶半導体層は、引っ張り歪状態を有する単結晶シリコン層であり、第2の単結晶半導体層は、圧縮歪状態を有する単結晶シリコン層であることを特徴とする。

30

【0011】

本発明の半導体装置において、第1の回路群は、表示装置のデータドライバ、スキャンドライバ、ロジック回路の少なくとも一を含み、第2の回路群は、表示装置の画素部を含むことが好ましい。

40

【0012】

本発明の半導体装置において、表示装置の画素部がEL素子を有し、第2のトランジスタは、EL素子への電流供給の制御を行うトランジスタであっても良いし、表示装置の画素部が液晶素子を有し、第2のトランジスタは、液晶素子への電圧印加の制御を行うトランジスタであっても良い。

【0013】

本発明の半導体装置の作製方法は、半導体基板表面にイオンを照射して、半導体基板内部に脆化層(分離層)を形成する工程と、脆化層を分離面として半導体基板より単結晶半導体層を分離(剥離)する工程と、支持基板上に接合層を介して単結晶半導体層を接合する工程と、支持基板の加熱処理により熱収縮を生じ、単結晶半導体層に圧縮歪を生ずる工

50

程とを含むことを特徴とする。

【0014】

本発明の半導体装置の作製方法は、半導体基板表面にイオンを照射して、半導体基板内部に脆化層（分離層）を形成する工程と、脆化層を分離面として半導体基板より単結晶半導体層を分離（剥離）する工程と、支持基板上に接合層を介して単結晶半導体層を接合する工程と、支持基板の加熱処理により熱収縮を生じ、単結晶半導体層に圧縮歪を生じた後、引っ張り歪を有する単結晶半導体層を、支持基板上に接合層を介して接合する工程とを含むことを特徴とする。

【0015】

接合層としては、有機シランガスを用いて化学気相成長法により形成された酸化シリコン膜等が代表的に用いられる。

10

【0016】

また、本発明を表示装置として用いるために、支持基板は、透光性を有する材料でなることが好ましい。

【発明の効果】

【0017】

本発明によって作製された半導体装置は、ガラス、プラスチック等でなる絶縁基板上に、単結晶半導体層を活性層として用いたトランジスタと、圧縮歪が与えられた単結晶半導体層を活性層として用いたトランジスタとが同一基板上に形成されている。

【0018】

あるいは、本発明によって作製された半導体装置は、ガラス、プラスチック等でなる絶縁基板上に、引っ張り歪が与えられた単結晶半導体層を活性層として用いたトランジスタと、圧縮歪が与えられた単結晶半導体層を活性層として用いたトランジスタとが同一基板上に形成されている。

20

【0019】

半導体層に引っ張り歪を与えた場合と、圧縮歪を与えた場合とでは、移動度の向上に繋がるトランジスタの極性が異なる。従来工程では、基板上に形成された半導体層には引っ張り歪もしくは圧縮歪のいずれか一方しか与えることができなかつたのに対し、本発明によって適当な歪を与えた半導体層を、貼付工程によって所望の領域に形成することが可能となる。また、支持基板に単結晶半導体層を接合した後、基板の加熱処理によって熱収縮を生じさせ、接合した単結晶半導体層に圧縮歪を与えた後で、別途半導体基板上に形成した、引っ張り歪を有する単結晶半導体層を支持基板上に接合するといった手順に従うことで、引っ張り歪を有する単結晶半導体層へは支持基板の熱収縮が影響しないのが大きな利点である。

30

【0020】

また、一般的な応力の影響としては、基板上に形成した膜が膨張する場合には、基板側に「反り」が生じ、反対に膜が収縮する場合には、凸方向が逆の「反り」が生ずる。これに対し本発明は、支持基板としては、比較的熱収縮等を生じやすいガラス、プラスチック等でなる絶縁基板を用いることで、支持基板側の熱収縮力を、積極的に上層に接合した単結晶半導体層に与え、該単結晶半導体層に圧縮歪を生じさせるという点に特徴がある。

40

【0021】

しかも、半導体層に圧縮歪を与える工程については、何ら新規の工程を追加することなく、従来行われてきた基板の熱処理による収縮の一部を利用したものであり、至極簡単に実現することが可能であることも大きな効果であるといえる。

【0022】

したがって、圧縮歪を用いて移動度向上の効果が得られるトランジスタと、引っ張り歪を用いて移動度向上の効果が得られるトランジスタを用いて、より効率的に、かつ高速動作が可能な半導体装置が提供される。

【発明を実施するための最良の形態】

【0023】

50

本発明の実施の形態について、図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されるものではなく、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。したがって、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

**【0024】**

(実施の形態1)

本発明の半導体装置の作製方法について、図1乃至図6を参照して説明する。

**【0025】**

絶縁表面を有する基板上に、単結晶半導体層を設ける方法を図2(A)乃至図2(E)、および図3(A)乃至図3(D)を用いて説明する。

**【0026】**

図2(A)に示す半導体基板108は清浄化されており、その表面から電界で加速されたイオンを所定の深さに導入し、脆化層110(分離層)を形成する。イオンの照射は支持基板に形成する単結晶半導体層の厚さを考慮して行われる。当該単結晶半導体層の厚さは1 $\mu$ m以上3 $\mu$ m以下が好ましい。イオンを照射する際の加速電圧はこのような厚さを考慮して、半導体基板108に照射されるようにする。

**【0027】**

半導体基板108としては、代表的にはp型もしくはn型の単結晶シリコン基板(シリコンウェハ)が用いられる。また、他の単結晶半導体基板としては、シリコン、ゲルマニウムをはじめ、ガリウムヒ素やインジウムリン等の化合物半導体の基板も適用することができる。本実施の形態においては、単結晶半導体基板の所定の深さに水素またはフッ素を導入し、その後熱処理を行って表層の単結晶シリコン層を分離しているが、ポーラスシリコン層上に単結晶シリコンをエピタキシャル成長させた後、ポーラスシリコン層をウォータージェットで分離する方法を適用しても良い。

**【0028】**

脆化層110は、水素、ヘリウムもしくはフッ素に代表されるハロゲン元素のイオンを、ドーピング法やイオン注入法によって半導体基板108内に導入することで形成される。ハロゲン元素イオンとしてフッ素イオンを照射する場合にはソースガスとしてBF<sub>3</sub>を用いれば良い。なお、イオン注入法とはイオン化したガスを質量分離して、所望のイオンを半導体層に導入する方法をいう。

**【0029】**

半導体基板(例えば単結晶シリコン基板)108にフッ素イオンのようなハロゲン元素イオンを導入した場合、導入されたフッ素が、シリコン結晶格子内のシリコン原子をノックアウトする(追い出す)ことによって空白部分を効果的に作り出し、脆化層110に微小な空洞を作ると考えられている。この場合、比較的低温の熱処理によって脆化層110に形成された微小な空洞の体積変化が生じ、脆化層110に沿って分離することにより薄い単結晶半導体層を形成することができる。フッ素イオンを照射した後に、水素イオンを照射して空洞内に水素を含ませるようにしても良い。半導体基板108から薄い半導体層を分離するために形成する脆化層110は、脆化層110に形成された微小な空洞の体積変化を利用するので、このようにフッ素イオンや水素イオンの作用を有効に利用することが好ましい。

**【0030】**

また、一または複数の同一原子からなる質量数の異なるイオンを照射しても良い。例えば、水素イオンを照射する場合には、H<sup>+</sup>、H<sub>2</sub><sup>+</sup>、H<sub>3</sub><sup>+</sup>イオンを含ませると共に、H<sub>3</sub><sup>+</sup>イオンの割合を高めておくことが好ましい。水素イオンを照射する場合に、H<sup>+</sup>、H<sub>2</sub><sup>+</sup>、H<sub>3</sub><sup>+</sup>イオンを含ませると共に、H<sub>3</sub><sup>+</sup>イオンの割合を高めておくことと照射効率を高めることができ、したがって照射時間を短縮することができる。このような構成とすることで、分離を容易に行うことができる。

10

20

30

40

50

## 【0031】

脆化層110の形成にあたってはイオンを高ドーズ条件で照射する必要があり、半導体基板108の表面が粗くなってしまう場合がある。そのためイオンが照射される表面に窒化シリコン膜もしくは窒化酸化シリコン膜等によりイオン照射に対する保護膜を50nm乃至200nmの厚さで設けておいても良い。

## 【0032】

また、脆化層110を形成する前に、半導体基板108を脱脂洗浄し、表面の酸化膜を除去して熱酸化を行っても良い。熱酸化としては通常のドライ酸化でも良いが、酸化雰囲気中にハロゲン元素を添加した酸化を行うことが好ましい。例えば、酸素に対してHClを0.5体積%乃至10体積%（好ましくは3体積%）の割合で含む雰囲気中で、700

以上の温度で熱処理を行う。好適には950乃至1100の温度で熱処理を行うと良い。処理時間は0.1時間乃至6時間、好ましくは0.5時間乃至1時間とすれば良い。形成される酸化膜の膜厚としては、10nm乃至1000nm（好適には50nm乃至200nm）、例えば100nmの厚さとすれば良い。

## 【0033】

ハロゲン元素を含むものとしてはHClの他にHF、NF<sub>3</sub>、HBr、Cl<sub>2</sub>、ClF<sub>3</sub>、BCl<sub>3</sub>、F<sub>2</sub>、Br<sub>2</sub>等から選ばれた一種または複数種を適用することができる。

## 【0034】

このような温度範囲で熱処理を行うことで、ハロゲン元素によるゲッターリング効果を得ることができる。ゲッターリングとしては、特に金属不純物を除去する効果がある。すなわち、塩素の作用により金属等の不純物が揮発性の塩化物となって気相中へ離脱して除去される。半導体基板108の表面を化学的機械研磨(CMP)処理をしたものに対しては有効である。また、水素は半導体基板108と形成される酸化膜の界面の欠陥を補償して界面の局在準位密度を低減する作用を奏し、半導体基板108と酸化膜との界面が不活性化されて電気的特性が安定化する。

## 【0035】

この熱処理により形成される酸化膜中にハロゲン元素を含ませることができる。ハロゲン元素は $1 \times 10^{17} / \text{cm}^3$ 乃至 $5 \times 10^{20} / \text{cm}^3$ の濃度で含まれることにより金属等の不純物を捕獲して半導体基板108の汚染を防止する保護膜としての機能を発現させることができる。

## 【0036】

次に、図2(B)で示すように、支持基板101と接合を形成する面に接合層104として酸化シリコン膜を形成する。酸化シリコン膜としては有機シランガスを用いて化学的気相成長法により形成される酸化シリコン膜が好ましい。その他に、シランガスを用いて化学的気相成長法により形成される酸化シリコン膜を適用することもできる。化学的気相成長法による成膜では、半導体基板108に形成した脆化層110から脱ガスが起こらない温度として、例えば、100以上400以下、好ましくは200以上350以下の成膜温度が適用される。また、半導体基板108から単結晶半導体層102を分離する熱処理は、成膜温度よりも高い熱処理温度（例えば、400以上600以下）が適用される。

## 【0037】

接合層104は平滑面を有し親水性表面を形成する。この接合層104としては酸化シリコン膜が適している。特に有機シランガスを用いて化学的気相成長法により形成される酸化シリコン膜が好ましい。有機シランガスとしては、珪酸エチル(TEOS 化学式： $\text{Si}(\text{OC}_2\text{H}_5)_4$ )、トリメチルシラン( $(\text{CH}_3)_3\text{SiH}$ )、テトラメチルシラン( $\text{Si}(\text{CH}_3)_4$ )、テトラメチルシクロテトラシロキサン(TMCTS)、オクタメチルシクロテトラシロキサン(OMCTS)、ヘキサメチルジシラザン(HMDS)、トリエトキシシラン( $\text{SiH}(\text{OC}_2\text{H}_5)_3$ )、トリスジメチルアミノシラン( $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ )等のシリコン含有化合物を用いることができる。その他に、シランガスを用いて化学的気相成長法により形成される酸化シリコン膜を適用することもでき

10

20

30

40

50

る。

【0038】

上記平滑面を有し親水性表面を形成する接合層104は5nm乃至500nmの厚さで設けられる。この厚さであれば、被成膜表面の表面荒れを平滑化すると共に、当該膜の成長表面の平滑性を確保することが可能である。また、接合する基板との歪みを緩和することができる。支持基板101にも同様の酸化シリコン膜を設けておいても良い。すなわち、支持基板101に単結晶半導体層102を接合するに際し、接合を形成する面の一方もしくは双方に、好ましくは有機シランを原材料として成膜した酸化シリコン膜でなる接合層104を設けることで強固な接合を形成することができる。

【0039】

図2(C)は、支持基板101と、半導体基板108の接合層104が形成された面とを密接させ、両者を接合させる態様を示す。接合を形成する面は、十分に清浄化しておく。そして、支持基板101と接合層104とを密着させることにより接合が形成される。この接合はファン・デル・ワールス力が作用しており、支持基板101と半導体基板108とを圧接することで水素結合により強固な接合を形成することができる。

【0040】

良好な接合を形成するために、表面を活性化しておいても良い。例えば、接合を形成する面に原子ビーム又はイオンビームを照射する。原子ビーム又はイオンビームを利用する場合には、アルゴン等の不活性ガス中性原子ビーム又は不活性ガスイオンビームを用いることができる。その他に、プラズマ照射やラジカル処理を行う構成としても良い。このよ

【0041】

単結晶半導体層102を半導体基板108から分離する工程と、支持基板101と単結晶半導体層102とを強固に接合する工程とを別々の加熱処理にて行っても良いし、一回の加熱処理で同時に行っても良い。

【0042】

支持基板101と半導体基板108とを接合層104を介して貼り合わせた後は、加熱処理または加圧処理を行うことが好ましい。加熱処理または加圧処理を行うことで、接合強度を向上させることが可能となる。加圧処理においては、接合面に垂直な方向に圧力が加わるように行い、支持基板101および半導体基板108の耐圧性を考慮して行う。

【0043】

続いて、図2(D)において、加熱処理を行い、脆化層110の一部を分離面として支持基板101より半導体基板108を分離する。例えば、400乃至600の熱処理を行うことにより、脆化層110に形成された微小な空洞の体積変化が生じ、脆化層110に沿って分離することが可能となる。加熱処理の温度は、あらかじめ支持基板101に行った加熱処理よりも低い温度で行うと良い。接合層104は支持基板101と接合しているため、支持基板101上には、半導体基板108と同等の結晶性を有する単結晶半導体層102が残存することになる。

【0044】

さらに、図2(E)に示すとおり、単結晶半導体層102が接合された支持基板101に加熱処理を加える。このときの加熱処理の温度は、あらかじめ支持基板101に行った加熱処理よりも低く、分離時に行った加熱処理よりも高い温度で行うと良い。この加熱処理により、支持基板101はさらにわずかながら熱収縮を生じ、支持基板101上に接合された単結晶半導体層102に圧縮歪を与える。

【0045】

このとき、加熱処理の温度が高すぎる場合、支持基板101の熱収縮が過度に生ずると、前述の接合面もしくは周辺の界面にて、支持基板101から単結晶半導体層102が剥離してしまう場合があるので、この加熱処理の温度は支持基板の材質に応じて適宜調整すると良い。

10

20

30

40

50

## 【 0 0 4 6 】

次に、図3を用いて、支持基板側に接合層を設けて単結晶半導体層を形成する工程について説明する。図3(A)は酸化シリコン膜121が形成された半導体基板108に電界で加速されたイオンを所定の深さに導入し、脆化層110を形成する工程を示している。イオン照射の詳細は図2(A)の場合と同様である。半導体基板108の表面に酸化シリコン膜121を形成しておくことで、イオン照射によって表面がダメージを受け、平滑性が損なわれるのを防ぐことができる。また、酸化シリコン膜121によって、半導体基板108から形成される単結晶半導体層102に対する不純物の拡散防止効果を発現する。

## 【 0 0 4 7 】

図3(B)は、ブロッキング層109および接合層104が形成された支持基板101と、半導体基板108の酸化シリコン膜121が形成された面とを密着させて接合を形成する工程を示している。支持基板101上の接合層104と半導体基板108の酸化シリコン膜121を密着させることにより接合が形成される。

## 【 0 0 4 8 】

その後、図3(C)で示すように半導体基板108を分離する。単結晶半導体層102を分離する熱処理は、図2(D)の場合と同様に行う。接合分離工程における加熱処理の温度は、支持基板101にあらかじめ行われた加熱処理温度以下とすると良い。このようにして、図3(C)で示す半導体基板を得ることができる。

## 【 0 0 4 9 】

さらに、図3(D)に示すとおり、単結晶半導体層102が接合された支持基板101に加熱処理を加える。このときの加熱処理の温度は、あらかじめ支持基板101に行った加熱処理よりも低く、分離時に行った加熱処理よりも高い温度で行うと良い。この加熱処理により、支持基板101はさらにわずかながら熱収縮を生じ、支持基板101上に接合された単結晶半導体層102に圧縮歪を与える。

## 【 0 0 5 0 】

このとき、加熱処理の温度が高すぎる場合、支持基板101の熱収縮が過度に生ずると、前述の接合面もしくは周辺の界面にて、支持基板101から単結晶半導体層102が分離してしまう場合があるので、この加熱処理の温度は支持基板の材質に応じて適宜調整すると良い。

## 【 0 0 5 1 】

図2、図3において、支持基板101としては、絶縁表面を有する基板を用いることができ、例えばアルミノホウケイ酸ガラス、アルミノシリケートガラス、バリウムホウケイ酸ガラスの如き無アルカリガラスと呼ばれる電子工業用に使われる各種ガラス基板を適用することができる。また、石英基板を用いても良い。前述の加熱処理温度に応じ、それぞれ適した転移点を有する基板を用いれば良い。以上に説明した工程にしたがって、単結晶半導体層の作製工程を複数回行うことで、一辺が1mを超えるような大型基板上に単結晶半導体層を形成することができる。さらに、基板の加熱処理に伴う熱収縮を応用して、基板上に転置された単結晶半導体層に圧縮歪を与えることができる。

## 【 0 0 5 2 】

また、一旦単結晶半導体層の転置を行い、基板の加熱処理によって該単結晶半導体層に圧縮歪を与えた後、さらに異なる単結晶半導体層を形成することで、同一基板上に通常の単結晶半導体層と、圧縮歪が与えられた単結晶半導体層とを形成することもできる。

## 【 0 0 5 3 】

一方、一旦単結晶半導体層を形成し、基板の加熱処理によって該単結晶半導体層に圧縮歪を与えた後、半導体基板上に設けられた応力緩和されたシリコンゲルマニウム層上に、引っ張り歪を有する単結晶半導体層を成長させた基板を用いて、当該引っ張り歪を有する単結晶半導体層を形成することで、同一基板上に引っ張り歪を有する単結晶半導体層と、圧縮歪が与えられた単結晶半導体層とを形成することができる。

## 【 0 0 5 4 】

上記のような通常の単結晶半導体層や、引っ張り歪を有する単結晶半導体層を形成した

10

20

30

40

50

後は、圧縮歪を与える際の加熱温度を超えるような加熱処理は避けることが好ましい。なお、このような加熱処理であっても、通常の単結晶半導体層や引っ張り歪みを有する単結晶半導体層には圧縮歪が加わることになるが、その影響は極僅かであり、大きな問題とはならない。

【0055】

なお、前述の応力緩和されたシリコンゲルマニウム層上に、格子定数の違いを利用して引っ張り歪みを有する単結晶半導体層を成長させる工程に関しては、その工程条件等、本発明においては特に限定しない。

【0056】

続いて、支持基板101上に形成された単結晶半導体層を用いてトランジスタを作製し、回路を構成する工程について説明する。

【0057】

図4(A)に示すとおり、前述の工程にしたがって支持基板101上に接合層104を介して単結晶半導体層150と、圧縮歪を有する単結晶半導体層160とを得た後、フォトリソグラフィ法を用いて所望の形状のレジストパターンを形成し、フォトリソグラフィ法を用いた加工処理により、図4(B)に示すとおり島状の半導体層151、152、161、162を得る。

【0058】

また、半導体層151、152、161、162の端部には、傾斜角(テーパ角)を設けると良い。半導体層151、152、161、162の端部にテーパ角を設ける理由としては、例えば後に形成される絶縁膜の、半導体層の被覆性を向上させる等の効果が期待できるためである。ただし、このテーパ角が小さいと、テーパ領域において、半導体層151、152、161、162の各々の中央部と特性が異なる寄生トランジスタが形成されてしまう場合がある。この寄生トランジスタの影響を避けるためには、その角度は大きい方が好ましい。したがって好適なテーパ角としては、45度乃至90度程度とすることが好ましい。

【0059】

なお、本明細書において、半導体層の「端部」とは、島状に形成された半導体層の縁部分(エッジ部分)をいう。半導体層の「側面」とは、その縁部分の面をいう。

【0060】

エッチング加工は、プラズマエッチング(ドライエッチング)またはウェットエッチングのいずれを採用しても良いが、大面積基板を処理するにはプラズマエッチングが適している。エッチングガスとしては、 $CF_4$ 、 $NF_3$ 、 $Cl_2$ 、 $BCl_3$ 等のフッ素系または塩素系のガスを用い、HeやAr等の不活性ガスを適宜加えても良い。また、大気圧放電のエッチング加工を適用すれば、局所的な放電加工も可能であり、基板の全面にマスクを形成する必要が無い。

【0061】

本発明において、配線層もしくは電極層を形成する導電層や、所定のパターンを形成するためのマスク等を、液滴吐出法のような選択的にパターンを形成できる方法によって形成しても良い。液滴吐出(噴出)法(方式によっては、インクジェット法とも呼ばれる)は、特定の目的に調合された組成物の液滴を選択的に吐出(噴出)して所定のパターン(導電層や絶縁層等)を形成することができる。この際、被形成領域に濡れ性や密着性を制御する処理を別途行っても良い。また、パターンが転写、または描写できる方法、例えば印刷法(スクリーン印刷やオフセット印刷等、パターンが形成される方法)等も採用することができる。

【0062】

本実施の形態において用いるマスクは、エポキシ樹脂、アクリル樹脂、フェノール樹脂、ノボラック樹脂、メラミン樹脂、ウレタン樹脂等の樹脂材料を用いる。また、ベンゾシクロブテン、パリレン、フッ化アリーレンエーテル、透過性を有するポリイミド等の有機材料、シロキサン系ポリマー等の重合によってできた化合物材料、水溶性ホモポリマーと

10

20

30

40

50

水溶性共重合体を含む組成物材料等を用いることもできる。あるいは、感光剤を含む市販のレジスト材料を用いても良く、例えばポジ型レジストやネガ型レジストを用いても良い。液滴吐出法を用いる場合、いずれの材料を用いるとしても、その表面張力と粘度は、溶媒の濃度を調整する、界面活性剤を加える等により、適宜調整する。

#### 【0063】

続いて、図4(C)に示すとおり、ゲート絶縁膜171を形成し、半導体層151、152、161、162の表面および端部を十分に被覆する。好ましくは、半導体層151、152、161、162の側面と接する領域の膜厚を厚くすることで、半導体層151、152、161、162の端部への電界集中を緩和することができ、リーク電流の発生等を防止することができる。

10

#### 【0064】

ゲート絶縁膜171はプラズマCVD法またはスパッタ法等を用いて絶縁膜を形成すれば良い。本実施の形態において、ゲート絶縁膜の膜厚は1nm乃至150nm程度、好ましくは10nm乃至80nm程度とすれば良い。

#### 【0065】

ゲート絶縁膜171は酸化シリコン膜、もしくは酸化シリコン膜と窒化シリコン膜の積層構造で形成すれば良い。プラズマCVD法や減圧CVD法により絶縁膜を堆積することで形成しても良いし、プラズマ処理による固相酸化もしくは固相窒化で形成しても良い。また、図4(D)にしめすとおり、半導体層151、152、161、162の表面を自己酸化してゲート絶縁膜172a乃至172dを形成した後、ゲート絶縁膜171を形成することで積層構造としても良い。半導体層表面の自己酸化によって形成される絶縁膜は、緻密で絶縁耐圧が高く、信頼性に優れるといった特徴がある。

20

#### 【0066】

このような工程でゲート絶縁膜を形成する場合、半導体層151、152、161、162の表面の被覆性はおのずと良好になるため、前述のように半導体層151、152、161、162の端部でのテーパ角形成は行われなくても良い。

#### 【0067】

プラズマ処理による固相酸化処理もしくは固相窒化処理として、マイクロ波(代表的には2.45GHz)で励起され、電子密度が $1 \times 10^{11} / \text{cm}^3$ 以上 $1 \times 10^{13} / \text{cm}^3$ 以下、かつ電子温度が0.5eV以上1.5eV以下のプラズマを利用することが好ましい。固相酸化処理もしくは固相窒化処理において、500以下の温度において、緻密な絶縁膜を得るとともに、実用的な反応速度を得るためである。

30

#### 【0068】

このプラズマ処理により半導体層の表面を酸化する場合には、酸素雰囲気下(例えば酸素( $\text{O}_2$ )または亜酸化窒素( $\text{N}_2\text{O}$ )と希ガス(He、Ne、Ar、Kr、Xeの少なくとも一つを含む)雰囲気下、もしくは酸素または亜酸化窒素と水素( $\text{H}_2$ )と希ガス雰囲気下)で行う。また、プラズマ処理により半導体層の表面を窒化する場合には、窒素雰囲気下(例えば窒素( $\text{N}_2$ )と希ガス雰囲気下、窒素と水素と希ガス雰囲気下、もしくは $\text{NH}_3$ と希ガス雰囲気下)でプラズマ処理を行う。

#### 【0069】

なお、プラズマ処理とは、半導体層、絶縁層、導電層に対する酸化処理、窒化処理、酸窒化処理、水素化処理、表面改質処理を含んでいる。これらの処理は、その目的に応じて供給するガスを選択すれば良い。

40

#### 【0070】

半導体層を酸化処理もしくは窒化処理を行うには以下のようにすれば良い。まず、処理室内を真空にし、ガス供給部から酸素または窒素を含むプラズマ処理用ガスを導入する。基板温度は室温か、又は温度制御部により100乃至500に加熱する。

#### 【0071】

次に、マイクロ波供給部からアンテナにマイクロ波を供給する。そしてマイクロ波をアンテナから誘電体板を通して処理室内に導入することによって、プラズマを生成する。マ

50

マイクロ波の導入によりプラズマ励起を行うと、低電子温度（3 eV以下、好ましくは1.5 eV以下）で高電子密度（ $1 \times 10^{11} / \text{cm}^3$ 以上）のプラズマを生成することができる。この高密度プラズマで生成された酸素ラジカル（OHラジカルを含む場合もある）および/または窒素ラジカル（NHラジカルを含む場合もある）によって、半導体層の表面を酸化または窒化するすることができる。プラズマ処理用ガスにアルゴン等の希ガスを混合させると、希ガスの励起種により酸素ラジカルや窒素ラジカルを効率よく生成することができる。この方法は、プラズマで励起した活性なラジカルを有効に使うことにより、500以下の低温で固相反応による酸化、窒化、もしくは酸化と窒化の同時処理を行うことができる。

#### 【0072】

上記のようなプラズマ処理による固相酸化処理もしくは固相窒化処理を行うことで、耐熱温度が700以下のガラス基板を用いても、950乃至1050で形成される熱酸化膜と同等な絶縁層を得ることができる。すなわち、トランジスタのゲート絶縁膜として信頼性の高い膜を得ることができる。

#### 【0073】

また、ゲート絶縁膜の形成には、高誘電率材料を用いても良い。ゲート絶縁膜に高誘電率材料を用いることにより、ゲートリーク電流を低減することができる。代表的な高誘電率材料としては、二酸化ジルコニウム、酸化ハフニウム、二酸化チタン、五酸化タンタル等を用いることができる。また、プラズマ処理による固相酸化により、酸化シリコン膜を形成しても良い。

#### 【0074】

また、GRTA法、LRTA法等を用いて半導体領域表面を酸化し、熱酸化膜を形成することで、薄い酸化シリコン膜を形成することもできる。なお、低い成膜温度でゲートリーク電流の少ない緻密な絶縁膜を形成するには、アルゴン等の希ガス元素を反応ガスに含ませ、形成される絶縁膜中に混入させると良い。

#### 【0075】

続いて、ゲート絶縁膜171上に、ゲート電極層として用いる膜厚20nm乃至100nmの第1の導電膜と、膜厚100nm乃至400nmの第2の導電膜とを積層形成する。第1の導電膜および第2の導電膜は、スパッタリング法、蒸着法、CVD法等の手法により形成することができる。第1の導電膜および第2の導電膜はタンタル（Ta）、タングステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、銅（Cu）、クロム（Cr）、ネオジム（Nd）等から選ばれた元素、または前記元素を主成分とする合金材料もしくは化合物材料で形成すれば良い。また、第1の導電膜および第2の導電膜として、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金等を用いても良い。また、ゲート電極層として用いる導電膜は、ここで説明した積層構造には限定されず、単層で形成しても良いし、例えば第1の導電膜として膜厚50nmのタングステン膜、第2の導電膜として膜厚500nmのアルミニウムとシリコンの合金（Al-Si）膜、第3の導電膜として膜厚30nmの窒化チタン膜を順次積層した3層構造としても良い。また、3層構造とする場合、第1の導電膜のタングステンに代えて窒化タングステンを用いても良いし、第2の導電膜のアルミニウムとシリコンの合金（Al-Si）膜に代えてアルミニウムとチタンの合金（Al-Ti）膜を用いても良いし、第3の導電膜の窒化チタン膜に代えてチタン膜を用いても良い。本実施の形態においては、第1の導電膜として窒化タンタルを膜厚30nmにて形成し、第2の導電膜としてタングステン（W）を膜厚370nmにて形成する。

#### 【0076】

次に、フォトリソグラフィ法を用いて第1の導電膜および第2の導電膜を所望の形状に加工して、第1のゲート電極層173a乃至176aおよび、第2のゲート電極層173b乃至176bの積層構造でなるゲート電極173乃至176を形成する（図5（A）参照）。ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用い、エッチング条件（コイル型の電極層に印加される電力量、

10

20

30

40

50

基板側の電極温度等)を適宜調節することにより、第1のゲート電極層および第2のゲート電極層を所望のテーパ形状を有するようにエッチングすることができる。また、テーパ形状は、マスクの形状によっても角度等を制御することができる。なお、エッチング用ガスとしては、 $Cl_2$ 、 $BCl_3$ 、 $SiCl_4$ もしくは $CCl_4$ などを代表とする塩素系ガス、 $CF_4$ 、 $SF_6$ もしくは $NF_3$ 等を代表とするフッ素系ガスまたは $O_2$ を適宜用いることができる。

#### 【0077】

本実施の形態においては第1のゲート電極層、第2のゲート電極層を垂直な側面を有して形成する例を示しているが、本発明はそれに限定されず、第1のゲート電極層および第2のゲート電極層両方がテーパ形状を有していても良いし、いずれか一方のみがテーパ形状を有し、他方は異方性エッチングによって垂直な側面を有していても良い。またテーパ角も積層するゲート電極層間で異なっても良いし、同一でも良い。テーパ形状を有することによって、その上に積層する膜の被覆性が向上し、欠陥が低減されるために信頼性が向上する。

#### 【0078】

また、図5(A)では示していないが、ゲート電極層を形成する際のエッチング工程において、ゲート絶縁膜171は多少エッチングされ、膜厚が減る(所謂、膜減り)ことがある。

#### 【0079】

続いて、ゲート電極173乃至176をマスクとしてn型を付与する不純物元素177を添加し、第1の不純物領域177a乃至177hを形成する(図5(B)参照)。本実施の形態においては、不純物元素を含むドーピングガスとしてホスフィン( $PH_3$ ) (ドーピングガスは $PH_3$ を水素( $H_2$ )で希釈しており、ガス中の $PH_3$ の比率は5%)を用い、ガス流量80sccm、ビーム電流54 $\mu A/cm$ 、加速電圧50kV、添加するドーズ量 $7.0 \times 10^{13}/cm^2$ でドーピングを行う。ここでは、第1の不純物領域177a乃至177hに、n型を付与する不純物元素が $1 \times 10^{17}/cm^3$ 乃至 $5 \times 10^{18}/cm^3$ 程度の濃度で含まれるように添加する。本実施の形態では、n型を付与する不純物元素としてリン(P)を用いる。

#### 【0080】

次に、半導体層152、161の一部、162を覆うマスク178a乃至178cを形成する。マスク178a乃至178cおよびゲート電極173をマスクとして、n型を付与する不純物元素179を添加し、第2の不純物領域179a乃至179d、第3の不純物領域177i、177jを形成する。本実施の形態においては、不純物元素を含むドーピングガスとして $PH_3$  (ドーピングガスは $PH_3$ を水素( $H_2$ )で希釈しており、ガス中の $PH_3$ の比率は5%)を用い、ガス流量80sccm、ビーム電流540 $\mu A/cm$ 、加速電圧70kV、添加するドーズ量 $5.0 \times 10^{15}/cm^2$ にてドーピングを行う。ここでは、第2の不純物領域179a乃至179dにn型を付与する不純物元素が $5 \times 10^{19}/cm^3$ 乃至 $5 \times 10^{20}/cm^3$ 程度の濃度で含まれるように添加する。また、半導体層151にチャネル形成領域180a、半導体層161にチャネル形成領域180bが形成される(図5(C)参照)。

#### 【0081】

第2の不純物領域179a乃至179dは高濃度n型不純物領域であり、n型トランジスタのソース領域、ドレイン領域として機能する。一方、第3の不純物領域177i、177jは低濃度n型不純物領域であり、所謂LDD(Lightly Doped Drain)領域となる。また第3の不純物領域177i、177jはゲート電極層に覆われていない、オフセット領域と呼ばれる領域に形成されているため、トランジスタのオフリーク電流を低減する効果がある。この結果、高電圧印加下での信頼性の高いトランジスタが実現する。

#### 【0082】

続いて、先ほどのマスク178a乃至178cを除去した後、半導体層151、161

10

20

30

40

50

を覆うマスク181a、181bを形成する。マスク181a、181bおよびゲート電極174、176をマスクとして、p型を付与する不純物元素182を添加し、p型不純物領域182a乃至182dが形成される。本実施の形態においては、p型を付与する不純物元素としてボロン(B)を用いるため、不純物元素を含むドーピングガスとしてジボラン( $B_2H_6$ ) (ドーピングガスは $B_2H_6$ を水素( $H_2$ )で希釈しており、ガス中の $B_2H_6$ の比率は15%)を用い、ガス流量70sccm、ビーム電流180 $\mu A/cm$ 、加速電圧80kV、添加するドーズ量 $2.0 \times 10^{15}/cm^2$ にてドーピングを行う。ここでは、p型不純物領域182a乃至182dにp型を付与する不純物元素が $1 \times 10^{20}/cm^3$ 乃至 $5 \times 10^{21}/cm^3$ 程度の濃度で含まれるように添加する。また、半導体層152、162にはチャネル形成領域183a、183bが形成される(図5(D)参照)。

10

**【0083】**

p型不純物領域182a乃至182dは高濃度p型不純物領域であり、p型トランジスタのソース領域、ドレイン領域として機能する。

**【0084】**

次に、半導体層151、152、161、162に添加した不純物元素を活性化するために加熱処理、強光の照射、またはレーザー光の照射を行っても良い。活性化と同時にゲート絶縁膜へのプラズマダメージやゲート絶縁層と半導体層との界面へのプラズマダメージを回復することができる。

**【0085】**

20

次いで、図6(A)に示すように、半導体層およびゲート電極を覆う層間絶縁膜を形成する。本実施の形態においては、層間絶縁膜184の単層構造として示した。層間絶縁膜184の材料としては、スパッタ法またはプラズマCVD法を用いて形成された窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化シリコン膜でも良く、2層または3層以上の積層構造としても良い。

**【0086】**

さらに、窒素雰囲気下で300乃至550で1時間乃至12時間の熱処理を行い、半導体層を水素化する。好ましくは、400乃至500で行う。この工程は層間絶縁膜184に含まれる水素により半導体層のダングリングボンドを終端する工程である。本実施の形態においては、410にて1時間加熱処理を行う。

30

**【0087】**

層間絶縁膜184としては他に窒化アルミニウム、酸化窒化アルミニウム、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウムまたは酸化アルミニウム、ダイヤモンドライクカーボン(DLC)、窒素含有炭素膜(CN)その他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。また、シロキサン樹脂を用いても良い。シロキサン樹脂とは、Si-O-Si結合を含む樹脂をいう。シロキサンは、シリコンと酸素との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基としてフルオロ基を用いても良い。または、少なくとも水素を含む有機基とフルオロ基とを用いても良い。また、有機絶縁性材料を用いても良く、有機材料としては、ポリイミド、アクリル、ポリアミド、ポリイミド

40

**【0088】**

層間絶縁膜184の形成には、前述のスパッタ法、プラズマCVD法その他、ディップ、スプレーや各種コーターによる塗布、蒸着法等を採用することができる。また、液滴吐出法によって形成しても良い。この場合、材料液を節約することができる。また、液滴吐出法他にパターンが転写、または描写できる方法、例えば印刷法(スクリーン印刷やオフセット印刷等、パターンが形成される方法)等も採用することができる。

**【0089】**

次いで、レジストからなるマスクを用いて、層間絶縁膜およびゲート絶縁膜に、半導体

50

層およびゲート電極層に達するコンタクトホール（開口部）を形成する。エッチングは、用いる材料の選択比によって、一回で行っても複数回行って良い。またウェットエッチングでもドライエッチングでも良く、両方用いても良い。ウェットエッチングのエッチャントは、フッ化水素アンモニウムおよびフッ化アンモニウムを含む混合溶液のようなフッ酸系の溶液を用いると良い。エッチングガスとしては、 $Cl_2$ 、 $BCl_3$ 、 $SiCl_4$ もしくは $CCl_4$ 等を代表とする塩素系ガス、 $CF_4$ 、 $SF_6$ もしくは $NF_3$ 等を代表とするフッ素系ガスまたは $O_2$ を適宜用いることができる。また用いるエッチングガスに不活性ガスを添加しても良い。添加する不活性元素としては、 $He$ 、 $Ne$ 、 $Ar$ 、 $Kr$ 、 $Xe$ から選ばれた一種または複数種の元素を用いることができる。

#### 【0090】

開口部を覆うように導電膜を形成し、該導電膜を所望の形状にエッチングして、各ソース領域またはドレイン領域の一部、あるいはゲート電極とそれぞれ電氣的に接続する配線185a乃至185iを形成する。配線185a乃至185iは、液滴吐出法、印刷法、電解メッキ法等により、所定の場所に選択的に導電層を形成することで形成しても良い。更にはリフロー法、ダマシン法を用いても良い。配線185a乃至185iの材料は、 $Ag$ 、 $Au$ 、 $Cu$ 、 $Ni$ 、 $Pt$ 、 $Pd$ 、 $Ir$ 、 $Rh$ 、 $W$ 、 $Al$ 、 $Ta$ 、 $Mo$ 、 $Cd$ 、 $Zn$ 、 $Fe$ 、 $Ti$ 、 $Zr$ 、 $Ba$ 等の金属、および $Si$ 、 $Ge$ 、またはその化合物、もしくはその窒化物を用いて形成する。また、これらの積層構造としても良い。本実施の形態においては、チタン( $Ti$ )を膜厚60nmにて形成し、窒化チタンを膜厚40nmにて形成し、アルミニウムを膜厚700nmにて形成し、チタンを膜厚200nmにて形成して積層構造とし、所望の形状に加工する（図6(B)参照）。

#### 【0091】

以上の工程で、半導体層151、152を活性層として用いたトランジスタ190、191と、圧縮歪を有する単結晶半導体層161、162を活性層として用いたトランジスタ192、193とを同一基板上に有する半導体装置が完成する（図6(C)参照）。

#### 【0092】

図1(A)、図1(B)に、本実施の形態にしたがって作製された半導体装置の一例を示す。図1(A)は本発明の半導体装置における、平面図であり、図1(B)は、図1(A)における線X-Y間の断面図である。

#### 【0093】

図1(A)、図1(B)に示すように、同一の支持基板101上に、第1の回路群1201および第2の回路群1202が形成されている。単結晶半導体層を用いて形成されたトランジスタ190、191を用いて、第1の回路群1201が構成され、圧縮歪を有する単結晶半導体層を用いて形成されたトランジスタ192、193を用いて、第2の回路群1202が構成されている。

#### 【0094】

(実施の形態2)

本実施の形態においては、本発明を適用して作製された表示機能を有する半導体装置の例を、図7を参照して説明する。

#### 【0095】

図7(A)は、アクティブマトリクス型の表示装置を示したものである。支持基板1001上に、複数の画素回路をマトリクス状に配置した画素部1002、データドライバ1003、スキヤンドライバ1004が形成されている。さらに、対向基板1005（封止基板）によって上面が封止、密封されている。フレキシブルプリント基板(FPC)1006を介して、表示装置の駆動に必要な制御信号、映像信号、および駆動電源の供給を外部より行う。また、図7(A)中、線A-B間の断面を図7(B)に示す。

#### 【0096】

図7(B)は、画素部をエレクトロルミネッセンス(EL)素子を用いて構成した場合のアクティブマトリクス型表示装置の断面を示している。

#### 【0097】

10

20

30

40

50

データドライバ1003、スキャンドライバ1004は、外部より供給される映像信号を、それぞれの画素に入力するための処理を、外部より供給される制御信号にしたがって行っており、表示装置の中では比較的高速動作が求められる。

【0098】

本発明によると、データドライバ1003、スキャンドライバ1004は、前述の工程によって支持基板1001上に形成された単結晶半導体層を活性層として形成されたトランジスタ350、351を用いて構成されており、該トランジスタ350、351は、データドライバ1003、スキャンドライバ1004の駆動に十分な能力を有している。

【0099】

なお、本発明を適用して表示装置を作製する場合には、支持基板1001はガラス、プラスチック等なる透光性を有する基板を用いるのが好ましい。無論、前述の工程を通じての加熱処理に耐えうる材質を選択すべきなのは言うまでも無い。

10

【0100】

一方、画素部1002においては、映像の表示を行う際には、各画素に設けられたEL素子に電流を供給し、該EL素子が発光することによって行う。したがって、EL素子への電流供給を制御するトランジスタにも、十分な駆動能力が求められる。

【0101】

本発明によると、画素部1002は、前述の工程によって支持基板1001上に形成された、圧縮歪を有する単結晶半導体層を活性層として形成されたトランジスタ352を用いて形成されている。図7(B)において、トランジスタ352はpチャネル型を用いている。これは、EL素子への電流の供給は、表示期間を通じて継続して行われる、すなわち、継続してトランジスタに電流が流れるため、nチャネル型トランジスタを用いると、ホットキャリア劣化等が心配されるためである。よって、画素部を構成しているpチャネル型トランジスタ352は、その活性層に圧縮歪が与えられており、正孔の移動度が向上している。そのため、pチャネル型トランジスタ352は、チャネル幅を小さく形成しても、十分にEL素子に電流の供給が行える。

20

【0102】

付随的な効果としては、前述のpチャネル型トランジスタの正孔移動度の向上にともなって、画素部に占めるトランジスタ352の配置面積は相対的に小さくすることができ、開口率(画素部全体の面積における、発光に寄与する領域の占める割合)を向上させることができる。

30

【0103】

半導体層に引っ張り歪を与えた場合と、圧縮歪を与えた場合とでは、移動度の向上に繋がるトランジスタの極性が異なる。具体的には、半導体層に引っ張り歪を与えた場合、nチャネル型トランジスタにおいて電子移動度が向上し、半導体層に圧縮歪を与えた場合、pチャネル型トランジスタにおいて正孔移動度が向上すると言われている。本発明の半導体装置においては、構成する回路群の各々の特性に応じて、該回路を構成するためのトランジスタをいずれの半導体層を用いて形成するかを適宜選択すれば良い。

【0104】

なお、本実施の形態においては、画素部の周辺に設ける回路としてスキャンドライバ、データドライバを例示して説明したが、他のロジック回路を同時に作り込んでも良い。

40

【0105】

続いて、画素部の詳細な構成について、図7(B)を用いて説明する。

【0106】

トランジスタ352の電極に接して、画素電極層である第1の電極層320が形成されている。第1の電極層320は、支持基板1001側から光を放射する場合には、インジウム錫酸化物(ITO)、酸化シリコンを含むインジウム錫酸化物(ITSO)、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO)、酸化亜鉛、酸化亜鉛にガリウム(Ga)をドーブしたもの、酸化錫(SnO<sub>2</sub>)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物

50

、酸化チタンを含むインジウム錫酸化物等、透光性を有する導電性材料を用いて形成することができる。

【0107】

また、透光性を有さない金属膜のような材料であっても、膜厚をごく薄く（好ましくは5 nm乃至30 nm程度の厚さ）して光を透過可能な状態に形成することで、第1の電極層320から光を放射することが可能となる。また、第1の電極層320に用いることのできる金属薄膜としては、チタン、タングステン、ニッケル、金、白金、銀、アルミニウム、マグネシウム、カルシウム、リチウム、亜鉛、およびそれらの合金からなる導電膜、または窒化チタン、窒化タングステン等の前記元素を主成分とする化合物材料からなる膜を用いることができる。

10

【0108】

第1の電極層320は、トランジスタ352のソース電極もしくはドレイン電極と電氣的に接続できれば良く、その接続構造は本実施の形態には限定されない。ソース電極もしくはドレイン電極上に層間絶縁膜となる絶縁層を形成し、配線層によって第1の電極層320と電氣的に接続する構造を用いても良い。また、光を支持基板1001とは反対側に放射させる構造とする場合（上面放射型の表示装置を作製する場合）には、第1の電極層320には透光性は要求されないので、金、銀、銅、タングステン、アルミニウム等の金属材料を用いることができる。

【0109】

また、絶縁層321（隔壁とも呼ばれる）が選択的に形成されている。絶縁層321は、第1の電極層320上に開口部を有するように形成する。本実施の形態においては、絶縁層321を全面に形成した後、レジスト等のマスクによってエッチングし加工する。絶縁層321を、直接選択的に形成できる液滴吐出法や印刷法等を用いて形成する場合には、エッチングによる加工は必ずしも必要でない。

20

【0110】

絶縁層321は、酸化シリコン、窒化シリコン、酸化窒化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウムその他の無機絶縁性材料、またはアクリル酸、メタクリル酸およびこれらの誘導体、またはポリイミド、芳香族ポリアミド、ポリベンゾイミタゾール等の耐熱性高分子、又はシロキサン樹脂材料を用いることができる。絶縁層321は曲率半径が連続的に変化する形状が好ましく、上に形成される発光層322、第2の電極層323の被覆性が向上する。

30

【0111】

発光層322として、例えば赤色（R）、緑色（G）、青色（B）の発光を示す材料をそれぞれ蒸着マスクを用いた蒸着法等によって選択的に形成する。赤色（R）、緑色（G）、青色（B）の発光を示す材料は、液滴吐出法によって形成することもできる。また、各色の材料が均一に蒸着された基板を用意し、支持基板1001上に対向させて配置しておき、裏面よりレーザ照射等によって所望の位置に発光材料を転写するレーザ転写法を用いても良い。液滴吐出法やレーザ転写法を用いると、蒸着マスクを用いずとも所望の位置に選択的に発光材料を形成することができる。

【0112】

発光層322上に第2の電極層323を積層形成し、最後に対向基板1005（封止基板）によって画素部の封止を行って、表示装置を完成する。

40

【0113】

特に図示しないが、第2の電極層323を覆うようにしてパッシベーション膜を設けることは、発光素子の信頼性向上に有効である。

【0114】

表示装置を構成する際に設けるパッシベーション膜は、単層構造でも多層構造でもよい。パッシベーション膜としては、窒化珪素、酸化珪素、酸化窒化珪素、窒化酸化珪素、窒化アルミニウム（AlN）、酸化窒化アルミニウム、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウムまたは酸化アルミニウム、ダイヤモンドライクカーボン、窒素含有

50

炭素膜を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層を用いることができる。例えば窒素含有炭素膜、窒化珪素のような積層、また有機材料を用いることもでき、スチレンポリマーなど高分子の積層としても良い。また、シロキサン材料（無機シロキサン、有機シロキサン）を用いてもよい。

#### 【0115】

この際、カバレッジの良い膜をパッシベーション膜として用いることが好ましく、炭素膜、特にDLC膜を用いることは有効である。DLC膜は室温から100以下の温度範囲で成膜可能であるため、耐熱性の低い電界発光層の上方にも容易に成膜することができる。DLC膜は酸素に対するブロッキング効果が高く、電界発光層の酸化を抑制することが可能である。そのため、この後に続く封止工程を行う間に電界発光層が酸化する問題を解決できる。

10

#### 【0116】

支持基板1001（絶縁基板）と対向基板1005（封止基板）の間には充填剤を封入してシール材により封止することができる。充填剤の封入には、滴下法を用いることもできる。充填剤の代わりに、窒素などの不活性ガスを充填してもよい。また、乾燥剤を表示装置内に設置することによって、発光素子の水分による劣化を防止することができる。

#### 【0117】

なお、本実施の形態では、ガラス基板で発光素子及び液晶素子を封止した場合を示すが、封止の処理とは、発光素子を水分から保護するための処理であり、カバー材で機械的に封入する方法、熱硬化性樹脂又は紫外光硬化性樹脂で封入する方法、金属酸化物や窒化物等のバリア能力が高い薄膜により封止する方法のいずれかを用いる。カバー材としては、ガラス、セラミックス、プラスチックもしくは金属を用いることができるが、カバー材側に光を放射させる場合は透光性でなければならない。また、カバー材と上記発光素子が形成された基板とは熱硬化性樹脂又は紫外光硬化性樹脂等のシール材を用いて貼り合わせられ、熱処理又は紫外光照射処理によって樹脂を硬化させて密閉空間を形成する。この密閉空間の中に酸化バリウムに代表される吸湿材を設けることも有効である。この吸湿材は、シール材の上に接して設けても良いし、発光素子よりの光を妨げないような、隔壁の上や周辺部に設けても良い。さらに、カバー材と発光素子の形成された基板との空間を熱硬化性樹脂若しくは紫外光硬化性樹脂で充填することも可能である。この場合、熱硬化性樹脂若しくは紫外光硬化性樹脂の中に酸化バリウムに代表される吸湿材を添加しておくことは有効である。

20

30

#### 【0118】

なお、本実施の形態においては、表示装置の一例としてEL素子を画素部に用いた例を示したが、本発明は表示装置の形式に限定を加えるものではない。画素部に液晶素子を用いた表示装置においても、本実施の形態のとおり、周辺回路部と画素部に、適宜単結晶半導体層を用いて作成されたトランジスタ、圧縮歪を与えられた単結晶半導体層を用いて作成されたトランジスタをそれぞれ適用しても良い。

#### 【0119】

また、周辺回路に用いる単結晶半導体層を用いて作成されたトランジスタに代わり、引っ張り歪を与えられた単結晶半導体層を用いて作成されたトランジスタを用いても良い。

40

#### 【0120】

本実施の形態は、実施の形態1と適宜組み合わせて用いることができる。

#### 【0121】

（実施の形態3）

本発明の半導体装置においては、支持基板101上に薄い単結晶半導体層150と、厚い単結晶半導体層160とを貼り合わせによって形成することを特徴としているが、各単結晶半導体層の最表面には、イオン照射工程による分離面の一部が残留している場合がある。この分離面は水素イオン照射による脆化層（分離層）の形成領域に接していた領域であるため、通常の単結晶半導体層の表面状態に比べて平坦性に劣る。したがって、以降の工程での不良を生じないために表面状態の改善が必要となる。

50

## 【 0 1 2 2 】

このような分離面を除去する方法として代表的には、例えば表面酸化を行って分離面を酸化した後、還元性雰囲気下で酸化層を除去するといった方法の他、化学的機械研磨（CMP）による表面研磨がある。本発明においては、いずれの方法によって表面改質を行っても良い。

## 【 0 1 2 3 】

以上の工程で形成した膜厚の異なる単結晶半導体層を用いて、本発明の一形態である低消費電力かつ高信頼性が付与された半導体装置を作製することができる。

## 【 0 1 2 4 】

本実施の形態は、実施の形態 1 又は実施の形態 2 と適宜組み合わせる用いることができる。

10

## 【 0 1 2 5 】

（実施の形態 4）

本発明を適用して、様々な表示機能を有する半導体装置を作製することができる。即ち、それら表示機能を有する半導体装置を表示部に組み込んだ様々な電子機器に本発明を適用できる。本実施の形態では、高性能でかつ高信頼性を付与することを目的とした表示機能を有する半導体装置を有する電子機器の例を説明する。

## 【 0 1 2 6 】

例えば、本発明に係る電子機器として、テレビジョン装置（単にテレビ、又はテレビジョン受信機ともよぶ）、デジタルカメラ、デジタルビデオカメラ等のカメラ、携帯電話装置（単に携帯電話機、携帯電話ともよぶ）、PDA等の携帯情報端末、携帯型ゲーム機、コンピュータ用のモニタ、コンピュータ、カーオーディオ等の音響再生装置、家庭用ゲーム機等の記録媒体を備えた画像再生装置（例えば、Digital Versatile Disc（DVD）の再生装置）等が挙げられる。その具体例について、図 8 を参照して説明する。

20

## 【 0 1 2 7 】

図 8（A）に示す携帯情報端末機器は、本体 9201、表示部 9202 等を含んでいる。表示部 9202 は、本発明の半導体装置を適用することができる。

## 【 0 1 2 8 】

図 8（B）に示すデジタルビデオカメラは、表示部 9701、表示部 9702 等を含んでいる。表示部 9701 は本発明の半導体装置を適用することができる。

30

## 【 0 1 2 9 】

図 8（C）に示す携帯電話機は、本体 9101、表示部 9102 等を含んでいる。表示部 9102 は、本発明の半導体装置を適用することができる。

## 【 0 1 3 0 】

図 8（D）に示す携帯型のテレビジョン装置は、本体 9301、表示部 9302 等を含んでいる。表示部 9302 は、本発明の半導体装置を適用することができる。またテレビジョン装置としては、携帯電話機などの携帯端末に搭載する小型のものから、持ち運びをすることができる中型のもの、また、大型のもの（例えば 40 インチ以上）まで、幅広いものに、本発明の半導体装置を適用することができる。

40

## 【 0 1 3 1 】

図 8（E）に示す携帯型のコンピュータは、本体 9401、表示部 9402 等を含んでいる。表示部 9402 は、本発明の半導体装置を適用することができる。

## 【 0 1 3 2 】

本実施の形態は、実施の形態 1 乃至実施の形態 3 と適宜組み合わせる用いることができる。

## 【 0 1 3 3 】

（実施の形態 5）

本発明によって形成される表示素子を有する半導体装置によって、テレビジョン装置を完成させることができる。高性能で、かつ高信頼性を付与することを目的としたテレビジ

50

ョン装置の例を説明する。

【 0 1 3 4 】

図 9 はテレビジョン装置（液晶テレビジョン装置、又は E L テレビジョン装置等）の主要な構成を示すブロック図を示している。表示パネルには T F T を形成し、画素領域 1 9 0 1 と走査線駆動回路 1 9 0 3 を基板上に一体形成し信号線駆動回路 1 9 0 2 を別途ドライバ I C として実装する場合、また画素領域 1 9 0 1 と信号線駆動回路 1 9 0 2 と走査線駆動回路 1 9 0 3 を基板上に一体形成する場合などがあるが、どのような形態としても良い。

【 0 1 3 5 】

その他の外部回路の構成として、映像信号の入力側では、チューナ 1 9 0 4 で受信した信号のうち、映像信号を増幅する映像信号増幅回路 1 9 0 5 と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路 1 9 0 6 と、その映像信号をドライバ I C の入力仕様に変換するためのコントロール回路 1 9 0 7 などからなっている。コントロール回路 1 9 0 7 は、走査線側と信号線側にそれぞれ信号を出力する。デジタル駆動する場合には、信号線側に信号分割回路 1 9 0 8 を設け、入力デジタル信号を m 個に分割して供給する構成としても良い。

【 0 1 3 6 】

チューナ 1 9 0 4 で受信した信号のうち、音声信号は、音声信号増幅回路 1 9 0 9 に送られ、その出力は音声信号処理回路 1 9 1 0 を経てスピーカー 1 9 1 3 に供給される。制御回路 1 9 1 1 は受信局（受信周波数）や音量の制御情報を入力部 1 9 1 2 から受け、チューナ 1 9 0 4 や音声信号処理回路 1 9 1 0 に信号を送出する。

【 0 1 3 7 】

表示モジュールを、図 1 0 ( A )、( B ) に示すように、筐体に組みこんで、テレビジョン装置を完成させることができる。F P C まで取り付けられた図 7 のような表示パネルのことを一般的には E L 表示モジュールともいう。よって図 7 のような E L 表示モジュールを用いると、E L テレビジョン装置を完成することができ、液晶表示モジュールを用いると、液晶テレビジョン装置を完成することができる。表示モジュールにより主画面 2 0 0 3 が形成され、その他付属設備としてスピーカー部 2 0 0 9、操作スイッチなどが備えられている。このように、本発明によりテレビジョン装置を完成させることができる。

【 0 1 3 8 】

また、位相差板や偏光板を用いて、外部から入射する光の反射光を遮断するようにしてもよい。また上面放射型の半導体装置ならば、隔壁となる絶縁層を着色しブラックマトリクスとして用いてもよい。この隔壁は液滴吐出法などによっても形成することができ、顔料系の黒色樹脂や、ポリイミドなどの樹脂材料に、カーボンブラック等を混合させてもよく、その積層でもよい。液滴吐出法によって、異なった材料を同領域に複数回吐出し、隔壁を形成してもよい。位相差板としては  $\lambda/4$  板と  $\lambda/2$  板とを用い、光を制御できるように設計すればよい。構成としては、T F T 素子基板側から順に、発光素子、封止基板（封止材）、位相差板（ $\lambda/4$ 、 $\lambda/2$ ）、偏光板という構成になり、発光素子から放射された光は、これらを通り偏光板側より外部に放射される。この位相差板や偏光板は光が放射される側に設置すればよく、両面放射される両面放射型の半導体装置であれば両方に設置することもできる。また、偏光板の外側に反射防止膜を有していても良い。これにより、より高精細で精密な画像を表示することができる。

【 0 1 3 9 】

図 1 0 ( A ) に示すように、筐体 2 0 0 1 に表示素子を利用した表示用パネル 2 0 0 2 が組みこまれ、受信機 2 0 0 5 により一般のテレビ放送の受信をはじめ、モデム 2 0 0 4 を介して有線又は無線による通信ネットワークに接続することにより一方向（送信者から受信者）又は双方向（送信者と受信者間、又は受信者間同士）の情報通信をすることもできる。テレビジョン装置の操作は、筐体に組みこまれたスイッチ又は別体のリモコン操作機 2 0 0 6 により行うことが可能であり、このリモコン装置にも出力する情報を表示する表示部 2 0 0 7 が設けられていても良い。

10

20

30

40

50

## 【0140】

また、テレビジョン装置にも、主画面2003の他にサブ画面2008を第2の表示用パネルで形成し、チャンネルや音量などを表示する構成が付加されていても良い。この構成において、主画面2003を視野角の優れたEL表示用パネルで形成し、サブ画面2008を低消費電力で表示可能な液晶表示用パネルで形成しても良い。また、低消費電力化を優先させるためには、主画面2003を液晶表示用パネルで形成し、サブ画面2008をEL表示用パネルで形成し、サブ画面2008は点滅可能とする構成としても良い。本発明を用いると、このような大型基板を用いて、多くのTFTや電子部品を用いても、高性能で、かつ信頼性の高い半導体装置を生産性よく作製することができる。

## 【0141】

図10(B)は例えば20乃至100インチの大型の表示部を有するテレビジョン装置であり、筐体2010、表示部2011、操作部であるリモコン装置2012、スピーカ一部2013等を含む。本発明は、表示部2011の作製に適用される。図10(B)のテレビジョン装置は、壁掛け型となっており、設置するスペースを広く必要としない。

## 【0142】

勿論、本発明はテレビジョン装置に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など大面積の表示媒体としても様々な用途に適用することができる。

## 【0143】

本実施の形態は、実施の形態1乃至実施の形態4と適宜組み合わせ用いることができる。

## 【図面の簡単な説明】

## 【0144】

【図1】本発明の半導体装置の平面概略および断面構成を示す図。

【図2】本発明の半導体装置の作製工程を説明する図。

【図3】本発明の半導体装置の作製工程を説明する図。

【図4】本発明の半導体装置の作製工程を説明する図。

【図5】本発明の半導体装置の作製工程を説明する図。

【図6】本発明の半導体装置の作製工程を説明する図。

【図7】本発明の半導体装置の一形態(EL表示装置)を説明する図。

【図8】本発明が適用可能な電子機器を示す図。

【図9】本発明が適用可能な電子機器の主要な構成を示すブロック図。

【図10】本発明が適用可能な電子機器を示す図。

## 【符号の説明】

## 【0145】

- 101 支持基板
- 102 単結晶半導体層
- 104 接合層
- 108 半導体基板
- 109 ブロッキング層
- 110 脆化層
- 121 酸化シリコン膜

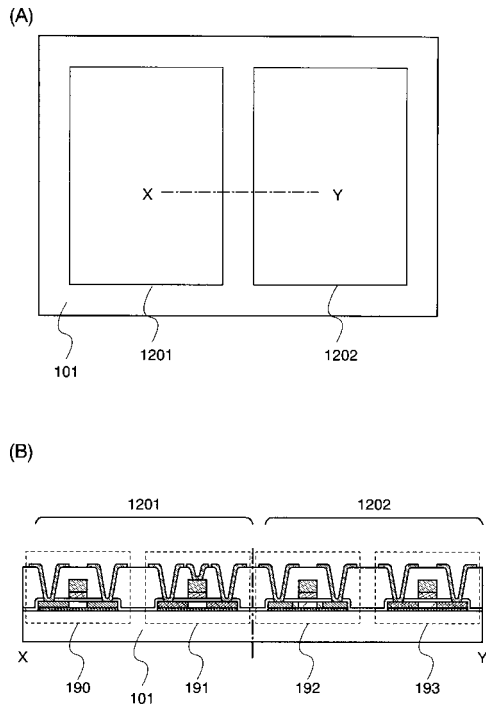
10

20

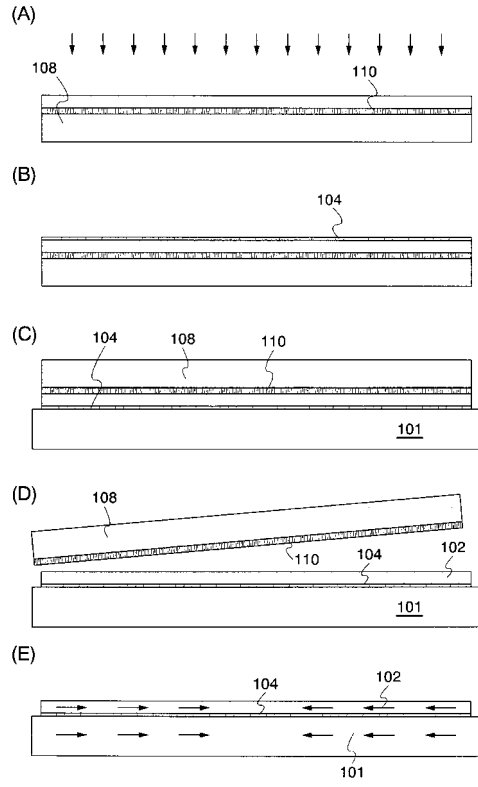
30

40

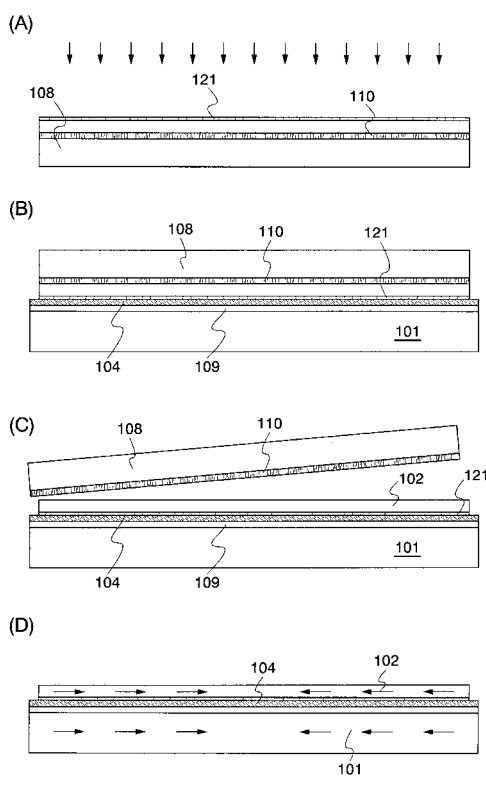
【 図 1 】



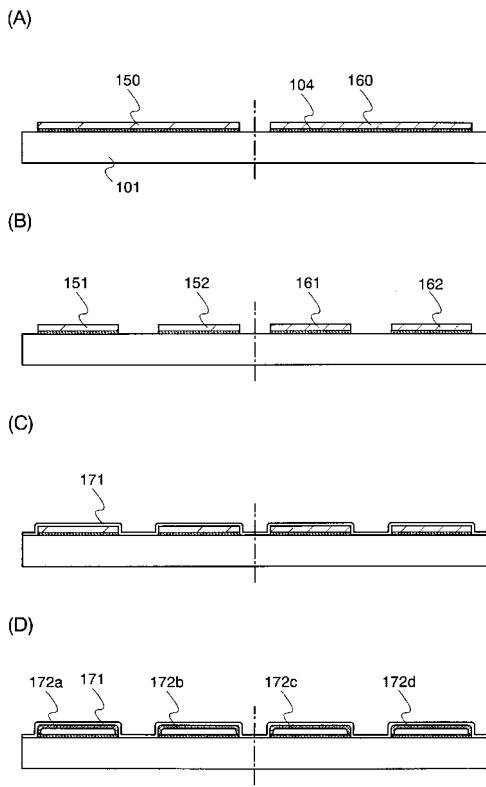
【 図 2 】



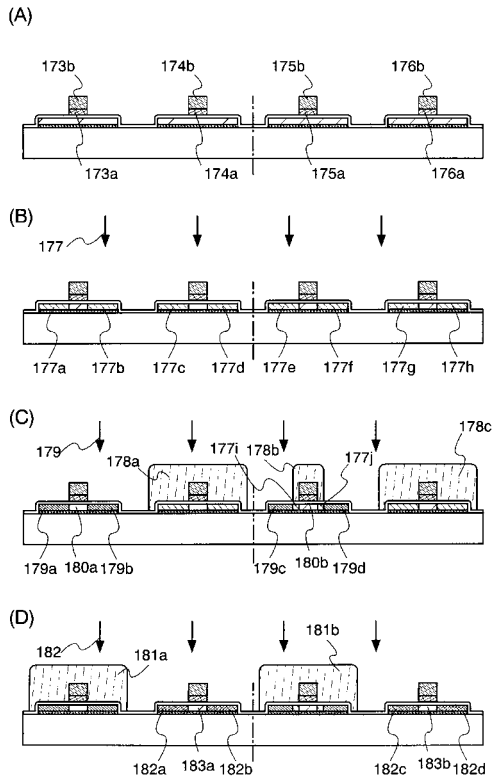
【 図 3 】



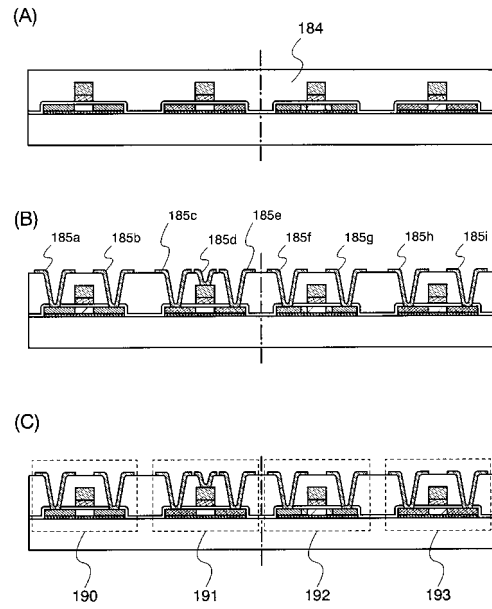
【 図 4 】



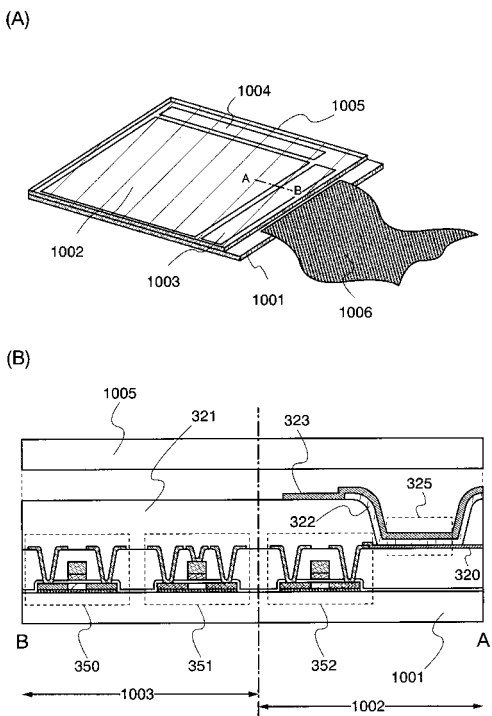
【 図 5 】



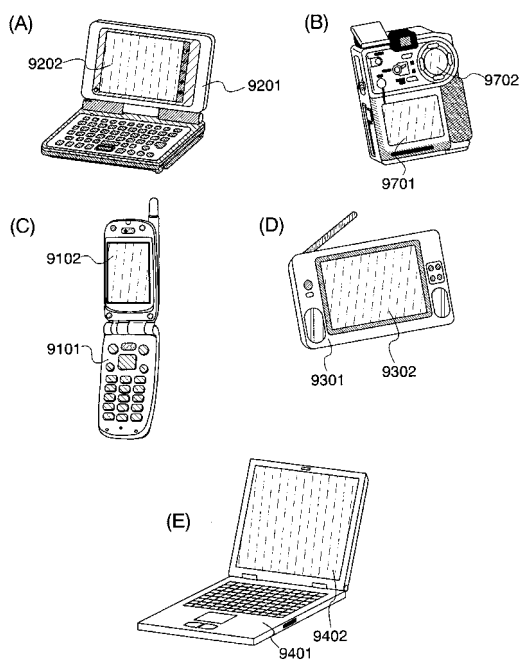
【 図 6 】



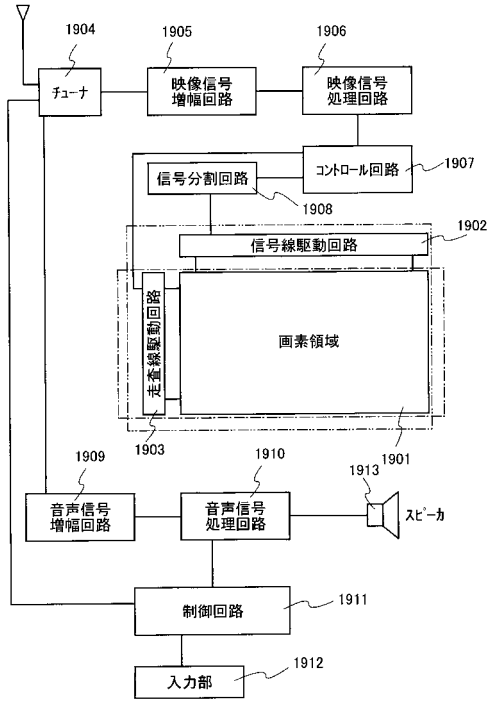
【 図 7 】



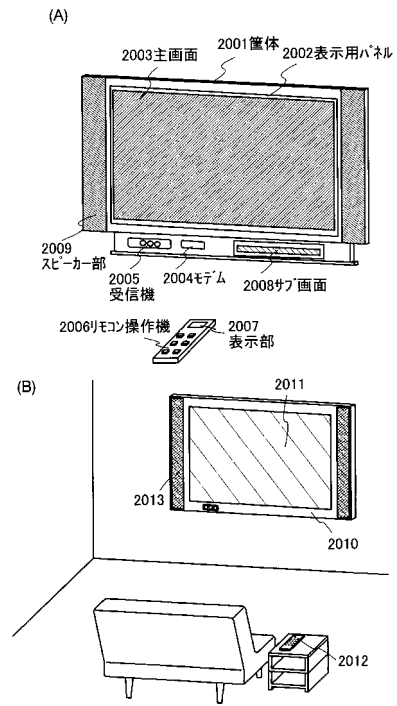
【 図 8 】



【図9】



【図10】



## フロントページの続き

(51)Int.Cl.		F I	
<i>H 0 1 L 27/12 (2006.01)</i>		H 0 1 L 21/265	Q
<i>H 0 1 L 21/20 (2006.01)</i>		H 0 1 L 27/12	B
<i>G 0 2 F 1/1368 (2006.01)</i>		H 0 1 L 21/20	
<i>G 0 2 F 1/1345 (2006.01)</i>		G 0 2 F 1/1368	
<i>H 0 1 L 51/50 (2006.01)</i>		G 0 2 F 1/1345	
<i>H 0 1 L 27/08 (2006.01)</i>		H 0 5 B 33/14	A
		H 0 1 L 27/08	3 3 1 E

- (56)参考文献 特開平 1 1 - 1 4 5 4 3 8 ( J P , A )  
 特開 2 0 0 6 - 3 2 4 4 2 6 ( J P , A )  
 特開 2 0 0 4 - 2 8 1 8 7 8 ( J P , A )  
 特開 2 0 0 6 - 2 2 7 5 8 6 ( J P , A )  
 特開平 0 9 - 1 1 6 1 6 7 ( J P , A )

## (58)調査した分野(Int.Cl. , DB名)

H 0 1 L 2 1 / 0 2、2 1 / 3 3 6、2 1 / 7 6、2 3 / 5 2、  
 2 7 / 1 2、2 9 / 7 8 6