

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 4 区分

【発行日】平成25年9月19日 (2013.9.19)

【公開番号】特開2011-70761(P2011-70761A)

【公開日】平成23年4月7日 (2011.4.7)

【年通号数】公開・登録公報2011-014

【出願番号】特願2010-213511(P2010-213511)

【国際特許分類】

G 1 1 C 19/28 (2006.01)

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/20 (2006.01)

G 1 1 C 19/00 (2006.01)

【F I】

G 1 1 C 19/28 D

G 0 9 G 3/36

G 0 9 G 3/20 6 2 2 E

G 0 9 G 3/20 6 1 1 D

G 1 1 C 19/00 J

【手続補正書】

【提出日】平成25年8月9日 (2013.8.9)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

シフト・レジスタであって、

ゲートがプルアップノードとなる第1のノードに接続され、ソースがクロック信号端子に接続され、ドレーンが本段の出力端子に接続される第1の薄膜トランジスタと、

ゲートが下段のフィードバック信号端子に接続され、ソースが前記第1のノードに接続され、ドレーンがローレベル信号端子に接続される第2の薄膜トランジスタと、

ゲートが下段のフィードバック信号端子に接続され、ソースがプルダウンノードとなる第2のノードに接続され、ドレーンがローレベル信号端子に接続され、前述第2のノードが本段の出力端に接続される第3の薄膜トランジスタと、

前記第1のノードと本段の出力端子との間に接続されるコンデンサと、

上段のトリガー信号端子とクロック信号端子と前記第1のノードとの間に接続され、且つ本段のフィードバック信号端子と本段のトリガー信号端子とに接続されるフィードバックモジュールと、

クロック信号端子、前記フィードバックモジュールと本段の出力端子に接続され、且つローレベル信号端子に接続されるオン/オフモジュールと、を備え、

前記フィードバックモジュールは上段のフィードバックモジュールのトリガー信号とクロック信号を受信して前記第1のノードのレベルをプルアップし、且つ上段のシフト・レジスタにフィードバック信号を出力し、下段のフィードバックモジュールにトリガー信号を出力し、前記オン/オフモジュールは、本段のシフト・レジスタが動作しない時に、本段のシフト・レジスタの出力端子をローレベルに保持することを特徴とするシフト・レジスタ。

【請求項 2】

前記フィードバックモジュールは、

ゲートが上段のフィードバックモジュールの第1のトリガー信号端子に接続され、ソースが第5の薄膜トランジスタのゲートに接続され、ドレーンがクロック信号端子に接続される第4の薄膜トランジスタと、

ゲートが第4の薄膜トランジスタのソースに接続され、ソースが前記第1のノードに接続され、ドレーンが上段のフィードバックモジュールの第2のトリガー信号端子に接続される第5の薄膜トランジスタと、

ゲートが前記第1のノードに接続され、ソースがクロック信号端子に接続され、ドレーンが本段のフィードバックノードとなる第3のノードに接続される第6の薄膜トランジスタとをさらに備えることを特徴とする請求項1に記載のシフト・レジスタ。

【請求項3】

前記オン/オフモジュールは、

ゲートとドレーンとが共に接続されてクロック信号端子に接続され、ソースが第2のオン/オフモジュールと第3のオン/オフモジュールとに接続される第7の薄膜トランジスタと、ゲートがクロック信号端子に接続され、ソースがインターロックノードとなる第4のノードに接続され、ドレーンがローレベル信号端子に接続される第8の薄膜トランジスタと、ゲートとソースとが共に接続されてクロック信号端子に接続され、ドレーンが前記第4のノードに接続される第9の薄膜トランジスタとを有し、後述の第1のオン/オフモジュール、第2のオン/オフモジュールおよび第3のオン/オフモジュールを制御する第1段のオン/オフモジュールと、

ゲートがクロック信号端子に接続され、ソースが前記第2のノードに接続され、ドレーンがローレベル信号端子に接続される第10の薄膜トランジスタと、ゲートが前記第4のノードに接続され、ソースが前記第2のノードに接続され、ドレーンがローレベル信号端子に接続される第11の薄膜トランジスタとを有し、本段のシフト・レジスタが動作しない時に、本段の出力端子をローレベルに保持する第1のオン/オフモジュールと、

ゲートが第7の薄膜トランジスタのソースに接続され、ソースが前記第1のノードに接続され、ドレーンが上段のフィードバックモジュールに接続される第12の薄膜トランジスタと、ゲートが前記第4のノードに接続され、ソースが前記第2のノードに接続され、ドレーンが前記第1のノードに接続される第13の薄膜トランジスタとを有し、本段のシフト・レジスタが動作しない時に、前記第1のノードをローレベルに保持する第2のオン/オフモジュールと、

ゲートが第7の薄膜トランジスタのソースに接続され、ソースが前記第3のノードに接続され、ドレーンがローレベル信号端子に接続される第14の薄膜トランジスタと、ゲートが前記第4のノードに接続され、ソースが前記第3のノードに接続され、ドレーンがローレベル信号端子に接続される第15の薄膜トランジスタとを有し、本段のシフト・レジスタが動作しない時に前記第3のノードをローレベルに保持する第3のオン/オフモジュールと、備えることを特徴とする請求項2に記載のシフト・レジスタ。

【請求項4】

ゲートがオン/オフ信号端子に接続され、ソースが前記第1のノードに接続され、ドレーンがローレベル信号端子に接続される第16の薄膜トランジスタをさらに備えることを特徴とする請求項1ないし3の何れかに記載のシフト・レジスタ。

【請求項5】

ゲートがオン/オフ信号端子に接続され、ソースがリセット信号端子に接続され、ドレーンが前記第2のノードに接続される第17の薄膜トランジスタを更に備えることを特徴とする請求項1ないし3のいずれかに記載のシフト・レジスタ。

【請求項6】

直列に接続された複数のシフト・レジスタを備えるゲートライン駆動装置であって、前記シフト・レジスタは、

ゲートがプルアップノードとなる第1のノードに接続され、ソースがクロック信号端子に接続され、ドレーンが本段の出力端子に接続される第1の薄膜トランジスタと、

ゲートが下段のフィードバック信号端子に接続され、ソースが前記第1のノードに接続され、ドレーンがローレベル信号端子に接続される第2の薄膜トランジスタと、

ゲートが下段のフィードバック信号端子に接続され、ソースがプルダウンノードとなる第2のノードに接続され、ドレーンがローレベル信号端子に接続され、前述第2のノードが本段の出力端に接続される第3の薄膜トランジスタと、

前記第1のノードと本段の出力端子との間に接続されるコンデンサと、

上段のトリガー信号端子、クロック信号端子と前記第1のノードに接続され、且つ本段のフィードバック信号端子と本段のトリガー信号端子とに接続されるフィードバックモジュールと、

クロック信号端子と前記フィードバックモジュールと本段の出力端子との間に接続され、且つローレベル信号端子に接続されるオン/オフモジュールと、を備え、

前記フィードバックモジュールは上段のフィードバックモジュールのトリガー信号とクロック信号を受信して前記第1のノードのレベルをプルアップし、且つ上段のシフト・レジスタにフィードバック信号を出力し、下段のフィードバックモジュールにトリガー信号を出力し、前記オン/オフモジュールは、本段のシフト・レジスタが動作しない時に、本段のシフト・レジスタの出力端子をローレベルに保持することを特徴とするゲートライン駆動装置。

【請求項7】

前記フィードバックモジュールは、

ゲートが上段のフィードバックモジュールの第1のトリガー信号端子に接続され、ソースが第5の薄膜トランジスタのゲートに接続され、ドレーンがクロック信号端子に接続される第4の薄膜トランジスタと、

ゲートが第4の薄膜トランジスタのソースに接続され、ソースが前記第1のノードに接続され、ドレーンが上段のフィードバックモジュールの第2のトリガー信号端子に接続される第5の薄膜トランジスタと、

ゲートが前記第1のノードに接続され、ソースがクロック信号端子に接続され、ドレーンが本段のフィードバックノードとなる第3のノードに接続される第6の薄膜トランジスタとをさらに備えることを特徴とする請求項6に記載のゲートライン駆動装置。

【請求項8】

前記オン/オフモジュールは、

ゲートとドレーンとが共に接続されてクロック信号端子に接続され、ソースが第2のオン/オフモジュールと第3のオン/オフモジュールとに接続される第7の薄膜トランジスタと、ゲートがクロック信号端子に接続され、ソースがインターロックノードとなる第4のノードに接続され、ドレーンがローレベル信号端子に接続される第8の薄膜トランジスタと、ゲートとソースとが共に接続されてクロック信号端子に接続され、ドレーンが前記第4のノードに接続される第9の薄膜トランジスタとを有し、後述の第1のオン/オフモジュール、第2のオン/オフモジュールおよび第3のオン/オフモジュールを制御する第1段のオン/オフモジュールと、

ゲートがクロック信号端子に接続され、ソースが前記第2のノードに接続され、ドレーンがローレベル信号端子に接続される第10の薄膜トランジスタと、ゲートが前記第4のノードに接続され、ソースが前記第2のノードに接続され、ドレーンがローレベル信号端子に接続される第11の薄膜トランジスタとを有し、本段のシフト・レジスタが動作しない時に、本段の出力端子をローレベルに保持する第1のオン/オフモジュールと、

ゲートが第7の薄膜トランジスタのソースに接続され、ソースが前記第1のノードに接続され、ドレーンが上段のフィードバックモジュールに接続される第12の薄膜トランジスタと、ゲートが前記第4のノードに接続され、ソースが前記第2のノードに接続され、ドレーンが前記第1のノードに接続される第13の薄膜トランジスタとを有し、本段のシフト・レジスタが動作しない時に、前記第1のノードをローレベルに保持する第2のオン/オフモジュールと、

ゲートが第7の薄膜トランジスタのソースに接続され、ソースが前記第3のノードに接続

され、ドレーンがローレベル信号端子に接続される第14の薄膜トランジスタと、ゲートが前記第4のノードに接続され、ソースが前記第3のノードに接続され、ドレーンがローレベル信号端子に接続される第15の薄膜トランジスタとを有し、本段のシフト・レジスタが動作しない時に前記第3のノードをローレベルに保持する第3のオン/オフモジュールと、を備えることを特徴とする請求項7に記載のゲートライン駆動装置。

【請求項 9】

前記シフト・レジスタは、

ゲートがオン/オフ信号端子に接続され、ソースが前記第1のノードに接続され、ドレーンがローレベル信号端子に接続される第16の薄膜トランジスタをさらに備えることを特徴とする請求項6ないし8の何れかに記載のゲートライン駆動装置。

【請求項 10】

前記シフト・レジスタは、

ゲートがオン/オフ信号端子に接続され、ソースがリセット信号端子に接続され、ドレーンが前記第2のノードに接続される第17の薄膜トランジスタを更に備えることを特徴とする請求項6ないし8のいずれかに記載のゲートライン駆動装置。