

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成28年9月8日(2016.9.8)

【公表番号】特表2015-528601(P2015-528601A)

【公表日】平成27年9月28日(2015.9.28)

【年通号数】公開・登録公報2015-060

【出願番号】特願2015-526678(P2015-526678)

【国際特許分類】

G 06 F 12/08 (2016.01)

【F I】

G 06 F 12/08 5 1 3

G 06 F 12/08 5 0 9 Z

【手続補正書】

【提出日】平成28年7月19日(2016.7.19)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

マルチコアプロセッサの第1のコアに関連付けられ第1の属性に従って調整された、第1のスピン注入磁化反転磁気抵抗ランダムアクセスメモリ、S T T - M R A M、キャッシュであって、前記第1のコアの他のキャッシュ層に対する第1の下位レベルキャッシュである、第1のS T T - M R A Mキャッシュと、

マルチコアプロセッサの第2のコアに関連付けられ第2の属性に従って調整された、第2のS T T - M R A Mキャッシュであって、前記第2のコアの他のキャッシュ層に対する第2の下位レベルキャッシュであり、前記第1の属性は前記第2の属性と異なる、第2のS T T - M R A Mキャッシュとを含み、

少なくとも1つの他のコアは、前記第1のS T T - M R A Mキャッシュまたは前記第2のS T T - M R A Mキャッシュに関連付けられる、マルチコアプロセッサ。

【請求項2】

第3のS T T - M R A Mキャッシュおよび第4のS T T - M R A Mキャッシュを中間レベルキャッシュとしてさらに含む、請求項1に記載のマルチコアプロセッサ。

【請求項3】

前記第1のS T T - M R A Mキャッシュおよび前記第2のS T T - M R A Mキャッシュは各コアに埋め込まれているか、または各コアとモノリシックに統合されている、請求項1に記載のマルチコアプロセッサ。

【請求項4】

前記第1の属性および第2の属性は、少なくとも、レイテンシ、エネルギー、エネルギー遅延積、セキュリティ、電力、密度および／またはデータ信頼性を含む、請求項1に記載のマルチコアプロセッサ。

【請求項5】

各コアは、S T T - M R A Mキャッシュの1つのタイプに関連付けられる、請求項1に記載のマルチコアプロセッサ。

【請求項6】

前記マルチコアプロセッサの第3のコアに関連付けられ第3の属性に従って調整された

、第3のS T T - M R A M キャッシュをさらに含む、請求項1に記載のマルチコアプロセッサ。

【請求項7】

前記第1のS T T - M R A M キャッシュおよび前記第2のS T T - M R A M キャッシュは、同種下位レベル統合プロセスを利用して作製される、請求項1に記載のマルチコアプロセッサ。

【請求項8】

携帯電話、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム（P C S）ユニット、ポータブルデータユニット、および／または固定位置データユニットに統合される、請求項1に記載のマルチコアプロセッサ。

【請求項9】

マルチコアプロセッサ内のキャッシュを関連付けるための方法であって、

第1のスピニ注入磁化反転磁気抵抗ランダムアクセスメモリ、S T T - M R A M キャッシュを、前記マルチコアプロセッサの第1のコアに関連付け、第1の属性に従って調整するステップであって、前記第1のS T T - M R A M キャッシュは、前記第1のコアの他のキャッシュ層に対する第1の下位レベルキャッシュである、ステップと、

第2のS T T - M R A M キャッシュを、前記マルチコアプロセッサの第2のコアに関連付け、第2の属性に従って調整するステップであって、前記第2のS T T - M R A M キャッシュは、前記第2のコアの他のキャッシュ層に対する第2の下位レベルキャッシュであり、前記第1の属性は前記第2の属性と異なる、ステップと、

少なくとも1つの他のコアを、前記第1のS T T - M R A M キャッシュまたは前記第2のS T T - M R A M キャッシュに関連付けるステップと、

を含む、方法。

【請求項10】

前記関連付けるステップは、前記第1のS T T - M R A M キャッシュおよび前記第2のS T T - M R A M キャッシュを各コアに埋め込むか、または各コアとモノリシックに統合するステップを含む、請求項9に記載の方法。

【請求項11】

前記マルチコアプロセッサを、携帯電話、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム（P C S）ユニット、ポータブルデータユニット、および／または固定位置データユニットに統合するステップをさらに含む、請求項9に記載の方法。

【請求項12】

前記第1の属性および第2の属性は、少なくとも、レイテンシ、エネルギー、エネルギー遅延積、セキュリティ、電力、密度および／またはデータ信頼性を含む、請求項9に記載の方法。