(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2022 年 5 月 12 日 (12.05.2022)

WIPO | PCT

(10) 国际公布号
WO 2022/095159 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2020/131755

(22) 国际申请日: 2020 年 11 月 26 日 (26.11.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202011211809.0 2020年11月3日 (03.11.2020) CN

(71) 申请人: 武 汉 华 星 光 电 技 术 有 限 公 司 (**WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.**) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。

(72) 发明人: 吕 京 (**LV, Jing**); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。

(74) 代理人: 深 圳 紫 藤 知 识 产 权 代 理 有 限 公 司 (**PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.**); 中国广东省深圳市南山区粤海街道高新区社区高新南一道006号TCL工业研究院大厦A802, Guangdong 518057 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,

(54) **Title:** GOA CIRCUIT AND DRIVE METHOD THEREFOR, AND DISPLAY PANEL

(54) 发明名称: GOA 电路及其驱动方法、显示面板

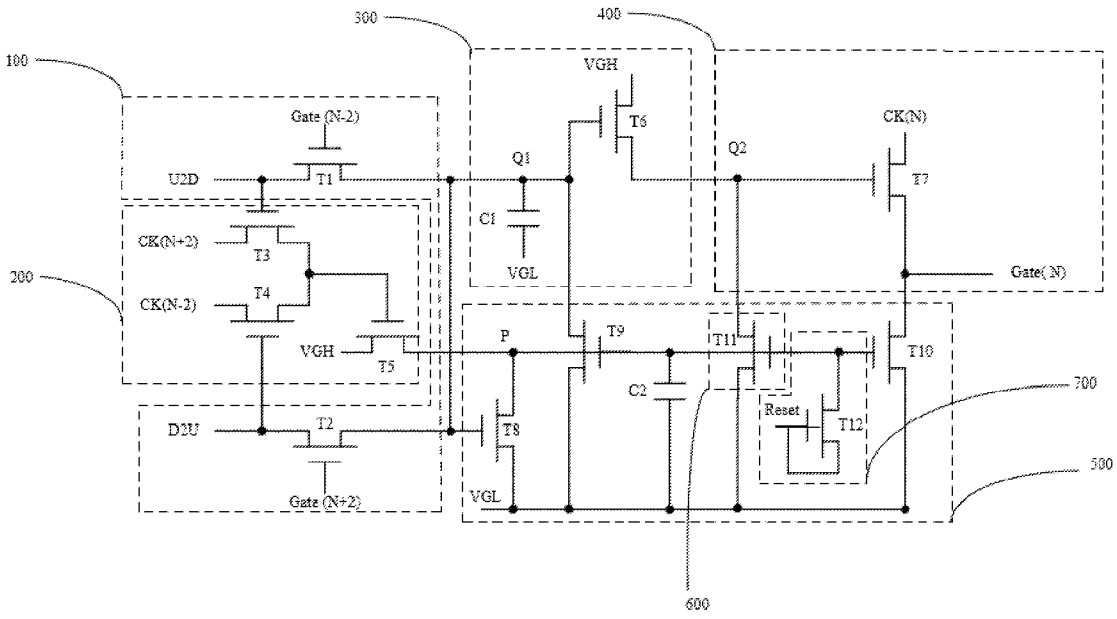


图 2

(57) **Abstract:** A GOA circuit and a drive method therefor, and a display panel. The GOA circuit comprises a GOA unit, the GOA unit comprises a forward and reverse scanning control module (100), a node signal control module (200), a voltage regulator module (300), an output control module (400), a first pull-down module (500) and a second pull-down module (600), and when the second pull-down module (600) is in a working state, the forward and reverse scanning control module (100) controls the voltage regulator module (300) to be in an off state, so that the GOA circuit has no transistor that is in an on state for a long time, thereby suppressing the threshold voltage offset of transistors.

[见续页]

WO 2022/095159 A1

MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

一　包括国际检索报告(条约第21条(3))。

(57) 摘要：一种GOA电路及其驱动方法、显示面板，GOA电路包括GOA单元，GOA单元包括正反向扫描控制模块(100)、节点信号控制模块(200)、稳压模块(300)、输出控制模块(400)、第一下拉模块(500)以及第二下拉模块(600)，当第二下拉模块(600)处于工作状态时，正反向扫描控制模块(100)控制稳压模块(300)处于关断状态，使得GOA电路无长期处于开态的晶体管，抑制晶体管的阈值电压偏移。

GOA电路及其驱动方法、显示面板

技术领域

[0001] 本发明涉及显示技术领域，尤其涉及一种GOA电路及其驱动方法、显示面板。

背景技术

[0002] GOA（Gate Driver On Array）电路是指利用现有薄膜晶体管液晶显示器array(阵列)制程将Gate（栅极）行扫描驱动信号电路制作在array基板上，实现对Gate逐行扫描的驱动方式的一项技术。

[0003] GOA电路包含多个晶体管，若某个晶体管长期处于开启状态，其阈值电压容易偏移，从而导致该晶体管无法正常工作，造成GOA电路输出失效引起显示异常。例如，以正向扫描为例，在图1所示的GOA电路单元中，晶体管T6的栅极连接的是高电位信号，此晶体管T6长期处于开启状态，其阈值电压会发生偏移；尤其在车载显示等高温工作状态下该阈值电压则会偏移加速，从而导致晶体管T6的薄膜晶体管(Thin Film Transistor, TFT)特性异常，造成GOA电路输出失效引起显示异常。

[0004] 因此，亟需一种GOA电路及其驱动方法、显示面板以解决上述技术问题。

发明概述

技术问题

[0005] 本发明提供的GOA电路及其驱动方法、显示面板，以解决现有的GOA电路包含多个晶体管，若某个晶体管长期处于开启状态，其阈值电压容易偏移，从而导致该晶体管无法正常工作，造成GOA电路输出失效引起显示异常的技术问题。

问题的解决方案

技术解决方案

[0006] 为解决上述问题，本发明提供的技术方案如下：

[0007] 本发明实施例提供一种GOA电路，包括M个级联的GOA单元，其中第N级GOA单元包括：

[0008] 正反向扫描控制模块，用于根据正向扫描控制信号或反向扫描控制信号控制所述GOA电路进行正向扫描或反向扫描；

[0009] 节点信号控制模块，与所述正反向扫描控制模块连接，用于根据第N+2级时钟信号和第N-2级时钟信号控制所述GOA电路在非工作阶段输出低电位的栅极驱动信号；

[0010] 稳压模块，通过第一节点与所述正反向扫描控制模块连接，用于在所述正反向扫描控制模块的控制下，维持所述第一节点的电位；

[0011] 输出控制模块，通过第二节点与所述稳压模块连接，用于根据本级时钟信号控制本级栅极驱动信号的输出；

[0012] 第一下拉模块，通过第三节点与所述节点信号控制模块连接，用于在所述节点信号控制模块的控制下，下拉本级栅极驱动信号的电位；以及

[0013] 第二下拉模块，通过所述第二节点与所述输出控制模块和所述稳压模块连接，用于下拉所述第二节点的电位，在所述节点信号控制模块的控制下，当所述第二下拉模块处于工作状态时，所述正反向扫描控制模块控制所述稳压模块处于关断状态。

[0014] 根据本发明实施例提供的GOA电路，所述正反向扫描控制模块包括第一晶体管和第二晶体管，所述第一晶体管的第一电极接入所述正向扫描控制信号，所述第一晶体管的栅极连接第N-2级栅极驱动信号；所述第二晶体管的第一电极接入所述反向扫描控制信号，所述第二晶体管的栅极接入第N+2级栅极驱动信号，所述第二晶体管的第二电极连接所述第一晶体管的第二电极。

[0015] 根据本发明实施例提供的GOA电路，所述节点控制模块包括第三晶体管、第四晶体管以及第五晶体管，所述第三晶体管的第一电极接入第N+2级时钟信号，所述第三晶体管的栅极与所述第一晶体管的第一电极连接；所述第四晶体管的第一电极接入第N-2级时钟信号，所述第四晶体管的栅极与所述第二晶体管的第一电极连接；所述第五晶体管的第一电极接入高电位信号，所述第五晶体管的第二电极通过所述第三节点与所述第一下拉模块连接，所述第五晶体管的栅极与所述第三晶体管的第二电极以及所述第四晶体管的第二电极连接。

[0016] 根据本发明实施例提供的GOA电路，所述稳压模块包括第六晶体管和第一存储

电容，所述第六晶体管的栅极通过所述第一节点与所述第一晶体管的第二电极以及所述第一存储电容的第一极板连接，所述第六晶体管的栅极连接所述高电位信号，所述第一存储电容的第二极板连接低电位信号。

[0017] 根据本发明实施例提供的GOA电路，所述输出控制模块包括第七晶体管，所述第七晶体管的第一电极与所述本级时钟信号连接，所述第七晶体管的第二电极与所述本级栅极驱动信号连接，所述第七晶体管的栅极通过所述第二节点与所述第六晶体管的第二电极连接。

[0018] 根据本发明实施例提供的GOA电路，所述第一下拉模块包括第八晶体管、第九晶体管、第十晶体管以及第二存储电容，所述第八晶体管的第一电极连接所述低电位信号，所述第八晶体管的栅极与所述第二晶体管的第二电极连接；所述第九晶体管的第一电极连接所述低电位信号，所述第九晶体管的第二电极通过所述第一节点与所述第七晶体管的栅极以及所述第一存储电容的第一极板连接；所述第十晶体管的第一电极连接所述低电位信号，所述第十晶体管的第一电极连接所述低电位信号，所述第十晶体管的栅极通过所述第三节点与所述第五晶体管的第二电极连接，所述第十晶体管的第二电极接入所述本级栅极驱动信号；所述第二存储电容的第二极板连接所述低电位信号。

[0019] 根据本发明实施例提供的GOA电路，所述第二下拉模块包括第十一晶体管，所述第十一晶体管的栅极通过所述第三节点与所述第五晶体管的第二电极、所述第九晶体管的栅极以及所述第二存储电容的第一极板连接，所述第十一晶体管的第一电极连接所述低电位信号，所述第十一晶体管的第二电极通过所述第二节点与所述第六晶体管的第二电极以及所述第七晶体管的栅极连接。

[0020] 根据本发明实施例提供的GOA电路，所述GOA电路还包括复位模块，所述复位模块包括第十二晶体管，所述第十二晶体管的栅极与所述第十二晶体管的第一电极连接且均接入复位信号，所述第十二晶体管的第二电极通过所述第三节点与所述第十晶体管的栅极连接。

[0021] 根据本发明实施例提供的GOA电路，所述GOA电路中的多个晶体管为低温多晶硅薄膜晶体管。

[0022] 本发明实施例提供一种显示面板，包括上述GOA电路，所述GOA电路包括M个级

联的GOA单元，其中第N级GOA单元包括：

[0023] 正反向扫描控制模块，用于根据正向扫描控制信号或反向扫描控制信号控制所述GOA电路进行正向扫描或反向扫描；

[0024] 节点信号控制模块，与所述正反向扫描控制模块连接，用于根据第N+2级时钟信号和第N-2级时钟信号控制所述GOA电路在非工作阶段输出低电位的栅极驱动信号；

[0025] 稳压模块，通过第一节点与所述正反向扫描控制模块连接，用于在所述正反向扫描控制模块的控制下，维持所述第一节点的电位；

[0026] 输出控制模块，通过第二节点与所述稳压模块连接，用于根据本级时钟信号控制本级栅极驱动信号的输出；

[0027] 第一下拉模块，通过第三节点与所述节点信号控制模块连接，用于在所述节点信号控制模块的控制下，下拉本级栅极驱动信号的电位；以及

[0028] 第二下拉模块，通过所述第二节点与所述输出控制模块和所述稳压模块连接，用于下拉所述第二节点的电位，在所述节点信号控制模块的控制下，当所述第二下拉模块处于工作状态时，所述正反向扫描控制模块控制所述稳压模块处于关断状态。

[0029] 根据本发明实施例提供的显示面板，所述正反向扫描控制模块包括第一晶体管和第二晶体管，所述第一晶体管的第一电极接入所述正向扫描控制信号，所述第一晶体管的栅极连接第N-2级栅极驱动信号；所述第二晶体管的第一电极接入所述反向扫描控制信号，所述第二晶体管的栅极接入第N+2级栅极驱动信号，所述第二晶体管的第二电极连接所述第一晶体管的第二电极。

[0030] 根据本发明实施例提供的显示面板，所述节点控制模块包括第三晶体管、第四晶体管以及第五晶体管，所述第三晶体管的第一电极接入第N+2级时钟信号，所述第三晶体管的栅极与所述第一晶体管的第一电极连接；所述第四晶体管的第一电极接入第N-2级时钟信号，所述第四晶体管的栅极与所述第二晶体管的第一电极连接；所述第五晶体管的第一电极接入高电位信号，所述第五晶体管的第二电极通过所述第三节点与所述第一下拉模块连接，所述第五晶体管的栅极与所述第三晶体管的第二电极以及所述第四晶体管的第二电极连接。

[0031] 根据本发明实施例提供的显示面板，所述稳压模块包括第六晶体管和第一存储电容，所述第六晶体管的栅极通过所述第一节点与所述第一晶体管的第二电极以及所述第一存储电容的第一极板连接，所述第六晶体管的栅极连接所述高电位信号，所述第一存储电容的第二极板连接低电位信号。

[0032] 根据本发明实施例提供的显示面板，所述输出控制模块包括第七晶体管，所述第七晶体管的第一电极与所述本级时钟信号连接，所述第七晶体管的第二电极与所述本级栅极驱动信号连接，所述第七晶体管的栅极通过所述第二节点与所述第六晶体管的第二电极连接。

[0033] 根据本发明实施例提供的显示面板，所述第一下拉模块包括第八晶体管、第九晶体管、第十晶体管以及第二存储电容，所述第八晶体管的第一电极连接所述低电位信号，所述第八晶体管的栅极与所述第二晶体管的第二电极连接；所述第九晶体管的第一电极连接所述低电位信号，所述第九晶体管的第二电极通过所述第一节点与所述第七晶体管的栅极以及所述第一存储电容的第一极板连接；所述第十晶体管的第一电极连接所述低电位信号，所述第十晶体管的第一电极连接所述低电位信号，所述第十晶体管的栅极通过所述第三节点与所述第五晶体管的第二电极连接，所述第十晶体管的第二电极接入所述本级栅极驱动信号；所述第二存储电容的第二极板连接所述低电位信号。

[0034] 根据本发明实施例提供的显示面板，所述第二下拉模块包括第十一晶体管，所述第十一晶体管的栅极通过所述第三节点与所述第五晶体管的第二电极、所述第九晶体管的栅极以及所述第二存储电容的第一极板连接，所述第十一晶体管的第一电极连接所述低电位信号，所述第十一晶体管的第二电极通过所述第二节点与所述第六晶体管的第二电极以及所述第七晶体管的栅极连接。

[0035] 根据本发明实施例提供的显示面板，所述GOA电路还包括复位模块，所述复位模块包括第十二晶体管，所述第十二晶体管的栅极与所述第十二晶体管的第一电极连接且均接入复位信号，所述第十二晶体管的第二电极通过所述第三节点与所述第十晶体管的栅极连接。

[0036] 根据本发明实施例提供的显示面板，所述GOA电路中的多个晶体管为低温多晶硅薄膜晶体管。

[0037] 本发明实施例提供一种GOA电路驱动方法，包括以下步骤：

[0038] 输入阶段，所述GOA电路中的正反向扫描控制模块连接的正向扫描控制信号使稳压模块和输出控制模块工作，节点信号控制模块保持第一下拉模块和第二下拉模块处于关断状态，所述输出控制模块写入本级栅极驱动信号；

[0039] 输出阶段，所述本级时钟信号使所述输出控制模块发生自举效应，所述输出控制模块写入所述本级栅极驱动信号，所述本级栅极驱动信号驱动像素驱动电路中的驱动晶体管工作；

[0040] 第一下拉阶段，所述输出控制模块写入所述本级栅极驱动信号；以及

[0041] 第二下拉阶段，所述第一下拉模块和所述第二下拉模块处于工作状态，下拉所述本级栅极驱动信号的电位，所述正反向扫描控制模块控制所述稳压模块处于关断状态，所述输出控制模块处于关断状态，所述输出控制模块的输出端写入低电位信号。

[0042] 根据本发明实施例提供的GOA电路驱动方法，还包括复位阶段，所述复位阶段在所述输入阶段之前，所述第一下拉模块和所述第二下拉模块处于工作状态，所述输出控制模块的输出端写入所述低电位信号。

发明的有益效果

有益效果

[0043] 本发明的有益效果为：本发明提供的GOA电路及其驱动方法、显示面板，通过增加第二下拉模块，第二下拉模块通过第二节点与输出控制模块和稳压模块连接，用于下拉第二节点的电位，在节点信号控制模块的控制下，当第二下拉模块处于工作状态时，正反向扫描控制模块控制所述稳压模块处于关断状态，从而避免稳压模块长期处于接通状态，使得GOA电路中无长期处于开态的晶体管，从而抑制晶体管的阈值电压偏移，提高GOA电路的信赖性。

对附图的简要说明

附图说明

[0044] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的

前提下，还可以根据这些附图获得其他的附图。

[0045] 图1为现有技术中的GOA电路的电路结构示意图；

[0046] 图2为本发明实施例提供的一种GOA电路的电路结构示意图；

[0047] 图3为本发明实施例提供的一种GOA电路的工作时序图。

发明实施例

本发明的实施方式

[0048] 以下各实施例的说明是参考附加的图示，用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语，例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本发明，而非用以限制本发明。在图中，结构相似的单元是用以相同标号表示。

[0049] 本发明针对现有技术的GOA电路、液晶显示面板及显示装置，以解决现有的GOA电路包含多个晶体管，若某个晶体管长期处于开启状态，其阈值电压容易偏移，从而导致该晶体管无法正常工作，造成GOA电路输出失效引起显示异常，本实施例能够解决该缺陷。

[0050] 请参阅图2，本发明实施例提供的GOA电路，包括M个级联的GOA单元，其中第N级GOA单元包括：正反向扫描控制模块100、节点信号控制模块200、稳压模块300、输出控制模块400、第一下拉模块500以及第二下拉模块600。

[0051] 所述正反向扫描控制模块100，用于根据正向扫描控制信号U2D或反向扫描控制信号D2U控制所述GOA电路进行正向扫描或反向扫描。

[0052] 所述节点信号控制模块200，与所述正反向扫描控制模块100连接，用于根据第N+2级时钟信号CK(N+2)和第N-2级时钟信号CK(N-2)控制所述GOA电路在非工作阶段输出低电位的栅极驱动信号。

[0053] 所述稳压模块300通过第一节点Q1与所述正反向扫描控制模块100连接，用于在所述正反向扫描控制模块100的控制下，维持所述第一节点Q1的电位。

[0054] 所述输出控制模块400通过第二节点Q2与所述稳压模块300连接，用于根据本级时钟信号CK(N)控制本级栅极驱动信号Gate(N)的输出。

[0055] 所述第一下拉模块500通过第三节点P与所述节点信号控制模块200连接，用于

在所述节点信号控制模块200的控制下，下拉本级栅极驱动信号Gate(N)的电位。

[0056] 所述第二下拉模块600通过所述第二节点Q2与所述输出控制模块400和所述稳压模块300连接，用于下拉所述第二节点Q2的电位，在所述节点信号控制模块200的控制下，当所述第二下拉模块600处于工作状态时，所述正反向扫描控制模块100控制所述稳压模块300处于关断状态，从而抑制晶体管的阈值电压偏移，提高了所述GOA电路的信赖性。

[0057] 在本发明中，请参阅图2和图3，所述GOA电路包括输入阶段t1、输出阶段t2、第一下拉阶段t3以及第二下拉阶段t4。

[0058] 当显示面板处于正向扫描阶段时，所述正向扫描控制信号U2D为高电位，所述反向扫描控制信号D2U为低电位，此时所述GOA电路由上向下逐行扫描，反之，当显示面板处于反向扫描阶段时，所述正向扫描控制信号U2D为低电位，所述反向扫描控制信号D2U为高电位，此时所述GOA电路由下向上逐行扫描。

[0059] 所述正反向扫描控制模块100包括第一晶体管T1和第二晶体管T2，所述第一晶体管T1的第一电极接入所述正向扫描控制信号U2D，所述第一晶体管T1的栅极连接第N-2级栅极驱动信号Gate(N-2)；所述第二晶体管T2的第一电极接入所述反向扫描控制信号D2U，所述第二晶体管T2的栅极接入第N+2级栅极驱动信号Gate(N+2)，所述第二晶体管T2的第二电极连接所述第一晶体管T1的第二电极；其中，所述第一晶体管T1用于在所述输入阶段t1时使得所述节点信号控制模块200、所述稳压模块300以及所述输出控制模块400工作，使得所述输出控制模块400的输出端写入所述本级栅极驱动信号Gate(N)；所述第二晶体管T2用于在所述第二下拉阶段t4使所述第一下拉模块500和所述第二下拉模块600工作。

[0060] 所述节点信号控制模块200包括第三晶体管T3、第四晶体管T4以及第五晶体管T5，所述第三晶体管T3的第一电极接入第N+2级时钟信号Gate(N+2)，所述第三晶体管T3的栅极与所述第一晶体管T1的第一电极连接；所述第四晶体管T4的第一电极接入第N-2级时钟信号CK(N-2)，所述第四晶体管T4的栅极与所述第二晶体管T2的第一电极连接；所述第五晶体管T5的第一电极接入高电位信号VGH，所述第五晶体管T5的第二电极通过所述第三节点P与所述第一下拉模块500连接，所

述第五晶体管T5的栅极与所述第三晶体管T3的第二电极以及所述第四晶体管T4的第二电极连接。

[0061] 所述稳压模块300包括第六晶体管T6和第一存储电容C1，所述第六晶体管T6的栅极通过所述第一节点Q1与所述第一晶体管T1的第二电极以及所述第一存储电容C1的第一极板连接，所述第六晶体管T6的第一电极连接所述高电位信号VGH，所述第一存储电容C1的第二极板连接低电位信号VGL；所述第一存储电容C1用于在所述输入阶段t1、所述输出阶段t2以及所述第一下拉阶段t3维持所述输出控制模块400工作，使得所述输出控制模块400的输出端写入所述本级时钟信号CK(N)。

[0062] 所述输出控制模块400包括第七晶体管T7，所述第七晶体管T7的第一电极与所述本级时钟信号CK(N)连接，所述第七晶体管T7的第二电极与所述本级栅极驱动信号连接Gate(N)，所述第七晶体管T7的栅极通过所述第二节点Q2与所述第六晶体管T6的第二电极连接。

[0063] 所述第一下拉模块500包括第八晶体管T8、第九晶体管T9、第十晶体管T10以及第二存储电容C2，所述第八晶体管T8的第一电极连接所述低电位信号VGL，所述第八晶体管T8的栅极与所述第二晶体管T2的第二电极连接；所述第九晶体管T9的第一电极连接所述低电位信号VGL，所述第九晶体管T9的第二电极通过所述第一节点Q1与所述第六晶体管T6的栅极以及所述第一存储电容C1的第一极板连接；所述第十晶体管T10的第一电极连接所述低电位信号VGL，所述第十晶体管T10的栅极通过所述第三节点P与所述第五晶体管T5的第二电极连接，所述第十晶体管T10的第二电极接入所述本级栅极驱动信号Gate(N)；所述第二存储电容C2的第二极板连接所述低电位信号VGL，所述第二存储电容C2用于维持所述第九晶体管T9和所述第十晶体管T10的栅极电压。

[0064] 所述第二下拉模块600包括第十一晶体管T11，所述第十一晶体管T11的栅极通过所述第三节点P与所述第五晶体管T5的第二电极、所述第九晶体管T9的栅极以及所述第二存储电容C2的第一极板连接，所述第十一晶体管T11的第一电极连接所述低电容信号VGL，所述第十一晶体管T11的第二电极通过所述第二节点Q2与所述第六晶体管T6的第二电极以及所述第七晶体管T7的栅极连接；本申请相比

现有的GOA电路增加了该所述第二下拉模块600，具体增加了所述第十一晶体管T11，由于现有技术中的所述稳压模块300中的所述第六晶体管T6的栅极接入高电位信号VGH，因此所述第六晶体管T6一直处于开启状态；而本申请中的所述稳压模块300中的所述第六晶体管T6的栅极连接所述第一节点Q1，所述第六晶体管T6的第一电极接入高电位信号VGH，从而通过所述第十一晶体管T11的设计使得所述第六晶体管T6被关断时，所述第二节点Q2处的电位接入低电位信号VGL，所述输出控制模块400中的所述第七晶体管T7被关断。

[0065] 所述GOA电路还包括复位模块700，所述复位模块700包括第十二晶体管T12，所述第十二晶体管T12的栅极与所述第十二晶体管T12的第一电极连接且均接入复位信号，所述第十二晶体管T12的第二电极通过所述第三节点P与所述第十晶体管T10的栅极连接。

[0066] 需要说明的是，位于所述GOA电路中的多个晶体管为场效应晶体管；进一步地，位于所述GOA电路中的多个晶体管为薄膜晶体管；更进一步地，位于所述GOA电路中的多个晶体管为低温多晶硅薄膜晶体管。为区分晶体管中除栅极以外的源极与漏极，本发明的所述第一电极可以为漏极或源极的一者；相应地，所述第二电极为源极或漏极中的另一者。

[0067] 请参阅图2和图3，本发明实施例还提供一种GOA电路的驱动方法，用于上述GOA驱动电路，包括以下步骤：

[0068] 输入阶段t1，所述GOA电路中的正反向扫描控制模块100连接的正向扫描控制信号U2D使稳压模块300和输出控制模块400工作，节点信号控制模块200保持第一下拉模块500和第二下拉模块600处于关断状态，所述输出控制模块400写入本级栅极驱动信号Gate(N)；

[0069] 具体地，在所述输入阶段t1，在所述第N-2级栅极驱动信号为高电平时，所述正反向扫描控制模块100中的所述第一晶体管T1导通，所述第一晶体管T1的第一电极写入所述正向扫描控制信号U2D并对所述第一存储电容C1充电，所述第一节点Q1的电位被拉高至高电平，由于所述稳压模块300中的所述第六晶体管T6的第一电极写入所述高电位信号VGH，所述第二节点Q2的电位也变为高电平，所述输出控制模块400中的所述第七晶体管T7导通，所述输出控制模块400的输出端写

入所述本级时钟信号CK(N)；与此同时，所述第一下拉模块500中的所述第八晶体管T8导通，由于所述第八晶体管T8的第一电极写入所述低电位信号VGL，所述第三节点P的电位被拉低，所述第一下拉模块500中的第九晶体管T9和第十晶体管T10、以及所述第二下拉模块600中的第十一晶体管T11被关断。

[0070] 在所述第N-2级栅极驱动信号Gate(N-2)为低电平时，所述正反向扫描控制模块100中的所述第一晶体管T1被关断，所述第一存储电容C1中存储的信号维持所述第一节点Q1的电位为高电平，所述稳压模块300中的所述第六晶体管T6导通，所述六晶体管的第一电极写入高电位信号VGH，所述第二节点Q2的电位保持高电平，所述输出控制模块400中的所述第七晶体管T7导通，所述输出控制模块400的输出端写入所述本级时钟信号CK(N)。

[0071] 输出阶段t2，所述本级时钟信号CK(N)使所述输出控制模块400发生自举效应，所述输出控制模块400写入所述本级栅极驱动信号Gate(N)，所述本级栅极驱动信号Gate(N)驱动像素驱动电路中的驱动晶体管工作。

[0072] 具体地，由于所述第一存储电容C1中存储的信号维持所述第一节点Q1和所述第二节点Q2处的电位，所以所述第七晶体管T7维持导通；与此同时，所述第一下拉模块500中的所述第九晶体管T9和所述第十晶体管T10、以及所述第二下拉模块600中的所述第十一晶体管T11继续写入所述低电位信号VGL，所述第九晶体管T9、所述第十晶体管T10以及所述第十一晶体管T11被关断；所述第七晶体管T7维持导通使得所述第N级时钟信号CK(N)为高电平时，所述第七晶体管T7的栅极(即所述第二电位处)发生自举效应，所述第二电位处的电位被拉高至2*VGH-VGL；所述第七晶体管T7充分打开，此时所述输出控制模块400的输出端Gate(N)为全摆幅输出，所述输出控制模块400的输出端Gate(N)写入所述第N级时钟信号CK(N)载入的高电位信号VGH，从而为像素驱动电路的驱动晶体管提供栅极驱动信号。

[0073] 第一下拉阶段t3，所述输出控制模块400写入所述本级栅极驱动信号Gate(N)。

[0074] 具体地，所述第N级时钟信号CK(N)由高电平变为低电平，所述第七晶体管T7的栅极(即所述第二电位处)处自举效应消失，所述第一存储电容C1中存储的信号继续维持所述第一节点Q1与所述第二节点Q2处的电位，所述第七晶体管T7仍维

持充分打开状态，所述节点信号控制模块200中的所述第二晶体管T2仍维持导通；所述第九晶体管T9、所述第十晶体管T10以及所述第十一晶体管T11仍被关断；所述输出控制模块400的输出端Gate(N)写入所述第N级时钟信号CK(N)载入的低电位信号VGL，此时所述输出控制模块400的输出端Gate(N)被迅速拉低至低电平。

[0075] 第二下拉阶段t4，所述第一下拉模块500和所述第二下拉模块600处于工作状态，下拉所述本级栅极驱动信号Gate(N)的电位，所述正反向扫描控制模块100控制所述稳压模块300处于关断状态，所述输出控制模块400处于关断状态，所述输出控制模块400的输出端写入低电位信号VGL。

[0076] 具体地，第N+2级时钟信号CK(N+2)以及第N+2级栅极驱动信号Gate(N+2)均由高电平变为低电平，所述正反向扫描控制模块100中的所述第二晶体管T2和所述节点信号控制模块200中的所述第五晶体管T5导通，所述第一节点Q1的电位被拉低至低电平，所述第三节点P的电位被拉高至高电平，因此，所述第一下拉模块500中的所述第九晶体管T9和所述第十晶体管T10，以及所述第二下拉模块600中的所述第十一晶体管T11导通，所述第一节点Q1和所述第二节点Q2处的电位均被拉低至低电平，所述稳压模块300中的所述第六晶体管T6被关断，所述输出控制模块400中的所述第七晶体管T7被关断，所述输出控制模块400的输出端Gate(N)写入所述低电位信号VGL，从而避免了所述第六晶体管T6一直处于开启状态；与此同时，所述第二存储电容C2进行充电，所述第九晶体管T9、所述第十晶体管T10以及所述第十一晶体管T11仍保持导通，以维持输出稳定性。

[0077] 进一步地，所述GOA电路还包括复位模块700，相应地，所述GOA电路的驱动方法还包括复位阶段，所述复位阶段在所述输入阶段t1之前，在一帧开始之前，所述复位信号为高电位信号VGH，所述复位模块700中的所述第十二晶体管T12打开，所述第三节点P处的电位被预拉高至高电位，因此，所述第一下拉模块和所述第二下拉模块处于工作状态，其中，所述第一下拉模块500中的所述第九晶体管T9和所述第十晶体管T10、以及所述第二下拉模块600中的所述第十一晶体管T11导通，所述输出控制模块400的输出端Gate(N)写入所述第N级时钟信号CK(N)载入的低电位信号VGL；之后，所述复位信号由高电位信号VGH变为低电位信号V

GL，所述复位模块700中的所述第十二晶体管T12被关断，此时等待所述输入阶段t1的到来。

[0078] 本发明还提供一种显示面板，其包括上述任意一种GOA电路，该显示面板可以为液晶显示面板。

[0079] 有益效果为：本发明实施例提供的GOA电路及其驱动方法、显示面板，通过增加第二下拉模块，第二下拉模块通过第二节点与输出控制模块和稳压模块连接，用于下拉第二节点的电位，在节点信号控制模块的控制下，当第二下拉模块处于工作状态时，正反向扫描控制模块控制所述稳压模块处于关断状态，从而避免稳压模块长期处于接通状态，使得GOA电路中无长期处于开态的晶体管，从而抑制晶体管的阈值电压偏移，提高GOA电路的信赖性。

[0080] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1] 一种GOA电路，包括M个级联的GOA单元，其中第N级GOA单元包括：

正反向扫描控制模块，用于根据正向扫描控制信号或反向扫描控制信号控制所述GOA电路进行正向扫描或反向扫描；

节点信号控制模块，与所述正反向扫描控制模块连接，用于根据第N+2级时钟信号和第N-2级时钟信号控制所述GOA电路在非工作阶段输出低电位的栅极驱动信号；

稳压模块，通过第一节点与所述正反向扫描控制模块连接，用于在所述正反向扫描控制模块的控制下，维持所述第一节点的电位；

输出控制模块，通过第二节点与所述稳压模块连接，用于根据本级时钟信号控制本级栅极驱动信号的输出；

第一下拉模块，通过第三节点与所述节点信号控制模块连接，用于在所述节点信号控制模块的控制下，下拉本级栅极驱动信号的电位；以及

第二下拉模块，通过所述第二节点与所述输出控制模块和所述稳压模块连接，用于下拉所述第二节点的电位，在所述节点信号控制模块的控制下，当所述第二下拉模块处于工作状态时，所述正反向扫描控制模块控制所述稳压模块处于关断状态。

[权利要求 2] 根据权利要求1所述的GOA电路，其中所述正反向扫描控制模块包括第一晶体管和第二晶体管，所述第一晶体管的第一电极接入所述正向扫描控制信号，所述第一晶体管的栅极连接第N-2级栅极驱动信号；所述第二晶体管的第一电极接入所述反向扫描控制信号，所述第二晶体管的栅极接入第N+2级栅极驱动信号，所述第二晶体管的第二电极连接所述第一晶体管的第二电极。

[权利要求 3] 根据权利要求2所述的GOA电路，其中所述节点控制模块包括第三晶体管、第四晶体管以及第五晶体管，所述第三晶体管的第一电极接入第N+2级时钟信号，所述第三晶体管的栅极与所述第一晶体管的第一电极连接；所述第四晶体管的第一电极接入第N-2级时钟信号，所述第

四晶体管的栅极与所述第二晶体管的第一电极连接；所述第五晶体管的第一电极接入高电位信号，所述第五晶体管的第二电极通过所述第三节点与所述第一下拉模块连接，所述第五晶体管的栅极与所述第三晶体管的第二电极以及所述第四晶体管的第二电极连接。

[权利要求 4] 根据权利要求3所述的GOA电路，其中所述稳压模块包括第六晶体管和第一存储电容，所述第六晶体管的栅极通过所述第一节点与所述第一晶体管的第二电极以及所述第一存储电容的第一极板连接，所述第六晶体管的栅极连接所述高电位信号，所述第一存储电容的第二极板连接低电位信号。

[权利要求 5] 根据权利要求4所述的GOA电路，其中所述输出控制模块包括第七晶体管，所述第七晶体管的第一电极与所述本级时钟信号连接，所述第七晶体管的第二电极与所述本级栅极驱动信号连接，所述第七晶体管的栅极通过所述第二节点与所述第六晶体管的第二电极连接。

[权利要求 6] 根据权利要求5所述的GOA电路，其中所述第一下拉模块包括第八晶体管、第九晶体管、第十晶体管以及第二存储电容，所述第八晶体管的第一电极连接所述低电位信号，所述第八晶体管的栅极与所述第二晶体管的第二电极连接；所述第九晶体管的第一电极连接所述低电位信号，所述第九晶体管的第二电极通过所述第一节点与所述第七晶体管的栅极以及所述第一存储电容的第一极板连接；所述第十晶体管的第一电极连接所述低电位信号，所述第十晶体管的第一电极连接所述低电位信号，所述第十晶体管的栅极通过所述第三节点与所述第五晶体管的第二电极连接，所述第十晶体管的第二电极接入所述本级栅极驱动信号；所述第二存储电容的第二极板连接所述低电位信号。

[权利要求 7] 根据权利要求6所述的GOA电路，其中所述第二下拉模块包括第十一晶体管，所述第十一晶体管的栅极通过所述第三节点与所述第五晶体管的第二电极、所述第九晶体管的栅极以及所述第二存储电容的第一极板连接，所述第十一晶体管的第一电极连接所述低电位信号，所述第十一晶体管的第二电极通过所述第二节点与所述第六晶体管的第二电

极以及所述第七晶体管的栅极连接。

[权利要求 8] 根据权利要求7所述的GOA电路，其中所述GOA电路还包括复位模块，所述复位模块包括第十二晶体管，所述第十二晶体管的栅极与所述第十二晶体管的第一电极连接且均接入复位信号，所述第十二晶体管的第二电极通过所述第三节点与所述第十晶体管的栅极连接。

[权利要求 9] 根据权利要求1所述的GOA电路，其中所述GOA电路中的多个晶体管为低温多晶硅薄膜晶体管。

[权利要求 10] 一种显示面板，包括上述GOA电路，所述GOA电路包括M个级联的GOA单元，其中第N级GOA单元包括：

正反向扫描控制模块，用于根据正向扫描控制信号或反向扫描控制信号控制所述GOA电路进行正向扫描或反向扫描；

节点信号控制模块，与所述正反向扫描控制模块连接，用于根据第N+2级时钟信号和第N-2级时钟信号控制所述GOA电路在非工作阶段输出低电位的栅极驱动信号；

稳压模块，通过第一节点与所述正反向扫描控制模块连接，用于在所述正反向扫描控制模块的控制下，维持所述第一节点的电位；

输出控制模块，通过第二节点与所述稳压模块连接，用于根据本级时钟信号控制本级栅极驱动信号的输出；

第一下拉模块，通过第三节点与所述节点信号控制模块连接，用于在所述节点信号控制模块的控制下，下拉本级栅极驱动信号的电位；以及

第二下拉模块，通过所述第二节点与所述输出控制模块和所述稳压模块连接，用于下拉所述第二节点的电位，在所述节点信号控制模块的控制下，当所述第二下拉模块处于工作状态时，所述正反向扫描控制模块控制所述稳压模块处于关断状态。

[权利要求 11] 根据权利要求10所述的显示面板，其中所述正反向扫描控制模块包括第一晶体管和第二晶体管，所述第一晶体管的第一电极接入所述正向扫描控制信号，所述第一晶体管的栅极连接第N-2级栅极驱动信号；

所述第二晶体管的第一电极接入所述反向扫描控制信号，所述第二晶体管的栅极接入第N+2级栅极驱动信号，所述第二晶体管的第二电极连接所述第一晶体管的第二电极。

[权利要求 12] 根据权利要求11所述的显示面板，其中所述节点控制模块包括第三晶体管、第四晶体管以及第五晶体管，所述第三晶体管的第一电极接入第N+2级时钟信号，所述第三晶体管的栅极与所述第一晶体管的第一电极连接；所述第四晶体管的第一电极接入第N-2级时钟信号，所述第四晶体管的栅极与所述第二晶体管的第一电极连接；所述第五晶体管的第一电极接入高电位信号，所述第五晶体管的第二电极通过所述第三节点与所述第一下拉模块连接，所述第五晶体管的栅极与所述第三晶体管的第二电极以及所述第四晶体管的第二电极连接。

[权利要求 13] 根据权利要求12所述的显示面板，其中所述稳压模块包括第六晶体管和第一存储电容，所述第六晶体管的栅极通过所述第一节点与所述第一晶体管的第二电极以及所述第一存储电容的第一极板连接，所述第六晶体管的栅极连接所述高电位信号，所述第一存储电容的第二极板连接低电位信号。

[权利要求 14] 根据权利要求13所述的显示面板，其中所述输出控制模块包括第七晶体管，所述第七晶体管的第一电极与所述本级时钟信号连接，所述第七晶体管的第二电极与所述本级栅极驱动信号连接，所述第七晶体管的栅极通过所述第二节点与所述第六晶体管的第二电极连接。

[权利要求 15] 根据权利要求14所述的显示面板，其中所述第一下拉模块包括第八晶体管、第九晶体管、第十晶体管以及第二存储电容，所述第八晶体管的第一电极连接所述低电位信号，所述第八晶体管的栅极与所述第二晶体管的第二电极连接；所述第九晶体管的第一电极连接所述低电位信号，所述第九晶体管的第二电极通过所述第一节点与所述第七晶体管的栅极以及所述第一存储电容的第一极板连接；所述第十晶体管的第一电极连接所述低电位信号，所述第十晶体管的第一电极连接所述低电位信号，所述第十晶体管的栅极通过所述第三节点与所述第五晶

体管的第二电极连接，所述第十晶体管的第二电极接入所述本级栅极驱动信号；所述第二存储电容的第二极板连接所述低电位信号。

[权利要求 16] 根据权利要求15所述的显示面板，其中所述第二下拉模块包括第十一晶体管，所述第十一晶体管的栅极通过所述第三节点与所述第五晶体管的第二电极、所述第九晶体管的栅极以及所述第二存储电容的第一极板连接，所述第十一晶体管的第一电极连接所述低电位信号，所述第十一晶体管的第二电极通过所述第二节点与所述第六晶体管的第二电极以及所述第七晶体管的栅极连接。

[权利要求 17] 根据权利要求16所述的显示面板，其中所述GOA电路还包括复位模块，所述复位模块包括第十二晶体管，所述第十二晶体管的栅极与所述第十二晶体管的第一电极连接且均接入复位信号，所述第十二晶体管的第二电极通过所述第三节点与所述第十晶体管的栅极连接。

[权利要求 18] 根据权利要求10所述的显示面板，其中所述GOA电路中的多个晶体管为低温多晶硅薄膜晶体管。

[权利要求 19] 一种GOA电路驱动方法，包括以下步骤：

输入阶段，所述GOA电路中的正反向扫描控制模块连接的正向扫描控制信号使稳压模块和输出控制模块工作，节点信号控制模块保持第一下拉模块和第二下拉模块处于关断状态，所述输出控制模块写入本级栅极驱动信号；

输出阶段，所述本级时钟信号使所述输出控制模块发生自举效应，所述输出控制模块写入所述本级栅极驱动信号，所述本级栅极驱动信号驱动像素驱动电路中的驱动晶体管工作；

第一下拉阶段，所述输出控制模块写入所述本级栅极驱动信号；以及第二下拉阶段，所述第一下拉模块和所述第二下拉模块处于工作状态，下拉所述本级栅极驱动信号的电位，所述正反向扫描控制模块控制所述稳压模块处于关断状态，所述输出控制模块处于关断状态，所述输出控制模块的输出端写入低电位信号。

[权利要求 20] 根据权利要求19所述的GOA电路驱动方法，其中还包括复位阶段，所

述复位阶段在所述输入阶段之前，所述第一下拉模块和所述第二下拉模块处于工作状态，所述输出控制模块的输出端写入所述低电位信号。

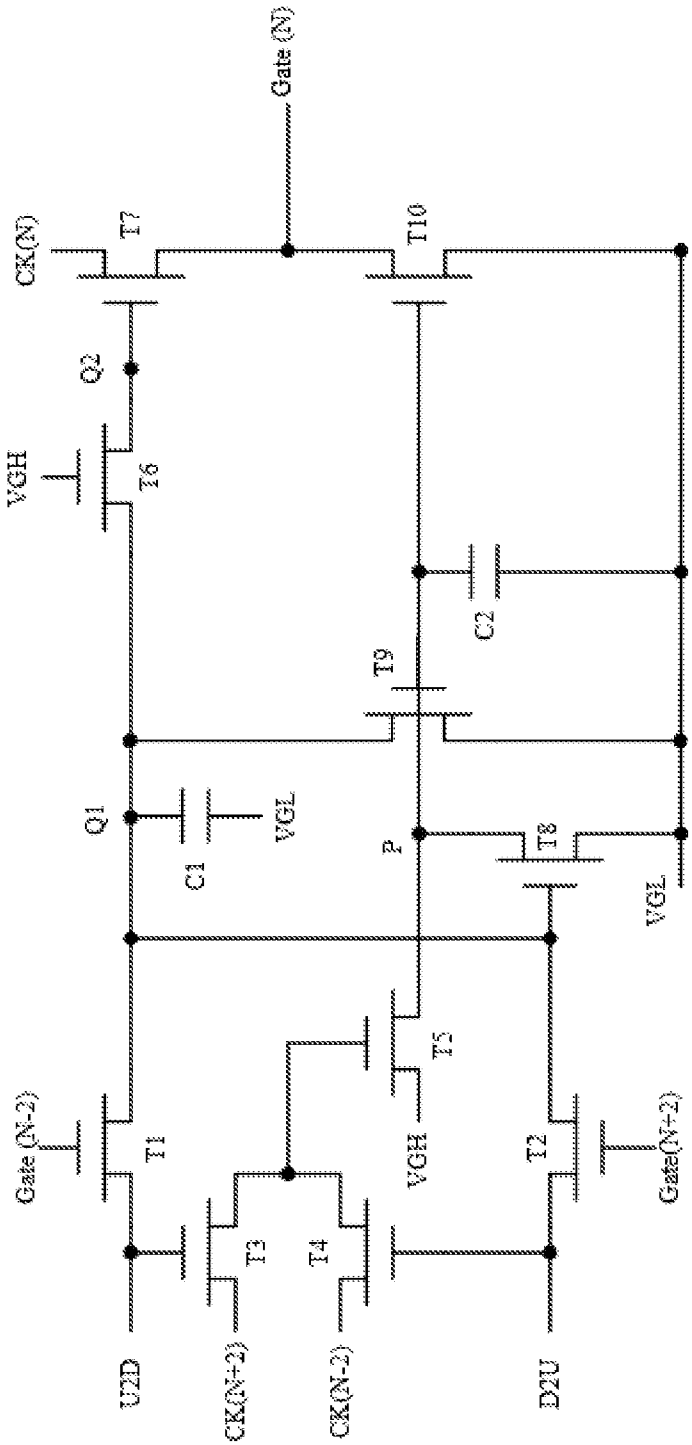

Gate (N)
CK(N)
T7
T10
Q2
VGH
T6
C2
T9
Q1
C1
VGL
P
T8
VGL
T5
Gate (N-2)
T1
VGH
T2
Gate(N+2)
T3
T4
U2D
CK(N+2)
CK(N-2)
D2U

图 1

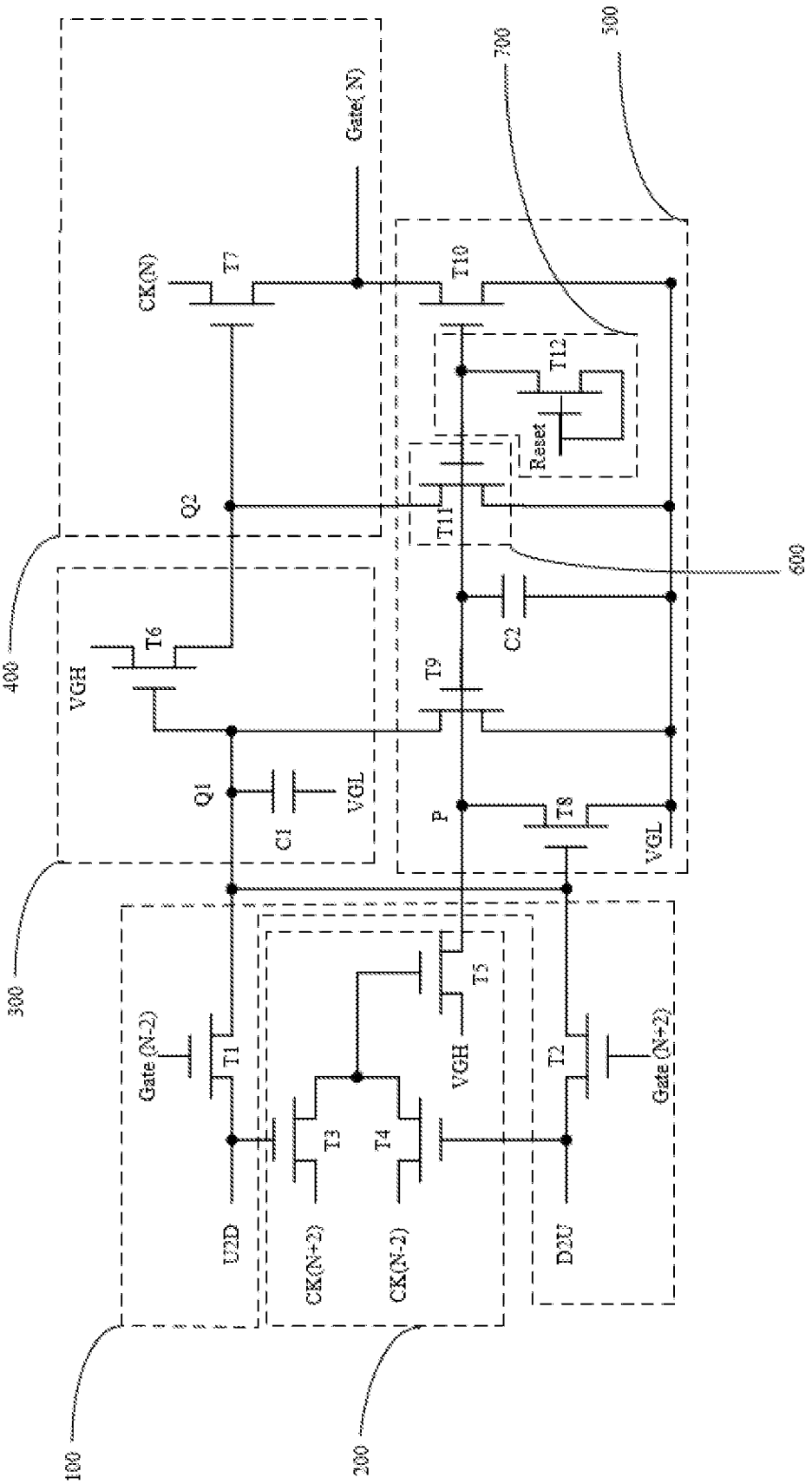

Gate(N)
700
500
CK(N)
T7
T10
T12
Reset
Q2
T11
600
400
T6
VGH
C2
T9
Q1
C1
VGL
P
T8
VGL
300
Gate(N-2)
T1
T5
VGH
T2
Gate(N+2)
T3
T4
U2D
CK(N+2)
CK(N-2)
D2U
100
200

图 2

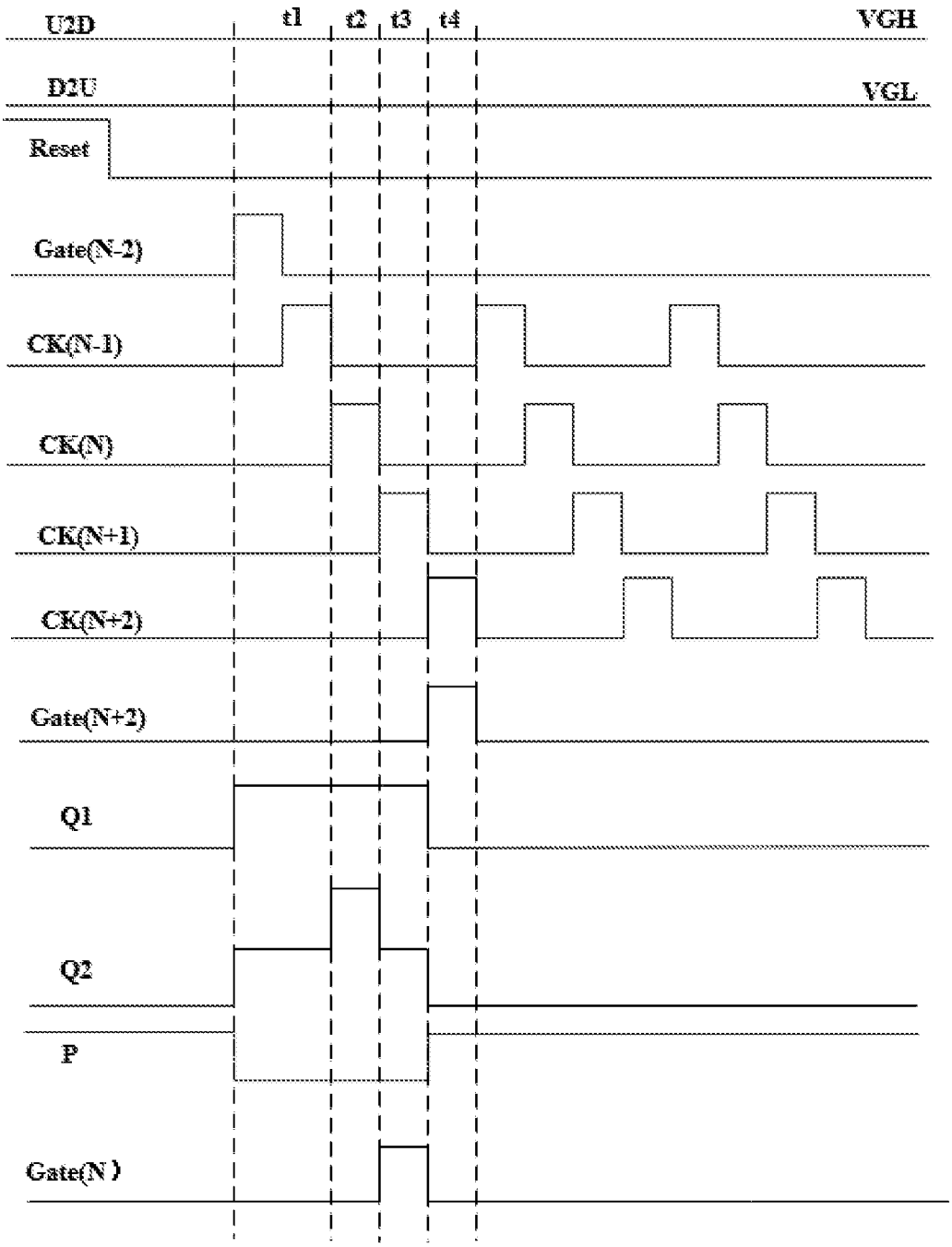

U2D
t1
t2
t3
t4
VGH
D2U
VGL
Reset
Gate(N-2)
CK(N-1)
CK(N)
CK(N+1)
CK(N+2)
Gate(N+2)
Q1
Q2
P
Gate(N)

图 3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2020/131755

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 华星光电, 吕京, 选通, 栅极, 扫描, 闸极, 门极, 驱动, 单元, 电路, 模块, 晶体管, 移位, 暂存, 寄存, 信号, 稳压, 隔离, 控制, 长时间, 长期, 阈值, GDM, GOA, gate, Vertical, scan????, driv+, U2D, shift, register?, buffer, stabiliz+, module?, circuit?, unit?, transistor?, tft

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 108962168 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 07 December 2018 (2018-12-07) description, paragraphs [0019]-[0030], and figures 1-2	1-20
A	CN 104992661 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 21 October 2015 (2015-10-21) entire document	1-20
A	CN 106098003 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 09 November 2016 (2016-11-09) entire document	1-20
A	CN 106782389 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 31 May 2017 (2017-05-31) entire document	1-20
A	CN 107749281 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 02 March 2018 (2018-03-02) entire document	1-20

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
08 July 2021	**27 July 2021**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 109036304 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 18 December 2018 (2018-12-18) entire document	1-20
A	US 2017018245 A1 (SAMSUNG DISPLAY CO., LTD.) 19 January 2017 (2017-01-19) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2020/131755

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	108962168	A	07 December 2018	US	10685593	B2	16 June 2020
				WO	2020019422	A1	30 January 2020
				US	2020082746	A1	12 March 2020
CN	104992661	A	21 October 2015	CN	104992661	B	19 September 2017
				US	9881572	B2	30 January 2018
				US	2017032752	A1	02 February 2017
CN	106098003	A	09 November 2016	KR	102121248	B1	11 June 2020
				WO	2018028009	A1	15 February 2018
				KR	20190033612	A	29 March 2019
				CN	106098003	B	22 January 2019
				EP	3499488	A1	19 June 2019
				US	2018174545	A1	21 June 2018
				JP	6800310	B2	16 December 2020
				US	10043477	B2	07 August 2018
				JP	2019532321	A	07 November 2019
CN	106782389	A	31 May 2017	None			
CN	107749281	A	02 March 2018	EP	3706111	A1	09 September 2020
				WO	2019085266	A1	09 May 2019
				JP	2021502586	A	28 January 2021
				CN	107749281	B	05 May 2020
				KR	20200066724	A	10 June 2020
				US	2019130858	A1	02 May 2019
				US	10490151	B2	26 November 2019
CN	109036304	A	18 December 2018	US	10885862	B2	05 January 2021
				US	2020226993	A1	16 July 2020
				CN	109036304	B	08 September 2020
				WO	2020019379	A1	30 January 2020
US	2017018245	A1	19 January 2017	KR	20170010283	A	26 January 2017

国际检索报告

国际申请号
PCT/CN2020/131755

A. 主题的分类

G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT,CNKI,WPI,EPODOC: 华星光电, 吕京, 选通, 栅极, 扫描, 闸极, 门极, 驱动, 单元,电路, 模块, 晶体管, 移位, 暂存, 寄存, 信号, 稳压, 隔离, 控制, 长时间, 长期, 阈值, GDM, GOA, gate, Vertical, scan????, driv+, U2D, shift, register?, buffer, stabiliz+, module?, circuit?, unit?, transistor?, tft

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 108962168 A (武汉华星光电技术有限公司) 2018年 12月 7日 (2018-12-07) 说明书第[0019]-[0030]段，附图1-2	1-20
A	CN 104992661 A (京东方科技集团股份有限公司 等) 2015年 10月 21日 (2015-10-21) 全文	1-20
A	CN 106098003 A (武汉华星光电技术有限公司) 2016年 11月 9日 (2016-11-09) 全文	1-20
A	CN 106782389 A (武汉华星光电技术有限公司) 2017年 5月 31日 (2017-05-31) 全文	1-20
A	CN 107749281 A (武汉华星光电技术有限公司) 2018年 3月 2日 (2018-03-02) 全文	1-20
A	CN 109036304 A (武汉华星光电技术有限公司) 2018年 12月 18日 (2018-12-18) 全文	1-20
A	US 2017018245 A1 (SAMSUNG DISPLAY CO., LTD.) 2017年 1月 19日 (2017-01-19) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2021年 7月 8日	2021年 7月 27日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 彭海良 电话号码 86-(10)-53962513

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2020/131755

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	108962168	A	2018年 12月 7日	US	10685593	B2	2020年 6月 16日
				WO	2020019422	A1	2020年 1月 30日
				US	2020082746	A1	2020年 3月 12日
CN	104992661	A	2015年 10月 21日	CN	104992661	B	2017年 9月 19日
				US	9881572	B2	2018年 1月 30日
				US	2017032752	A1	2017年 2月 2日
CN	106098003	A	2016年 11月 9日	KR	102121248	B1	2020年 6月 11日
				WO	2018028009	A1	2018年 2月 15日
				KR	20190033612	A	2019年 3月 29日
				CN	106098003	B	2019年 1月 22日
				EP	3499488	A1	2019年 6月 19日
				US	2018174545	A1	2018年 6月 21日
				JP	6800310	B2	2020年 12月 16日
				US	10043477	B2	2018年 8月 7日
				JP	2019532321	A	2019年 11月 7日
CN	106782389	A	2017年 5月 31日		无		
CN	107749281	A	2018年 3月 2日	EP	3706111	A1	2020年 9月 9日
				WO	2019085266	A1	2019年 5月 9日
				JP	2021502586	A	2021年 1月 28日
				CN	107749281	B	2020年 5月 5日
				KR	20200066724	A	2020年 6月 10日
				US	2019130858	A1	2019年 5月 2日
				US	10490151	B2	2019年 11月 26日
CN	109036304	A	2018年 12月 18日	US	10885862	B2	2021年 1月 5日
				US	2020226993	A1	2020年 7月 16日
				CN	109036304	B	2020年 9月 8日
				WO	2020019379	A1	2020年 1月 30日
US	2017018245	A1	2017年 1月 19日	KR	20170010283	A	2017年 1月 26日