



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

210981 ✓

(11) (B1)

(51) Int. Cl.³
H 03 K 17/56

(22) Přihlášeno 19 12 79
(21) (PV 9023-79)

(40) Zveřejněno 30 06 81

(45) Vydáno 15 02 84

(75)
Autor vynálezu

BOCEK KAREL ing. CSc., FEBER STANISLAV ing., BYSTRICE nad Olší,
TOMANEK ERVIN, ROPICE

(54) Zapojení pro skupinové uvolňování a hrazení průchodu signálů

1

Vynález se týká zapojení pro skupinové uvolňování a hrazení průchodu signálů v oblasti jednoduchých řídicích automatů.

Pro účely řízení výrobních linek složených z řady pracovních míst o stejném popřípadě obdobném postupu výroby složeném z několika výrobních úkonů chybí univerzální stavebnicové logické struktury obsahující jednak logické obvody pro řízení výrobních úkonů v jednotlivých pracovních místech a jednak vzájemné návaznosti těchto pracovních míst.

Tyto nevýhody odstraňuje ve svém oboru použití zapojení pro skupinové uvolňování a hrazení průchodu signálů podle vynálezu, složené nejméně ze dvou úseků z nichž každý obsahuje nejméně dvě signální vedení, nejméně dva paměťové obvody, nejméně dva kombinační obvody a nejméně dva hradla, jehož podstata spočívá v tom, že první vstup prvního signálního vedení jednotlivého úseku je spojen se vstupem prvního hradla jednotlivého úseku, jehož výstup je spojen s prvním výstupem tohoto prvního signálního vedení, a jehož řídicí vstup je spojen s výstupem prvního kombinačního obvodu jednotlivého úseku, přičemž výstupy paměťových obvodů jednotlivého úseku jsou spojeny jednak se vstupy kombinačních obvodů jednotlivého úseku, a jednak přes spojovací vedení se vstupy kombinačních obvodů dalšího úseku.

Předností zapojení pro skupinové uvolňování a hrazení průchodu signálů podle vynálezu

210981

je uvolňování, popřípadě hrazení průchodu signálů v závislosti na stavbu paměťových obvodů v jednotlivém úseku, při současném navazování jednotlivých úseků v postupném pořadí, v kombinovaném pořadí a podobně.

Zapojení pro skupinové uvolňování a hrazení průchodu signálů podle vynálezu je v příkladném provedení znázorněno na přiloženém výkrese, kde na obrázku je znázorněn jednotlivý, v pořadí n -tý úsek a další, v pořadí $n+1$ úsek. Tyto úseky jsou odděleny přerušovanou čarou. Všechny prvky n -tého úseku jsou označeny indexy n , všechny prvky $n+1$ -ho úseku jsou označeny indexy $n+1$.

Jednotlivý úsek se skládá ze čtyř signálních vedení. První vstup 1S_n prvního signálního vedení je spojen se vstupem 1h_n prvního hradla 1H_n , jehož výstup je spojen s prvním výstupem 1x_n tohoto prvního signálního vedení. Řídicí vstup 1z_n tohoto prvního hradla 1H_n je spojen s výstupem prvního kombinačního obvodu A_n . Druhý vstup 2S_n druhého signálního vedení je spojen se vstupem 2h_n druhého hradla 2H_n , jehož výstup je spojen s druhým výstupem 2x_n tohoto druhého signálního vedení. Řídicí vstup 2z_n tohoto druhého hradla 2H_n je spojen s výstupem druhého kombinačního obvodu B_n .

Třetí vstup 3S_n třetího signálního vedení je spojen se vstupem 3h_n třetího hradla 3H_n , jehož výstup je spojen s třetím výstupem 3x_n tohoto třetího signálního vedení. Řídicí vstup 3z_n tohoto třetího hradla 3H_n je spojen s výstupem třetího kombinačního obvodu C_n . Čtvrtý vstup 4S_n čtvrtého signálního vedení je spojen se vstupem 4h_n čtvrtého hradla 4H_n , jehož výstup je spojen se čtvrtým výstupem 4x_n tohoto čtvrtého signálního vedení. Řídicí vstup 4z_n tohoto čtvrtého hradla 4H_n je spojen s výstupem čtvrtého kombinačního obvodu D_n .

Tento jednotlivý úsek se dále skládá ze tří paměťových obvodů 1P_n , 2P_n , 3P_n , se záznamovými vstupy 1z_n , 2z_n , 3z_n a mazacími vstupy 1m_n , 2m_n , 3m_n spojenými vždy s paměťovým obvodem se shodnými indexy. Výstup prvního paměťového obvodu 1P_n je spojen jednak s prvním vstupem 1a_n prvního kombinačního obvodu A_n , s prvním vstupem 1c_n třetího kombinačního obvodu C_n , s prvním vstupem 1d_n čtvrtého kombinačního obvodu D_n , a jednak přes první spojovací vedení 1r_n s druhým vstupem $^2a_{n+1}$ prvního kombinačního obvodu A_{n+1} dalšího úseku.

Výstup druhého paměťového obvodu 2P_n je spojen jednak s třetím vstupem 3a_n prvního kombinačního obvodu A_n , s prvním vstupem 1b_n druhého kombinačního obvodu B_n , s druhým vstupem 2d_n čtvrtého kombinačního obvodu D_n , a jednak přes druhé spojovací vedení 2r_n s druhým vstupem $^2b_{n+1}$ druhého kombinačního obvodu B_{n+1} dalšího úseku. Výstup třetího paměťového obvodu 3P_n je spojen jednak s třetím vstupem 3b_n druhého kombinačního obvodu B_n , s třetím vstupem 3c_n třetího kombinačního obvodu C_n , s třetím vstupem 3d_n čtvrtého kombinačního obvodu D_n , a jednak přes třetí spojovací vedení 3r_n s druhým vstupem $^2c_{n+1}$ třetího kombinačního obvodu C_{n+1} dalšího úseku.

Druhý vstup 2a_n prvního kombinačního obvodu A_n , druhý vstup 2b_n druhého kombinačního

obvodu B_n , a druhý vstup 2c_n třetího kombinačního obvodu C_n jsou spojeny přes předchozí signální vedení ${}^1r_{n-1}$, ${}^2r_{n-1}$, ${}^3r_{n-1}$ s výstupy paměťových obvodů předchozího úseku.

Další úsek se skládá ze čtyř signálních vedení dalšího úseku. První vstup ${}^1S_{n+1}$ prvního signálního vedení je spojen se vstupem ${}^1h_{n+1}$ prvního hradla ${}^1H_{n+1}$, jehož výstup je spojen s prvním výstupem ${}^1x_{n+1}$ tohoto prvního signálního vedení. Řídicí vstup ${}^1\lambda_{n+1}$ tohoto prvního hradla ${}^1H_{n+1}$ je spojen s výstupem prvního kombinačního obvodu A_{n+1} . Druhý vstup ${}^2S_{n+1}$ druhého signálního vedení je spojen se vstupem ${}^2h_{n+1}$ druhého hradla ${}^2H_{n+1}$, jehož výstup je spojen s druhým výstupem ${}^2x_{n+1}$ tohoto druhého signálního vedení. Řídicí vstup ${}^2\lambda_{n+1}$ tohoto druhého hradla ${}^2H_{n+1}$ je spojen s výstupem druhého kombinačního obvodu B_{n+1} .

Třetí vstup ${}^3S_{n+1}$ třetího signálního vedení je spojen se vstupem ${}^3h_{n+1}$ třetího hradla ${}^3H_{n+1}$, jehož výstup je spojen s třetím výstupem ${}^3x_{n+1}$ tohoto třetího signálního vedení. Řídicí vstup ${}^3\lambda_{n+1}$ tohoto třetího hradla ${}^3H_{n+1}$ je spojen s výstupem třetího kombinačního obvodu C_{n+1} . Čtvrtý vstup ${}^4S_{n+1}$ čtvrtého signálního vedení je spojen se vstupem ${}^4h_{n+1}$ čtvrtého hradla ${}^4H_{n+1}$, jehož výstup je spojen se čtvrtým výstupem ${}^4x_{n+1}$ tohoto čtvrtého signálního vedení. Řídicí vstup ${}^4\lambda_{n+1}$ tohoto čtvrtého hradla ${}^4H_{n+1}$ je spojen s výstupem čtvrtého kombinačního obvodu.

Tento další úsek se dále skládá ze tří paměťových obvodů ${}^1P_{n+1}$, ${}^2P_{n+1}$, ${}^3P_{n+1}$, se záznamovými vstupy ${}^1z_{n+1}$, ${}^2z_{n+1}$, ${}^3z_{n+1}$, a mazacími vstupy ${}^1m_{n+1}$, ${}^2m_{n+1}$, ${}^3m_{n+1}$ spojenými vždy s paměťovým obvodem se shodnými indexy. Výstup prvního paměťového obvodu ${}^1P_{n+1}$ je spojen jednak s prvním vstupem ${}^1a_{n+1}$ prvního kombinačního obvodu A_{n+1} , s prvním vstupem ${}^1c_{n+1}$ třetího kombinačního obvodu C_{n+1} , s prvním vstupem ${}^1d_{n+1}$ čtvrtého kombinačního obvodu D_{n+1} , a jednak přes další první spojovací vedení ${}^1r_{n+1}$ se vstupem kombinačního obvodu v pořadí dalšího úseku.

Výstup druhého paměťového obvodu ${}^2P_{n+1}$ je spojen jednak s třetím vstupem ${}^3a_{n+1}$ prvního kombinačního obvodu A_{n+1} , s prvním vstupem ${}^1b_{n+1}$ druhého kombinačního obvodu B_{n+1} , s druhým vstupem ${}^2d_{n+1}$ čtvrtého kombinačního obvodu D_{n+1} , a jednak přes další druhé spojovací vedení ${}^2r_{n+1}$ se vstupem kombinačního obvodu v pořadí dalšího úseku. Výstup třetího paměťového obvodu ${}^3P_{n+1}$ je spojen jednak s třetím vstupem ${}^3b_{n+1}$ druhého kombinačního obvodu B_{n+1} , s třetím vstupem ${}^3c_{n+1}$ třetího kombinačního obvodu C_{n+1} , s třetím vstupem ${}^3d_{n+1}$ čtvrtého kombinačního obvodu D_{n+1} , a jednak přes další spojovací vedení ${}^3r_{n+1}$ se vstupem kombinačního obvodu v pořadí dalšího úseku.

Funkce hradel je taková, že signál přivedený na řídicí vstup ${}^1\lambda_n$ uvolňuje průchod signálu ze vstupu 1h_n hradla 1H_n na jeho výstup.

Funkce paměťových obvodů je taková, že signál, přivedený na záznamový vstup 1z_n způsobuje vybuzení signálu na výstup paměťového obvodu 1P_n , který trvá až do přivedení signálu na mazací vstup 1m_n tohoto paměťového obvodu.

Jako první, druhý, třetí kombinační obvod se uvažují obvody s logickou funkcí JE-NENÍ-JE vztaženo na první vstup 1a_n , 1b_n , 1c_n , druhý vstup 2a_n , 2b_n , 2c_n , třetí vstup 3a_n , 3b_n , 3c_n prvního kombinačního obvodu A_n , druhého kombinačního obvodu B_n , třetího kombinačního obvodu C_n . Jako čtvrtý kombinační obvod se uvažuje obvod s funkcí logického součinu vztaženo na první vstup 1d_n , druhý vstup 2d_n , třetí vstup 3d_n tohoto kombinačního obvodu D_n .

Za těchto předpokladů jsou signály na výstupech signálních vedení jednotlivého úseku určeny těmito matematicko-logickými vztahy:

$$^1X_n = ^1S_n \cdot ^1P_n \cdot ^1r_{n-1} \cdot ^2P_n$$

$$^2X_n = ^2S_n \cdot ^2P_n \cdot ^2r_{n-1} \cdot ^3P_n$$

$$^3X_n = ^3S_n \cdot ^1P_n \cdot ^3r_{n-1} \cdot ^3P_n$$

$$^4X_n = ^4S_n \cdot ^1P_n \cdot ^2P_n \cdot ^3P_n$$

Obdobné signály na výstupech signálních vedení dalšího úseku jsou určeny těmito matematicko-logickými vztahy:

$$^1X_{n+1} = ^1S_{n+1} \cdot ^1P_{n+1} \cdot ^1P_n \cdot ^2P_{n+1}$$

$$^2X_{n+1} = ^2S_{n+1} \cdot ^2P_{n+1} \cdot ^2P_n \cdot ^3P_{n+1}$$

$$^3X_{n+1} = ^3S_{n+1} \cdot ^1P_{n+1} \cdot ^3P_n \cdot ^3P_{n+1}$$

$$^4X_n = ^4S_{n+1} \cdot ^1P_{n+1} \cdot ^2P_{n+1} \cdot ^3P_{n+1}$$

Ve výchozím stavu jsou všechny paměťové obvody jednotlivého úseku i dalšího úseku ve vynulovaném stavu. Signál přivedený na záznamový vstup 1z_n způsobuje vybuzení signálu na výstupu prvního paměťového obvodu 1P_n , který přechází jednak na první vstup 1a_n prvního kombinačního obvodu A_n , na první vstup 1c_n třetího kombinačního obvodu C_n , na první vstup 1d_n čtvrtého kombinačního obvodu D_n , a jednak přes první spojovací vedení 1r_n na druhý vstup $^2a_{n+1}$ prvního kombinačního obvodu A_{n+1} dalšího úseku. Výsledkem je zahrazení tohoto prvního kombinačního obvodu A_{n+1} dalšího úseku.

Signál přivedený následně na záznamový vstup 2z_n způsobuje vybuzení signálu na výstupu druhého paměťového obvodu 2P_n , který přechází jednak na třetí vstup 3a_n prvního kombinačního obvodu A_n , na první vstup 1b_n druhého kombinačního obvodu B_n , na druhý vstup 2d_n čtvrtého kombinačního obvodu D_n , a jednak přes druhé spojovací vedení 2r_n na druhý vstup $^2b_{n+1}$ druhého kombinačního obvodu B_{n+1} dalšího úseku.

Výsledkem je jednak vybuzení signálu na výstupu prvního kombinačního obvodu A_n a tím uvolnění průchodu signálu z prvního vstupu 1S_n prvního signálního vedení přes první hradlo 1H_n na první výstup 1X_n tohoto prvního signálního vedení, a jednak zahrazení druhého kombinačního obvodu B_{n+1} dalšího úseku.

Signál přivedený posléze na záznamový vstup 3z_n způsobuje vybuzení signálu na výstupu třetího paměťového obvodu 3P_n , který přechází jednak na třetí vstup 3b_n druhého kombinačního obvodu B_n , na třetí vstup 3c_n třetího kombinačního obvodu C_n , na třetí vstup 3d_n čtvrtého kombinačního obvodu D_n , a jednak přes třetí spojovací vedení 3r_n na druhý vstup $^2c_{n+1}$ třetího kombinačního obvodu C_{n+1} dalšího úseku.

Výsledkem je jednak vybuzení signálu na výstupu druhého kombinačního obvodu B_n a tím uvolnění průchodu signálu z druhého vstupu 2S_n druhého signálního vedení přes druhé hradlo 2H_n na druhý výstup 2X_n tohoto druhého signálního vedení, vybuzení signálu na výstupu třetího kombinačního obvodu C_n a tím uvolnění průchodu signálu z třetího vstupu 3S_n třetího signálního vedení přes třetí hradlo 3H_n na třetí výstup 3X_n tohoto třetího signálního vedení, vybuzení signálu na výstupu čtvrtého kombinačního obvodu D_n a tím uvolnění průchodu signálu ze čtvrtého vstupu 4S_n čtvrtého signálního vedení přes čtvrté hradlo 4H_n na čtvrtý výstup 4X_n tohoto čtvrtého signálního vedení, a jednak zahrazení třetího kombinačního obvodu C_{n+1} dalšího úseku.

Při změně pořadí vybuzení paměťových obvodů jednotlivého úseku, a to v pořadí 1P_n , 3P_n , 2P_n se uvolňuje průchod signálů hradly jednotlivých signálních vedení v pořadí:

1. 3H_n - při vybuzení paměťových obvodů 1P_n , 3P_n ,
2. 1H_n , 2H_n , 4H_n - při následném vybuzení paměťového obvodu 2P_n .

Uvažuje-li se jako čtvrtý kombinační obvod D_n obvod s funkcí logického součtu, je hradlo 4H_n čtvrtého signálního vedení uvolněno při vybuzení alespoň jednoho paměťového obvodu jednotlivého úseku.

Všeobecně se struktura a funkce zapojení pro skupinové uvolňování a hrazení průchodu signálů podle vynálezu modifikuje volbou druhu kombinačních obvodů a volbou zapojení vstupů těchto kombinačních obvodů s výstupy paměťových obvodů.

Jedna význačná skupina těchto modifikací záleží v tom, že s výstupy paměťových obvodů jednotlivého úseku jsou spojeny vstupy kombinačních obvodů dalšího úseku.

Struktura, jakož i výstupní signály kombinačních obvodů jednotlivého úseku, popřípadě dalšího úseku vyjadřuje souhrnný matematicko-logický vztah:

$$A_n, B_n, C_n, D_n = K({}^1r_{n-1}, {}^2r_{n-1}, {}^3r_{n-1}, {}^1p_n, {}^2p_n, {}^3p_n)$$

popřípadě:

$$A_{n+1}, B_{n+1}, C_{n+1}, D_{n+1} = K({}^1p_n, {}^2p_n, {}^3p_n, {}^1p_{n+1}, {}^2p_{n+1}, {}^3p_{n+1}),$$

kde symbol K představuje znak obecné logické kombinace.

Další vyznačná skupina těchto modifikací záleží v tom, že s výstupy paměťových obvodů jednotlivého úseku jsou spojeny vstupy kombinačních obvodů dalšího úseku, a zároveň s výstupy paměťových obvodů dalšího úseku jsou spojeny vstupy kombinačních obvodů jednotlivého úseku.

Strukturu, jakož i výstupní signály kombinačních obvodů jednotlivého úseku, popřípadě dalšího úseku vyjadřuje souhrnný matematicko-logický vztah:

$$A_n, B_n, C_n, D_n = K({}^1r_{n-1}, {}^2r_{n-1}, {}^3r_{n-1}, {}^1p_n, {}^2p_n, {}^3p_n, {}^1p_{n+1}, {}^2p_{n+1}, {}^3p_{n+1})$$

popřípadě:

$$A_{n+1}, B_{n+1}, C_{n+1}, D_{n+1} = K({}^1p_n, {}^2p_n, {}^3p_n, {}^1p_{n+1}, {}^2p_{n+1}, {}^3p_{n+1}, {}^1r_{n+2}, {}^2r_{n+2}, {}^3r_{n+2}),$$

kde symbol K představuje znak obecné logické kombinace.

Další navazbení úseků záleží v tom, že se vstupy kombinačních obvodů dalšího úseku jsou spojeny výstupy signálních vedení jednotlivého úseku, popřípadě se vstupy kombinačních obvodů jednotlivého úseku jsou spojeny výstupy signálních vedení dalšího úseku.

Uvedeným zapojením se dosahuje řetězcovitěho navazbení libovolného počtu úseků.

Zapojení pro skupinové uvolňování a hrazení průchodu signálů má uplatnění při řešení logických struktur řídicích automatů ve výrobních linkách složených z jednotlivých pracovních míst s relativně malým počtem dvoupolohových výrobních úkonů.

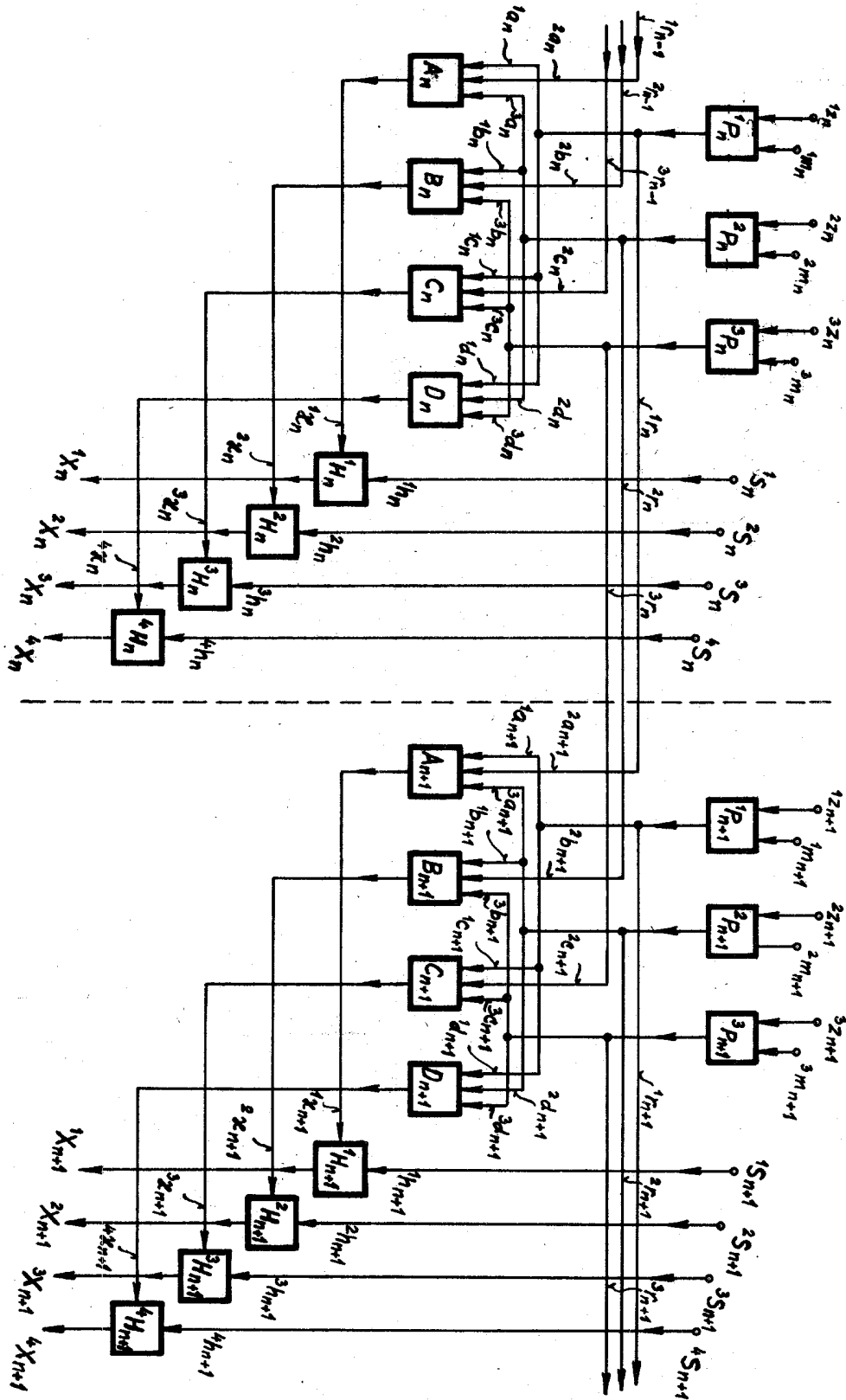
Zcela konkrétní uplatnění nachází v rozvětvených výrobních linkách sléváren.

PŘEDMĚT VYNÁLEZU

1. Zapojení pro skupinové uvolňování a hrazení průchodu signálů složené ze dvou úseků z nichž každý obsahuje nejméně dvě signální vedení, nejméně dva paměťové obvody, nejméně dva kombinační obvody a nejméně dvě hradla vyznačené tím, že první vstup (1S_n) prvního signálního vedení jednotlivého úseku je spojen se vstupem (1h_n) prvního hradla (1H_n) jednotlivého

úseku, jehož výstup je spojen s prvním výstupem (1X_n) tohoto prvního signálního vedení, a jehož řídicí vstup (1x_n) je spojen s výstupem prvního kombinačního obvodu (A_n) jednotlivého úseku, přičemž výstupy paměťových obvodů (1P_n ; 2P_n) jednotlivého úseku jsou spojeny jednak se vstupy (1a_n ; 1b_n) kombinačních obvodů (A_n , B_n) jednotlivého úseku, a jednak přes spojovací vedení (1r_n , 2r_n) se vstupy ($^2a_{n+1}$, $^2b_{n+1}$) kombinačních obvodů (A_{n+1} , B_{n+1}) dalšího úseku.

1. list výkresů



obr. 1