



(12) 发明专利申请

(10) 申请公布号 CN 104838474 A

(43) 申请公布日 2015. 08. 12

(21) 申请号 201380063457. 0

M·福德尔韦斯特纳尔

(22) 申请日 2013. 12. 03

P·托尔钦斯基 I·亚布隆克

(30) 优先权数据

(74) 专利代理机构 永新专利商标代理有限公司

61/733,977 2012. 12. 06 US

72002

(85) PCT国际申请进入国家阶段日

代理人 李振东 过晓东

2015. 06. 05

(51) Int. Cl.

H01L 21/20(2006. 01)

(86) PCT国际申请的申请数据

H01L 21/223(2006. 01)

PCT/EP2013/075313 2013. 12. 03

(87) PCT国际申请的公布数据

W02014/086742 EN 2014. 06. 12

(71) 申请人 硅电子股份公司

权利要求书1页 说明书7页 附图4页

地址 德国慕尼黑

申请人 英特尔公司

(72) 发明人 P·施托克 N·维尔纳

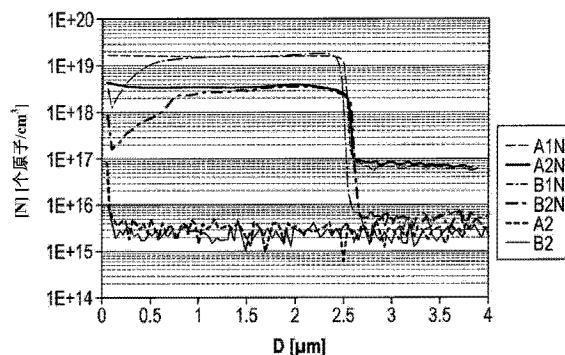
(54) 发明名称

外延晶片及其制备方法

(57) 摘要

CN 104838474 A

外延晶片，包括具有第一侧面和第二侧面的硅基板晶片，以及沉积在硅基板晶片的第一侧面上的硅外延层，以及任选存在的位于硅外延层顶上的一个或多个额外的外延层，所述硅外延层以 1×10^{16} 个原子/ cm^3 或更高且 1×10^{20} 个原子/ cm^3 或更低的浓度掺杂有氮，或者一个或多个额外的外延层中的至少一层以 1×10^{16} 个原子/ cm^3 或更高且 1×10^{20} 个原子/ cm^3 或更低的浓度掺杂有氮，或所述硅外延层以及所述一个或多个额外的外延层中的至少一层以 1×10^{16} 个原子/ cm^3 或更高且 1×10^{20} 个原子/ cm^3 或更低的浓度掺杂有氮。所述外延晶片是通过在包含一种或多种硅前驱化合物和一种或多种氮前驱化合物的沉积气体气氛存在的情况下，通过化学气相沉积，在 940°C 或更低的沉积温度下，沉积硅外延层或一个或多个额外的外延层中的至少一层、或硅外延层以及一个或多个额外的外延层中的至少一层来制备的。



1. 一种外延晶片，其包括具有第一侧面和第二侧面的硅基板晶片，以及沉积在硅基板晶片的第一侧面上的硅外延层，以及任选存在的位于硅外延层顶上的一个或多个额外的外延层，所述硅外延层以 1×10^{16} 个原子 / cm^3 或更高且 1×10^{20} 个原子 / cm^3 或更低的浓度掺杂有氮，或所述一个或多个额外的外延层中的至少一层以 1×10^{16} 个原子 / cm^3 或更高且 1×10^{20} 个原子 / cm^3 或更低的浓度掺杂有氮，或者所述硅外延层以及所述一个或多个额外的外延层中的至少一层以 1×10^{16} 个原子 / cm^3 或更高且 1×10^{20} 个原子 / cm^3 或更低的浓度掺杂有氮。

2. 根据权利要求 1 所述的外延晶片，其中所述硅外延层掺杂有氮，而沉积在所述硅外延层顶上的额外的外延层未掺杂氮。

3. 根据权利要求 1 所述的外延晶片，其中所述硅外延层未掺杂氮，而沉积于所述硅外延层顶上的额外的外延层掺杂有氮。

4. 根据权利要求 1 至 3 中任一项所述的外延晶片，其中所述硅外延层完全或部分地覆盖所述硅基板晶片。

5. 根据权利要求 1 至 3 中任一项所述的外延晶片，其中所述硅外延层额外掺杂有至少一种属于元素周期表第 III 族或第 V 族的电活性掺杂剂。

6. 根据权利要求 1 至 5 中任一项所述的外延晶片，其中掺杂有氮的所述硅外延层，或所述一个或多个额外的外延层中掺杂有氮的至少一层，或掺杂有氮的所述硅外延层以及所述一个或多个额外的外延层中掺杂有氮的至少一层包含富氧区域，所述富氧区域显示出吸除活性并具有氧峰值浓度。

7. 一种制备外延晶片的方法，所述方法包括：提供具有第一侧面和第二侧面的硅基板晶片；和在沉积温度下将硅外延层沉积于所述硅基板晶片的所述第一侧面上，且可选地将一个或多个额外的外延层沉积于所述硅外延层的顶上，其中所述硅外延层、或所述一个或多个额外的外延层中的至少一层、或所述硅外延层以及所述一个或多个额外的外延层中的至少一层是在存在包含一种或多种硅前驱化合物和一种或多种氮前驱化合物的沉积气体气氛的情况下，通过化学气相沉积进行沉积的，其中所述沉积温度为 940°C 或更低且等于或高于足够引起在所述沉积气体气氛中所述一种或多种硅前驱化合物和所述一种或多种氮前驱化合物分解的温度；以及在所述硅外延层、或所述一个或多个额外的外延层中的至少一层、或所述硅外延层以及所述一个或多个额外的外延层中的至少一层的沉积期间对其以 1×10^{16} 个原子 / cm^3 或更高且 1×10^{20} 个原子 / cm^3 或更低的浓度掺杂氮。

8. 根据权利要求 7 所述的方法，其中在存在所述一种或多种氮前驱化合物的情况下沉积所述硅外延层，及在缺少所述一种或多种氮前驱化合物的情况下沉积所述一个或多个额外的外延层中的至少一层。

9. 根据权利要求 7 所述的方法，其中在缺少所述一种或多种氮前驱化合物的情况下沉积所述硅外延层，及在存在所述一种或多种氮前驱化合物的情况下沉积所述一个或多个额外的外延层中的至少一层。

10. 根据权利要求 7 至 9 中任一项所述的方法，所述方法进一步包括对所述外延晶片实施后期外延退火。

外延晶片及其制备方法

技术领域

- [0001] 本发明涉及一种外延晶片以及用于制备该外延晶片的方法。
- [0002] 所述外延晶片包括具有第一侧面和第二侧面的硅基板晶片和沉积于硅基板晶片的第一侧面上的硅外延层。
- [0003] 所述方法包括通过化学气相沉积 (CVD) 将硅外延层沉积于硅基板晶片的第一侧面上。

背景技术

- [0004] 外延晶片被用于制备半导体器件, 比如存储器件以及微处理器。
- [0005] 电子器件结构 (比如晶体管) 的小型化正在进行中, 并且放大了一些问题。由于应力场导致的位错将更有可能破坏或者甚至损坏电子器件结构。
- [0006] 相应地, 试图增强外延层, 以抵抗位错成核以及传播。
- [0007] US 2010/0151692 A1 提出了使外延层在无氧的气氛中经历热处理, 以致在硅外延层表面的氧浓度被设定在 1.0×10^{17} 至 12×10^{17} 个原子 / cm^3 。相信提高在外延层中的氧浓度可以提高位错发生的阻力。
- [0008] 另一个问题涉及对电子器件的功能完整性具有不利影响的金属杂质。试图通过提供吸除位点, 使这些杂质远离电子器件结构, 所述吸除位点是金属杂质的接收点。最近的发展需要将吸除位点转移至离电子器件结构更近, 以降低杂质为到达吸除位点而必须覆盖的扩散长度。
- [0009] US 2006/0175613 A1 公开了一种方法, 包括在半导体基板上生长吸除层, 并在吸除层上形成外延层。
- [0010] 本发明的目的是提供上述问题的解决方案, 其比已知的解决方案更简单且更有效。

发明内容

- [0011] 发明人发现在硅外延层中存在的氮浓度在 1×10^{16} 个原子 / cm^3 或更高且 1×10^{20} 个原子 / cm^3 或更低的时候降低了位错的成核以及传播。此外, 根据本发明引入硅外延层中的氮易于发生氧氮相互作用, 这允许富氧区域的形成, 所述富氧区域在距离外延层表面的特定深度具有氧峰值浓度。所述富氧区域对金属杂质显示出吸除活性。
- [0012] 根据第一方面, 本发明涉及一种外延晶片, 其包括具有第一侧面和第二侧面的硅基板晶片, 和沉积于硅基板晶片的第一侧面上的硅外延层, 以及任选存在的位于硅外延层顶上的一个或多个额外的外延层, 所述硅外延层以 1×10^{16} 个原子 / cm^3 或更高且 1×10^{20} 个原子 / cm^3 或更低的浓度掺杂有氮, 或者所述一个或多个额外的外延层中的至少一层以 1×10^{16} 个原子 / cm^3 或更高且 1×10^{20} 个原子 / cm^3 或更低的浓度掺杂有氮, 或所述硅外延层以及所述一个或多个额外的外延层中的至少一层以 1×10^{16} 个原子 / cm^3 或更高且 1×10^{20} 个原子 / cm^3 或更低的浓度掺杂有氮。

[0013] 所述一个或多个额外的外延层中掺杂氮的至少一层优选为其他的硅外延层。每个额外的外延层可以是其他的硅外延层。

[0014] 根据另一方面，本发明涉及一种根据第一方面的外延晶片，其中所述硅外延层掺杂有氮，且在硅外延层的顶上沉积的额外的外延层是没有掺杂氮的。

[0015] 根据另一方面，本发明涉及一种根据第一方面的外延晶片，其中所述硅外延层未掺杂氮，且在硅外延层的顶上沉积的额外的外延层掺杂有氮。

[0016] 根据另一方面，本发明涉及一种根据第一方面的外延晶片，其中所述硅外延层沉积于硅基板晶片上，以完全或部分地覆盖硅基板晶片。存在于基板晶片上的硅外延层可以被限制于构建电子器件结构的区域中。

[0017] 根据另一方面，本发明涉及一种根据第一方面或另一方面的外延晶片，其中所述硅外延层额外地掺杂有至少一种属于元素周期表第 III 族或第 V 族的电活性掺杂剂。优选的掺杂剂有硼、磷、砷和锑。

[0018] 根据另一方面，本发明涉及一种根据第一方面或另一方面的外延晶片，其中掺杂氮的硅外延层、或一个或多个额外的外延层中掺杂氮的至少一层、或掺杂氮的硅外延层以及一个或多个额外的外延层中掺杂氮的至少一层包括对金属杂质显示出吸除活性的富氧区域。在富氧区域中的氧浓度具有包含峰值的随深度的分布。所述氧的峰值浓度是位于掺杂氮的硅外延层和 / 或一个或多个额外的外延层中掺杂氮的至少一层的深度方向上。

[0019] 在富氧区域中氧的峰值浓度优选为 1×10^{17} 个原子 / cm^3 或更高且 1×10^{19} 个原子 / cm^3 或更低（新 ASTM）。

[0020] 在富氧区域中氧的峰值浓度到硅基板晶片与硅外延层之间的界面的距离优选为 50nm 或更高且 2 μm 或更低。富氧区域的峰值浓度在深度方向上距离硅外延层表面的位置优选比意图用作电子活性区域的区域的深度更深。

[0021] 在富氧区域中氧的峰值浓度到一个或多个额外的外延层中掺杂氮的至少一层和与其相邻的下层之间的界面的距离优选为 50nm 或更高且 2 μm 或更低。

[0022] 发明人发现氮在硅外延层中的扩散系数明显低于文献中公开的扩散系数 (P. Pichler, Intrinsic Point Defect, Impurities, and Their Diffusion in Silicon, Springer (2004), p. 383)。扩散系数降低约 5000 倍，建议与已公开的文献中测试的系统相比，以不同方式将氮限制在硅外延层的晶格中。

[0023] 根据另一方面，本发明涉及一种制备根据第一方面或另一方面的外延晶片的方法，所述方法包括提供具有第一侧面和第二侧面的硅基板晶片；和在沉积温度下，将硅外延层沉积在硅基板晶片的第一侧面上，和可选地在硅外延层的顶上沉积一个或多个额外的外延层，其中所述硅外延层、或一个或多个额外的外延层中的至少一层、或硅外延层以及一个或多个额外的外延层中的至少一层是在包括一种或多种硅前驱化合物以及一种或多种氮前驱化合物的沉积气体气氛存在的情况下通过化学气相沉积进行沉积的，其中所述沉积温度在 940 °C 或更低且等于或高于足够引起在沉积气体气氛中的一种或多种硅前驱化合物以及一种或多种氮前驱化合物分解的温度；和在硅外延层、或一个或多个额外的外延层中的至少一层、或硅外延层以及一个或多个额外的外延层中的至少一层沉积的过程中对其以 1×10^{16} 个原子 / cm^3 或更高且 1×10^{20} 个原子 / cm^3 或更低的浓度掺杂氮。

[0024] 可以通过例如由 CZ 法或 FZ 法制备的硅单晶体来切割晶片，并处理切割晶片的边

缘和侧面以去除晶体损伤并进行成型操作来获得合适的硅基板晶片，所述成型操作例如，研磨和 / 或磨削、蚀刻和抛光。

[0025] 所述硅基板晶片具有第一侧面（正面）和第二侧面（背面）。优选的是至少硅基板晶片的第一侧面具有经抛光的表面。硅外延层是通过化学气相沉积（CVD）沉积在硅基板晶片的第一侧面上的。在沉积期间，包含一种或多种硅前驱化合物和一种或多种氮前驱化合物的气体流经被加热至沉积温度的硅基板晶片。所述前驱化合物被热分解以提供用于硅外延层生长的硅和氮。

[0026] 例如，硅化合物比如硅烷 (SiH_4)、乙硅烷 (Si_2H_6)、二氯硅烷 (SiH_2Cl_2) 或三氯硅烷 (SiHCl_3) 可以被用作硅前驱化合物。

[0027] 例如，氮化合物比如氨 (NH_3) 或其他包含氮的有机化合物可以被用作硅前驱化合物。

[0028] 所述沉积温度被设定成等于或高于足够引起沉积气体中的硅前驱化合物和氮前驱化合物分解的温度。此外，所述沉积温度被设定成 940°C 或更低，优选为 930°C 或更低。

[0029] 本发明人发现高于约 940°C 的沉积温度导致在硅外延层中的氮浓度下降至低于 1×10^{16} 个原子 / cm^3 的值。这些值太低，以致于无法明显提高硅外延层阻碍位错成核和传播的能力。沉积温度的提高可以通过提高一种或多种氮前驱化合物的流量来补偿。

[0030] 通过缺陷蚀刻、激光散射检验或截面透射电子显微镜（XTEM）检测不到根据本发明的涉及掺杂氮的外延缺陷。

附图说明

[0031] 图 1 是显示硅外延层中的氮浓度相对于沉积温度的图。

[0032] 图 2 显示了在硅层中氮浓度与含有氮前驱化合物的气体的流量之间的关系。

[0033] 图 3 示出了在硅外延层中从硅外延层表面朝向外延硅层与硅基板晶片之间的界面的深度方向上的氮浓度。

[0034] 图 4 示出了在硅外延层中从硅外延层表面朝向外延硅层与硅基板晶片之间的界面的深度方向上的氧浓度。

[0035] 图 5 是在维氏显微压痕试验之后形成的莲座状的示意性俯视图。

[0036] 图 6 显示了在所测试的外延晶片中的镍浓度随深度的分布曲线。

[0037] 图 7A 至 7D 显示了根据本发明的外延晶片的实施例。

具体实施方式

[0038] 在下文中，通过参照附图更详细地描述本发明。

[0039] 在硅外延层中氮的浓度 [N] 取决于沉积温度 T（图 1）。在沉积温度为 960°C ，且将氨作为氮前驱化合物，且将二氯硅烷作为硅前驱化合物的情况下，则在硅外延层中的氮浓度明显低于 1×10^{16} 个原子 / cm^3 并接近于动态 SIMS 分布的检测极限（DL）。因此，在硅外延层中的氮浓度可以通过沉积温度来控制。降低沉积温度会提高氮浓度。

[0040] 同样地，在硅外延层中氮的浓度 [N] 可以通过含有氮前驱化合物的气体的流量 F 来控制（图 2）。在将氨作为氮前驱化合物的情况下，将流量提高约 50%（从 300sccm 到 450sccm）会将硅外延层中的氮浓度至少提高多于一个数量级。不能通过简单的生长模型解

释氮的引入行为。一些自动催化机制一定要被考虑到其中。

[0041] 图 3 显示了相对于从硅外延层表面 ($D = 0 \mu\text{m}$) 朝硅外延层与硅基板晶片之间的界面 ($D = 2.8 \mu\text{m}$) 的方向上的深度 D 的氮的浓度 [N]。在硅外延层中氮浓度的曲线几乎是平缓的（曲线 A1N 和 A2N），条件是使所述外延晶片不经历后期外延退火。曲线 A1N 和 A2N 分别表示在 880°C 和 900°C 的沉积温度下，使用氨作为氮前驱物沉积硅外延层之后，在硅外延层和部分硅基板中随深度的氮浓度。在界面附近，氮浓度在具有狭窄宽度的明显过渡区域内转变。

[0042] 当外延晶片额外经历了后期外延退火时，则氮在硅外延层的表面处部分地扩散出。氮不以相同的速率扩散至基板中，且通过 SIMS 测量的过渡区域中氮的浓度没有变化。曲线 B1N 和 B2N 分别表示在 880°C 和 900°C 的沉积温度下，使用氨作为氮前驱物沉积硅外延层之后，并在后期外延退火之后，在硅外延层和部分硅基板中，随深度的氮浓度。为了比较，曲线 A2 和 B2 表示在 900°C 的沉积温度下，使用不包含氮前驱化合物的沉积气体沉积硅外延层之后，在外延晶片经历了后期外延退火之前 (A2) 和之后 (B2)，在硅外延层和部分硅基板中，随深度的氮浓度。

[0043] 根据本发明掺杂氮的硅外延层构成了氧 - 氮相互作用的环境，其允许在距外延层的表面特定深度具有氧峰值浓度的富氧区域的形成。

[0044] 图 4 显示了相对于从硅外延层表面 ($D = 0 \mu\text{m}$) 朝硅外延层与硅基板晶片之间的界面 ($D = 2.8 \mu\text{m}$) 的方向上的深度 D 的氧 [O] 的浓度 [O]。曲线 A1O 和 A2O 分别表示在 880°C 和 900°C 的沉积温度下，使用氨作为氮前驱物沉积硅外延层之后，在硅外延层和部分硅基板中，随深度的氧浓度。

[0045] 富氧区域可以在硅外延层与硅基板晶片之间的界面附近的硅外延层中被检测到。所述富氧区域在外延层沉积之后已经可以直接被检测出来，条件是氮浓度不低于 1×10^{19} 个原子 / cm^3 。

[0046] 此外，本发明人发现在富氧区域中氧的峰值浓度以及其在硅外延层的深度方向上的宽度可以进一步提高。为此目的，所述外延晶片要经历后期外延退火。曲线 B1O 和 B2O 分别代表在 880°C 和 900°C 的沉积温度下，使用氨作为氮前驱物沉积硅外延层之后，并在后期外延退火之后，在硅外延层和部分硅基板中，随深度的氧浓度。掺杂氮的硅外延层作为氧的接收点。所述硅基板晶片构成扩散至硅外延层中并与氮互相作用的氧的来源。氧的扩散开始于硅外延层的沉积期间，并通过后续的后期外延退火而进一步提高。

[0047] 后期外延退火的热预算优选对应于通常用于先进的 CMOS 工艺的热预算。因此，可以通过外延晶片的制造者或通过电子器件的制造者来实施后期外延退火。

[0048] 图 7A 至 7D 显示了根据本发明的外延晶片的实施例。

[0049] 根据图 7A 的外延晶片包括硅基板晶片 S、沉积在硅基板晶片的第一侧面上的硅外延层 E 和沉积于硅外延层顶上的额外的外延层 L。根据本发明，所述硅外延层 E 掺杂有氮 (N)，而额外的外延层 L 未掺杂氮。

[0050] 根据图 7B 的外延晶片包括硅基板晶片 S、沉积于硅基板晶片的第一侧面上的硅外延层 E，和沉积于硅外延层顶上的额外的外延层 L。根据本发明，所述额外的外延层 L 掺杂有氮 (N)，而所述硅外延层 E 未掺杂氮。

[0051] 根据图 7C 的外延晶片包括硅基板晶片 S、沉积于基板晶片的第一侧面上的硅外延

层 E, 和沉积于硅外延层 E 顶上的第一额外的外延层 L1, 和沉积于第一额外的外延层 L1 顶上的第二额外的外延层 L2。根据本发明, 所述第一额外的外延层 L1 掺杂有氮 (N), 而所述硅外延层 E 和所述第二额外的外延层 L2 未掺杂氮。

[0052] 根据图 7D 的外延晶片包括硅基板晶片 S 和沉积于硅基板晶片的第一侧面上的硅外延层 E。根据本发明, 所述硅外延层 E 掺杂有氮 (N)。

[0053] 可以通过如 M. Akatsuka 和 K. Sueoka, Jpn. J. Apply. Phys, 40, (2001) 1240 中描述的包含三个制备步骤的维氏显微压痕试验来研究硅外延层的强度, 即其钉扎位错的能力。

[0054] 步骤 1 :用维氏显微硬度计压头以确定载荷在硅外延层上压印一凹痕。所述凹痕在硅外延层中产生机械应力区域。

[0055] 步骤 2 :所述外延晶片在 1000°C 下、Ar 气氛中退火 3 个小时, 以通过位错的成核作用和传播促进在应力区域中的应力释放。

[0056] 步骤 3 :所述外延晶片经历赖特 (Wright) 蚀刻 2 分钟, 以记述在退火步骤中已成核的和传播的位错。

[0057] 在制备步骤之后, 凹痕和位错形成如图 5 所示的莲座状, 且莲座状物的尺寸 R 是通过公式 $R = (A+B)/2$ 来计算的, 其中 A 和 B 表明位错从凹痕中心 c 朝凹痕相对的边缘传播的距离。相对较小的尺寸 R 的值表示对位错传播的有效抑制。

[0058] 硅外延层使金属杂质离开电子器件结构区域的能力可以通过吸除实验进行评估。用确定量的金属杂质污染外延晶片的背面, 接着通过热处理将杂质驱入外延晶片中。然后, 分析外延晶片的正面, 以判断在外延晶片的硅外延层中没有吸除的杂质的分数。为了排除在硅基板晶片中产生明显的吸除活性, 选择具有高电阻率和低氧含量的硅基板晶片。这样的硅基板晶片展现出低的固有吸除能力。

[0059] 实施例 (维氏显微压痕试验)

[0060] 制备三个不同的外延晶片样品, 其中两个代表本发明 (样品 1 和 2), 其余一个代表比较实施例 (样品 3)。

[0061] 代表本发明的样品通过在存在包含作为硅前驱化合物的二氯硅烷和作为氮前驱化合物的氨的沉积气体气氛的情况下, 通过化学气相沉积, 在硅基板晶片的经抛光的正面上沉积硅外延层来制备。沉积温度被设置在 880°C。样品 1 和 2 通过在硅外延层中的氮浓度区别于彼此。

[0062] 代表比较实施例的样品 3 以同样的方式制备, 除了所述沉积气体不包含氮前驱化合物, 即所述硅外延层未掺杂氮。

[0063] 对所制备的样品实施上述维氏显微压痕试验。以 600mN 的载荷压印凹痕。下表 1 总结了压痕试验的结果。

[0064] 表 1

[0065]

样品	[N] (原子 / cm ³)	R (μm)
1	2×10^{19}	63
2	4×10^{18}	89

3	未掺杂氮	127
---	------	-----

[0066] 本试验证明代表本发明的晶片包括这样的外延层，其具有改进的阻止应力诱发的位错传播的能力。

[0067] 实施例（吸除试验）

[0068] 制备两个不同的外延晶片样品，样品 4 代表本发明，样品 5 代表比较实施例。

[0069] 根据样品 4 的外延晶片通过在存在包含作为硅前驱化合物的二氯硅烷和作为氮前驱化合物的氨的沉积气体气氛的情况下，通过化学气相沉积，在硅基板晶片的经抛光的正面上沉积硅外延层来制备。沉积温度被设置在 880°C。所述硅基板晶片的电阻率为 60 Ω cm 且氧浓度为 5×10^{17} 个原子 /cm³（新 ASTM）。

[0070] 以相同的方式制备根据样品 5 的外延晶片，除了沉积气体中不含有氮前驱化合物，即硅外延层中未掺杂氮。

[0071] 每个样品晶片的背面通过旋涂被含 Ni 盐污染。Ni 污染程度被选为 1×10^{10} 个原子 /cm³、 1×10^{11} 个原子 /cm³ 和 1×10^{12} 个原子 /cm³。然后，所述样品晶片在 900°C 下经历驱入热处理。然后，通过 VPD-ICP-MS 测量在硅外延层表面回收的 Ni 浓度。下表 2 总结了吸除试验的结果。

[0072] 表 2

[0073]

样品	[Ni] 污染程度	[Ni] 回收程度
4	1×10^{10} 个原子 /cm ³	1.2×10^9 个原子 /cm ³
4	1×10^{11} 个原子 /cm ³	1.3×10^9 个原子 /cm ³
4	1×10^{12} 个原子 /cm ³	4×10^{10} 个原子 /cm ³
5	1×10^{10} 个原子 /cm ³	5.8×10^9 个原子 /cm ³
5	1×10^{11} 个原子 /cm ³	1.9×10^{10} 个原子 /cm ³
5	1×10^{12} 个原子 /cm ³	2.0×10^{11} 个原子 /cm ³

[0074] 结果证明在属于本发明的外延晶片的硅外延层中存在相当大的吸除活性。

[0075] 该结果还通过在驱入热处理之后，分析在硅外延层中以及部分硅基板中随深度的 Ni 浓度而得到确认。包括逐步蚀刻的 UTP（超痕量分布）方法被用来确定在距离样品晶片的硅外延层表面 50nm、1 μm、2 μm 和 3 μm 处的 Ni 浓度分布。图 6 显示了在样品 4(S4) 和 5(S5) 中发现的随深度的分布。属于本发明的外延晶片能够显著地保持 Ni 不扩散至靠近硅外延层表面的区域。Ni 在与富氧区域匹配的区域中被吸除。

[0076] 可以通过使代表样品 4 的外延晶片经历后期外延退火（样品 6）来提高吸除 Ni 的能力。以类似的方式测试经退火的外延晶片。表 3 总结了吸除试验的结果。

[0077] 表 3

[0078]

样品	[Ni] 污染程度	[Ni] 回收程度
6	未污染	1.8×10^8 个原子 /cm ³
6	1×10^{10} 个原子 /cm ³	8.2×10^8 个原子 /cm ³
6	1×10^{11} 个原子 /cm ³	6.3×10^9 个原子 /cm ³
6	1×10^{12} 个原子 /cm ³	3.1×10^{10} 个原子 /cm ³

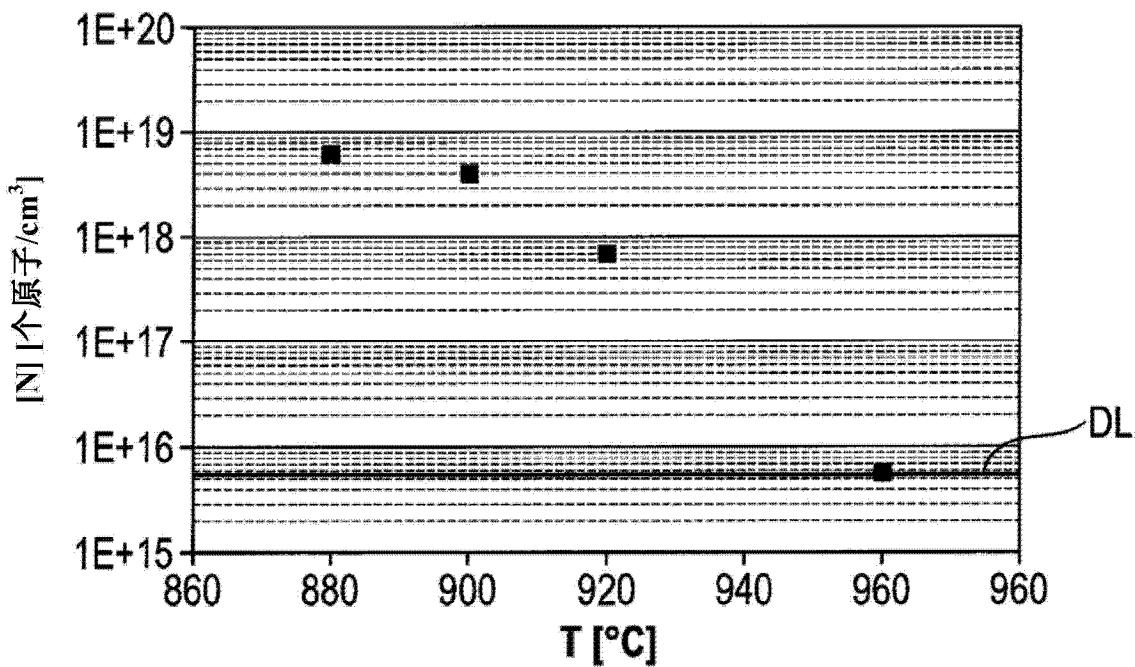


图 1

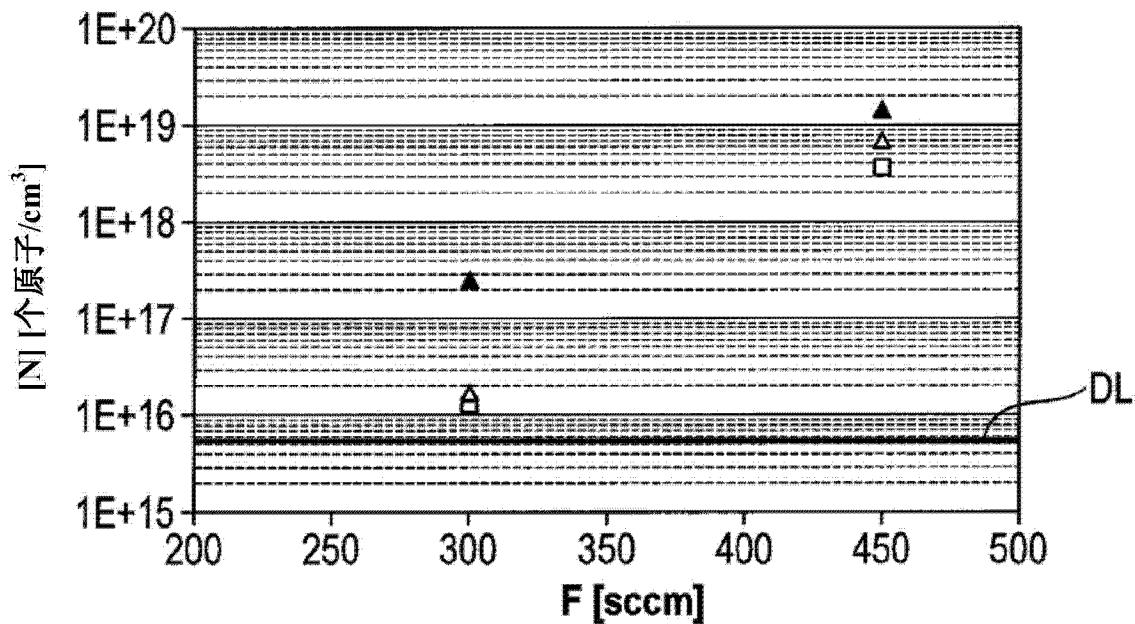


图 2

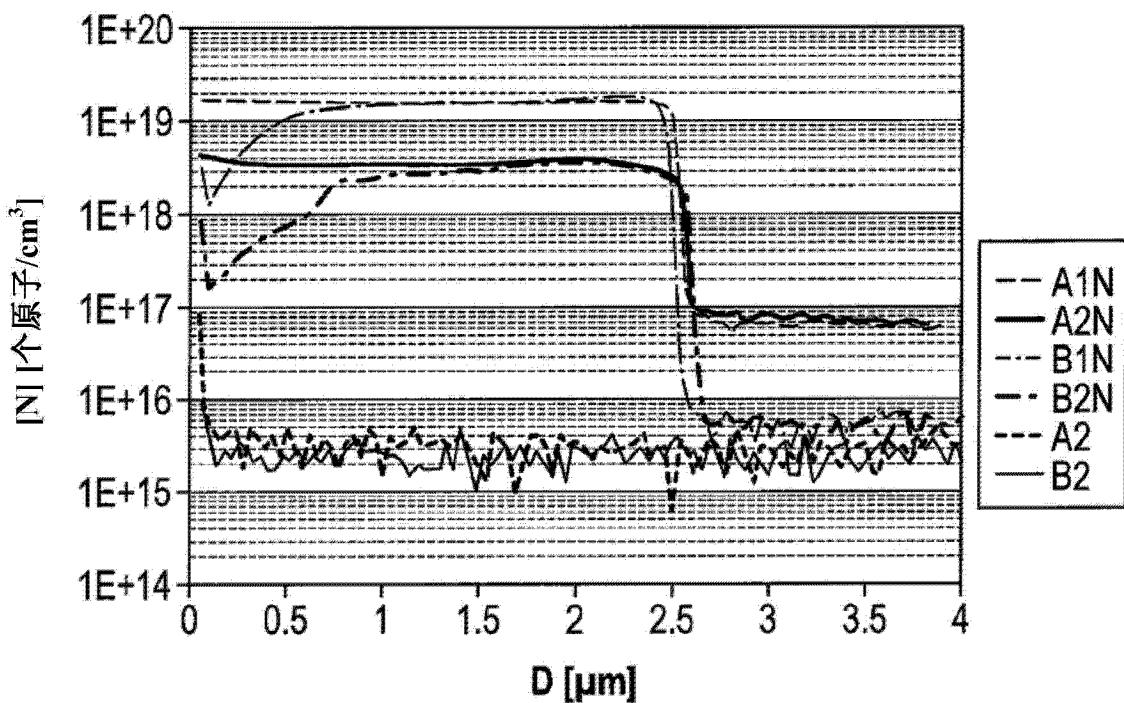


图 3

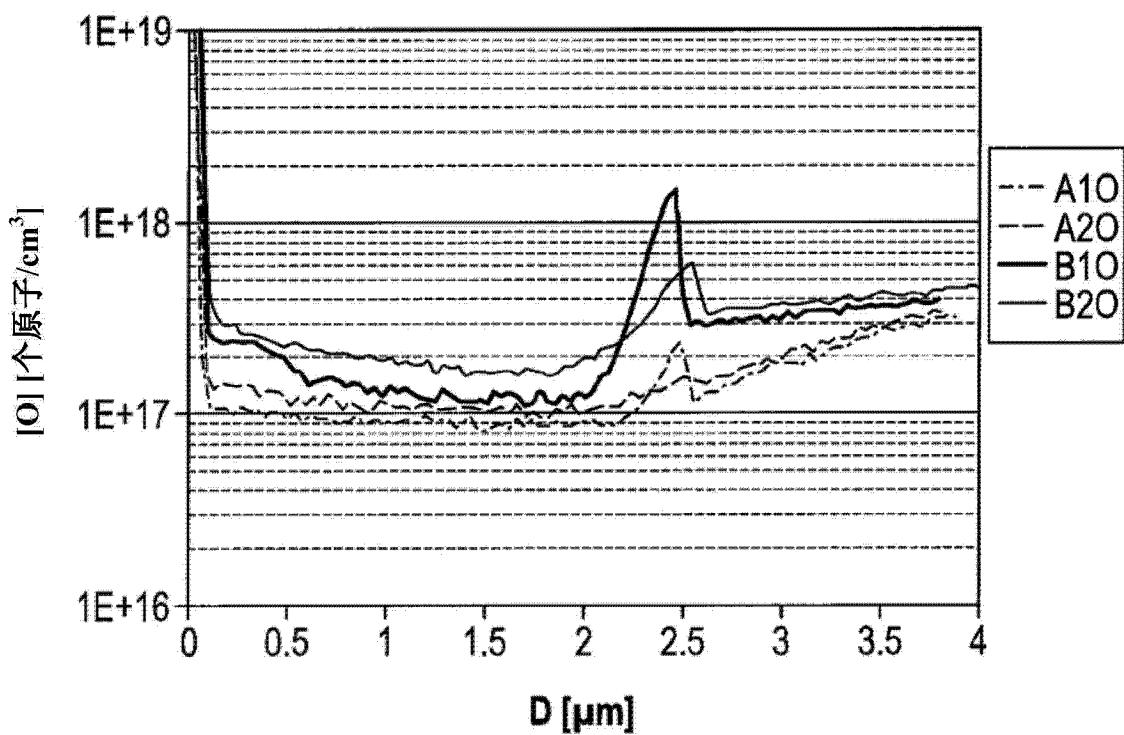


图 4

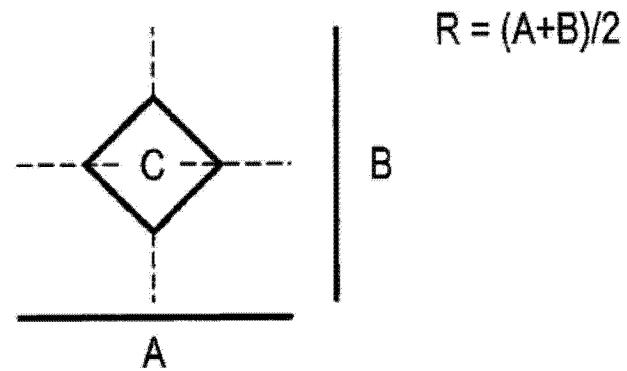


图 5

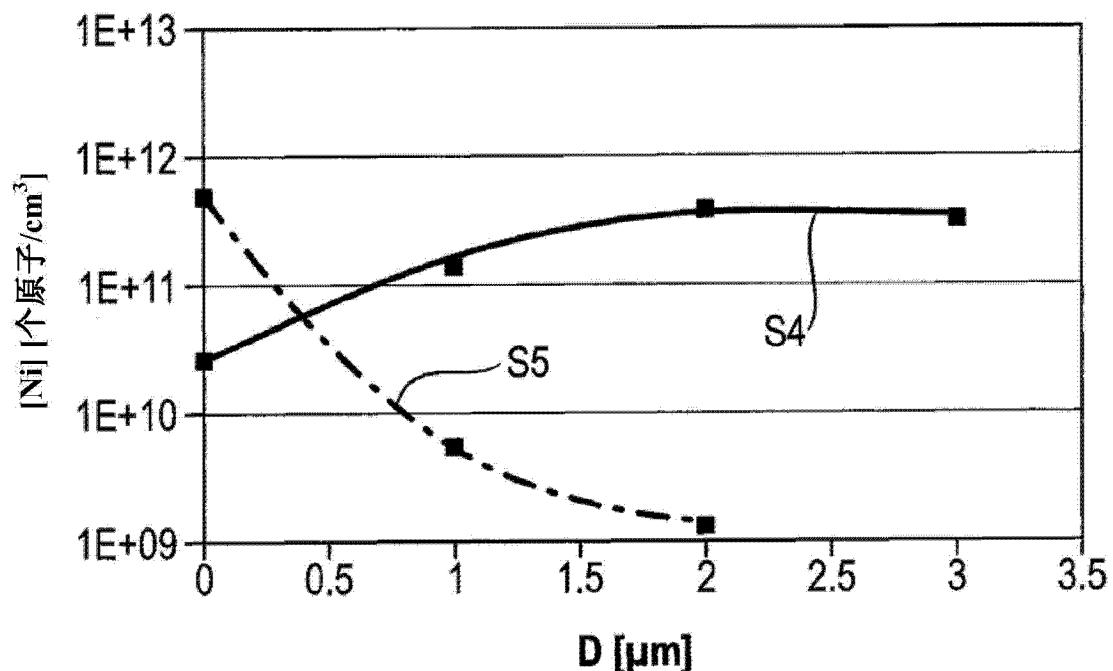


图 6

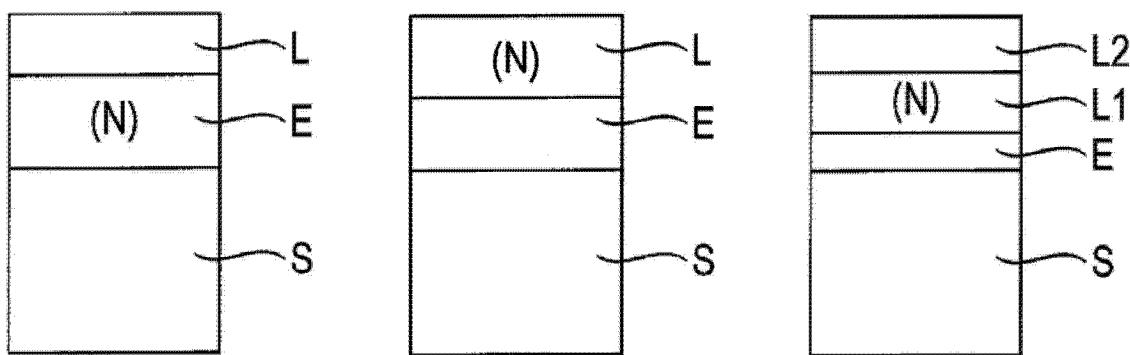


图 7A

图 7B

图 7C

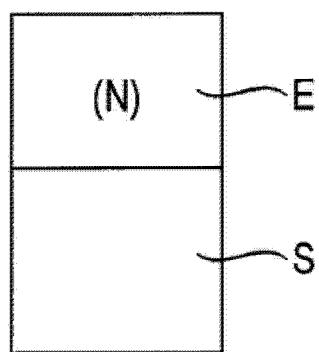


图 7D