

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-17321

(P2017-17321A)

(43) 公開日 平成29年1月19日(2017.1.19)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/105 (2006.01)	HO 1 L 27/10 4 4 8	5 F 0 8 3
HO 1 L 45/00 (2006.01)	HO 1 L 45/00 A	

審査請求 有 請求項の数 20 O L (全 13 頁)

(21) 出願番号	特願2016-129323 (P2016-129323)	(71) 出願人	503116280 エイチジーエスティーネザerlandピーブイ
(22) 出願日	平成28年6月29日 (2016. 6. 29)		オランダ国 1101 シーエム アムステルダム, ルナ アレナ, ヘリケルベルグ
(31) 優先権主張番号	14/788, 183		ヴェヘ 238
(32) 優先日	平成27年6月30日 (2015. 6. 30)	(74) 代理人	110000154 特許業務法人はるか国際特許事務所
(33) 優先権主張国	米国 (US)	(72) 発明者	クリスチャン アール ボンホーテ アメリカ合衆国 カリフォルニア サンノゼ パーム ヴァリー ブルヴァード 150 アpartment 3115
		(72) 発明者	ジェフリー リリー アメリカ合衆国 カリフォルニア サニーヴェール エドモントン 1627 最終頁に続く

(54) 【発明の名称】 電気めっき相変化スイッチ

(57) 【要約】

【課題】 電気めっき相変化スイッチを提供する。

【解決手段】 本発明は、一般に、メモリ装置のための電気部品を製造するための構造、システム、及び方法に関する。例えば、導体及び絶縁体材料の交互に重なる層をエッチング停止層の上に堆積させて垂直スタックを作成し、垂直スタックを通るトレンチをエッチングしてエッチング停止層を曝露し、所望の電氣的挙動に基づいて、めっき材料を用いて導体層を電気めっきし、導体層のそれぞれのためにめっき材料間の接続を形成することである。

【選択図】 なし

【特許請求の範囲】

【請求項 1】

電気めっきされた電気部品を製造するための方法であって、
エッチング停止層を基板の上に堆積させることと、
導体及び絶縁体材料の交互に重なる層を前記エッチング停止層の上に堆積させて垂直スタックを作成することと、
垂直スタックを通るトレンチをエッチングして前記エッチング停止層を曝露することと

、
電気回路網を形成して、前記導体層の一部に電氣的に接続することと、
前記電気部品の所望の電氣的挙動に基づいて、めっき材料を用いて前記トレンチ内の前記導体層上に電気めっきすることと、
前記トレンチ内の前記めっき材料上に電氣的接続を形成して、前記トレンチを通る前記めっき材料への電氣的接続を可能にすることと、
前記導体層への前記電気回路網接続を除去することと、を含む、
方法。

【請求項 2】

前記電気めっきの前に、前記導体層が前記トレンチの側壁からくぼむように、前記導体層をエッチングすることを更に含む、請求項 1 に記載の方法。

【請求項 3】

前記導体層は、前記導体層の厚さと略等しい距離だけ、前記トレンチの側壁からくぼんでいる、請求項 2 に記載の方法。

【請求項 4】

前記電氣的挙動は、相変化又はオポニック閾値スイッチ（OTS）のうちの少なくとも 1 つを備える、請求項 1 に記載の方法。

【請求項 5】

前記垂直スタックを通る前記トレンチをエッチングすることは、
ハードマスク層を前記垂直スタックの上に堆積させることと、
前記ハードマスク層の一部を除去して前記垂直スタックの頂面の一部を曝露することと

、
前記垂直スタックの前記曝露部分をエッチングして前記トレンチを作成することと、を含む、請求項 1 に記載の方法。

【請求項 6】

前記エッチング停止層は、クロムを備える、請求項 1 に記載の方法。

【請求項 7】

前記導体材料は、ドーブシリコン、モリブデン（Mo）、又はタンゲステン（W）、又はそれらの合金を備える、請求項 1 に記載の方法。

【請求項 8】

前記電気めっきは、水溶性槽を介する前記導体層と外部電源との間の電氣的接続を備える、請求項 1 に記載の方法。

【請求項 9】

垂直電気めっき電気部品のための構造であって、
基板の上に堆積されるエッチング停止層と、
導体及び絶縁体材料の交互に重なる層を前記エッチング停止層の上に備える垂直スタックであって、

前記垂直スタックは、それを通して形成される少なくとも 1 つのトレンチを有し、
前記導体層は、前記電気部品の所望の電氣的挙動に基づいて、めっき材料を用いて電気めっきされて、前記トレンチの側壁を形成し、
前記めっき材料の形状は、半球状であり、
前記めっき材料の厚さは、前記トレンチの幅よりも小さく、
前記めっき材料の厚さは、前記トレンチ内の隣接する絶縁体層の厚さよりも小さい垂

10

20

30

40

50

直スタックと、

前記トレンチの前記側壁上に形成される頂部接点金属層であって、前記めっき材料は前記導体層と前記頂部接点層との間にあり、前記頂部接点層は前記トレンチ内で他の隣接する電気めっき構造に接続される頂部接点金属層と、を備える、構造。

【請求項 10】

前記導体層は、前記トレンチの前記側壁からくぼんでいる、請求項 9 に記載の構造。

【請求項 11】

前記導体層は、前記導体層の厚さと略等しい距離だけ、前記トレンチの前記側壁からくぼんでいる、請求項 10 に記載の構造。

10

【請求項 12】

前記電氣的挙動は、相変化又はオポニック閾値スイッチ (OTS) のうちの少なくとも 1 つを備える、請求項 9 に記載の構造。

【請求項 13】

前記導体材料は、ドーブシリコン、モリブデン (Mo)、又はタングステン (W) を備える、請求項 9 に記載の構造。

【請求項 14】

前記トレンチは、実質的に垂直の丸穴を備える、請求項 9 に記載の構造。

【請求項 15】

電気システムであって、
少なくとも 1 つの垂直アレイを備える記憶装置であって、各垂直アレイが複数のメモリセルを備える記憶装置と、
前記記憶装置内の前記複数のメモリセルに電氣的にアクセスするセレクト装置と、
前記メモリセルの垂直アレイに垂直に接続する第 1 の金属材料と、
前記メモリセルの垂直アレイと直交する面内導体材料に接続される第 2 の金属材料であって、前記メモリセルの垂直アレイが、

20

基板の上のエッチング停止層と、

面内絶縁体材料と前記面内導体材料の交互に重なる層を前記エッチング停止層の上に備える垂直スタックであって、

前記面内導体及び絶縁体層は、前記基板の表面と平行であり、

30

前記垂直スタックは、それを通して形成される少なくとも 1 つのトレンチを備え、

前記導体層は、前記めっき材料を用いて電気めっきされ、前記めっき材料は、電気部品の所望の電氣的挙動に基づいて、前記トレンチの側壁上に形成する垂直スタックとを備える、第 2 の金属材料とを備える、システム。

【請求項 16】

前記導体層の厚さは、前記絶縁体層の厚さよりも小さい、請求項 15 に記載のシステム。

【請求項 17】

前記導体材料の層のそれぞれの水平長さは、前記絶縁体材料の層のそれぞれの水平長さよりも短い、請求項 16 に記載のシステム。

40

【請求項 18】

前記電氣的挙動は、相変化又はオポニック閾値スイッチ (OTS) のうちの少なくとも 1 つを備える、請求項 15 に記載のシステム。

【請求項 19】

前記導体材料は、ドーブシリコン、モリブデン (Mo)、又はタングステン (W) を備える、請求項 15 に記載のシステム。

【請求項 20】

前記面内導体層は、前記トレンチの前記側壁からくぼんでいる、請求項 15 に記載のシステム。

50

【発明の詳細な説明】

【技術分野】

【0001】

本開示の実施形態は、一般に、電子デバイスに関し、特に、電気めっきされた相変化又はオボニック閾値スイッチ（OTS）の三次元アレイに関する。

【背景技術】

【0002】

相変化メモリ（PCM）は、不揮発性メモリ技術の一種である。PCMは、最先端技術であり、ストレージクラスメモリ（SCM）用途のための候補、及び、ソリッドステートストレージ用途においてNOR及びNANDフラッシュメモリに、また、NANDフラッシュの場合は、ソリッドステートドライブ（SSD）に取って代わる重大な競争相手である。PCMは、メモリセルを切り換えることに基づいて、通常、メモリセルを加熱することによって2つの安定状態、結晶状態とアモルファス状態との間のGe₂Sb₂Te₅等のカルコゲニドに基づいて機能する。メモリセルを加熱するために、電流がPCMセルに流れる。

10

【0003】

アレイ状に配置されるPCMセルのアレイ及び各PCMセルは、オボニック閾値スイッチ（OTS）等の選択スイッチと結合されてもよい。ワード線（WL）及びビット線（BL）は、各メモリセルをプログラミング又は照会できるように配置される。PCMセルの口ウ（行）は、単一のワード線WLによって作動され、その口ウにあるPCMセルのそれぞれの1つは、それが、PCMセルの状態に従って、すなわち、それらの高抵抗（アモルファス）又は低抵抗（結晶）状態にあるPCMセルに従って電氣的に接続されるビット線BLに影響を及ぼす。

20

【発明の概要】

【課題を解決するための手段】

【0004】

本発明のある特定の実施形態は、一般に、電気めっきされた電気部品を製造するための方法であって、エッチング停止層を基板の上に堆積させることと、導体及び絶縁体材料の交互に重なる層を前記エッチング停止層の上に堆積させて垂直スタックを作成することと、垂直スタックを通るトレンチをエッチングしてエッチング停止層を曝露することと、電気回路網を形成して、前記導体層の一部に電氣的に接続することと、電気部品の所望の電氣的挙動に基づいて、めっき材料を用いて前記トレンチ内の前記導体層上に電気めっきすることと、前記トレンチ内のめっき材料上に電氣的接続を形成して、前記トレンチを通る前記めっき材料への電氣的接続を可能にすることと、導体層への前記電気回路網接続を除去することと、を含む方法に関する。

30

【0005】

本発明のある特定の実施形態は、一般に、垂直電気めっき電気部品のための構造であって、基板の上に堆積されるエッチング停止層と、導体及び絶縁体材料の交互に重なる層をエッチング停止層の上に備える垂直スタックであって、垂直スタックは、それを通して形成される少なくとも1つのトレンチを有し、導体層は、電気部品の所望の電氣的挙動に基づいて、めっき材料を用いて電気めっきされて、前記トレンチの側壁を形成し、前記めっき材料の形状は、半球状であり、前記めっき材料の厚さは、前記トレンチの幅よりも小さく、前記めっき材料の厚さは、前記トレンチ内の隣接する絶縁体層の厚さよりも小さい垂直スタックと、前記トレンチの側壁上に形成される頂部接点金属層であって、前記めっき材料は前記導体層と前記頂部接点層との間にあり、前記頂部接点層は前記トレンチ内で他の隣接する電気めっき構造に接続される頂部接点金属層と、を備える構造に関する。

40

【0006】

本発明のある特定の実施形態は、一般に、電気システムであって、少なくとも1つの垂直アレイを備える記憶装置であって、各垂直アレイが複数のメモリセルを備える記憶装置と、前記記憶装置内の複数のメモリセルに電氣的にアクセスするセクタ装置と、前記メ

50

メモリセルの垂直アレイに垂直に接続する第1の金属材料と、前記メモリセルの垂直アレイと直交する面内導体材料に接続される第2の金属材料であって、メモリセルの垂直アレイが、基板の上のエッチング停止層と、面内絶縁体材料と前記面内導体材料の交互に重なる層を前記エッチング停止層の上に備える垂直スタックであって、面内導体及び絶縁体層は、基板の表面と平行であり、垂直スタックは、それを通して形成される少なくとも1つのトレンチを備え、導体層は、めっき材料を用いて電気めっきされ、めっき材料は、電気部品の所望の電氣的挙動に基づいて、前記トレンチの側壁上に形成する垂直スタックとを備える第2の金属材料とを備える、システムに関する。

【0007】

本発明の上記で説明した特徴を詳細に理解するため、上で簡単に要約したより詳細な説明を、実施形態を参照することによって説明し、そのうちの幾つかを添付図面に示す。しかし、添付図面は本発明の代表的な実施形態のみを示し、従って、その適用範囲を限定するものと考えべきではなく、本発明は他の等しく効果的な実施形態も可能であることに留意されたい。

10

【図面の簡単な説明】

【0008】

【図1】処理システム例のブロック図である。

【図2A】本発明のある特定の実施形態による、導体及び絶縁体材料の交互に重なる層の垂直スタック例を示す。

【図2B】本発明のある特定の実施形態による、導体及び絶縁体材料の交互に重なる層の2つの垂直スタック例を示す。

20

【図2C】本発明のある特定の実施形態による、導体材料のくぼませた層を有する図2Bの垂直スタック例を示す。

【図2D】本発明のある特定の実施形態による、図2Cの垂直スタック例の斜視図を示す。

【図2E】本発明のある特定の実施形態による、導体層のそれぞれに結合されるめっき材料を有する図2Cの垂直スタック例を示す。

【図2F】本発明のある特定の実施形態による、図2Eの垂直スタック例の透視図を示す。

【図2G】本発明のある特定の実施形態による、めっき材料のそれぞれを接続する接点層を有する図2Eの垂直スタック例を示す。

30

【図2H】本発明のある特定の実施形態による、図2Gの垂直スタック例の透視図を示す。

【図2I】本発明のある特定の実施形態による、導体層がくぼんでいない図2Eの垂直スタック例を示す。

【図2J】本発明のある特定の実施形態による、導体層がくぼんでいない図2Gの垂直スタック例を示す。

【図3】本発明のある特定の実施形態による、導体及び絶縁体材料の交互に重なる層を用いるメモリコンポーネント例を示す。

【発明を実施するための形態】

40

【0009】

理解を容易にするため、同一符号が、可能であれば、各図に共通する同一の構成要素を指定するために使用されている一実施形態において開示される構成要素は、特に説明することなく、他の実施形態において有用に活用することを意図している。

【0010】

以下に、本発明の実施形態を説明する。しかし、本発明は説明する特定の実施形態に限定されないことは言うまでもない。代わりに、以下の特徴および構成要素のいずれの組み合わせも、異なる実施形態に関係あるとなかろうと、本発明を実現し、実施するものと考えられる。更に、本発明の実施形態は、他の可能性のある解決法に勝る、及び/又は、先行技術に勝る利点を達成できるが、特定の利点が所定の実施形態によって達成されるか

50

否かは、本発明の制限とはならない。従って、以下の局面、特徴、実施形態、および利点は、単に例示のものであり、特許請求の範囲において明示的に引用するものを除いて、添付特許請求の範囲の構成要素または制限と考えるべきではない。同様に、「発明」と言及するものは、本明細書中に開示するいずれの発明の要旨の一般概念として解釈すべきではなく、特許請求の範囲において明示的に引用するものを除いて、添付特許請求の範囲の構成要素または制限と考えるべきではない。

【0011】

図1は、処理装置102及びメモリ装置104を有する処理システム100のブロック図である。メモリ装置104は、ロウとカラム(列)のアレイ編成で配置されるメモリセルを備えている。プロセッサ102は、ロウデコーダ106及びカラムデコーダ108を介してメモリセルのアレイとインターフェース接続している。個々のメモリセルは、アレイのロウに沿って延在してもよいワード線と、アレイのカラムに沿って延在してもよいビット線とによって制御される。メモリセルは、ワード線とビット線との間の接合部に存在してもよい。読み書きサイクル中、ロウデコーダは、読み書きされるメモリセルのロウページを選択する。同様に、カラムデコーダは、読み書きサイクルの間、メモリセルのカラムアドレスを選択する。本発明のある特定の実施形態において、各メモリセルは(例えば、ワード線とビット線との間の接合部において)、相変化メモリ(PCM)セル(例えば、相変化材料を用いる)又はオボニック閾値スイッチ(OTS)のうち少なくとも1つを含んでもよい。

10

【0012】

図2A~2Jは、本発明のある特定の実施形態による電気部品(例えば、メモリ装置)を製造するための構造及び方法を示している。

20

【0013】

例えば、方法は、エッチング停止層202を、図2Aに示すように、導体層及び絶縁体層の垂直スタックが堆積されてもよい基板の上に堆積させることを伴ってもよい。ある特定の実施形態において、エッチング停止層202は、クロム、磁性金属等の、フッ素含有プラズマでエッチングされない何れかの材料、又は、酸化アルミニウム等の、フッ素でエッチングされない酸化物からできていてもよい。エッチング停止層の上には、絶縁体材料204及び導体材料206が交互に重なった層が、垂直スタックを形成するよう堆積されてもよい。垂直スタックは、図示するように交互に、どのような数の導体層及び絶縁体層を備えていてもよい。ある特定の実施形態において、絶縁体材料は二酸化ケイ素(SiO_2)であってもよく、導体材料は、ドーブシリコン、モリブデン(Mo)、又はタングステン(W)であってもよい。ある特定の実施形態において、絶縁体層及び導体層の厚さは同じであってもよい。ある特定の実施形態において、導体層の厚さ222は、絶縁体層の厚さ224より小さくてもよい。

30

【0014】

ある特定の実施形態において、1層のハードマスクが、垂直スタックの上に堆積され、エッチングマスクとして用いられる。ハードマスクは、例えば、クロム又はフッ素含有プラズマでエッチングされない何れかの材料からできていてもよい。

【0015】

この段階で、1つ以上のトレンチが、図2Bに示すように、垂直スタック内部に形成されてもよい。例えば、マスク層は、一定のパターンでハードマスク208の上に堆積されて、1つ以上のトレンチが形成されるハードマスクの曝露部分を残してもよい。曝露したハードマスク材料をエッチングする化学エッチングを用いて、ハードマスクの曝露部分が除去されてもよい。この段階で、トレンチが形成される垂直スタックの部分のみが曝露され、他の部分はハードマスク材料によって被覆される。従って、垂直スタック材料をエッチングする化学エッチングを用いて、少なくとも1つのトレンチ210A及び210Bが、垂直スタックにおいてエッチング停止層まで下方に、及び、エッチング停止層を曝露して形成されてもよい。ある特定の実施形態において、リアクティブイオンエッチング(RIE)プロセスが、トレンチ210A及び210Bを形成するために用いられてもよ

40

50

い。任意選択的に、ハードマスク 208 は、トレンチが形成された後、除去されてもよい。

【0016】

ある特定の実施形態において、ここで各トレンチ 210A 及び 210B の側壁に曝露される導体層は、図 2C に示すように、絶縁体層からくぼませてもよい。すなわち、導電材料 206 の各層の水平長さ 226 が、絶縁体材料 204 の各層の水平長さ 228 よりも短くてもよい。例えば、各トレンチ 210A 及び 210B の側壁は、絶縁体層よりも速く導体層を選択的にエッチングするプラズマエッチング処理に曝露されてもよい。従って、凹部ポケット 212 が、導体層がトレンチ壁から絶縁体層よりも大きい距離にくぼんでいる場所に形成されてもよい。凹部ポケットは、各導体層のためのめっき材料が隣接する導体層に形成されるめっき材料と接触しないように、めっき材料が（図 2E に関してより詳細に検討するように）各導体層に形成されることを可能にする。ある特定の実施形態において、遅いウェットエッチングが、凹部ポケット 212 を形成するために用いられてもよい。

10

【0017】

図 2D は、トレンチ 210A、210B、210C、及び 210D（総称して、210）を備える導体層 206 及び絶縁体層 204 の垂直スタックの斜視図を示している。ある特定の実施形態において、各トレンチ 210 は、導体及び絶縁体材料の垂直スタックを通過して延在し、エッチング停止層を曝露する円錐形であってもよい。ある特定の実施形態において、各トレンチは、各トレンチの底部で尖端になるのではなく、エッチング停止層の平面部分を曝露している。

20

【0018】

図 2E に示すように、導体層は、電気めっき処理を用いてめっきされてもよい。電気めっきは、金属カチオンが電極上にコヒーレントな金属コーティングを形成するように、電流を用いて溶解した金属カチオンを低減させる処理である。導体層を電気めっきするために、垂直スタックの導体層は、電着中に陰極として機能する導体層に電位を印加するために用いられる電気回路網に結合されてもよい。電気回路網は、めっき材料を含んでいるべき導体層のすべてを電氣的に接続するよう、一時的に形成されてもよい。導体層に形成される各めっき材料は、電気めっき装置（例えば、電気めっき相変化装置）であってもよい。めっき材料が形成された後、電気回路網は、除去されて、アドレス指定可能な電気めっき装置を可能にしてもよい。更に、めっき材料が形成される基板上の位置及び外部電源からの電気抵抗は、すべての装置に対してほぼ同等であってもよい。この（一時的な）電気回路網にわたる電気抵抗は、電気めっきの前に、電気めっき構造すべての類似した容積及び組成を確保することが重要である。

30

【0019】

電気めっきのパラメータに応じて、めっき材料は半球状断面を有していてもよい。従って、電気めっき構造の一番厚い部分が、わかりやすくするため、電気めっき構造の厚さとして見なされてもよい。

【0020】

めっき材料の厚さは、隣接するめっき材料が接合しないよう、トレンチの幅より小さくてもよい。更に、導体層の間の絶縁体層の厚さは、隣接する電気めっき装置同士が垂直方向で接合しないことが重要である。従って、めっき材料（例えば、電気めっき装置）は、隣接する絶縁体層の厚さよりも小さい厚さを有していてもよい。万一、絶縁体層同士が等しくない場合には、より薄い絶縁体層が、電気めっき装置の厚さに対する制限を設定してしまうかもしれない。

40

【0021】

ある特定の実施形態において、水溶性槽電気めっき処理が、めっき材料を形成するよう用いられてもよい。他の実施形態において、イオン溶液が、電気めっき処理中に用いられてもよい。導体層をめっきするために用いられる材料（例えば、電着中の槽内の材料）は、以下でより詳細に検討するような、所望の電氣的挙動に基づいていてもよい（例えば、

50

相変化材料又はオボニック閾値スイッチ（OTS）。何のめっき材料も垂直スタックの頂部に形成されないように、ハードマスク層は、何れの電源からも取り外されるか、切断されてもよいことに留意されたい。ある特定の実施形態において、それぞれのプラグが、同様の大きさ、厚さ、及び組成を有するよう形成されてもよい。めっき材料が形成された後、導体層は、それらを電気回路網から切断することによって、電氣的に絶縁されてもよい。

【0022】

図2Fは、本発明のある特定の態様による、図2Eの垂直スタックの透視図である。図示するように、プラグ220のそれぞれは、トレンチ210の円周の周りに、及び、導体層206の縁部に沿って形成されている。

10

【0023】

図2Gに示すように、プラグ220のそれぞれは、拡散隔壁及び（例えば、後の処理ステップ中に）トレンチに形成されてもよいパイアへのオーミック接続を表す頂部接点ストリップ214に接続されてもよい。接点ストリップ214は、金属（例えば、タングステン、白金、又は銅）等の導電材料からできていてもよい。ある特定の実施形態において、トレンチは、接点ストリップ214が形成された後、導電材料で充填されてもよい。図2Hは、図2Gで表した垂直スタックの透視図である。図示するように、接点ストリップ214は、めっき材料220のそれぞれの上及び垂直スタックの上に形成される導体層を介して形成されてもよい。

【0024】

20

ある特定の実施形態において、導体層206は、絶縁体層204に対してくぼんでいなくてもよい。例えば、図2Iに示すように、導体層206の水平長さは、絶縁体層204の水平長さと同じである。めっき材料220は、隣接する導体層の上に形成されるめっき材料と接触しないように、導体層上に形成される。図2Jは、接点ストリップ214がプラグ220のそれぞれの上に形成された図2Iの垂直スタックを示している。

【0025】

図3は、本発明のある特定の実施形態によるメモリ装置における複数のメモリセルを示している。図示するように、隣接するトレンチ同士の導体層は、導電材料の1つ以上のストリップ218を形成するよう接続されてもよい。導電ストリップ218と接点ストリップ214との間の接合部216は、図2Eに関して説明したような、電気めっき処理中に形成されるめっき材料を含んでいる。

30

【0026】

上で表したように、導体層をめっきするために用いる材料に応じて、導体層と接点ストリップ214との間の接合部216は、異なる電気特性を有していてもよい。例えば、ある特定の実施形態において、材料は、接合部216が、GeSbTe、SeTe、SiTe、SbSe、SnSe、SnTe、SnSb、GeSb、GeTe、SiSb、及びそれらの合金等の相変化材料の電気特性を有するよう、用いられてもよい。相変化材料の電氣的挙動は、相変化材料に印加される電圧がある特定の閾値に到達するかどうかに基づく、阻止状態（例えば、実質上、開路又は高い抵抗状態）から抵抗状態への移行を特徴としている。

40

【0027】

他の実施の形態において、めっき材料は、接合部216がGeSeBi等のオボニック閾値スイッチ（OTS）の電気特性を有するよう、用いられてもよい。OTSは、OTSに印加される電圧がある特定の閾値に到達するかどうかに基づいて、阻止状態（例えば、高い抵抗状態）から導電状態へ移行する二端子装置である。

【0028】

各ストリップ218は、複数の導体層のそれぞれと接点ストリップ214との間の接合部216にアクセスするよう構成される1つ以上の選択装置（例えば、スイッチ）に接続されてもよい。ある特定の実施形態において、各トレンチの側壁に曝露される導体層縁部は、1つ以上のメモリセルを作成するよう相変化材料及び/又はOTS材料を用いて電気

50

めっきされて1つ以上のメモリセルを作成してもよい。各メモリセルは、それぞれの接合部216へのアクセスを提供するストリップ218及び接点ストリップ214と結合されるコンポーネントによって制御されてもよい。すなわち、接合部216におけるめっき材料は、垂直アレイのメモリセルを形成し、ここで、各メモリセルは、選択装置を用いて、ストリップ218を介して選択される。図示するように、導体層は、メモリセルの垂直アレイと直交している。

【0029】

本明細書中に開示するPCM及びOTS装置は、拡張可能な三次元配置である。本明細書中の説明は、PCM及びOTS装置に限定されないが、むしろ、所望の電氣的挙動を有する何れかの材料に適用可能であることは、言うまでもない。本明細書中に開示する実施形態は拡張可能であり、それでいて、その三次元構造のために低い実装面積を有している。

10

【0030】

上記説明は本発明の実施形態に向けられる一方で、発明の他の、及び、更なる実施形態がその基本的な適用範囲から逸脱することなく考案されてもよく、その適用範囲は以下の特許請求の範囲によって決定される。

【符号の説明】

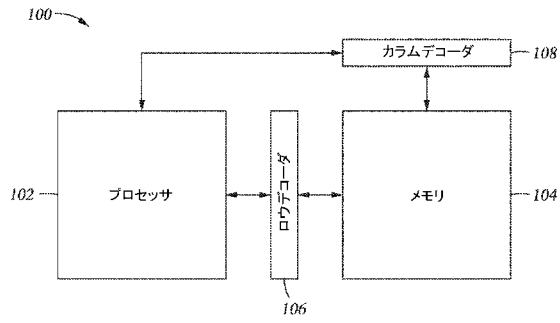
【0031】

- 100 処理システム
- 102 処理装置
- 104 メモリ装置
- 106 ロウデコーダ
- 108 カラムデコーダ
- 202 エッチング停止層
- 204 絶縁体層
- 206 導体層
- 208 ハードマスク
- 210 トレンチ
- 212 凹部ポケット
- 214 頂部接点ストリップ
- 216 接合部
- 218 導電ストリップ
- 220 プラグ
- 222 導体層の厚さ
- 224 絶縁体層の厚さ
- 226 水平長さ
- 228 水平長さ

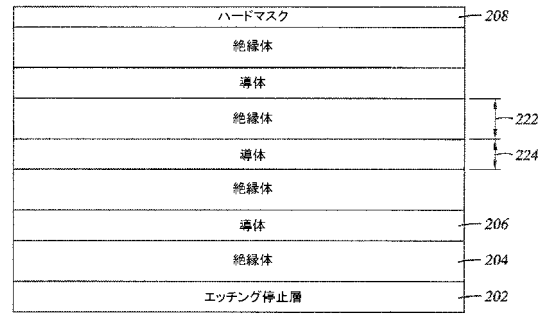
20

30

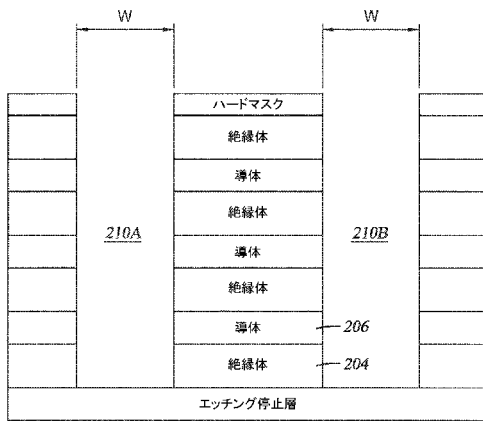
【 図 1 】



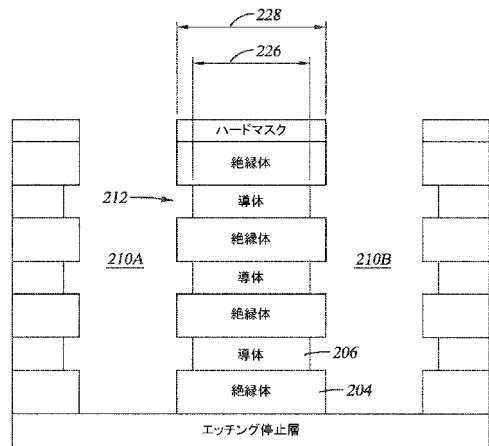
【 図 2 A 】



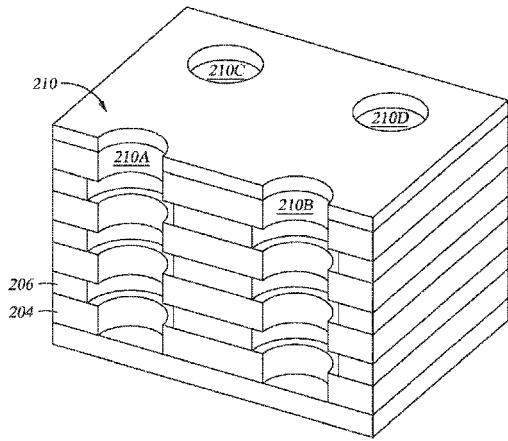
【 図 2 B 】



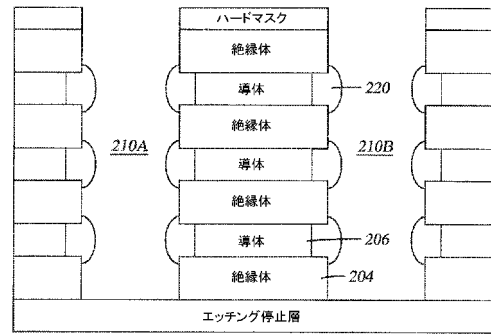
【 図 2 C 】



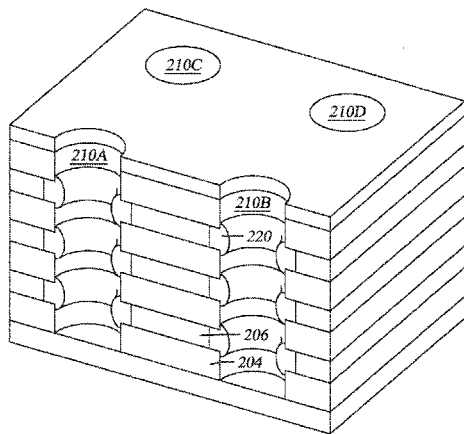
【図 2 D】



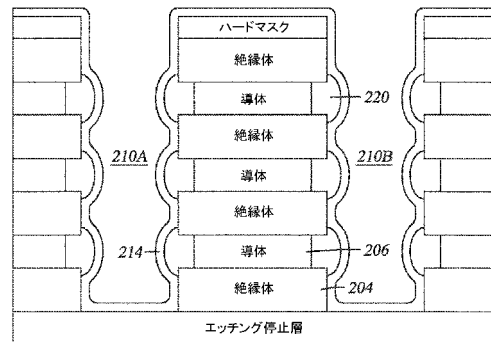
【図 2 E】



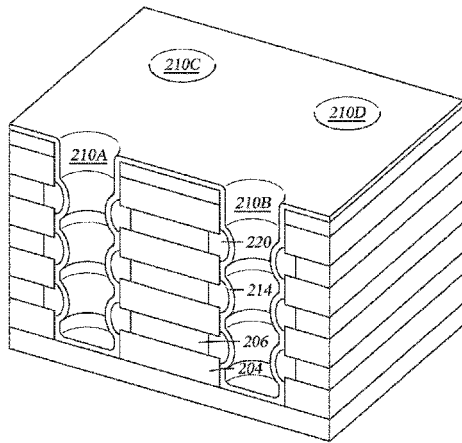
【図 2 F】



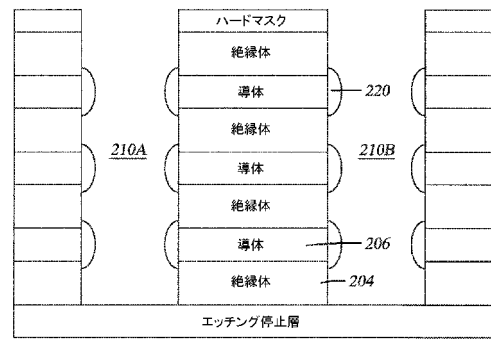
【図 2 G】



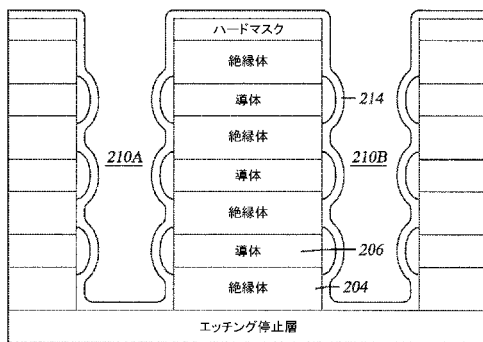
【図 2 H】



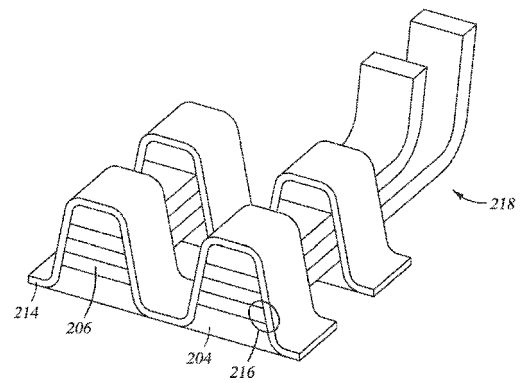
【図 2 I】



【図 2 J】



【図 3】



フロントページの続き

Fターム(参考) 5F083 FZ10 GA10 JA32 JA37 JA38 JA39 JA60 PR03 PR07 PR23
ZA13