



(12) 发明专利申请

(10) 申请公布号 CN 104330937 A

(43) 申请公布日 2015. 02. 04

(21) 申请号 201410680485. 3

G02F 1/1343 (2006. 01)

(22) 申请日 2010. 10. 12

G02F 1/1333 (2006. 01)

(30) 优先权数据

H01L 27/12 (2006. 01)

96565/09 2009. 10. 12 KR

102072/09 2009. 10. 27 KR

(62) 分案原申请数据

201010506207. 8 2010. 10. 12

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 金东奎 白承洙 郑美惠 奇桐贤

赵世衡 罗惠锡

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 屈玉华

(51) Int. Cl.

G02F 1/1362 (2006. 01)

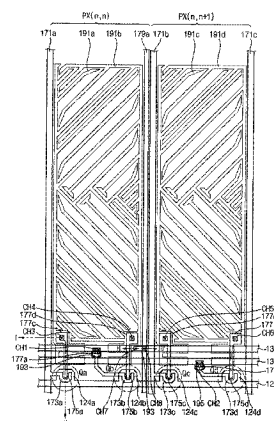
权利要求书3页 说明书26页 附图22页

(54) 发明名称

显示基板及其制造方法和具有显示基板的显示装置

(57) 摘要

本发明公开显示基板及其制造方法和具有显示基板的显示装置。本发明的一种显示基板包括：与栅极线和第一数据线电连接的第一像素电极；与第一像素电极交替设置从而与栅极线和第一电源线电连接的第二像素电极；邻近第一数据线和面对第一数据线的第二数据线中的至少一个设置的第一屏蔽图案，第一屏蔽图案重叠第一像素电极的第一端部从而与第一像素电极电连接；以及邻近第一数据线和第二数据线中的至少一个设置的第二屏蔽图案，第二屏蔽图案重叠第二像素电极的第一端部从而与第二像素电极电连接。



1. 一种显示基板,包括:

与栅极线和第一数据线电连接的第一像素电极;

与所述第一像素电极交替设置从而与所述栅极线和第一电源线电连接的第二像素电极;

邻近所述第一数据线和面对所述第一数据线的第二数据线中的至少一个设置的第一屏蔽图案,所述第一屏蔽图案重叠所述第一像素电极的第一端部从而与所述第一像素电极电连接;以及

邻近所述第一数据线和第二数据线中的至少一个设置的第二屏蔽图案,所述第二屏蔽图案重叠所述第二像素电极的第一端部从而与所述第二像素电极电连接。

2. 根据权利要求1所述的显示基板,其中所述栅极线、所述第一屏蔽图案和所述第二屏蔽图案由相同的导电层形成。

3. 根据权利要求2所述的显示基板,还包括:

与所述第一数据线和所述栅极线电连接的第一开关元件;以及

与所述栅极线和所述第一电源线电连接的第二开关元件。

4. 根据权利要求3所述的显示基板,其中所述第一开关元件包括与所述栅极线连接的第一栅极电极、与所述第一数据线连接的第一源极电极和与所述第一像素电极连接的第一漏极电极,所述第一漏极电极和所述第一屏蔽图案通过第一接触孔与所述第一像素电极接触。

5. 根据权利要求3所述的显示基板,其中所述第二开关元件包括与所述栅极线连接的第二栅极电极、与邻近所述栅极线的第一电源线连接的第二源极电极和与所述第二像素电极连接的第二漏极电极,所述第二漏极电极和所述第二屏蔽图案通过第二接触孔与所述第二像素电极接触。

6. 根据权利要求1所述的显示基板,还包括:

邻近所述第二数据线设置的第三屏蔽图案,所述第三屏蔽图案覆盖所述第一像素电极的第二端部;以及

邻近所述第一数据线设置的第四屏蔽图案,所述第四屏蔽图案覆盖所述第二像素电极的第二端部。

7. 根据权利要求6所述的显示基板,其中所述第三屏蔽图案通过第三接触孔与所述第一像素电极电连接,所述第三接触孔通过所述第三屏蔽图案的端部形成,以及

所述第四屏蔽图案通过第四接触孔与所述第二像素电极电连接,所述第四接触孔通过所述第四屏蔽图案的端部形成。

8. 根据权利要求6所述的显示基板,其中所述第三屏蔽图案邻近所述第二数据线形成从而覆盖所述第一像素电极的所述第二端部,所述第四屏蔽图案邻近所述第一数据线形成从而覆盖所述第二像素电极的所述第二端部。

9. 根据权利要求6所述的显示基板,还包括连接所述第一屏蔽图案和所述第三屏蔽图案的连接图案。

10. 根据权利要求1所述的显示基板,还包括第二电源线,所述第二电源线与所述第一电源线相邻并接收与所述第一电源线的电压不同的电压。

11. 根据权利要求1所述的显示基板,其中所述第一数据线和所述第二数据线沿变化

的倾斜方向延伸,并且所述第一数据线和所述第二数据线之间的像素区域包括在所述像素区域的中央部分形成的垂直区域。

12. 根据权利要求 11 所述的显示基板,其中所述第一屏蔽图案形成在所述垂直区域的一侧,并且所述第二屏蔽图案形成在所述垂直区域的另一侧。

13. 根据权利要求 12 所述的显示基板,其中所述第一屏蔽图案的与远离所述第一数据线的区域相应的边缘部分完全重叠所述第一像素电极的与远离所述第一数据线的区域相应的边缘部分,以及

所述第二屏蔽图案的与远离所述第二数据线的区域相应的边缘部分完全重叠所述第二像素电极的与远离所述第二数据线的区域相应的边缘部分。

14. 根据权利要求 6 所述的显示基板,还包括:

连接所述第一屏蔽图案和所述第三屏蔽图案的连接图案,所述连接图案重叠所述第一像素电极和第二像素电极。

15. 一种制造显示基板的方法,所述方法包括:

在基底基板上形成沿第一方向延伸的栅极线和沿第二方向延伸的第一屏蔽图案和第二屏蔽图案;

形成沿所述第二方向延伸且邻近所述第一屏蔽图案和第二屏蔽图案中的至少一个设置的第一数据线、以及面对所述第一数据线从而邻近所述第一屏蔽图案和第二屏蔽图案中的至少一个设置的第二数据线;以及

形成第一像素电极和第二像素电极,所述第一像素电极具有部分重叠所述第一屏蔽图案的第一端部,所述第一像素电极通过第一接触孔接触所述第一屏蔽图案,所述第二像素电极具有部分重叠所述第二屏蔽图案的第一端部,所述第二像素电极通过第二接触孔接触所述第二屏蔽图案。

16. 根据权利要求 15 所述的方法,其中在形成所述栅极线时,还形成与所述栅极线相邻的第一电源线。

17. 根据权利要求 16 所述的方法,还包括:

形成第一开关元件,所述第一开关元件包括与所述第一数据线连接的第一源极电极、与所述栅极线连接的第一栅极电极和通过所述第一接触孔接触所述第一屏蔽图案和所述第一像素电极的第一漏极电极;以及

形成第二开关元件,所述第二开关元件包括与所述第一电源线连接的第二源极电极、与所述栅极线连接的第二栅极电极和通过所述第二接触孔接触所述第二屏蔽图案和所述第二像素电极的第二漏极电极。

18. 根据权利要求 16 所述的方法,其中在形成所述栅极线时,还形成与所述第一电源线相邻的第二电源线。

19. 根据权利要求 15 所述的方法,还包括:

形成第三屏蔽图案,所述第三屏蔽图案邻近所述第二数据线设置从而覆盖所述第一像素电极的第二端部;以及

形成第四屏蔽图案,所述第四屏蔽图案邻近所述第一数据线设置从而覆盖所述第二像素电极的第二端部。

20. 根据权利要求 19 所述的方法,其中所述第一像素电极通过第三接触孔接触所述第

三屏蔽图案,所述第二像素电极通过第四接触孔接触所述第四屏蔽图案。

21. 根据权利要求 19 所述的方法,其中在形成所述栅极线时,还形成连接所述第一屏蔽图案和所述第三屏蔽图案的连接图案。

22. 根据权利要求 15 所述的方法,其中所述第一数据线和所述第二数据线在靠近近邻的栅极线的区域沿变化的倾斜方向延伸,并且在靠近所述近邻的栅极线的所述区域之间的中央部分沿垂直方向延伸。

23. 一种显示装置,包括:

显示基板,所述显示基板包括:

与栅极线和第一数据线电连接的第一像素电极;

与所述第一像素电极交替设置且与所述栅极线和第一电源线电连接的第二像素电极;

邻近所述第一数据线和面对所述第一数据线的第二数据线中的至少一个设置的第一屏蔽图案,所述第一屏蔽图案重叠所述第一像素电极的第一端部,所述第一屏蔽图案与所述第一像素电极电连接;以及

邻近所述第一数据线和第二数据线中的至少一个设置的第二屏蔽图案,所述第二屏蔽图案重叠所述第二像素电极的第一端部,所述第二屏蔽图案与所述第二像素电极电连接;

面对所述显示基板的对基板;以及

设置在所述显示基板和所述对基板之间的液晶层。

24. 根据权利要求 23 所述的显示装置,其中所述液晶层在无驱动电压施加在其上时垂直排列,并且在驱动电压施加在其上时通过所述第一像素电极和第二像素电极水平排列。

25. 根据权利要求 24 所述的显示装置,其中所述显示基板还包括:

邻近所述第二数据线设置从而覆盖所述第一像素电极的第二端部的第三屏蔽图案;以及

邻近所述第一数据线设置从而覆盖所述第二像素电极的第二端部的第四屏蔽图案。

26. 根据权利要求 23 所述的显示装置,其中所述第一数据线和所述第二数据线沿变化的倾斜方向延伸,并且所述第一数据线和所述第二数据线之间的像素区域包括当从平面图观看时,形成在所述像素区域的中央部分的垂直区域。

显示基板及其制造方法和具有显示基板的显示装置

[0001] 本申请文件是 2010 年 10 月 12 日提交的发明名称为“显示基板及其制造方法和具有显示基板的显示装置”的第 201010506207.8 号发明专利申请的分案申请。

技术领域

[0002] 本发明涉及显示基板、制造显示基板的方法和具有显示基板的显示装置。更具体地,本发明涉及能够改善显示质量的显示基板、制造该显示基板的方法和具有该显示基板的显示装置。

背景技术

[0003] 现今平板显示装置被广泛应用在各种领域。诸如液晶显示器的显示装置通常包括其间插入有液晶层的显示基板和对基板。显示基板可以具有形成在其上的电场形成电极,诸如第一像素电极和第二像素电极。

[0004] 当对第一像素电极和第二像素电极施加电压时,电场形成在第一像素电极和第二像素电极之间在液晶层中。响应该电场,液晶层中液晶分子的排列被改变,于是通过液晶层的透光率可以通过控制入射光的偏振来调整。这样,期望的图像被显示。

[0005] 通过第一像素电极和第二像素电极间形成的电场可以以垂直配向 (VA) 模式操作液晶层的液晶分子。在 VA 模式中,当第一像素电极和第二像素电极间不存在电场时,显示面板可以显示黑图像。当水平电场形成在第一像素电极和第二像素电极之间时,显示面板可以显示落入灰度级范围内的图像。

[0006] 通常,显示面板包括显示图像的显示区域和围绕显示区域的外围区域。

[0007] 当第一电压和第二电压被提供给第二像素电极时,传输第一和第二电压的电源线 (power line) 在一个方向上设置,例如 (平面图中的) 水平方向或垂直方向。于是,第一和第二电压通过电源线的传输中的延迟会发生。由于此延迟,第二像素电极在显示区域的一侧会以比在另一侧慢的速率充电,不期望地降低了整体显示质量。

[0008] 此外,当不同的电压被施加到第一和第二像素电极时,水平电场形成在数据线和第一像素电极之间、以及数据线和第二像素电极之间。这些水平电场会导致不期望的漏光。

发明内容

[0009] 本发明提供能够提高其显示质量的显示基板。

[0010] 本发明还提供上述显示基板的制造方法。

[0011] 本发明还提供具有上述显示基板的显示装置。

[0012] 根据本发明的一个方面,显示基板包括第一像素电极、数据线、第二像素电极、栅极线、第一电源线、第二电源线、第一开关元件和第二开关元件。第一像素电极包括多个第一电极条。数据线向第一像素电极提供数据电压。第二像素电极包括与第一电极条交替设置的多个第二电极条。栅极线基本上与数据线交叉。第一电源线沿与栅极线相同的方向延伸,以向第二像素电极提供第一电压。第二电源线与第一电源线交叉并且与第一电源线电

连接。第一开关元件与数据线、栅极线和第一像素电极电连接。第二开关元件与第一电源线、栅极线和第二像素电极电连接。

[0013] 第二电源线可以设置在多个数据线处。

[0014] 显示基板还可以包括第三像素电极、第四像素电极、第三电源线和第四电源线。第三像素电极可以与第一像素电极相邻设置。第三像素电极可以包括多个第三电极条。第四像素电极可以包括与第三电极条交替设置的多个第四电极条。第三电源线可以相邻于第一电源线形成,以向第四像素电极提供第二电压。第四电源线可以沿与第三电源线交叉的方向延伸并且与第三电源线电连接。

[0015] 第四电源线可以设置在多个数据线处。

[0016] 第二电源线和第四电源线之间可以设置多个数据线。

[0017] 第二电源线可以对应于在数据线的延伸方向上相邻的像素关于数据线交替设置,并且第四电源线可以对应于在数据线的延伸方向上相邻的像素关于数据线交替设置。

[0018] 显示基板还可以包括第三开关元件和第四开关元件。第三开关元件可以与栅极线和第三像素电极连接。第四开关元件可以与栅极线和第四像素电极连接。

[0019] 第二开关元件可以包括第一栅极电极、第一源极电极和第一漏极电极。第一栅极电极可以与栅极线电连接。第一源极电极可以与第一电源线电连接和与第二电源线电连接。第一漏极电极与第二像素电极电连接。

[0020] 根据本发明的另一个方面,提供了如下的制造显示基板的方法。在该方法中,在基底基板上形成沿第一方向延伸的栅极线和相邻栅极线的第一电源线。数据线和第二电源线沿与第一方向交叉的第二方向延伸,并形成在包括栅极线和第一电源线的基底基板上。在包括数据线和第二电源线的基底基板上形成第一像素电极和第二像素电极,第一像素电极包括多个第一电极条并且通过第一开关元件与数据线电连接,第二像素电极包括与第一电极条交替设置的多个第二电极条并且通过第二开关元件与第一电源线电连接。第一电源线和第二电源线互相电连接。

[0021] 当形成第一电源线时,还可以形成与第一电源线平行的第三电源线。

[0022] 当形成第二电源线时,该可以在第二方向上形成第四电源线。

[0023] 多个数据线可以设置在第二电源线和第四电源线之间。

[0024] 第一电源线和第二电源线可以通过第一透明电极电连接。

[0025] 第一电源线和第二电源线可以通过第一开关元件的源极电极电连接。

[0026] 根据本发明的再一个方面,显示装置包括显示基板、对基板和液晶层。显示基板包括第一像素电极、数据线、第二像素电极、栅极线、第一电源线、第二电源线、第一开关元件和第二开关元件。第一像素电极包括多个第一电极条。数据线向第一像素电极提供数据电压。第二像素电极包括与第一电极条交替设置的多个第二电极条。栅极线基本上与数据线交叉。第一电源线邻近栅极线形成,以向第二像素电极提供第一电压。第二电源线与第一电源线交叉从而与第一电源线电连接。第一开关元件与数据线、栅极线和第一像素电极电连接。第二开关元件与第一电源线、栅极线和第二像素电极电连接。对基板面向显示基板。液晶层设置在显示基板和对基板之间。

[0027] 显示基板还可以包括第三像素电极、第四像素电极、第三电源线和第四电源线。第三像素电极可以相邻第一像素电极设置。第三像素电极可以包括多个第三电极条。第四像

素电极可以包括与第三电极条交替设置的多个第四电极条。第三电源线可以相邻第一电源线形成,以向第四像素电极提供第二电压。第四电源线可以沿与第三电源线交叉的方向延伸,并且可以与第三电源线电连接。

[0028] 第二电源线可以对应于在数据线的延伸方向上相邻的像素相对于数据线交替设置,并且第四电源线可以对应于在数据线的延伸方向上相邻的像素相对于数据线交替设置。

[0029] 第二电源线和第四电源线可以交替设置在多个数据线处。

[0030] 当没有向液晶层施加驱动电压时,液晶层可以垂直排列;当向液晶层施加驱动电压时,通过第一像素电极和第二像素电极,液晶层可以水平排列。

[0031] 当从显示基板上观看时,显示装置可以包括显示区域和围绕显示区域的外围区域,可以连接第二电源线和第四电源线的电源布线(power wire)可以形成在设置在显示基板的上部、显示基板的右部和显示基板的左部的外围区域。

[0032] 根据本发明的再一个方面,显示基板包括第一像素电极、第二像素电极、第一屏蔽图案和第二屏蔽图案。第一像素电极与栅极线和第一数据线电连接。第二像素电极与第一像素电极交替设置,以与栅极线和第一电源线电连接。第一屏蔽图案邻近第一数据线和面对第一数据线的第二数据线二者中的至少一个设置。第一屏蔽图案重叠第一像素电极的第一端部,以与第一像素电极电连接。第二屏蔽图案邻近第一数据线和第二数据线二者中的至少一个设置。第二屏蔽图案重叠第二像素电极的第一端部,以与第二像素电极电连接。

[0033] 栅极线、第一屏蔽图案和第二屏蔽图案可以由完全相同的导电层形成。

[0034] 显示基板还可以包括与第一数据线和栅极线电连接的第一开关元件、以及与栅极线和第一电源线电连接的第二开关元件。

[0035] 第一开关元件可以包括与栅极线连接的第一栅极电极、与第一数据线连接的第一源极电极和与第一像素电极连接的第一漏极电极。第一漏极电极和第一屏蔽图案通过第一接触孔与第一像素电极接触。

[0036] 第二开关元件可以包括与栅极线连接的第二栅极电极、与邻近栅极线的第一电源线连接的第二源极电极和与第二像素电极连接的第二漏极电极。第二漏极电极和第二屏蔽图案通过第二接触孔与第二像素电极接触。

[0037] 显示基板还可以包括第三屏蔽图案和第四屏蔽图案。第三屏蔽图案设置在第二数据线附近,以覆盖第一像素电极的第二端部。第四屏蔽图案设置在第一数据线附近,以覆盖第二像素电极的第二端部。

[0038] 第三屏蔽图案可以通过第三接触孔与第一像素电极电连接,第三接触孔经过第三屏蔽图案的端部形成,并且第四屏蔽图案可以通过第四接触孔与第二像素电极电连接,第四接触孔经过第四屏蔽图案的端部形成。

[0039] 第三屏蔽图案可以形成在第二数据线附近,以覆盖第一像素电极的第二端部,并且第四屏蔽图案可以形成在第一数据线附近,以覆盖第二像素电极的第二端部。

[0040] 显示基板还可以包括连接第一屏蔽图案和第三屏蔽图案的连接图案。

[0041] 显示基板还可以包括与第一电源线相邻并且接收与第一电源线的电压不同的电压的第二电源线。

[0042] 第一数据线和第二数据线沿多个倾斜方向延伸,并且第一数据线和第二数据线之

间的像素区域可以包括形成在像素区域的中央部分的垂直区域。

[0043] 第一屏蔽图案可以形成在垂直区域的一侧,第二屏蔽图案可以形成在垂直区域的另一侧。

[0044] 第一屏蔽图案的与远离第一数据线的区域相应的边缘部分可以完全重叠第一像素电极的与远离第一数据线的区域相应的边缘部分,并且第二屏蔽图案的与远离第二数据线的区域相应的边缘部分可以完全重叠第二像素电极的与远离第二数据线的区域相应的边缘部分。

[0045] 显示基板还可以包括连接第一屏蔽图案和第三屏蔽图案的连接图案。这种情况下,连接图案重叠第一和第二像素电极。

[0046] 根据本发明的再一个方面,提供如下制造显示基板的方法。在该方法中,在基底基板上形成沿第一方向延伸的栅极线和沿第二方向延伸的第一屏蔽图案和第二屏蔽图案。形成沿第二方向延伸的并且邻近第一屏蔽图案和第二屏蔽图案二者中的至少一个设置的第一数据线、以及面对第一数据线且邻近第一屏蔽图案和第二屏蔽图案二者中的至少一个设置的第二数据线。形成具有部分重叠第一屏蔽图案的第一端部并且通过第一接触孔接触第一屏蔽图案的第一像素电极、以及具有部分重叠第二屏蔽图案的第一端部并且通过第二接触孔接触第二屏蔽图案的第二像素电极。

[0047] 当形成栅极线时,还可以形成与栅极线相邻的第一电源线。

[0048] 还可以形成包括与第一数据线连接的第一源极电极、与栅极线连接的第一栅极电极和通过第一接触孔接触第一屏蔽图案和第一像素电极的第一漏极电极的第一开关元件。然后,还可以形成包括与第一电源线连接的第二源极电极、与栅极线连接的第二栅极电极和通过第二接触孔接触第二屏蔽图案和第二像素电极的第二漏极电极的第二开关元件。

[0049] 当形成栅极线时,还可以形成与第一电源线相邻的第二电源线。

[0050] 还可以形成设置在第二数据线附近且覆盖第一像素电极的第二端部的第三屏蔽图案。然后,还可以形成设置在第一数据线附近且覆盖第二像素电极的第二端部的第四屏蔽图案。

[0051] 第一像素电极可以通过第三接触孔接触第三屏蔽图案,并且第二像素电极可以通过第四接触孔接触第四屏蔽图案。

[0052] 当形成栅极线时,还可以形成连接第一屏蔽图案和第三屏蔽图案的连接图案。

[0053] 当形成第一数据线和第二数据线时,第一数据线和第二数据线可以在靠近近邻的栅极线的区域沿多个倾斜方向延伸,并且在靠近近邻的栅极线的区域之间的中央部分处沿垂直方向延伸。

[0054] 根据本发明的再一个方面,显示装置包括显示基板、对基板和液晶层。显示基板包括第一像素电极、第二像素电极、第一屏蔽图案和第二屏蔽图案。第一像素电极与栅极线和第一数据线电连接。第二像素电极与第一像素电极交替设置并且与栅极线和第一电源线电连接。第一屏蔽图案邻近第一数据线和面对第一数据线的第二数据线二者中的至少一个设置,重叠第一像素电极的第一端部,并且与第一像素电极电连接。第二屏蔽图案邻近第一数据线和第二数据线二者中的至少一个设置,重叠第二像素电极的第一端部,并且与第二像素电极电连接。对基板面对显示基板。液晶层设置在显示基板和对基板之间。

[0055] 当没有向液晶层施加驱动电压时,液晶层可以垂直排列;当向液晶层施加驱动电

压时,通过第一像素电极和第二像素电极,液晶层可以水平排列。

[0056] 显示基板还可以包括第三屏蔽图案和第四屏蔽图案。第三屏蔽图案设置在第二数据线附近,以覆盖第一像素电极的第二端部。第四屏蔽图案设置在第一数据线附近,以覆盖第二像素电极的第二端部。

[0057] 第一数据线和第二数据线可以在多个倾斜方向上延伸,并且从平面图观看时,第一数据线和第二数据线之间的像素区域可以包括形成在像素区域的中央部分的垂直区域。

[0058] 分别与沿栅极线的延伸方向设置的第一和第三电源线连接的第二和第四电源线可以交替设置于每个数据线,使得第一电压和第二电压一致地施加给显示区域而没有延迟。这样,可以防止在显示区域的一侧发生的充电速率的降低。

[0059] 此外,可以相邻于数据线形成与第一像素电极和第二像素电极连接的屏蔽图案,以重叠第一像素电极和第二像素电极。因此,可以防止第一像素电极和数据线之间生成的水平电场、以及第二像素电极和数据线之间生成的水平电场,从而可以防止漏光。结果,可以提高显示质量。

附图说明

[0060] 通过参考附图详细说明本发明的示例性实施例,本发明的上述和其它的特征和优点将变得更显然,其中:

[0061] 图 1 是例示根据本发明的示例性实施例 1 的显示装置的平面图;

[0062] 图 2 是例示图 1 的电源线的布局图;

[0063] 图 3 是例示图 1 的显示面板的平面图;

[0064] 图 4 是沿图 3 中的线 I-I' 截取的横截面视图;

[0065] 图 5 是沿图 3 中的线 II-II' 截取的横截面视图;

[0066] 图 6A 至 6C 是说明制造图 3 的显示基板的方法的横截面视图;

[0067] 图 7 是例示图 3 所示的显示面板的等效电路图;

[0068] 图 8 是例示施加到图 7 所示的等效电路的电压的波形图;

[0069] 图 9 是例示根据本发明的示例性实施例 2 的显示面板的平面图;

[0070] 图 10 是沿图 9 中的线 IV-IV' 截取的横截面视图;

[0071] 图 11A 至 11C 是说明制造图 9 的显示基板的方法的横截面视图;

[0072] 图 12 是例示图 9 所示的显示面板的等效电路图;

[0073] 图 13 是例示根据本发明的示例性实施例 3 的显示面板的平面图;

[0074] 图 14 是例示图 13 所示的显示面板的等效电路图;

[0075] 图 15 是例示根据本发明的示例性实施例 4 的显示面板的平面图;

[0076] 图 16 是沿图 15 中的线 VII-VII' 截取的横截面视图;

[0077] 图 17 是沿图 15 中的线 VIII-VIII' 截取的横截面视图;

[0078] 图 18A 至 18C 是说明制造图 15 的显示基板的方法的平面图;

[0079] 图 19A 至 19C 是分别对应图 18A 至 18C 的例示制造图 15 的显示基板的方法的横截面视图;

[0080] 图 20 是例示图 15 的第一像素电极和第二像素电极的等效电路图;

[0081] 图 21 是例示根据本发明的示例性实施例 5 的显示面板的平面图;以及

[0082] 图 22 是例示根据本发明的示例性实施例 6 的显示面板的平面图。

具体实施方式

[0083] 以下参考示出本发明的示例性实施例的附图,更全面地描述本发明。然而,本发明可以以许多不同的形式实施,且不应被解释为限于此处所述的示例性实施例。更确切地,提供这些示例性实施例使得本公开透彻且完整,并且这些示例性实施例将把本发明的范围充分传达给本领域技术人员。在附图中,出于清楚的目的,层和区域的尺寸和相对尺寸可以被夸大。

[0084] 可以理解的是,当一个部件或层被称作在另一个部件或层“上”、“连接”另一个部件或层或“耦合”另一个部件或层时,其可以直接在该另一个部件或层上、连接该另一个部件或层或耦合该另一个部件或层,或者可以存在居间部件或层。相反,当一个部件或层被称作“直接”在另一个部件或层“上”、“直接连接”另一个部件或层或“直接耦合”另一个部件或层时,没有居间部件或层存在。全文中,相同的附图标记表示相同的部件。如此处所用的那样,术语“和 / 或”包括相关联的所列项目中的一个或多个的任何和全部组合。

[0085] 应该理解,虽然这里可以使用术语第一、第二、第三等来描述各种部件、元件、区域、层和 / 或部分,但是这些部件、元件、区域、层和 / 或部分不应该被这些术语限制。这些术语仅用于将一个部件、元件、区域、层或部分与另一个区域、层或部分区别开。这样,以下讨论的第一部件、元件、区域、层或部分能够被称为第二部件、元件、区域、层或部分而不背离本发明的教导。

[0086] 为了描述的方便,这里可以使用空间关系术语,诸如“在……之下”、“在……下面”、“下部”、“在……上方”、“上部”等,以描述如图所示的一个部件或特征的与另外的部件或特征的关系。应该理解,除了图示的方位外,空间关系术语是用来包括使用或操作中装置的不同方位。例如,如果图中的装置被翻个个,则被描述成在其它部件或特征的“下面”或“之下”的部件将定位在该其它部件或特征“上方”。这样,示范性术语“在……下面”能够包括上方和下面的两个方位。装置可以以另外的方式定位(旋转 90 度或处于其它方位),此处所用的空间关系描述词被相应地解释。

[0087] 此处使用的术语仅用于描述具体的示例性实施例,不是要成为对本发明的限制。如此处所用那样,单数形式“一”、“一”和“该”同样用来包括复数形式,除非上下文另外明确指出。还应该理解,当在本说明书中使用时,术语“包括”明确说明了所述的特征、整体、步骤、操作、部件和 / 或元件的存在,而不排除一个或多个其它特征、整体、步骤、操作、部件、元件和 / 或其组群的存在或添加。

[0088] 此处参考横截面图描述本发明的示例性实施例,该横截面图是本发明的理想化实施例(和中间结构)的示意图。同样,作为例如制造技术和 / 或公差的结果的与所述图的形状的差异是合理的。这样,本发明的实施例不应该被解释为限于此处所例示的区域的形状,而应该包括例如由制造导致的形状上的偏差。例如,被图示为矩形的注入区通常会在其边缘具有圆形或弯曲的特征和 / 或注入浓度梯度,而不是从注入到非注入区域的二元变化。同样地,通过注入形成的掩埋区可以导致掩埋区和注入通过其发生的表面之间的区域内的一些注入。这样,图中所示的区域实质上是示意性的,其形状不是要图示装置的实际形状,并且不是要限制本发明的范围。

[0089] 除非另外定义,这里使用的所有术语(包括技术术语和科学术语)具有与本发明所属技术领域的普通技术人员通常理解的相同的含义。还应该理解,诸如通用词典中定义的术语的术语应该被解释为具有与相关技术领域的上下文中的术语含义相一致的含义,而不应该在理想化或过度正式的意义被解释,除非这里明确地这样定义。

[0090] 以下,将参考附图详细说明本发明。

[0091] 示例性实施例 1

[0092] 图 1 是图示根据本发明的示例性实施例 1 的显示装置的平面图。

[0093] 参考图 1,根据本示例性实施例的显示装置包括显示面板 1000、栅极驱动部分 1010 和用于驱动显示面板 1000 的数据驱动部分 1030。

[0094] 显示面板 1000 包括显示基板 100、与显示基板 100 相结合的对基板(即滤色器基板)200、以及设置在显示基板 100 和对基板 200 之间的液晶层(未示出)。在此情况下,显示面板 1000 包括显示区域 DA、第一外围区域 PA1 和第二外围区域 PA2。第一和第二外围区域 PA1 和 PA2 可以围绕显示区域 DA。

[0095] 传输数据信号的数据线 D 和传输栅极信号的栅极线 G 形成在显示区域 DA 上。栅极线 G 在第一方向 DI1 上延伸,数据线在第二方向 DI2 上延伸。如这里使用的那样,词语“倾斜的(diagonal)”用于指相对于第一方向 DI1 和第二方向 DI2 的倾斜方向,除非另外明确说明。

[0096] 数据线 D 的第一端部位于第一外围区域 PA1 处,栅极线 G 的第一端部位于第二外围区域 PA2 处。在图 1 中,第二外围区域 PA2 设置在显示面板 1000 的左部。可替代地,可以将第二外围区域 PA2 设置在显示面板 1000 的右侧。

[0097] 栅极驱动部分 1010 可以包括包含多个彼此相连的级的移位寄存器,并且可以顺序向栅极线 G 输出栅极信号。栅极驱动部分 1010 可以包括至少一个栅极驱动芯片 1011。栅极驱动部分 1010 可以形成在第二外围区域 PA2 中。在一些实施例中,栅极驱动部分 1010 还可以集成在第二外围区域 PA2 中。这样,不需要用于安装部分的额外空间,从而可以实现纤薄型显示装置。

[0098] 可替代地,栅极驱动芯片 1011 可以安装在印刷电路板(未示出)和显示面板 1000 之间设置的带载封装(TCP)上。

[0099] 同步于栅极信号,数据驱动部分 1030 向数据线 D 输出模拟数据信号。数据驱动部分 1030 可以包括至少一个数据驱动芯片 1031。

[0100] 数据驱动芯片 1031 可以直接贴附于显示面板 100 的第一外围区域 PA1 内,成为玻璃上芯片(COG)型。数据驱动芯片 1031 可以通过柔性膜 1070 共享电源布线(power wire)1050。

[0101] 电源布线 1050 可以延伸至栅极驱动芯片 1011。虽然没有在图 1 中示出,但是从数据驱动芯片 1031 延伸的电源布线 1050 可以设置为与栅极驱动芯片 1011 电连接。

[0102] 图 2 是图示图 1 的电源线的布局图。

[0103] 参考图 1 和图 2,电源布线 1050 可以包括第一电源线 1051a 和第二电源线 1052a。

[0104] 第一电源线 1051a 通过第二桥 1053b 与在第一方向 DI1 上延伸的第四电源线 1052b 电连接。第二电源线 1052a 通过第一桥 1053a 与第三电源线 1051b 电连接。

[0105] 相应于第一方向 DI1 上排列的多个像素设置的第一子电源线 1051c 在第二方向

DI2 上从第三电源线 1051b 延伸,以将预定电压施加到像素。相应于第一方向 DI1 上排列的多个像素设置的第二子电源线 1052c 在第二方向 DI2 上从第四电源线 1052b 延伸,以将预定电压施加到像素。

[0106] 第三电源线 1051b 和第四电源线 1052b 在第一方向 DI1 上贯穿显示面板 1000 延伸。另外,针对每一条栅极线,每条第三电源线 1051b 和每条第四电源线 1052b 被设置在第一方向 DI1 上。

[0107] 虽然未示出,但是电源布线 1050 的第一电源线 1051a 和第二电源线 1052a 可以延伸到设置在第二外围区域 PA2 上的栅极驱动芯片 1011。这样,在显示面板 1000 的一个端部处,在第一方向 DI1 上延伸的第三电源线 1051b 可以与在第二方向 DI2 上延伸的第二电源线 1052a 电连接。另外,在显示面板 1000 的一个端部处,在第一方向 DI1 上延伸的第四电源线 1052b 可以与在第二方向 DI2 上延伸的第一电源线 1051a 电连接。

[0108] 图 3 是图示图 1 的显示面板的平面图。图 4 是沿图 3 中的线 I-I' 截取的横截面视图。图 5 是沿图 3 中的线 II-II' 截取的横截面视图。

[0109] 参考图 3 至 5 的实施例,显示面板包括显示基板 100、对基板 200 和液晶层 300。

[0110] 显示基板 100 包括第一基底基板 110。在第一基底基板 110 中定义有多个像素区域 P。在图 3 中,图示了显示面板的第一像素区域 $PX(n, n)$ 和第二像素区域 $PX(n, n+1)$,其中“n”是自然数。

[0111] 栅极金属层形成在第一基底基板 110 上。栅极金属层可以包括栅极线 121、第一电源线 131a 和第三电源线 131b。

[0112] 栅极线 121 在第一方向 DI1 上延伸以传输栅极信号。每条栅极线 121 包括在平面图(例如图 3)中延伸的第一栅极电极 124a、第二栅极电极 124b、第三栅极电极 124c 和第四栅极电极 124d。

[0113] 第一至第四栅极电极 124a、124b、124c 和 124d 中的每一个具有多边形形状。然而,这不是限制,并且第一至第四栅极电极 124a、124b、124c 和 124d 中的每一个可以具有其它适当的形状和布置。

[0114] 第一电源线 131a 和第三电源线 131b 接收诸如第一电压、第二电压等的预定电压。第一和第三电源线 131a 和 131b 在平面图中在第一方向 DI1 上延伸。在此情况下,第一和第三电源线 13a 和 131b 可以接收彼此不同的电压。

[0115] 栅极绝缘层 140 形成在第一基底基板 110 上,从而覆盖栅极线 121、第一和第三电源线 131a 和 131b、以及第一、第二、第三和第四栅极电极 124a、124b、124c 和 124d。栅极绝缘层可以包括氮化硅(SiN_x)或氧化硅(SiO_x)。

[0116] 半导体层 154 形成在栅极绝缘层 140 上。半导体层 154 可以包括氢化非晶硅、多晶硅、氧化物半导体等等。半导体层 154 形成在第一至第四栅极电极 124a、124b、124c 和 124d 上。

[0117] 欧姆接触层 163 形成在半导体层 154 上。欧姆接触层 163 可以包括硅化物、由高浓度 n 型杂质注入的 n+ 氢化非晶硅等。在第一、第二、第三和第四开关元件 Qa、Qb、Qc 和 Qd 中的每一个内分开地形成一对欧姆接触层 163。

[0118] 数据金属层形成在第一基底基板 110 上,该第一基底基板 110 具有形成在其上的欧姆接触层 163。数据金属层包括第一数据线 171a、第二数据线 171b、第三数据线 171c、第

一源极电极 173a、第二源极电极 173b、第三源极电极 173c、第四源极电极 173d、第一漏极电极 175a、第二漏极电极 175b、第三漏极电极 175c 和第四漏极电极 175d。

[0119] 在此情况下,可以通过一个掩模来同时构图第一、第二和第三数据线 171a、171b 和 171c、第一至第四源极电极 173a、173b、173c 和 173d、以及第一至第四漏极电极 175a、175b、175c 和 175d。

[0120] 第一、第二和第三数据线 171a、171b 和 171c 传输数据信号。第一、第二和第三数据线 171a、171b 和 171c 在第二方向 DI2 上横跨栅极线 121 以及第一和第三电源线 131a 和 131b 延伸。第一和第二数据线 171a 和 171b 可以接收彼此不同的电压。类似地,第二和第三数据线 171b 和 171c 可以接收彼此不同的电压。

[0121] 与第一电源线 131a 电连接的第二电源线 179a 形成在第一像素区域 PX(n, n) 上与第二数据线 171b 相邻。虽然没有在图 3 中示出,但是可以在第二电源线 179a 和与第三电源线 131b 电连接的第四电源线之间设置多条数据线。在此情况下,第二电源线 179a 和第四电源线的宽度可以小于第一、第二和第三数据线 171a、171b 和 171c 的宽度。

[0122] 第一和第三源极电极 173a 和 173c 分别从第一和第二数据线 171a 和 171b 延伸,并具有分别朝第一和第三栅极电极 124a 和 124c 弯曲的 U 形。类似地,第二和第四源极电极 173b 和 173d 分别从第一和第三电源线 131a 和 131b 延伸,并具有分别朝第二和第四栅极电极 124b 和 124d 弯曲的 U 形。在本示例性实施例中,第一至第四源极电极 173a、173b、173c 和 173d 具有 U 形,但是替代示例性实施例不限于此。例如,第一至第四源极电极 173a、173b、173c 和 173d 可以具有分别与第一漏极电极 175a、第二漏极电极 175b、第三漏极电极 175c 和第四漏极电极 175d 平行的 I 形。

[0123] 第二源极电极 173b 向第一电源线 131a 延伸。第一源极接触电极 177a 形成在第二源极电极 173b 的第一端部处,以通过第一接触孔 CH1 与第一电源线 131a 电连接。

[0124] 第四源极电极 173d 向第三电源线 131c 延伸。第二源极接触电极 177b 形成在第四源极电极 173d 的第一端部处,以通过第二接触孔 CH2 与第三电源线 131b 电连接。

[0125] 分别在第一、第二、第三和第四栅极电极 124a、124b、124c 和 124d 处弯曲以形成 U 形的第一、第二、第三和第四源极电极 173a、173b、173c 和 173d 中的每一个围绕第一、第二、第三和第四漏极电极 175a、175b、175c 和 175d 中的每一个的杆形的一端部。

[0126] 第一至第四栅极电极 124a、124b、124c 和 124d、第一至第四源极电极 173a、173b、173c 和 173d、以及第一至第四漏极电极 175a、175b、175c 和 175d 可以与半导体层 154 一起形成第一、第二、第三和第四开关元件 Qa、Qb、Qc 和 Qd。

[0127] 在此情况下,第一至第四开关元件 Qa、Qb、Qc 和 Qd 的沟道分别形成在第一至第四源极电极 173a、173b、173c 和 173d 与第一至第四漏极电极 175a、175b、175c 和 175d 之间的半导体层 154 中。

[0128] 欧姆接触层 163 置于半导体层 154 与第一至第四源极电极 173a、173b、173c 和 173d 之间,以减小半导体层 154 与第一至第四源极电极 173a、173b、173c 和 173d 之间的接触电阻。类似地,欧姆接触层 163 置于半导体层 154 与第一至第四漏极电极 175a、175b、175c 和 175d 之间,以减小半导体层 154 与第一至第四漏极电极 175a、175b、175c 和 175d 之间的接触电阻。

[0129] 从第一漏极电极 175a 扩展的第一漏极接触电极 177c 通过第三接触孔 CH3 与第一

像素电极 191a 相连。

[0130] 从第二漏极电极 175b 扩展的第二漏极接触电极 177d 通过第四接触孔 CH4 与第二像素电极 191b 相连。

[0131] 从第三漏极电极 175c 扩展的第三漏极接触电极 177e 通过第五接触孔 CH5 与第三像素电极 191c 相连。

[0132] 从第四漏极电极 175d 扩展的第四漏极接触电极 177f 通过第六接触孔 CH6 与第四像素电极 191d 相连。

[0133] 数据绝缘层 180 形成在栅极绝缘层 140 上,以覆盖第一至第三数据线 171a、171b 和 171c、第一至第四源极电极 173a、173b、173c 和 173d、以及第一至第四漏极电极 175a、175b、175c 和 175d。

[0134] 数据绝缘层 180 可以包括无机绝缘层 181 和有机绝缘层 182。无机绝缘层 181 可以形成在栅极绝缘层 140 上,以覆盖第一至第三数据线 171a、171b 和 171c、第一至第四源极电极 173a、173b、173c 和 173d、以及第一至第四漏极电极 175a、175b、175c 和 175d。有机绝缘层 182 可以形成在无机绝缘层 181 上。

[0135] 第一至第六接触孔 CH1 至 CH6 穿过数据绝缘层 180 形成至第一和第二源极接触电极 177a 和 177b 以及第一至第四漏极接触电极 177c 至 177f,其将被暂时暴露。在此情况下,第一和第二接触孔 CH1 和 CH2 可以包括穿过栅极绝缘层 140 形成的孔以在制造过程中暴露第一和第三电源线 131a 和 131b。

[0136] 通过使用诸如铟锡氧化物 (ITO)、铟锌氧化物 (IZO) 等的透明导电材料来在数据绝缘层 180 上形成第一至第四像素电极 191a、191b、191c 和 191d、第一透明电极 193 以及第二透明电极 195。

[0137] 第一和第三像素电极 191a 和 191c 从第一和第二数据线 171a 和 171b 接收彼此不同的电压。

[0138] 第二和第四像素电极 191b 和 191d 从第一和第三电源线 131a 和 131b 接收彼此不同的电压。

[0139] 当将驱动电压施加到第一至第四像素电极 191a 至 191d 上时,在第一和第二像素电极 191a 和 191b 之间以及在第三和第四像素电极 191c 和 191d 之间形成电场。

[0140] 当电场在第一和第二像素电极 191a 和 191b 之间形成时,可以实现各种灰度级(gray-scale level)。当这发生时,可以根据灰度级来调整第一数据线 171a 的电压。

[0141] 另外,当电场在第三和第四像素电极 191c 和 191d 之间形成时,可以实现各种灰度级。当这发生时,可以根据灰度级来调整第二数据线 171b 的电压。

[0142] 第一像素电极 191a 包括第一电极条,第二像素电极 191b 包括第二电极条,从而第一电极条在第二电极条之间延伸。在某种意义上,第一和第二电极条交替设置。虽然对第一和第二电极条的形状没有限制,但是它们均可以是主条分岔出来的直线的网,如下面描述的图 3 的实施例中那样。而且,第三像素电极 191c 包括第三电极条,第四像素电极 191d 包括第四电极条,从而第三电极条和第四电极条交替设置(即第三电极条在第四电极条之间延伸)。

[0143] 例如,第一像素电极 191a 和第三像素电极 191c 分别与第一和第三漏极电极 175a 和 175c 电连接。第一像素电极 191a 和第三像素电极 191c 包括在第二方向 DI2 上延伸的

第一条以及从第一条延伸的第一分支部分。第一分支部分相对于第一条基本上倾斜地延伸。更具体地,从第一条的一侧延伸的第一分支部分相对于第一条在第一倾斜方向上延伸,且从第一条的另一侧延伸的第一分支部分相对于第一条在第二倾斜方向上延伸。两种类型的倾斜分支部分在第一条的中部附近相遇从而形成“V”,如图3所示。第一倾斜方向可以相对于栅极线121形成大约45度或大约225度的角度。第二倾斜方向可以相对于栅极线121形成135度或大约315度的角度。

[0144] 第二像素电极191b和第四像素电极191d分别与第二和第四漏极电极175b和175d电连接。第二像素电极191b和第四像素电极191d包括在第二方向DI2上延伸的第二条以及从第二条延伸的第二分支部分。第二分支部分相对于第二条基本上倾斜延伸。更具体地,从第二条的一侧延伸的第二分支部分相对于第二条在第一倾斜方向上延伸,从第二条的另一侧延伸的第二分支部分相对于第二条在第二倾斜方向上延伸。两种类型的倾斜分支部分在第二条的中部附近相遇从而形成“V”。第一倾斜方向可以相对于栅极线121形成大约45度的角度。第二倾斜方向可以相对于栅极线121形成大约135度的角度。

[0145] 第一和第二像素区域 $PX(n, n)$ 和 $PX(n, n+1)$ 中的每一个中的第一和第二分支部分彼此交替地延伸。

[0146] 第一透明电极193电连接第一接触孔CH1底部的第一电源线131a和通过第一接触孔CH1暴露的第二源极电极173b。另外,第一透明电极193还可以电连接第一电源线131a和第二电源线179a。

[0147] 第七接触孔CH7在靠近第二电源线179a的区域穿过第一电源线131a上方形成的栅极绝缘层140和数据绝缘层180形成,从而第七接触孔CH7延伸到第一电源线131a。第八接触孔CH8在靠近第一电源线131a的区域穿过第二电源线179a上形成的数据绝缘层180形成,从而第八接触孔CH8延伸到第二电源线179a。第一透明电极193通过第七和第八接触孔CH7和CH8与第一电源线131a和第二电源线179a接触。从而,第一电源线131a和第二电源线179a可以彼此电连接。

[0148] 第二透明电极195电连接第二接触孔CH2的底部的第三电源线131b和通过第二接触孔CH2暴露的第四源极电极173d。虽然未示出,但是第四电源线可以通过第二透明电极195与第三电源线131b电连接。

[0149] 在本实施例中,第一像素和第二像素具有矩形形状;然而,第一像素和第二像素可以具有其它形状,如将在下面描述的那样(例如,山形(chevron)形状、非对称双山形形状)。

[0150] 下配向层11在包括第一至第四像素电极191a至191d的第一基底基板110上形成,以将液晶层300的液晶分子沿垂直方向排列(“垂直”意味着基本与基底基板110正交)。从而,液晶层300的液晶分子排列成从显示基板100向对基板200延伸。

[0151] 对基板200面对显示基板100。

[0152] 对基板200包括第二基底基板210、遮光图案220、滤色器图案230、保护层(overcoating layer)250和上配向层21。

[0153] 遮光图案220可以防止第一和第二像素区域 $PX(n, n)$ 和 $PX(n, n+1)$ 之间的光泄漏,并定义与第一和第二像素区域 $PX(n, n)$ 和 $PX(n, n+1)$ 对应的开口区域。滤色器图案230形成在由遮光图案220定义的开口区域中。

[0154] 滤色器图案 230 可以包括红滤色器、绿滤色器和蓝滤色器。保护层 250 覆盖滤色器图案 230 和遮光图案 220。

[0155] 在本实施例中,遮光图案 220 和滤色器图案 230 在对基板 200 中形成。然而,在其它实施例中,遮光图案 220 可以形成在显示基板 100 中。

[0156] 保护层 250 在遮光图案 220 和滤色器图案 230 上形成。保护层 250 可以包括诸如丙烯酸酯树脂的绝缘材料。保护层 250 可以具有基本平坦的表面,以覆盖滤色器 230。在一些实施例中,可以省略保护层 250。

[0157] 上配向层 21 形成在保护层 250 上,以将液晶层 300 的液晶分子沿垂直方向排列。

[0158] 液晶层 300 置于显示基板 100 和对基板 200 之间。液晶层 300 包括具有正介电各向异性的液晶分子。在不存在电场的情况下,液晶分子相对于显示基板 100 和对基板 200 的表面垂直排列。

[0159] 响应于第一和第二像素电极 191a 和 191b 之间形成的电场以及第三和第四像素电极 191c 和 191d 之间形成的电场,液晶层 300 的液晶分子的排列改变。液晶层 300 的透光率随液晶分子的排列改变。

[0160] 例如,当将不同的电压施加到第一和第二像素电极 191a 和 191b,并将不同的电压施加到第三和第四像素电极 191c 和 191d 时,可以形成与显示基板 100 和对基板 200 的表面基本平行的电场。在此情况下,显示面板 1000 以白模式驱动。当将同样的电压施加到第一和第二像素电极 191a 和 191b,并将同样的电压施加到第三和第四像素电极 191c 和 191d 时,没有电场在显示基板 100 和对基板 200 的表面形成。在此情况下,显示面板 1000 以黑模式驱动。

[0161] 液晶层 300 的垂直排列的液晶分子(即相对于显示基板 100 和对基板 200 垂直)改变它们的布置,从而液晶分子朝与电场的方向基本平行的水平方向倾斜。从而,液晶层 300 的极化特性改变,影响液晶层 300 的透光率,从而显示图像。

[0162] 当显示装置采用垂直配向液晶分子时,显示装置的对比度和视角得以改善。并且,相对于公共电压具有相反极性的两个不同电压被施加到第一和第二像素区域 PX(n, n) 和 PX(n, n+1),从而开关元件 Qa、Qb、Qc 和 Qd 的驱动电压和液晶分子的响应速度被改善。

[0163] 图 6A 至 6C 是示出制造图 3 的显示基板的方法的横截面视图。

[0164] 参考图 5 和 6A,在第一基底基板 110 上形成在第一方向 DI1 上延伸的栅极线 121、第一电源线 131a 和第三电源线 131b,并在第一基底基板 110 上形成第一至第四开关元件 Qa 至 Qd 的第一至第四栅极电极 124a 至 124d。在这之后,形成栅极绝缘层 140。

[0165] 参考图 5 和 6B,在其上具有栅极线 121、第一电源线 131a、第三电源线 131b 以及第一至第四栅极电极 124a 至 124d 的第一基底基板 110 上形成第一至第三数据线 171a 至 171c、第一至第四源极电极 173a 至 173d、第一至第四漏极电极 175a 至 175d、第二电源线 179a 和第四电源线(未示出)。在此情况下,第二电源线 179a 和第四电源线在第二方向 DI2 上形成。

[0166] 参考图 3、5 和 6C,在第一基底基板 110 上,其上形成有第一至第三数据线 171a 至 171c、第一至第四源极电极 173a 至 173d、第一至第四漏极电极 175a 至 175d、第二电源线 179a 以及第四电源线,形成数据绝缘层 180。然后,穿过数据绝缘层 180 形成第七接触孔 CH7 和第八接触孔 CH8,从而第一透明电极 193 造成第一电源线 131a 和第二电源线 179a 之

间的连接。

[0167] 参考图 3 和 5, 在具有穿过其形成的第七接触孔 CH7 和第八接触孔 CH8 的数据绝缘层 180 上形成第一像素电极 191a、第二像素电极 191b 和第一透明电极 193。第一像素电极 191a 与第一数据线 171a 电连接。第一像素电极 191a 包括多个第一电极条。第二像素电极 191b 与第一电源线 131a 电连接。第二像素电极 191b 包括多个第二电极条, 该第二电极条在第一电极条之间延伸。第一透明电极 193 连接第一电源线 131a 和第二电源线 179a。

[0168] 形成第三像素电极 191c、第四像素电极 191d 和第二透明电极 195。第三像素电极 191c 与第二数据线 171b 相连以包括多个第三电极条。第四像素电极 191d 与第三电源线 131b 相连以包括多个第四电极条, 该第四电极条在第三电极条之间延伸。第二透明电极 195 连接第三电源线 131b 和第四电源线 179b。

[0169] 图 7 是图示图 3 所示的显示面板的等效电路图。

[0170] 参考图 2 至 7, 显示面板包括多条信号线 Dj、Dj+1、Dj+2、Dj+3、Dj+4、Dj+5、Dj+6、Gi 和 Gi+1、第一地线 GND1、第一电源供电线 (power supply line) AVDD1、第二地线 GND21、以及第二电源供电线 AVDD21。在此情况下, “i” 和 “j” 是自然数。

[0171] 显示面板包括与信号线 Dj、Dj+1、Dj+2、Dj+3、Dj+4、Dj+5、Dj+6、Gi 和 Gi+1、第一地线 GND1、第一电源供电线 AVDD1、第二地线 GND21、以及第二电源供电线 AVDD21 电连接的多个像素。像素以矩阵形状布置。

[0172] 在此情况下, 第一地线 GND1 和第一电源供电线 AVDD1 分别代表图 2 的第三电源线 1051b 和第四电源线 1052b。此外, 第二地线 GND21 和第二电源供电线 AVDD21 分别代表第一子电源线 1051c 和第二子电源线 1052c。

[0173] 在图 4 和 5 中, 显示面板包括显示基板 100、面对显示基板 100 的对基板 200、以及置于显示基板 100 和对基板 200 之间的液晶层 300。

[0174] 信号线 Dj、Dj+1、Dj+2、Dj+3、Dj+4、Dj+5、Dj+6、Gi 和 Gi+1 包括第 i 条栅极线 Gi、第 (i+1) 条栅极线 Gi+1、第 j 条数据线 Dj、第 (j+1) 条数据线 Dj+1、第 (j+2) 条数据线 Dj+2、第 (j+3) 条数据线 Dj+3、第 (j+4) 条数据线 Dj+4、第 (j+5) 条数据线 Dj+5 和第 (j+6) 条数据线 Dj+6。第 i 和第 (i+1) 条栅极线 Gi 和 Gi+1 传输栅极信号 (或者扫描信号)。第 j、第 (j+1)、第 (j+2)、第 (j+3)、第 (j+4)、第 (j+5) 和第 (j+6) 条数据线 Dj、Dj+1、Dj+2、Dj+3、Dj+4、Dj+5 和 Dj+6 传输数据电压。

[0175] 第 i 和第 (i+1) 条栅极线 Gi 和 Gi+1、第一地线 GND1 以及第一电源供电线 AVDD1 在第一方向 DI1 上延伸, 并基本上相互平行。

[0176] 第 j、第 (j+1)、第 (j+2)、第 (j+3)、第 (j+4)、第 (j+5) 和第 (j+6) 条数据线 Dj、Dj+1、Dj+2、Dj+3、Dj+4、Dj+5 和 Dj+6、第二地线 GND21 以及第二电源供电线 AVDD21 在第二方向 DI2 上延伸, 并基本上相互平行。

[0177] 根据本实施例的显示基板 100 的第二电源线 179a 沿第二数据线 171b 延伸的第二方向 DI2, 设置在相邻像素之间。

[0178] 第 j、第 (j+1)、第 (j+2)、第 (j+3)、第 (j+4)、第 (j+5) 和第 (j+6) 条数据线 Dj、Dj+1、Dj+2、Dj+3、Dj+4、Dj+5 和 Dj+6 中的相邻两条数据线接收不同的电压。

[0179] 在第一像素区域 PX(n, n) 和第二像素区域 PX(n, n+1) 中, 图 7 的第 (j+2)、第 (j+3) 和第 (j+4) 条数据线 Dj+2、Dj+3 和 Dj+4 可以分别代表图 3 的第一、第二和第三数据线 171a、

171b 和 171c。

[0180] 图 7 的第 i 条栅极线 G_i 代表图 3 的栅极线 121。图 7 的第一地线 GND1、第一电源供电线 AVDD1 和第二地线 GND21 分别代表图 3 的第一电源线 131a、第三电源线 131b 和第二电源线 179a。图 3 中没有示出第二电源供电线 AVDD21。然而,第二电源供电线 AVDD21 代表在图 3 中说明的第四电源线。另外,第一和第三开关元件 Q_a 和 Q_c 分别与第一和第二数据线 171a 和 171b 相连,第二和第四开关元件 Q_b 和 Q_d 分别与第一和第三电源线 131a 和 131b 相连。

[0181] 再次参考图 7,第 $(j+2)$ 条数据线 D_{j+2} 和第 $(j+3)$ 条数据线 D_{j+3} 分别与第一和第三开关元件 Q_a 和 Q_c 相连。另外,第一地线 GND1 和第一电源供电线 AVDD1 分别与第二和第四开关元件 Q_b 和 Q_d 相连。

[0182] 第二地线 GND21 和第二电源供电线 AVDD21 分别靠近第 $(j+3)$ 条数据线 D_{j+3} 和第 $(j+6)$ 条数据线 D_{j+6} 设置。第一电源供电线 AVDD1 和第二电源供电线 AVDD21 通过图 3 所示的第一透明电极 193 彼此电连接,第一地线 GND1 和第二地线 GND21 通过图 3 中的第二透明电极 195 彼此电连接。

[0183] 因此,第二地线 GND21 和第二电源供电线 AVDD21 与图 1 的第一外围区域 PA1 中的电源布线 1050 相连。多条第二地线 GND21 与多条第一地线 GND1 相连。多条第二电源供电线 AVDD21 与多条第一电源供电线 AVDD1 相连。于是,即使电源布线 1050 不设置在第二外围区域 PA2 上,第一电压和第二电压的延迟仍可减小,从而第一和第二电压可以一致地施加到显示区域 DA。

[0184] 而且,当在第二外围区域 PA2 上设置电源布线 1050 时,可以进一步减小第一电压和第二电压的延迟,从而可以进一步改善显示质量。

[0185] 再次参考图 3 和 7,第一电源线 131a 和第三电源线 131b 与电连接第一和第二开关元件 Q_a 和 Q_b 的第一和第二像素电极 191a 和 191b 重叠,从而分别形成存储电容器 C_{sa} 和 C_{sb} 。类似地,第一电源线 131a 和第三电源线 131b 与电连接第三和第四开关元件 Q_c 和 Q_d 的第三和第四像素电极 191c 和 191d 重叠,从而分别形成存储电容器 C_{sc} 和 C_{sd} 。

[0186] 第一和第二像素区域 $PX(n, n)$ 和 $PX(n, n+1)$ 中的液晶层 300 充当液晶电容器 C_{lc} 的电介质材料。液晶电容器 C_{lc} 由像素电极和液晶层 300 形成。

[0187] 液晶层 300 具有介电各向异性。当没有向液晶层 300 施加电场时,液晶层 300 的液晶分子在显示基板 100 和对基板 200 之间垂直排列。

[0188] 图 8 是图示施加到图 7 所示的等效电路的电压的波形图。在此情况下, X 轴代表时间 T , Y 轴代表电压 V 。

[0189] 参考图 3 和 8,从时刻 t_0 至施加到栅极线 121 的栅极信号 S_g 生效之前的时刻 t_1 ,第一像素电极 191a 的电压值 V_a 维持在约 1.6V,第三像素电极 191c 的电压值 V_b 维持在约 4.8V。第一像素电极 191a 被充电至约 11V 的电压,第三像素电极 191c 被充电至约 8V 的电压。然后,当施加到栅极线 121 的栅极信号 S_g 在时刻 t_2 无效时,第一像素电极 191a 被放电到约 8.8V 的电压并维持在此,第三像素电极 191c 被放电到约 6V 的电压并维持在此。

[0190] 在此情况下,施加到第二像素电极 191b 的电压 V_{com} 一直维持在大约 11V。

[0191] 根据本实施例,第二地线 GND21 和第二电源供电线 AVDD21 与在栅极线 G_i 延伸的方向上设置的第一地线 GND1 和第一电源供电线 AVDD1 相连。第二地线 GND21 和第二电源

供电线 AVDD21 在多条数据线（例如，三条数据线）处交替设置，使得当在整个显示区域传输第一和第二电压时，第一和第二电压的延迟可以减小。这样，可以避免显示区域一侧的充电速率慢于显示区域另一侧的充电速率的情形。

[0192] 示例性实施例 2

[0193] 图 9 是图示根据本发明的示例性实施例 2 的显示面板的平面图。图 10 是沿图 9 中的线 IV-IV' 截取的横截面视图。

[0194] 沿图 9 中的线 III-III' 截取的横截面视图与图 4 的横截面视图基本相同。于是，省略沿图 9 中的线 III-III' 截取的横截面视图。

[0195] 除了第二电源线 479a 和第一电源线 131a 与第二开关元件 Qb 的第二源极电极 173b 相连之外，根据本示例性实施例的显示面板与根据示例性实施例 1 的显示面板基本相同。于是，相同的附图标记将用于表示相同的元件，并将省略任何重复的说明。

[0196] 参考图 9 和 10，第二电源线 479a 延伸到第二源极电极 173b，并与第二源极电极 173b 相连，从而第二电源线 479a 与第一电源线 131a 相连。例如，第二源极电极 173b 通过第一接触孔 CH1 与第一电源线 131a 相连，使得第一电源线 131a 和第二电源线 479a 可以彼此电连接。

[0197] 图 11A 至 11C 是示出制造图 9 的显示基板的方法的横截面视图。

[0198] 参考图 9 至 11C，除了第二电源线 479a 和第二源极电极 173b 彼此相连之外，制造根据本示例性实施例的显示基板的方法与根据示例性实施例 1 的图 6A 至 6C 的方法基本相同。从而，将使用相同的附图标记来代表相同的元件，并将省略任何重复的解释。

[0199] 要意识到的是，形成第一接触孔 CH1 以将第一电源线 131a 和第二源极电极 173b 电连接，第二源极电极 173b 延伸至第一电源线 131a 且不与第一电源线 131a 相接触。从而，第二像素电极 191b 与第二源极电极 173b 和第一电源线 131a 接触，使得第二源极电极 173b 与第一电源线 131a 相连。

[0200] 图 12 是图示图 9 所示的显示面板的等效电路图。

[0201] 图示施加到图 12 所示的等效电路的电压的波形图基本上与图 8 的波形图相同。从而，将省略根据本实施例的波形图。

[0202] 参考图 9 和 12，第二电源线 479a 代表第二地线 GND22。虽然未示出，但是示例性实施例 1 中说明的第四电源线代表第二电源供电线 AVDD22。

[0203] 在此情况下，连接第二电源供电线 AVDD22 和第二开关元件 Qb 的源极电极 173b，并连接第二开关元件 Qb 的源极电极 173b 和第一地线 GND1。即，通过开关元件 Q 的源极电极来连接第二地线 GND22 和第二电源供电线 AVDD22，这不同于图 7 的实施例。利用这样的布置，不需要第七和第八接触孔 CH7 和 CH8。从而，可以增大开口率。

[0204] 示例性实施例 3

[0205] 图 13 是图示根据本发明的示例性实施例 3 的显示面板的平面图。

[0206] 沿图 13 中的线 V-V' 截取的横截面视图与图 4 的横截面视图基本相同。从而将省略沿图 13 中的线 V-V' 截取的横截面视图。另外，除了在第一电源线 131a 和第二电源线 579a 之间设置第三电源线 131b 之外，沿图 13 中的线 VI-VI' 截取的横截面视图与图 5 的横截面视图基本相同。从而，将使用相同的附图标记来代表相同的元件，并将省略任何重复的说明。

[0207] 相应于在第二方向 DI2 上相邻的像素,根据本实施例的显示基板 500 的第二电源线 579a 相对于第二数据线 571b 交替设置在第二数据线 571b 的左侧或第二数据线 571b 的右侧。

[0208] 因此,连接第二电源线 579a 和第一电源线 131a 的第一透明电极 593 用于第一像素区域 PX(n, n) 和第二像素区域 PX(n, n+1) 两者。在此情况下,第一像素区域 PX(n, n) 中的第一透明电极 593 和第二像素区域 PX(n, n+1) 中的第一透明电极 593 彼此隔开。

[0209] 除了第二电源线 579a 相应于在数据线的方向 DI2 上相邻的像素相对于第二数据线 571b 交替设置在第二数据线 571b 的左侧或第二数据线 571b 的右侧之外,制造根据本示例性实施例的显示基板的方法与根据示例性实施例 1 和示例性实施例 2 的方法基本相同。从而,将使用相同的附图标记来代表相同的元件,并且将省略任何重复的说明。

[0210] 图 14 是图示图 13 所示的显示面板的等效电路图。

[0211] 图示施加到图 14 所示的等效电路的电压的波形图与图 8 的波形图基本相同。从而,将省略根据本实施例的波形图。

[0212] 参考图 13 和 14,第二电源线 579a 代表第二地线 GND23。虽然未示出,但是在示例性实施例 1 中解释的第四电源线代表第二电源供电线 AVDD23。

[0213] 在此情况下,相应于第 i 条栅极线 Gi,第二地线 GND23 通过在第 (j+3) 条数据线 Dj+3 的左侧的第一透明电极 593 与第一地线 GND1 相连。相应于第 (i+1) 条栅极线 Gi+1,第二地线 GND23 通过在第 (j+3) 条数据线 Dj+3 的右侧的第一透明电极 593 与第一地线 GND1 相连。

[0214] 在本实施例中,第二电源线 579a 相应于在第二方向 DI2 上相邻的像素,相对于第二数据线 571b 交替设置在第二数据线 571b 的左侧或第二数据线 571b 的右侧。从而,可以按帧实现点反转。

[0215] 示例性实施例 4

[0216] 图 15 是图示根据本发明的示例性实施例 4 的显示面板的平面图。图 16 是沿图 15 中的线 VII-VII' 截取的横截面视图。图 17 是沿图 15 中的线 VIII-VIII' 截取的横截面视图。

[0217] 参考图 15 至 17,根据本示例性实施例的显示面板包括显示基板 101、对基板 200 和液晶层 300。

[0218] 除了显示基板 101 还包括第一至第八屏蔽图案 125a 至 125h、以及第一至第四像素电极 197a 至 197d 的形状与第一至第四像素电极 191a 至 191d 不同之外,根据本实施例的显示面板与根据示例性实施例 1 的显示面板基本相同。从而,将使用相同的附图标记来代表相同的元件,并且将省略任何重复解释。

[0219] 另外,本实施例的第二电源线 131b 相应于本发明的示例性实施例 1 中的第三电源线 131b。

[0220] 显示基板 101 包括第一基底基板 110。在第一基底基板 110 中定义有多个像素区域 P。在图 15 中,图示了显示面板的第一像素区域 PX1(n, n) 和第二像素区域 PX2(n, n+1)。栅极金属层形成在第一基底基板 110 上。栅极金属层可以包括栅极线 121、第一电源线 131a、第二电源线 131b、第一屏蔽图案 125a、第二屏蔽图案 125b、第三屏蔽图案 125c、第四屏蔽图案 125d、第五屏蔽图案 125e、第六屏蔽图案 125f、第七屏蔽图案 125g 和第八屏蔽图

案 125h。

[0221] 第一至第八屏蔽图案 125a 至 125h 在像素区域的纵向边缘处在第二方向 DI2 上延伸。

[0222] 栅极绝缘层 140 在第一基底基板 110 上形成,以覆盖栅极线 121、第一和第二电源线 131a 和 131b、第一至第八屏蔽图案 125a 至 125h、以及第一、第二、第三和第四栅极电极 124a、124b、124c 和 124d。

[0223] 半导体层 154 形成在栅极绝缘层 140 上。半导体层 154 形成在第一、第二、第三和第四栅极电极 124a、124b、124c 和 124d 上。

[0224] 欧姆接触层 163 形成在半导体层 154 上。在包括欧姆接触层 163 的第一基底基板 110 上形成数据金属层。数据金属层包括第一数据线 171a、第二数据线 171b、第三数据线 171c、第一源极电极 173a、第二源极电极 173b、第三源极电极 173c、第四源极电极 173d、第一漏极电极 175a、第二漏极电极 175b、第三漏极电极 175c 和第四漏极电极 175d。

[0225] 第一至第八屏蔽图案 125a 至 125h 形成来平行于第一至第三数据线 171a 至 171c 延伸。

[0226] 从第一漏极电极 175a 扩展的第一漏极接触电极 177a 和从第一屏蔽图案 125a 扩展的第一屏蔽接触电极 127a 分别通过第一接触孔 CH1 与第一像素电极 197a 相连。

[0227] 在本实施例中,第一漏极接触电极 177a 和第一屏蔽接触电极 127a 彼此分开,从而第一像素电极 197a 电连接第一漏极接触电极 177a 和第一屏蔽接触电极 127a。可替代地,第一漏极接触电极 177a 与第一屏蔽接触电极 127a 相接触。

[0228] 第一屏蔽图案 125a 从第一屏蔽接触电极 127a 延伸到第一像素区域 PX1(n, n) 的中心线。如此处所用那样,“中心线”基本上在相邻数据线(在此具体情况下为数据线 171a、171b)的中间部分之间在第一方向 DI1 上延伸。

[0229] 连接图案 126a 在中心线处连接第一屏蔽图案 125a 和第三屏蔽图案 125c。在此情况下,连接图案 126a 在第一方向 DI1 上横跨第一像素区域 PX1(n, n),使得第一屏蔽图案 125a 和第三屏蔽图案 125c 彼此相连。

[0230] 从在第一像素区域 PX1(n, n) 的上部处靠近第二数据线 171b 的第三屏蔽图案 125c 延伸的第三屏蔽接触电极 127c 通过第三接触孔 CH3 与第一像素电极 197a 电连接。从而,第一像素电极 197a 的彼此分开的电极条可以经第三接触孔 CH3 通过第三屏蔽图案 125c 电连接。当从平面图观看时,与第二数据线 171b 相邻的第三屏蔽图案 125c 沿第二数据线 171b 延伸。

[0231] 从第二漏极电极 175b 扩展的第二漏极接触电极 177b 和从第二屏蔽图案 125b 扩展的第二屏蔽接触电极 127b 通过第二接触孔 CH2 与第二像素电极 197b 相连。

[0232] 在本实施例中,第二漏极接触电极 177b 和第二屏蔽接触电极 127b 彼此分开,并且第二像素电极 197b 电连接第二漏极接触电极 177b 和第二屏蔽接触电极 127b。在其它实施例中,第二漏极接触电极 177b 可以与第二屏蔽接触电极 127b 接触。

[0233] 第二屏蔽图案 125b 沿第二数据线 171b 从第二屏蔽接触电极 127b 延伸到第一像素区域 PX1(n, n) 的中心线。

[0234] 并且,第四屏蔽接触电极 127d 在第一像素区域 PX1(n, n) 的上部,沿第一数据线 171a 延伸。在此情况下,第四屏蔽图案 125d 通过第四接触孔 CH4 与第二像素电极 197b 电

连接。

[0235] 从第三漏极电极 175c 扩展的第三漏极接触电极 177c 和从第五屏蔽图案 125e 扩展的第五屏蔽接触电极 127e 分别通过第五接触孔 CH5 与第三像素电极 197c 相连。

[0236] 在本实施例中,第三漏极接触电极 177c 和第五屏蔽接触电极 127e 彼此分开,从而第三像素电极 197c 电连接第三漏极接触电极 177c 和第五屏蔽接触电极 127e。在其它实施例中,第三漏极接触电极 177c 和第五屏蔽接触电极 127e 可以彼此接触。

[0237] 平行于第二数据线 171b,第五屏蔽图案 125e 从第五屏蔽接触电极 127e 延伸到第二像素区域 PX2(n, n+1) 的中心线。

[0238] 可以在中心线处进一步形成连接第五屏蔽图案 125e 和第七屏蔽图案 125g 的连接图案 126b。在此情况下,连接图案 126b 在第二像素区域 PX2(n, n+1) 的水平方向上延伸,使得第五屏蔽图案 125e 和第七屏蔽图案 125g 彼此相连。

[0239] 在第二像素区域 PX2(n, n+1) 的上部,第七屏蔽图案 125g 通过第七接触孔 CH7 与第三像素电极 197c 电连接。于是,第三像素电极 197c 的彼此分离的电极条可以通过第七屏蔽图案 125g 和第七接触孔 CH7 电连接。靠近第三数据线 171c 的第七屏蔽图案 125g 沿第三数据线 171c 向上延伸。

[0240] 从第四漏极电极 175d 延伸的第四漏极接触电极 177d 和从第六屏蔽图案 125f 延伸的第六屏蔽接触电极 127f 通过第六接触孔 CH6 与第四像素电极 197d 相连。

[0241] 在本实施例中,第四漏极接触电极 177d 和第六屏蔽接触电极 127f 彼此分开,并且第四像素电极 197d 电连接第四漏极接触电极 177d 和第六屏蔽接触电极 127f。在其它实施例中,第四漏极接触电极 177d 和第六屏蔽接触电极 127f 可以彼此接触。

[0242] 第六屏蔽图案 125f 沿着第三数据线 171c 从第六屏蔽接触电极 127f 延伸到第二像素区域 PX2(n, n+1) 的中心线。

[0243] 另外,第八屏蔽图案 125h 在第二像素区域 PX2(n, n+1) 的上部沿第二数据线 171b 延伸。在此情况下,第八屏蔽图案 125h 通过第八接触孔 CH8 与第四像素电极 197d 电连接。

[0244] 数据绝缘层 180 形成在栅极绝缘层 140 上,以覆盖第一、第二和第三数据线 171a、171b 和 171c、第一、第二、第三和第四源极电极 173a、173b、173c 和 173d、以及第一、第二、第三和第四漏极电极 175a、175b、175c 和 175d。

[0245] 第一接触孔 CH1 穿过栅极绝缘层 140 和数据绝缘层 180 形成,从而暴露第一漏极接触电极 177a 和第一屏蔽接触电极 127a。这时,刻蚀栅极绝缘层 140 的第一区域 A1,从而暴露第一漏极接触电极 177a。在此情况下,栅极绝缘层 140 和数据绝缘层 180 可以一次蚀刻。于是,没有彼此重叠的第一漏极接触电极 177a 和第二屏蔽接触电极 127a 可以与第一像素电极 197a 连接。

[0246] 类似地,第二接触孔 CH2 穿过栅极绝缘层 140 和数据绝缘层 180 形成,从而暴露第二漏极接触电极 177b 和第二屏蔽接触电极 127b。第五接触孔 CH5 穿过栅极绝缘层 140 和数据绝缘层 180 形成,从而暴露第三漏极接触电极 177c 和第五屏蔽接触电极 127e。第六接触孔 CH6 穿过栅极绝缘层 140 和数据绝缘层 180 形成,从而暴露第四漏极接触电极 177d 和第六屏蔽接触电极 127f。

[0247] 穿过绝缘层 180 形成第三接触孔 CH3、第四接触孔 CH4、第七接触孔 CH7 和第八接触孔 CH8,从而分别暴露第三屏蔽图案 125c、第四屏蔽图案 125d、第七屏蔽图案 125g 和第八

屏蔽图案 125h。

[0248] 通过使用包括铟锡氧化物 (ITO)、铟锌氧化物 (IZO) 等的透明导电材料,在数据绝缘层 180 上形成第一至第四像素电极 197a 至 197d。

[0249] 例如,第一像素电极 197a 通过第一接触孔 CH1 与第一漏极接触电极 177a 和第一屏蔽接触电极 127a 连接,并延伸到第一像素区域 PX1(n, n) 的中心线以重叠第一屏蔽图案 125a。第一像素电极 197a 在中心线的一侧相对于栅极线 121 以大约 45 度的角度延伸,在中心线的另一侧相对于栅极线 121 以大约 135 度的角度延伸。

[0250] 另外,第一像素电极 197a 在中心线之上通过第三接触孔 CH3 与第三屏蔽图案 125c 电连接,并向上延伸从而与靠近第二数据线 171b 的第三屏蔽图案 125c 重叠,并在中心线之上相对于栅极线 121 以大约 135 度的角度延伸。

[0251] 第二像素电极 197b 通过第二接触孔 CH2 与第二漏极接触电极 177b 和第二屏蔽接触电极 127b 相连,并延伸到第一像素区域 PX1(n, n) 的中心线以重叠第二屏蔽图案 125b。第二像素电极 197b 在中心线的一侧相对于栅极线 121 以大约 135 度的角度延伸,并在中心线的另一侧相对于栅极线 121 以大约 225 度的角度延伸。

[0252] 另外,第二像素电极 197b 在中心线之上通过第四接触孔 CH4 与第四屏蔽图案 125d 电连接,并向上延伸以与靠近第一数据线 171a 的第四屏蔽图案 125d 相重叠。第二像素电极 197b 在中心线之上相对于栅极线 121 以大约 135 度的角度延伸,并在中心线之下相对于栅极线 121 以大约 225 度的角度延伸。

[0253] 在本实施例中,第一屏蔽图案 125a 的与远离第一数据线 171a 的区域相应的边缘部分完全重叠第一像素电极 197a 的与远离第一数据线 171a 的区域相应的边缘部分,且第二屏蔽图案 125b 的与远离第二数据线 171b 的区域相应的边缘部分完全重叠第二像素电极 197b 的与远离第二数据线 171b 的区域相应的边缘部分。

[0254] 第三像素电极 197c 通过第五接触孔 CH5 与第三漏极接触电极 177c 和第五屏蔽接触电极 127e 连接,并延伸到第二像素区域 PX2(n, n+1) 的中心线以重叠第五屏蔽图案 125e。第三像素电极 197c 在中心线之下相对于栅极线 121 以大约 45 度的角度延伸,并且在中心线之上相对于栅极线 121 以大约 135 度的角度延伸。

[0255] 另外,第三像素电极 197c 在中心线之上通过第七接触孔 CH7 与第七屏蔽图案 125g 电连接。第三像素电极 197c 向上延伸以与靠近第三数据线 171c 的第七屏蔽图案 125g 相重叠,并在中心线之上相对于栅极线 121 以大约 135 度的角度延伸。

[0256] 第四像素电极 197d 通过第六接触孔 CH6 与第四漏极接触电极 177d 和第六屏蔽接触电极 127f 连接,并延伸到第二像素区域 PX2(n, n+1) 的中心线以重叠第六屏蔽图案 125f。第四像素电极 197d 在中心线的一侧相对于栅极线 121 以大约 135 度的角度延伸,并且在中心线的另一侧相对于栅极线 121 以大约 225 度的角度延伸。

[0257] 另外,第四像素电极 197d 在中心线之上通过第八接触孔 CH8 与第八屏蔽图案 125h 电连接,并延伸以与靠近第二数据线 171b 的第八屏蔽图案 125h 重叠。第四像素电极 197d 在中心线的一侧相对于栅极线 121 以大约 135 度的角度延伸,并在中心线的另一侧相对于栅极线 121 以大约 225 度的角度延伸。

[0258] 下配向层 11 形成在包括第一至第四像素电极 197a 至 197d 的第一基底基板 110 上,以在垂直方向上排列液晶层 300 的液晶分子。于是,液晶层 300 的液晶分子从显示基板

101 朝对基板 200 排列。

[0259] 对基板 200 面对显示基板 101。

[0260] 对基板 200 包括第二基底基板 210、遮光图案 220、滤色器图案 230、保护层 250 和上配向层 21。

[0261] 液晶层 300 置于显示基板 101 和对基板 200 之间。

[0262] 图 18A 至 18C 是图示制造图 15 的显示基板的方法的平面图。

[0263] 图 19A 至 19C 是分别与图 18A 至 18C 对应的横截面视图,以图示制造图 15 的显示基板的方法。

[0264] 参考图 15、18A 和 19A,在第一基底基板 110 上形成栅极线 121、第一至第四栅极电极 124a 至 124d、第一电源线 131a、第二电源线 131b、第一至第八屏蔽图案 125a 至 125h、连接图案 126a 和 126b、以及从第一至第八屏蔽图案 125a 至 125h 延伸的第一至第八屏蔽接触电极 127a 至 127h。

[0265] 在此情况下,栅极线 121、第一电源线 131a 和第二电源线 131b 在第一方向 DI1 上形成。第一至第八屏蔽图案 125a 至 125h 在第二方向 DI2 上形成。

[0266] 另外,第一屏蔽图案 125a 面对第二屏蔽图案 125b,第三屏蔽图案 125c 面对第四屏蔽图案 125d。第五屏蔽图案 125e 面对第六屏蔽图案 125f,第七屏蔽图案 125g 面对第八屏蔽图案 125h。如在此使用的那样,彼此“面对”的屏蔽图案基本上平行于彼此且平行于数据线地延伸,并且在由相邻数据线、栅极线 121 和连接图案 126a/b 定义的区域分别靠近相邻的数据线(例如 171a 和 171b)设置。

[0267] 接着,形成栅极绝缘层 140。

[0268] 参考图 15、18B 和 19B,在栅极绝缘层 140 上形成欧姆接触层 163 和半导体层 154。然后,形成靠近第一和第四屏蔽图案 125a 和 125d 在第二方向 DI2 上延伸的第一数据线 171a、靠近第一像素区域 PX1(n, n) 中的第二和第三屏蔽图案 125b 和 125c 并靠近第二像素区域 PX2(n, n+1) 中的第五和第八屏蔽图案 125e 和 125h 在第二方向 DI2 上延伸的第二数据线 171b、以及靠近第六和第七屏蔽图案 125f 和 125g 在第二方向 DI2 上延伸的第三数据线 171c。

[0269] 还形成第一至第四开关元件 Qa 至 Qd 的第一至第四源极电极 173a 至 173d 和第一至第四漏极电极 175a 至 175d、以及从第一至第四漏极电极 175a 至 175d 延伸的第一至第四漏极接触电极 177a 至 177d。

[0270] 在此情况下,欧姆接触层 163 和半导体层 154 可以与数据金属层一起被同时蚀刻。

[0271] 参考图 15、18C 和 19C,在其上具有刻蚀过的数据金属层的第一基底基板 110 上形成数据绝缘层 180。第一至第八接触孔 CH1 至 CH8 穿过数据绝缘层 180 形成,从而第一至第四像素电极 197a 至 197d 接触第一至第八屏蔽图案 125a 至 125h。

[0272] 这时,可以同时刻蚀在栅极金属层上形成的栅极绝缘层 140 和在数据金属层上形成的数据绝缘层 180。

[0273] 参考图 15 和 16,在其上具有第一至第八接触孔 CH1 至 CH8 的第一基底基板 110 上形成第一至第四像素电极 197a 至 197d。

[0274] 第一像素电极 197a 通过数据绝缘层 180 的第一接触孔 CH1 与第一屏蔽接触电极 127a 和第一漏极接触电极 177a 接触。第一像素电极 197a 还通过绝缘层 180 的第三接触孔

CH3 与第三屏蔽接触电极 127c 接触。

[0275] 第二像素电极 197b 通过数据绝缘层 180 的第二接触孔 CH2 与第二屏蔽接触电极 127b 和第二漏极接触电极 177b 接触。第二像素电极 197b 还通过绝缘层 180 的第四接触孔 CH4 与第四屏蔽接触电极 127d 接触。

[0276] 第三像素电极 197c 通过数据绝缘层 180 的第五接触孔 CH5 与第五屏蔽接触电极 127e 和第三漏极接触电极 177c 接触。第三像素电极 197c 还通过绝缘层 180 的第七接触孔 CH7 与第七屏蔽接触电极 127g 接触。

[0277] 第四像素电极 197d 通过数据绝缘层 180 的第六接触孔 CH6 与第六屏蔽接触电极 127f 和第四漏极接触电极 177d 接触, 并通过绝缘层 180 的第八接触孔 CH8 与第八屏蔽接触电极 127h 接触。

[0278] 在此情况下, 当在平面图上观看时, 第一和第三屏蔽图案 125a 和 125c 分别与第一像素电极 197a 的第一端部分和第二端部分重叠, 并且当在平面图上观看时, 第二和第四屏蔽图案 125b 和 125d 分别与第二像素电极 197b 的第一端部分和第二端部分重叠。

[0279] 第五和第七屏蔽图案 125e 和 125g 分别覆盖第三像素电极 197c 的第一端部分和第二端部分, 并且第六和第八屏蔽图案 125f 和 125h 分别覆盖第四像素电极 197d 的第一端部分和第二端部分。

[0280] 根据本实施例, 在显示基板上不形成存储线。第一和第二电源线 131a 和 131b 与像素电极重叠, 从而形成存储电容器。于是, 开口率增大。

[0281] 另外, 根据本发明, 当将相同电压施加到第一像素区域 PX1(n, n) 中的第一像素电极 197a 和第二像素电极 197b 时, 可以避免由第二数据线 171b 与第一和第二像素电极 197a 和 197b 之间的电压差导致的第二数据线 171b 与像素电极 197a 和 197b 之间电场的发生。

[0282] 另外, 根据本发明, 当相同电压施加到第一像素区域 PX1(n, n) 中的第一像素电极 197a 和第二像素电极 19b, 且帧改变时, 由第一数据线 171a 与第一和第二像素电极 197a 和 197b 之间的电压差导致的第一数据线 171a 与像素电极 197a 和 197b 之间的电场的产生可以被避免。于是, 可以防止以黑模式驱动显示面板时产生的电场, 减少光泄漏。

[0283] 类似地, 根据本发明, 当相同的电压施加到第二像素区域 PX2(n, n+1) 中的第三像素电极 197c 和第四像素电极 197d 时, 可以避免由第三数据线 171c 与第三和第四像素电极 197c 和 197d 之间的电压差导致的第三数据线 171c 与像素电极 197c 和 197d 之间电场的发生。

[0284] 另外, 根据本发明, 当相同的电压施加到第二像素区域 PX2(n, n+1) 中的第三像素电极 197c 和第四像素电极 19d, 且帧改变时, 由第二数据线 171b 与第三和第四像素电极 197c 和 197d 之间的电压差导致的第二数据线 171b 与像素电极 197c 和 197d 之间的电场的产生可以被避免。于是, 可以防止以黑模式驱动显示面板时电场的产生, 减少光泄漏。

[0285] 图 20 是图示图 15 的第一像素电极和第二像素电极的等效电路图。

[0286] 参考图 15 至 20, 显示面板包括信号线 Dj、Dj+1、Dj+2、Gi 和 Gi+1、地线 GND、以及电源供电线 AVDD。

[0287] 显示面板包括与信号线 Dj、Dj+1、Dj+2、Gi 和 Gi+1、地线 GND 以及电源供电线 AVDD 电连接的多个像素。像素按矩阵配置来布置。

[0288] 参考图 16, 显示面板包括显示基板 101、面对显示基板 101 的对基板 200、以及置于

显示基板 101 和对基板 200 之间的液晶层 300。

[0289] 信号线 Dj、Dj+1、Dj+2 和 Gi 包括第一栅极线 Gi、第一数据线 Dj、第二数据线 Dj+1 和第三数据线 Dj+2。第一和第二栅极线 Gi 和 Gi+1 传输栅极信号（扫描信号）。第一、第二和第三数据线 Dj、Dj+1 和 Dj+2 传输数据电压。

[0290] 第一栅极线 Gi、地线 GND 和电源供电线 AVDD 在第一方向 DI1 上延伸，并基本上相互平行。第一、第二和第三数据线 Dj、Dj+1 和 Dj+2 在第二方向 DI2 上延伸，并基本上相互平行。

[0291] 第一和第二数据线 Dj 和 Dj+1 接收不同的电压。第三数据线 Dj+2 和与第三数据线 Dj+2 相邻的第四数据线（未示出）接收不同的电压。

[0292] 例如，在第一像素区域 PX1(n, n) 和第二像素区域 PX2(n, n+1) 中，图 20 的第一、第二和第三数据线 Dj、Dj+1 和 Dj+2 分别代表图 15 的第一、第二和第三数据线 171a、171b 和 171c。

[0293] 图 20 的第一栅极线 Gi 代表栅极线 121。图 20 的地线 GND 和电源供电线 AVDD 分别代表图 15 的第一电源线 131a 和第二电源线 131b。

[0294] 另外，第一和第三开关元件 Qa 和 Qc 分别与第一和第二数据线 171a 和 171b 相连，第二和第四开关元件 Qb 和 Qd 分别与第一和第二电源线 131a 和 131b 相连。

[0295] 参考图 20，第一和第二数据线 Dj 和 Dj+1 分别与第一和第三开关元件 Qa 和 Qc 连接。另外，地线 GND 和电源供电线 AVDD 分别与第二和第四开关元件 Qb 和 Qd 连接。

[0296] 再次参考图 15 和 20，第一电源线 131a 和第二电源线 131b 与电连接第一和第二开关元件 Qa 和 Qb 的第一和第二像素电极 191a 和 191b 重叠，从而分别形成存储电容器 Csa 和 Csg。类似地，第一电源线 131a 和第二电源线 131b 与电连接第三和第四开关元件 Qc 和 Qd 的第三和第四像素电极 191c 和 191d 重叠，从而分别形成存储电容器 Csa 和 Csg。

[0297] 第一和第二像素区域 PX1(n, n) 和 PX2(n, n+1) 中的液晶层 300 充当液晶电容器 Clc 的电介质材料。液晶电容器 Clc 由像素电极和液晶层 300 形成。

[0298] 液晶层 300 具有介电各向异性。当没有向液晶层 300 施加电场时，液晶层 300 的液晶分子在显示基板 101 和对基板 200 之间垂直排列。

[0299] 根据本实施例，与像素电极电连接的屏蔽图案靠近相邻数据线形成，以重叠像素电极。于是，可以防止以黑模式驱动显示面板时电场的产生，减少光泄漏。

[0300] 示例性实施例 5

[0301] 图 21 是图示根据本发明的示例性实施例 5 的显示面板的平面图。

[0302] 图 21 中沿线 IX-IX' 截取的横截面视图和沿线 X-X' 截取的横截面视图与图 16 和 17 的横截面视图基本相同。从而，将省略图 21 中沿线 IX-IX' 截取的横截面视图和沿线 X-X' 截取的横截面视图。

[0303] 除了第三像素区域 PX3(n, n) 和第四像素区域 PX4(n, n+1) 具有非矩形（例如山形）形状之外，根据本实施例的显示面板与根据示例性实施例 4 的显示面板基本相同。从而，将使用相同的附图标记来代表相同的元件，并将省略任何重复的说明。

[0304] 参考图 15 至 17 和 21，根据本实施例的显示基板 400 包含具有弯曲形状（例如山形形状）的第四至第六数据线 471a 至 471c，而不是如示例性实施例 4 的具有长的笔直部分的第一至第三数据线 171a 至 171d 和第一至第八屏蔽图案 125a 至 125h。第四至第六数据

线 471a 至 471c 在变化的倾斜方向上延伸,当它们在两条相邻栅极线 121 之间延伸时改变方向。

[0305] 另外,代替示例性实施例 4 的第一至第四像素电极 197a 至 197d,根据本实施例的显示基板 400 包括与第四至第六数据线 471a 至 471c 平行的第一至第四像素电极 497a 至 497d。

[0306] 例如,与第一和第三开关元件 Qa 和 Qc 相连的第一和第三像素电极 497a 和 497c 基本平行于第四至第六数据线 471a 至 471c 延伸。在此情况下,第一和第三像素电极 497a 和 497c 在第三像素区域 PX3(n, n) 和第四像素区域 PX4(n, n+1) 的第一部分处在第一方向 DI1 上延伸,且第一和第三像素电极 497a 和 497c 具有在平面图中自那里倾斜延伸的分支(如图 21 所示)。

[0307] 与第二和第四开关元件 Qb 和 Qd 相连的第二和第四像素电极 497b 和 497d 基本平行于第四至第六数据线 471a 至 471c 延伸。第二和第四像素电极 497b 和 497d 在第三像素区域 PX3(n, n) 和第四像素区域 PX4(n, n+1) 的第二部分处在第一方向 DI1 上延伸,从而第二和第四像素电极 497b 和 497d 具有在平面图中从那里倾斜延伸的分支。

[0308] 在此情况下,在第三像素区域 PX3(n, n) 的中心线的一侧,第一像素电极 497a 靠近第四数据线 471a 形成,第二像素电极 497b 靠近第五数据线 471b 形成。然而,在第三像素区域 PX3(n, n) 的中心线的另一侧,第二像素电极 497b 靠近第四数据线 471a 形成,第一像素电极 497a 靠近第五数据线 471b 形成。

[0309] 类似地,在第四像素区域 PX4(n, n+1) 的中心线的一侧,第三像素电极 497c 靠近第五数据线 471b 形成,第四像素电极 497d 靠近第六数据线 471c 形成。然而,在第四像素区域 PX4(n, n+1) 的中心线的另一侧,第四像素电极 497d 靠近第五数据线 471b 形成,第三像素电极 497c 靠近第六数据线 471c 形成。

[0310] 根据本示例性实施例的第一至第八屏蔽接触电极 427a 至 427h 与根据示例性实施例 4 的第一至第八屏蔽接触电极 127a 至 127h 基本相同,除了第一至第八屏蔽接触电极 427a 至 427h 具有与示例性实施例 4 的不同的形状(例如山形形状)之外。从而,使用相同的附图标记代表相同的元件,并将省略任何重复说明。

[0311] 除了第三像素区域 PX3(n, n) 和第四像素区域 PX4(n, n+1) 具有诸如山形形状的弯曲形状之外,制造根据本实施例的显示基板的方法与根据示例性实施例 4 的方法基本相同。从而,相同的附图标记用于代表相同的元件,并将省略任何重复说明。

[0312] 根据本实施例,包括第三像素区域 PX3(n, n) 和第四像素区域 PX4(n, n+1) 的像素区域 P 具有山形形状,并在山形形状内以矩阵配置来布置。从而,透光率可提高。

[0313] 示例性实施例 6

[0314] 图 22 是图示根据本发明的示例性实施例 6 的显示面板的平面图。

[0315] 图 22 中沿线 XI-XI' 截取的横截面视图和沿线 XII-XII' 截取的横截面视图与图 16 和 17 的横截面视图基本相同。从而,将省略图 22 中沿线 XI-XI' 截取的横截面视图和沿线 XII-XII' 截取的横截面视图。

[0316] 除了第五像素区域 PX5(n, n) 和第六像素区域 PX6(n, n+1) 大体上具有非对称双山形形状之外,根据本实施例的显示面板与根据示例性实施例 4 的显示面板基本相同。“非对称双山形形状”用于指包括两个山形的形状,这两个山形结合来使得它们的顶点指向相反

的方向,例如图 22 中所示的形状。具体地,观察图 22 中的第五像素区域 PX5(n, n),它由正好沿中心线连接的“指向”左侧的一个山形(即上半部,参考图 22)和“指向”右侧的另一个山形(即下半部,参考图 22)构成。相同的附图标记用来代表相同的元件,并将省略任何重复的说明。

[0317] 参考图 15 至 17 和 22,代替如示例性实施利 4 的具有长的笔直部分的第一至第三数据线 171a 至 171c 和第一至第八屏蔽图案 125a 至 125h,根据本实施例的显示基板 500 包含具有山形形状的第七至第九数据线 571a 至 571c 和第一至第四屏蔽图案 525a 至 525d。

[0318] 另外,代替示例性实施例 4 的第一至第四像素电极 197a 至 197d,根据本实施例的显示基板 500 包括基本平行于第七至第九数据线 571a 至 571c 延伸的第一至第四像素电极 597a 至 597d。

[0319] 与第一和第三开关元件 Qa 和 Qc 电连接的第七和第八数据线 571a 和 571b 相对于第一和第二方向 DI1、DI2 倾斜延伸,从而自一条栅极线 121(例如 Gi)至相邻栅极线 121(例如 Gi+1),延伸的方向改变两次。

[0320] 在此情况下,第七至第九数据线 571a 至 571c 在两个山形连接处的第五像素区域 PX5(n, n) 和第六像素区域 PX6(n, n+1) 的中心线附近具有垂直区域 VA。

[0321] 与第一和第三开关元件 Qa 和 Qc 电连接的第一和第三像素电极 597a 和 597c 相对于第一和第二方向 DI1、DI2 倾斜延伸,从而自一条栅极线 121(例如 Gi)至相邻栅极线 121(例如 Gi+1),延伸的方向改变两次。

[0322] 第一和第三像素电极 597a 和 597c 在最接近栅极线 Gi 和 Gi+1 的区域中相对于第一方向 DI1 以大约 45 度的角度延伸。在那两个区域之间的中间区域中,第一和第三像素电极 597a 和 597c 相对于第一方向 DI1 以大约 135 度的角度延伸。

[0323] 第一和第三像素电极 597a 和 597c 在第五像素区域 PX5(n, n) 和第六像素区域 PX6(n, n+1) 的第一部分处靠近第一和第三开关元件 Qa 和 Qc 在第一方向 DI1 上延伸,从而第一和第三像素电极 597a 和 597c 具有在平面图中从那里延伸的分支。

[0324] 与第二和第四开关元件 Qb 和 Qd 电连接的第二和第四像素电极 597b 和 597d 相对于第一方向 DI1、DI2 倾斜延伸,从而自一条栅极线 121(例如 Gi)至相邻栅极线 121(例如 Gi+1),延伸的方向改变两次。

[0325] 第二和第四像素电极 597b 和 597d 通过第二和第五接触孔 CH2 和 CH5 与从第二和第四漏极电极 175b 和 175d 延伸的第五和第六漏极接触电极 577b 和 577d 电连接。

[0326] 在靠近栅极线 Gi 和栅极线 Gi+1 的区域附近,第二和第四像素电极 597b 和 597d 从第二和第四开关元件 Qb 和 Qd 相对于第一方向 DI1 以大约 45 度的角度延伸,并且在那两个区域之间的区域中,相对于第一方向 DI1 以大约 135 度的角度延伸。

[0327] 在第五和第六像素区域 PX5(n, n) 和 PX6(n, n+1) 的栅极线 Gi 附近的区域,第二和第四像素电极 597b 和 597d 在第一方向上延伸,从而第二和第四像素电极 597b 和 597d 具有在平面图中从那里向下延伸的分支。

[0328] 第一和第三像素电极 597a 和 597c 不具有与第五和第六像素区域 PX5(n, n) 和 PX6(n, n+1) 的垂直区域 VA 对应的长的垂直部分。从而,在垂直区域 VA 之上和垂直区域 VA 之下,第七数据线 571a 与第一像素电极 597a 的最接近部分之间的距离不同。另外,在垂直区域 VA 之上和垂直区域 VA 之下,第八数据线 571b 与第三像素电极 597c 的最接近部分之

间的距离不同。类似地,在垂直区域 VA 之上和垂直区域 VA 之下,第七数据线 571a 与第二像素电极 597b 的最接近部分之间的距离不同。此外,在垂直区域 VA 之上和垂直区域 VA 之下,第八数据线 571b 与第四像素电极 597d 的最接近部分之间的距离不同。

[0329] 例如,垂直区域 VA 之下的靠近第七数据线 571a 的第一像素电极 597a 和靠近第八数据线 571b 的第三像素电极 597c 可以不延伸至垂直区域 VA 之上。

[0330] 类似地,垂直区域 VA 之下的靠近第八数据线 571b 的第一像素电极 597a 和靠近第九数据线 571c 的第三像素电极 597c 延伸至垂直区域 VA 之上,从而与第八数据线 571b 和第九数据线 571c 隔开。

[0331] 例如,第二和第四像素电极 597b 和 597d 靠近第七至第九数据线 571a 至 571c 形成。

[0332] 根据本实施例的显示基板的靠近第七和第八数据线 571a 和 571b 的第一和第三屏蔽图案 525a 和 525c 与图 21 的第一和第五屏蔽图案 425a 和 425e 可以具有基本相同的形状。然而,在第五和第六像素区域 PX5(n, n) 和 PX6(n, n+1) 中在第一方向 DI1 上形成的第一和第三屏蔽图案 525a 和 525c 在第八和第九数据线 571b 和 571c 附近向下延伸,而不是向上延伸。从而,与第一和第三像素电极 597a 和 597c 连接的第一和第三屏蔽图案 525a 和 525c 在第五和第六像素区域 PX5(n, n) 和 PX6(n, n+1) 的下部形成。在此情况下,分别包括在第一和第三屏蔽图案 525a 和 525c 中的第一和第三接触电极 527a 和 527c 通过第一和第四接触孔 CH1 和 CH4 与第一和第三像素电极 597a 和 597c 电连接。第一和第四接触孔 CH1 和 CH4 与第一和第六接触孔 CH1 和 CH6 基本相同。

[0333] 根据本实施例的显示基板的第二和第四屏蔽图案 525b 和 525d 分别与第二和第四像素电极 571b 和 571d 电连接,并在第五和第六像素区域 PX5(n, n) 和 PX6(n, n+1) 的上部靠近第七至第九数据线 571a 至 571c 形成。包括在第二和第四屏蔽图案 525b 和 525d 中的第二和第四屏蔽接触电极 527b 和 527d 分别通过第三和第六接触孔 CH3 和 CH6 与第二和第四像素电极 597b 和 597d 电连接。

[0334] 除了第五像素区域 PX5(n, n) 和第六像素区域 PX6(n, n+1) 具有非对称双山形形状且第一至第四屏蔽图案具有不同的形状之外,制造根据本实施例的显示基板的方法与根据示例性实施例 5 的方法基本相同。从而,相同的附图标记用于代表相同的元件,并将省略任何重复的说明。

[0335] 根据本实施例,包括第五像素区域 PX5(n, n) 和第六像素区域 PX6(n, n+1) 的像素区域 P 具有非对称双山形形状,并且在该形状内按基本为矩阵的配置来布置。从而,可以提高透光率。通过弯曲的数据线,由数据线和像素电极产生的耦合电容器可以不改变,并且可以省略在第五和第六像素区域 PX5(n, n) 和 PX6(n, n+1) 的中心附近在第一方向上延伸的像素电极。从而,开口率和透光率可以改善。

[0336] 在本实施例中,示出了垂直区域 VA 中在第一方向 DI1 上延伸的第一和第三屏蔽图案 525a 和 525c;然而,第一和第三屏蔽图案 525a 和 525c 可以靠近第一和第二电源线 131a 和 131b 形成。从而,可以改善开口率和透光率。另外,根据非对称双山形形状的角度以及第一和第二电极的宽度,数据线中弯曲的角度可以是可改变的。

[0337] 根据本发明,在每条数据线处交替设置分别与在第一方向 DI1 上设置的第一和第三电源线连接的第二和第四电源线,使得第一电压和第二电压被一致地施加给显示区域而

没有延迟。这样,可以避免充电速率在显示区域的一侧慢于另一侧的情形,从而可以提高显示质量。

[0338] 另外,与第一和第三电源线相连的开关元件的源极电极与第二和第四电源线连接,使得接触孔减少。从而,可以提高开口率。

[0339] 另外,相应于在第二方向 DI2 上彼此相邻的像素,第二和第四电源线未设置成直线。然而,相对于与在数据线的延伸方向上相邻的像素相应的数据线,第二和第四电源线交替设置在数据线的左侧或数据线的右侧。从而,可以逐帧实现点反转。

[0340] 另外,与第一像素电极和第二像素电极相连的屏蔽图案相邻于数据线形成,以覆盖第一像素电极和第二像素电极。因此,可以防止第一像素电极和数据线之间以及第二像素电极和数据线之间电场的发生。

[0341] 另外,可以省略在具有非对称双山形形状的像素区域的中心部分处在第一方向上延伸的像素电极。从而,可以改善开口率和透光率。

[0342] 以上是对本发明的例证性说明,不应当被解释为对本发明的限制。虽然已经描述了本发明的示例性实施例,但是本领域技术人员容易理解,可以进行诸多更改而不实质脱离本发明的新颖的教导和优点。因此,所有这样的更改被确定为包括在如权利要求书所定义的本发明的范围内。

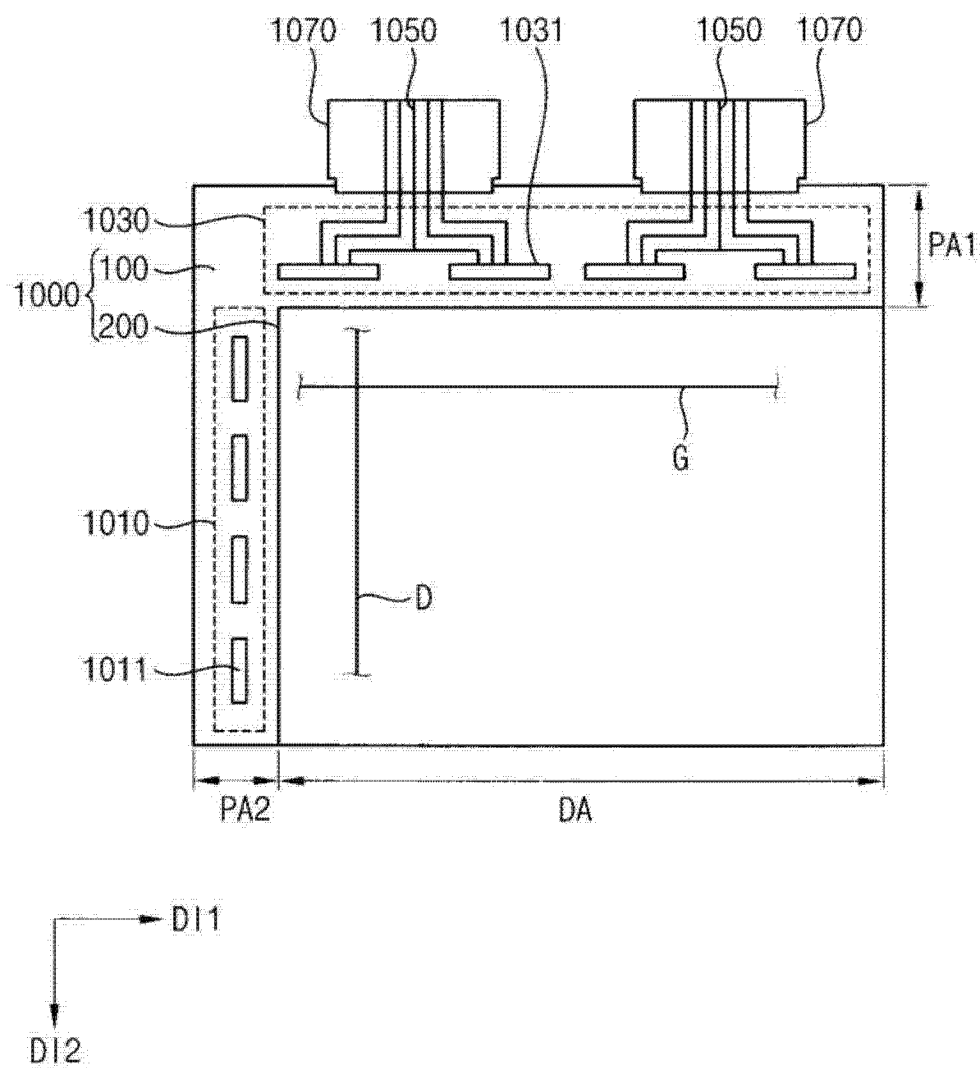


图 1

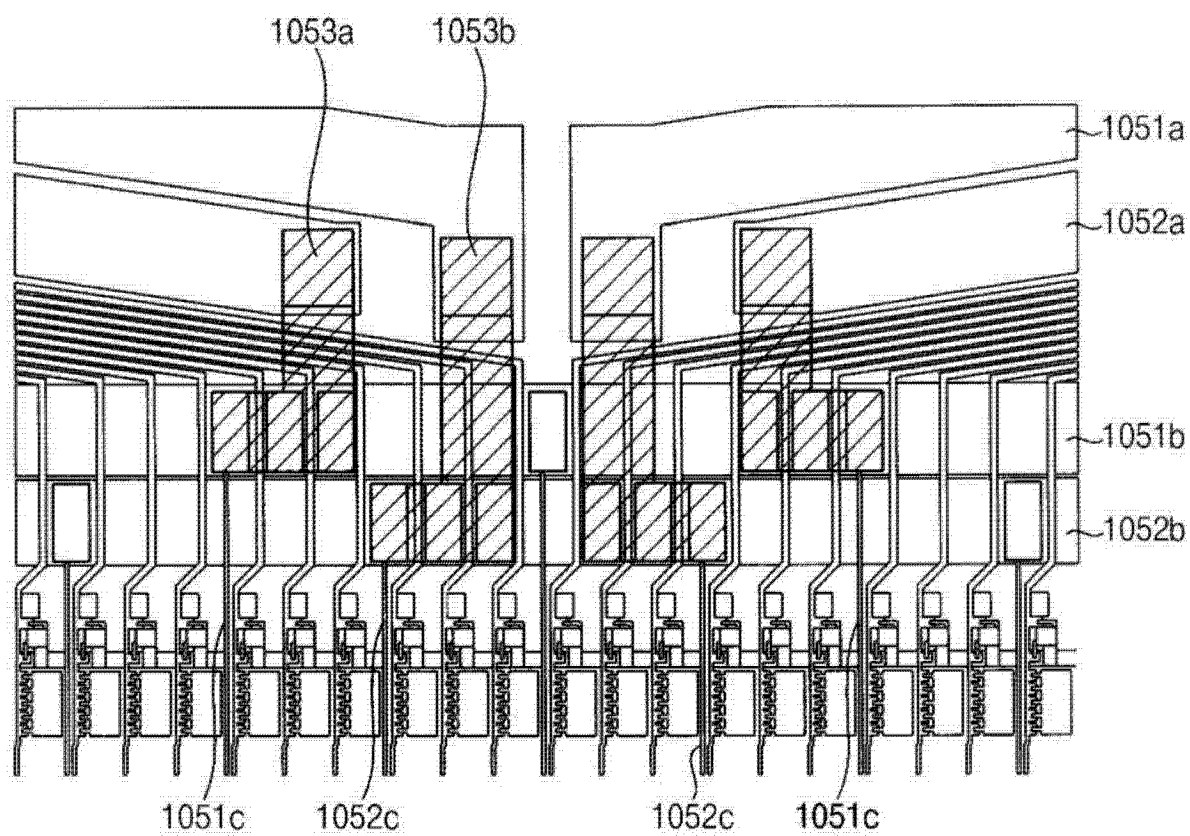


图 2

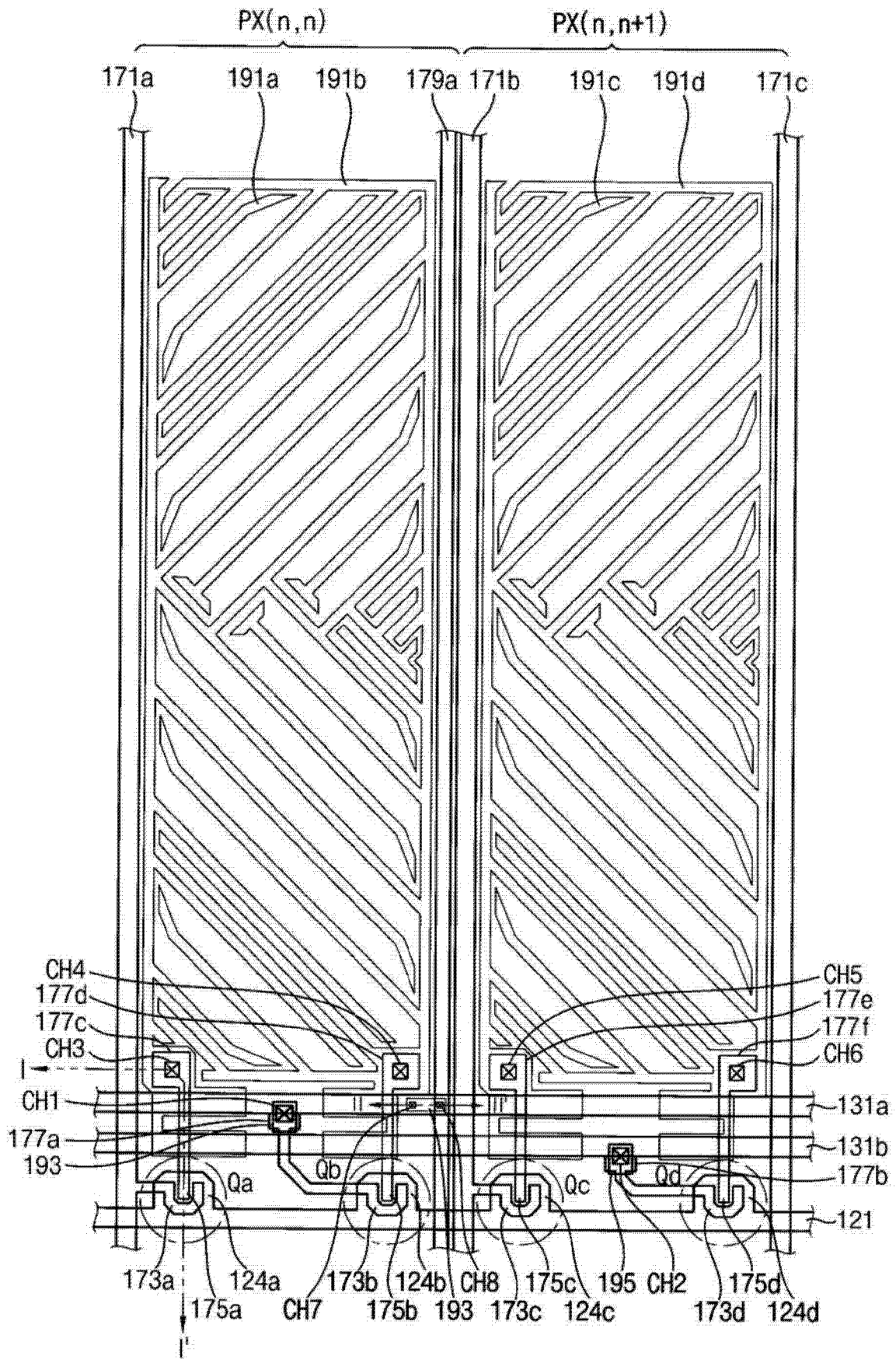


图 3

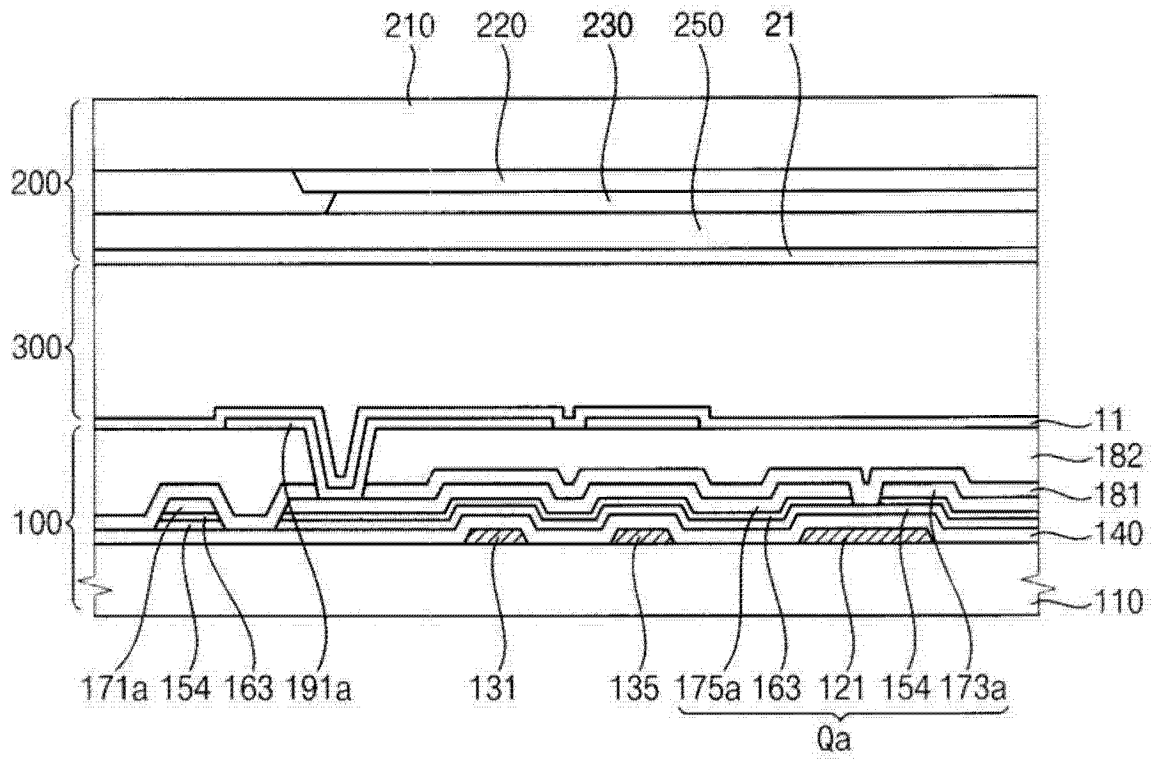


图 4

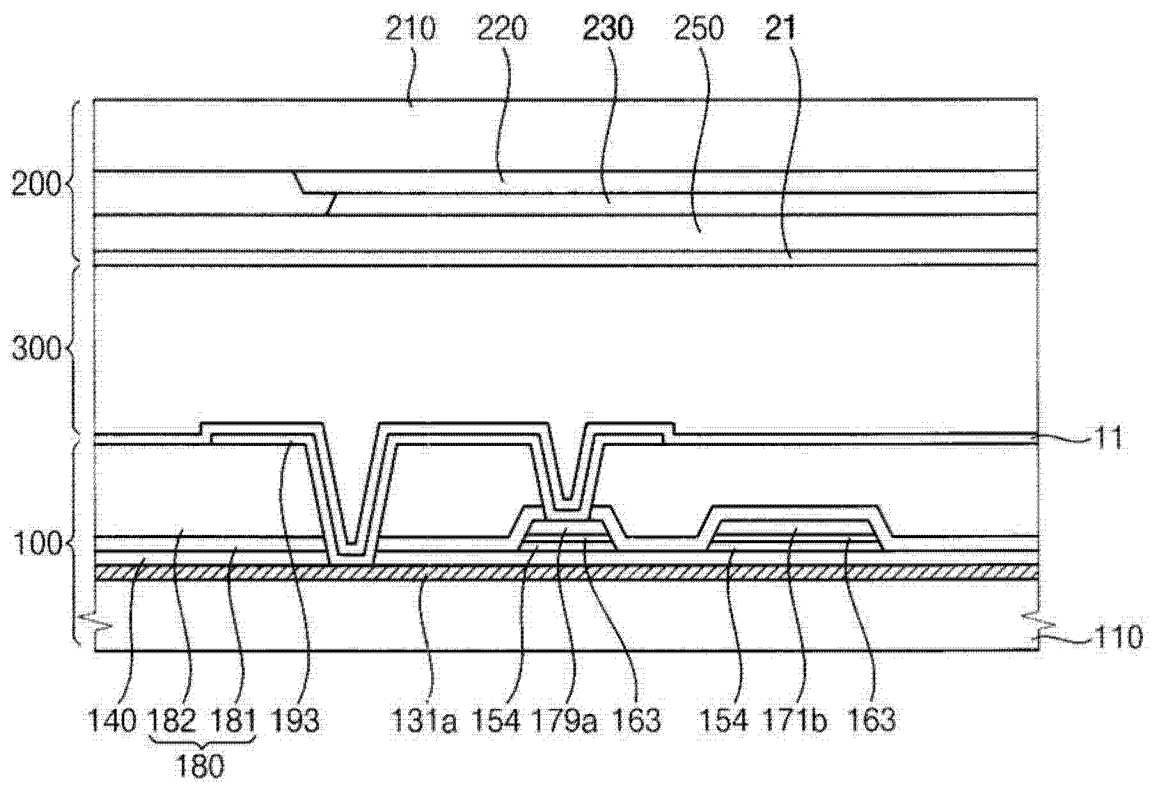


图 5

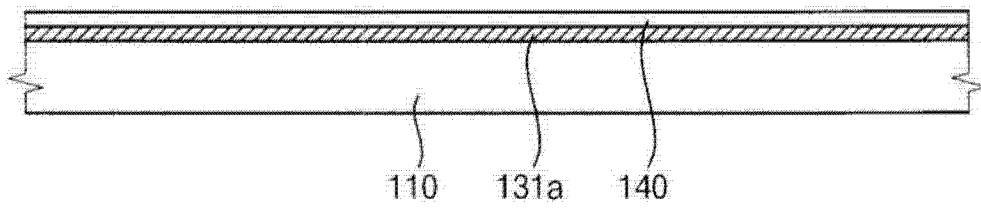


图 6A

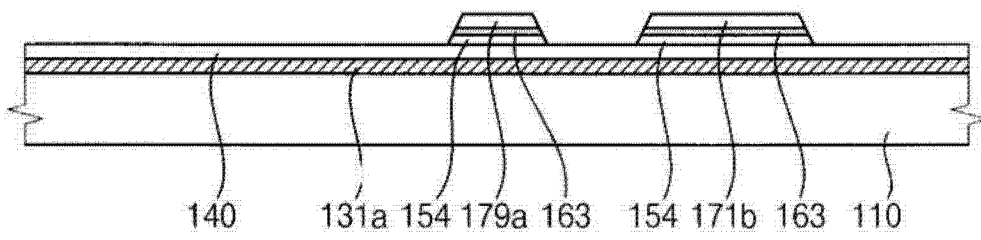


图 6B

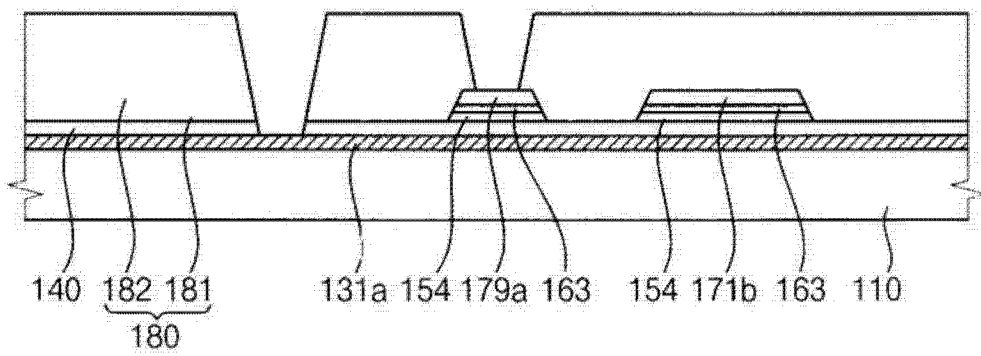


图 6C

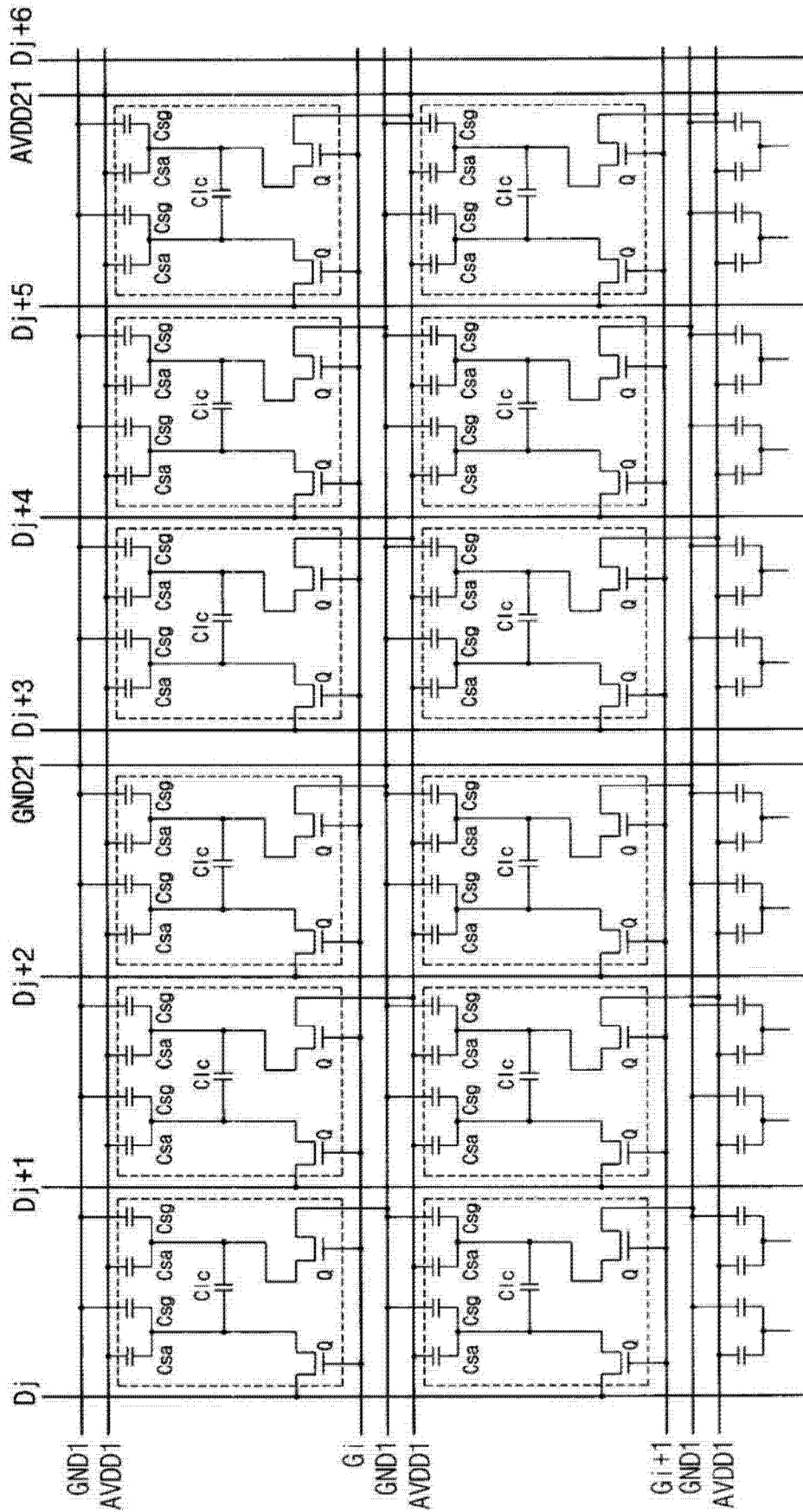


图 7

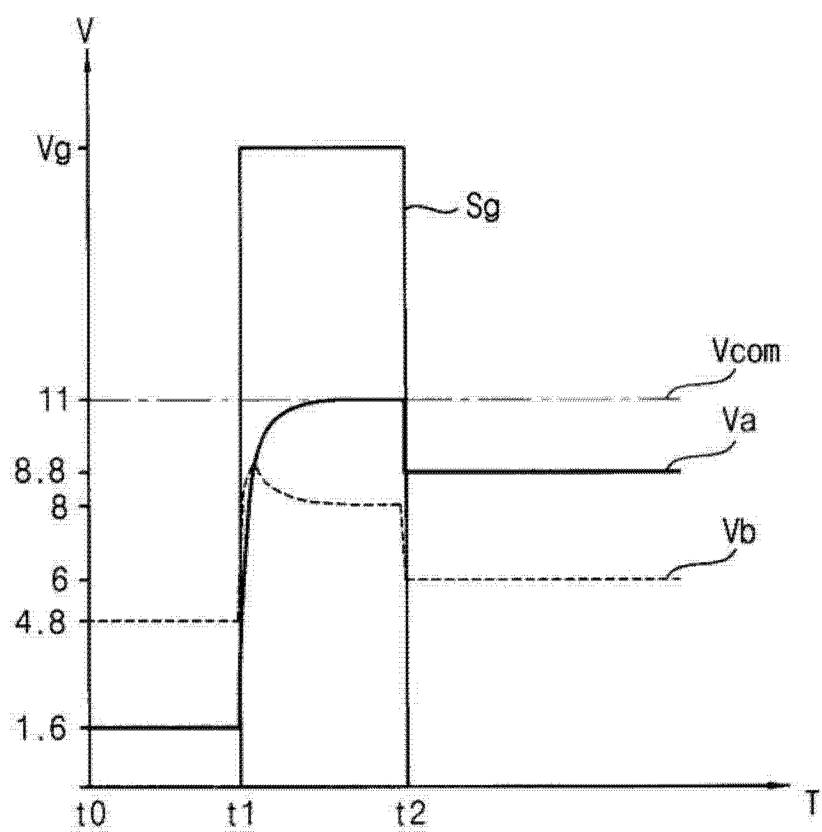


图 8

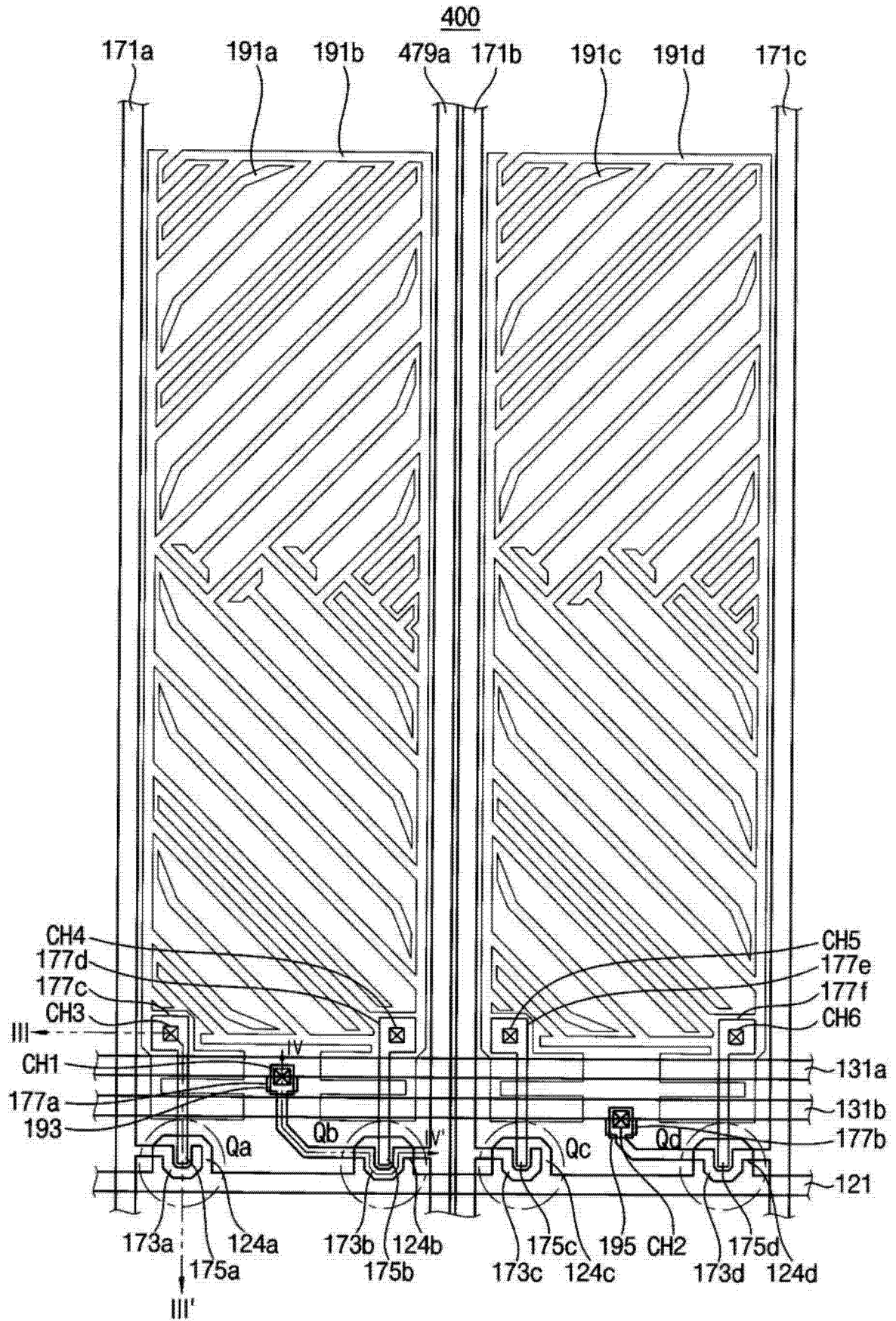


图 9

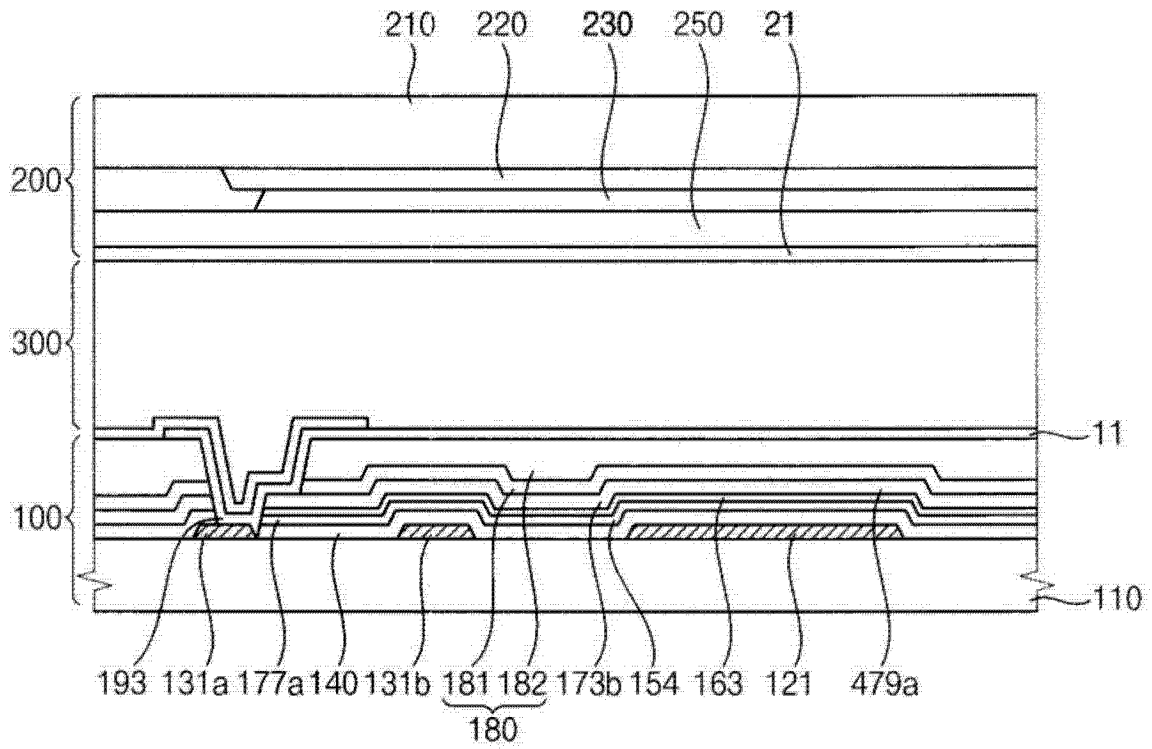


图 10

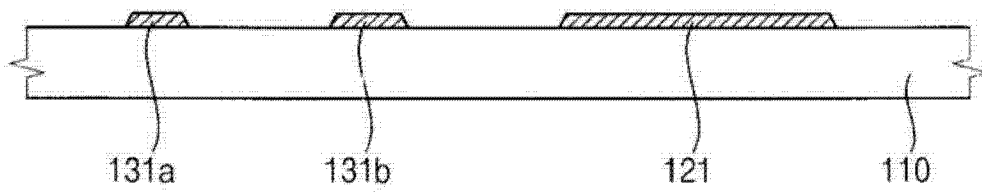


图 11A

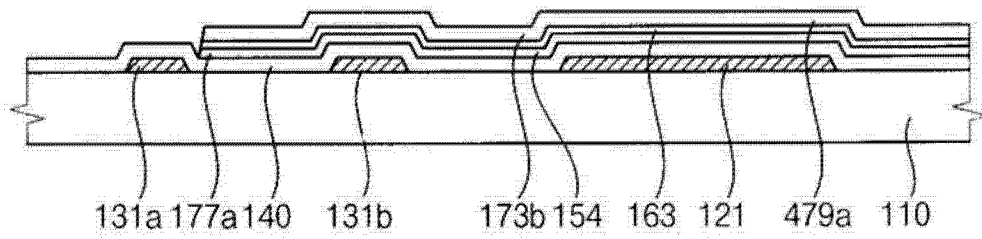


图 11B

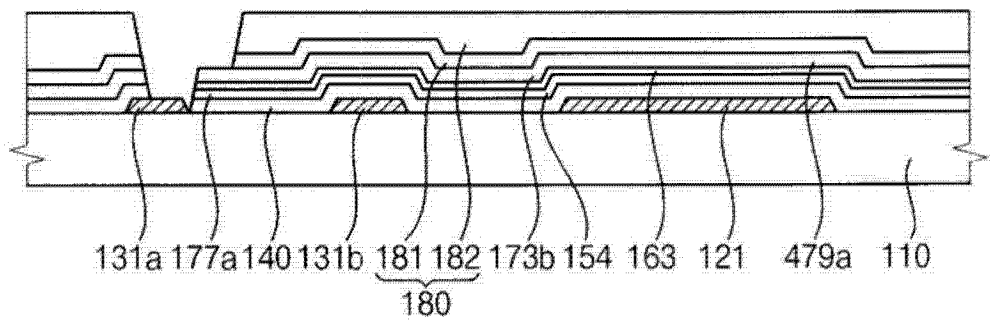


图 11C

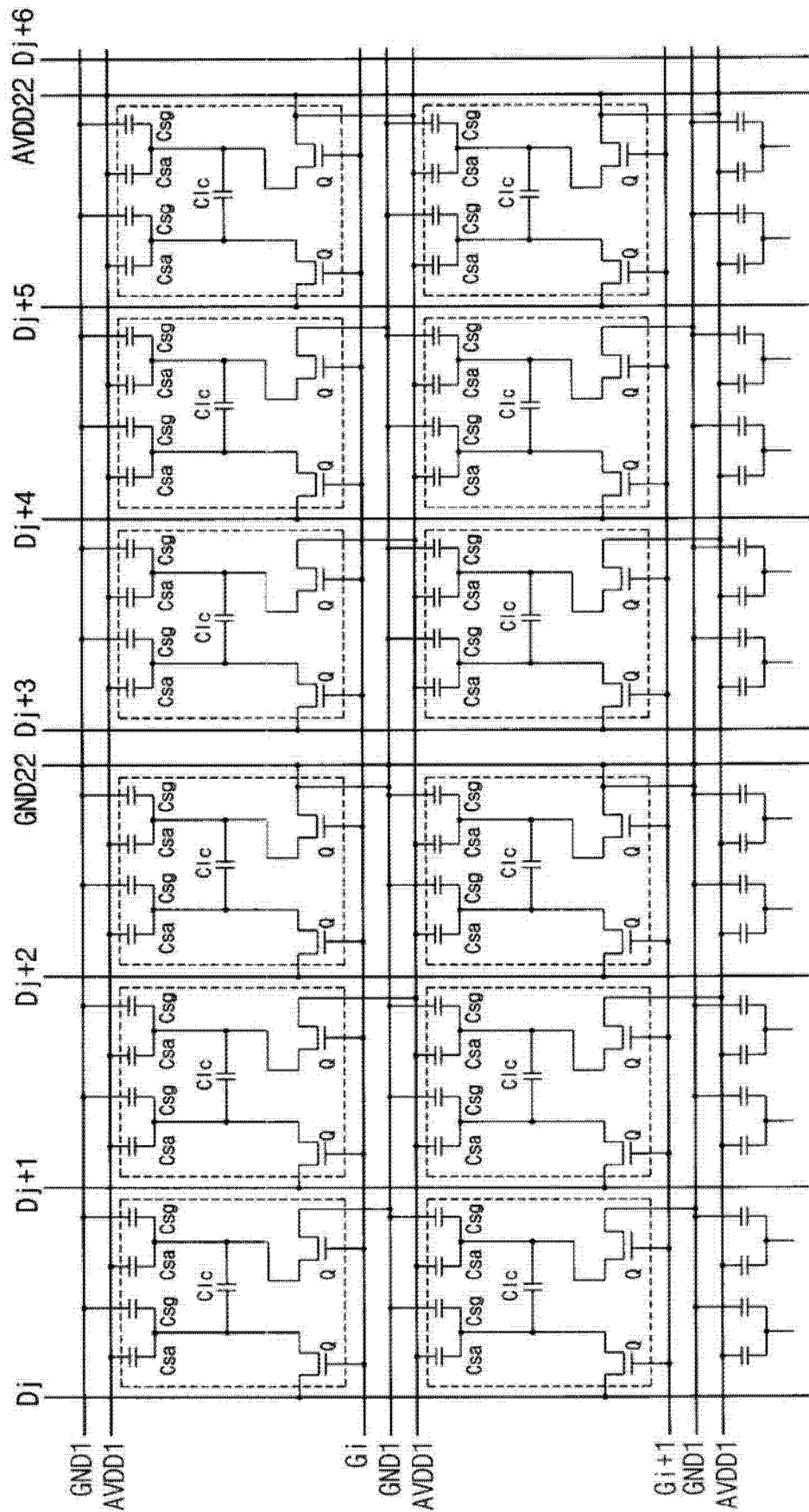


图 12

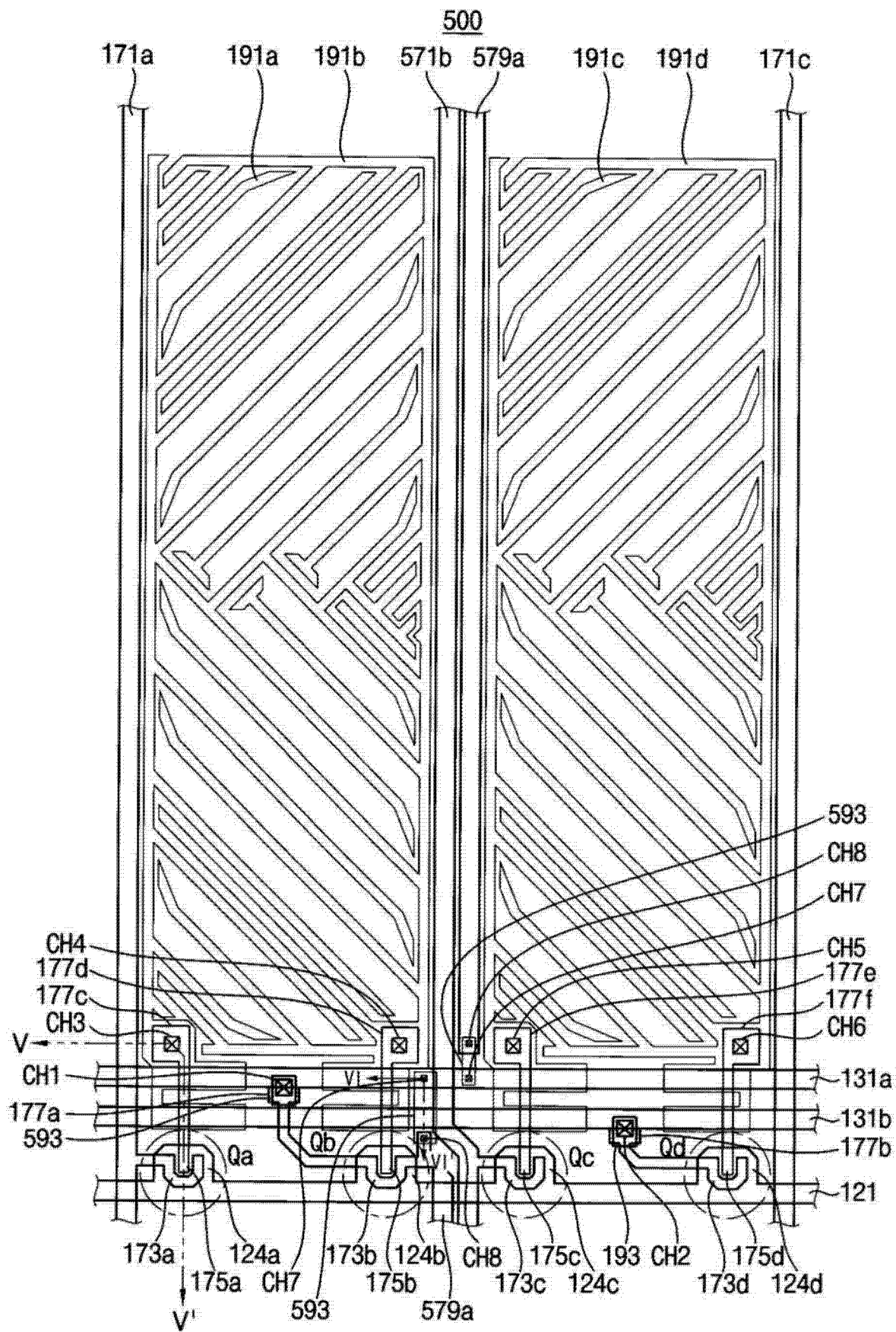


图 13

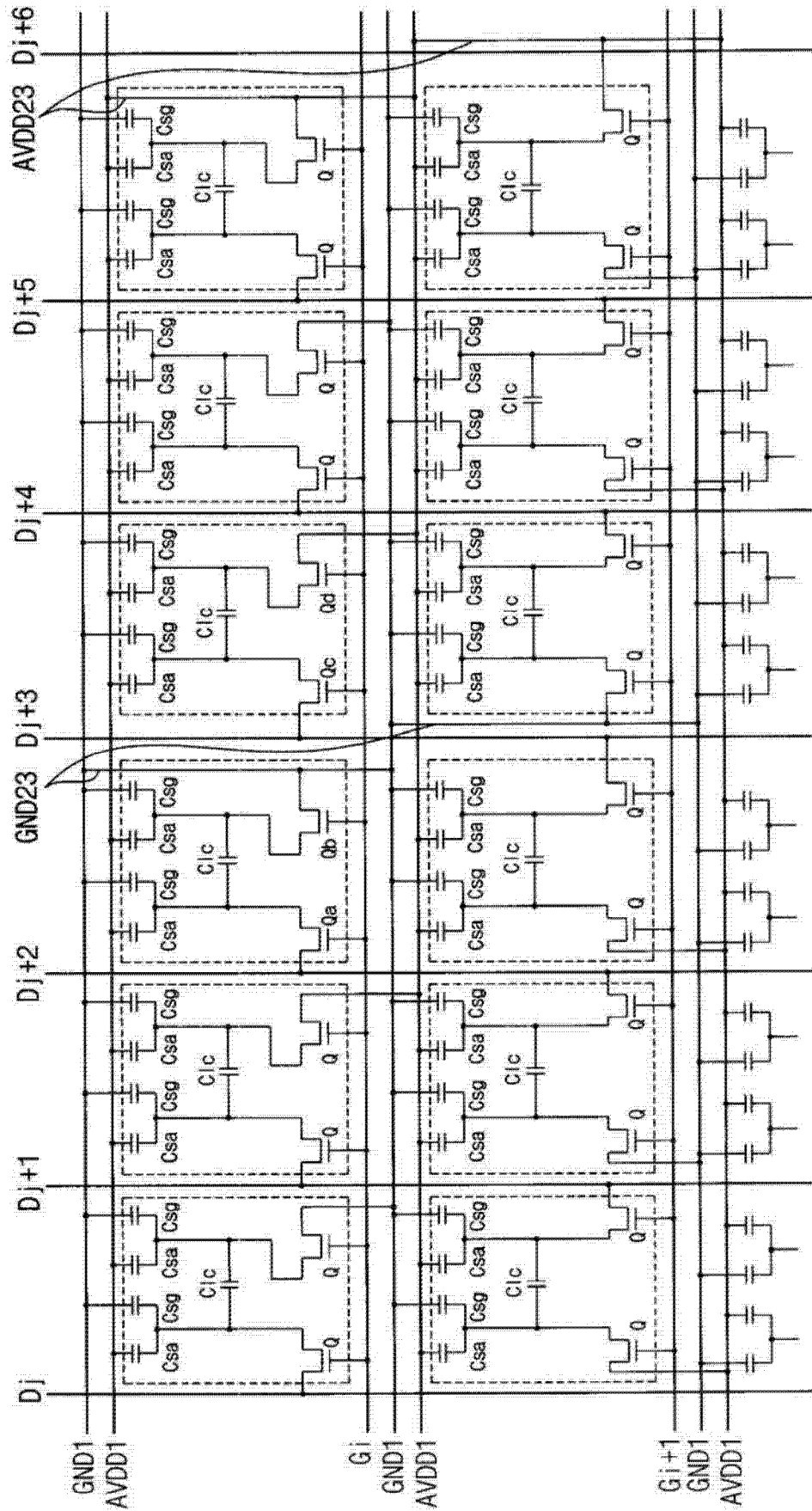


图 14

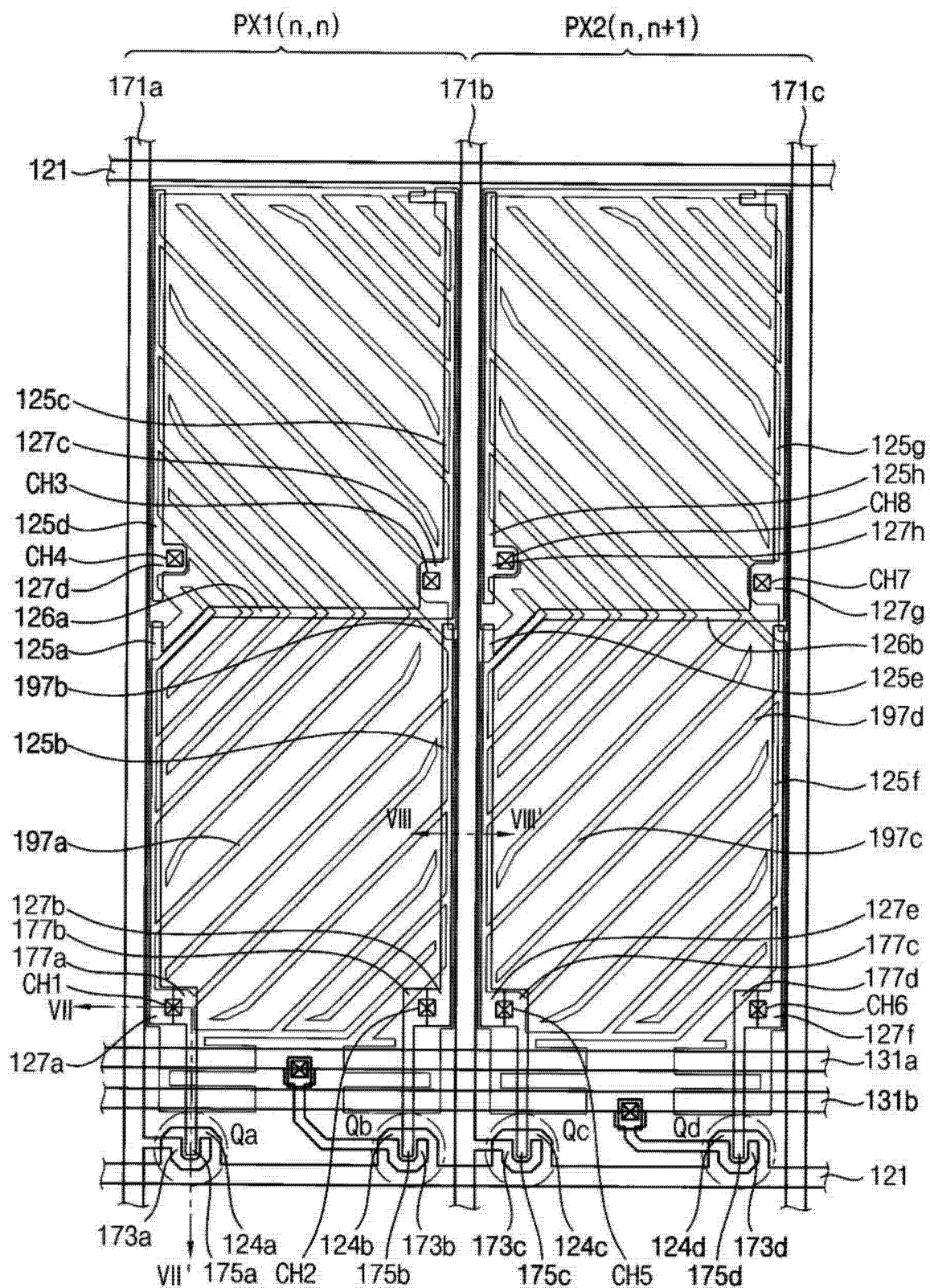


图 15

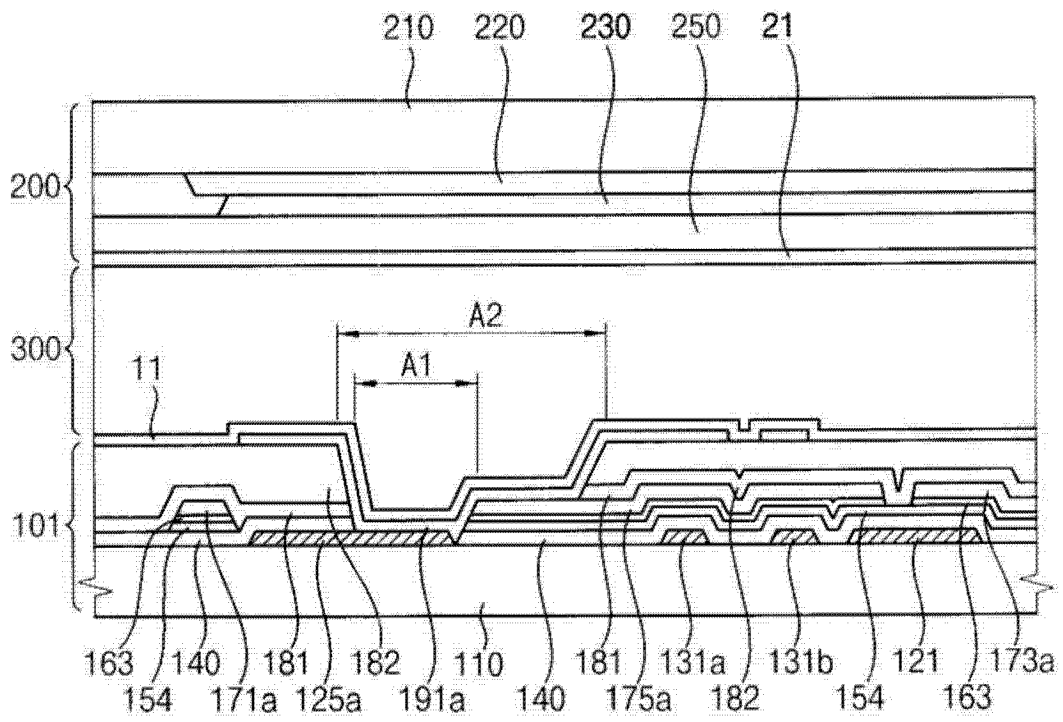


图 16

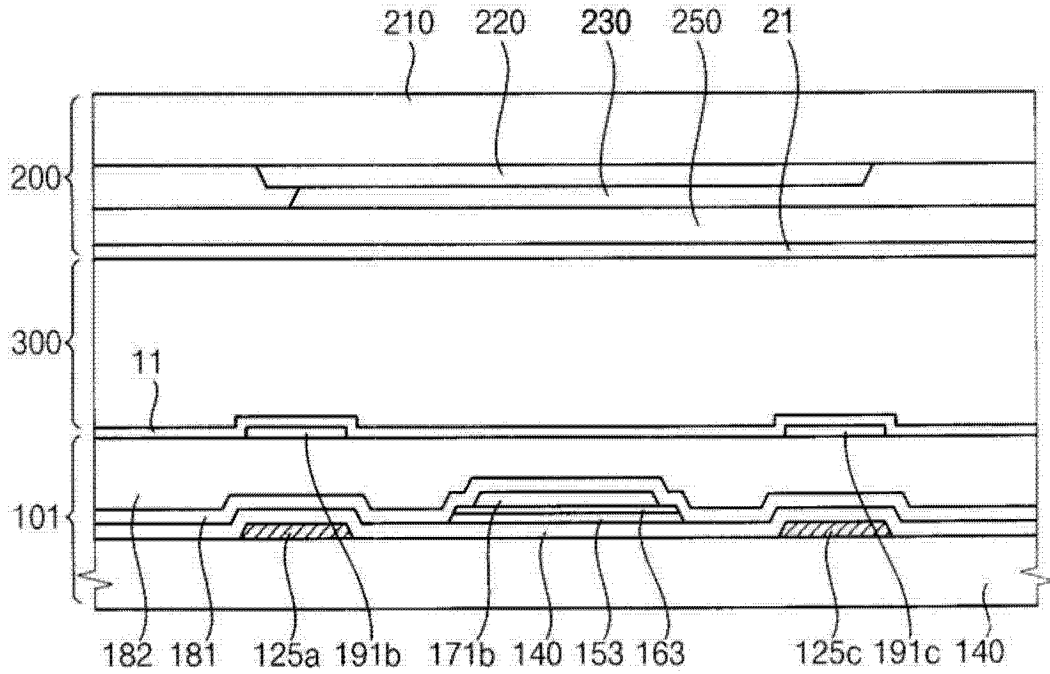


图 17

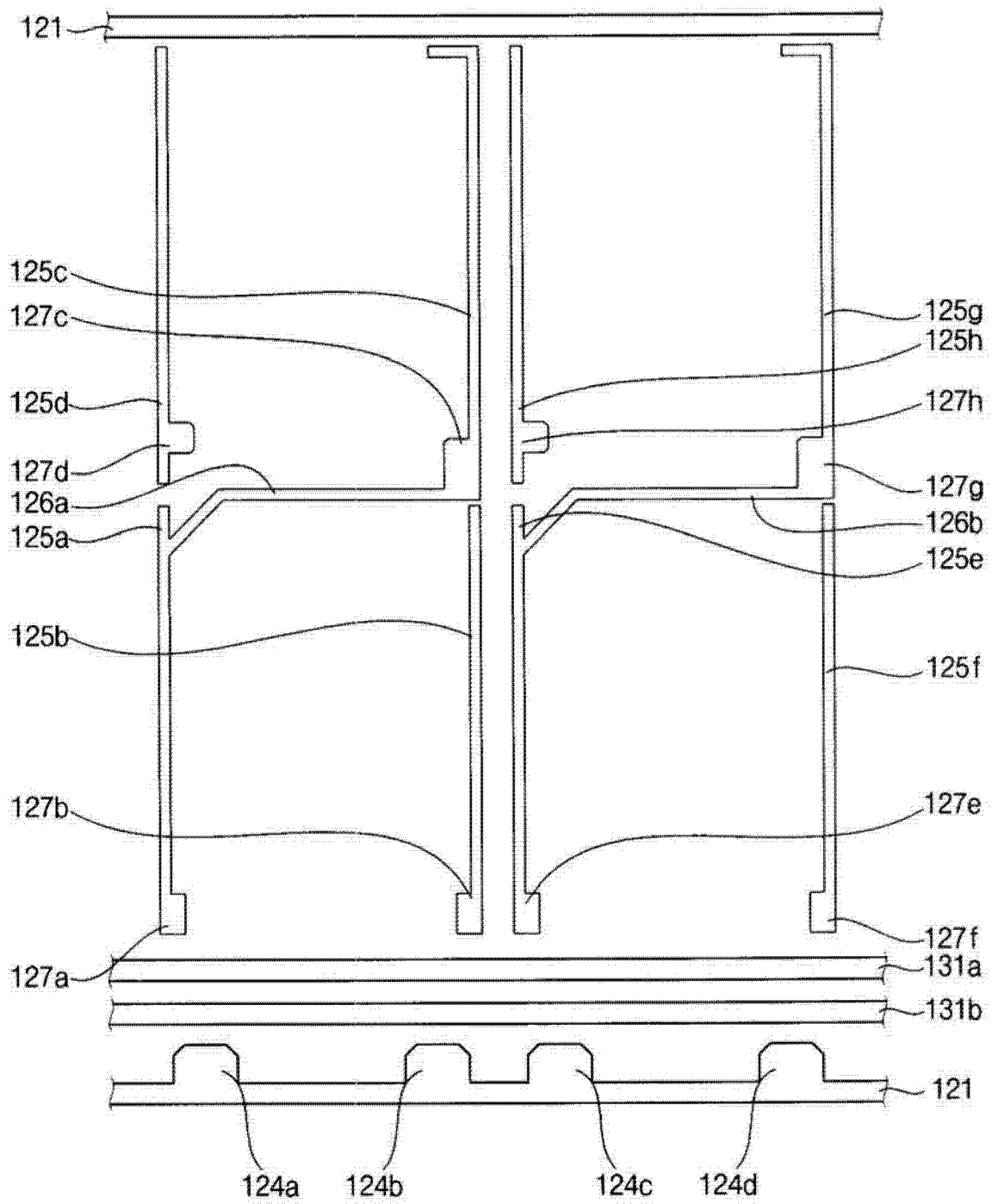


图 18A

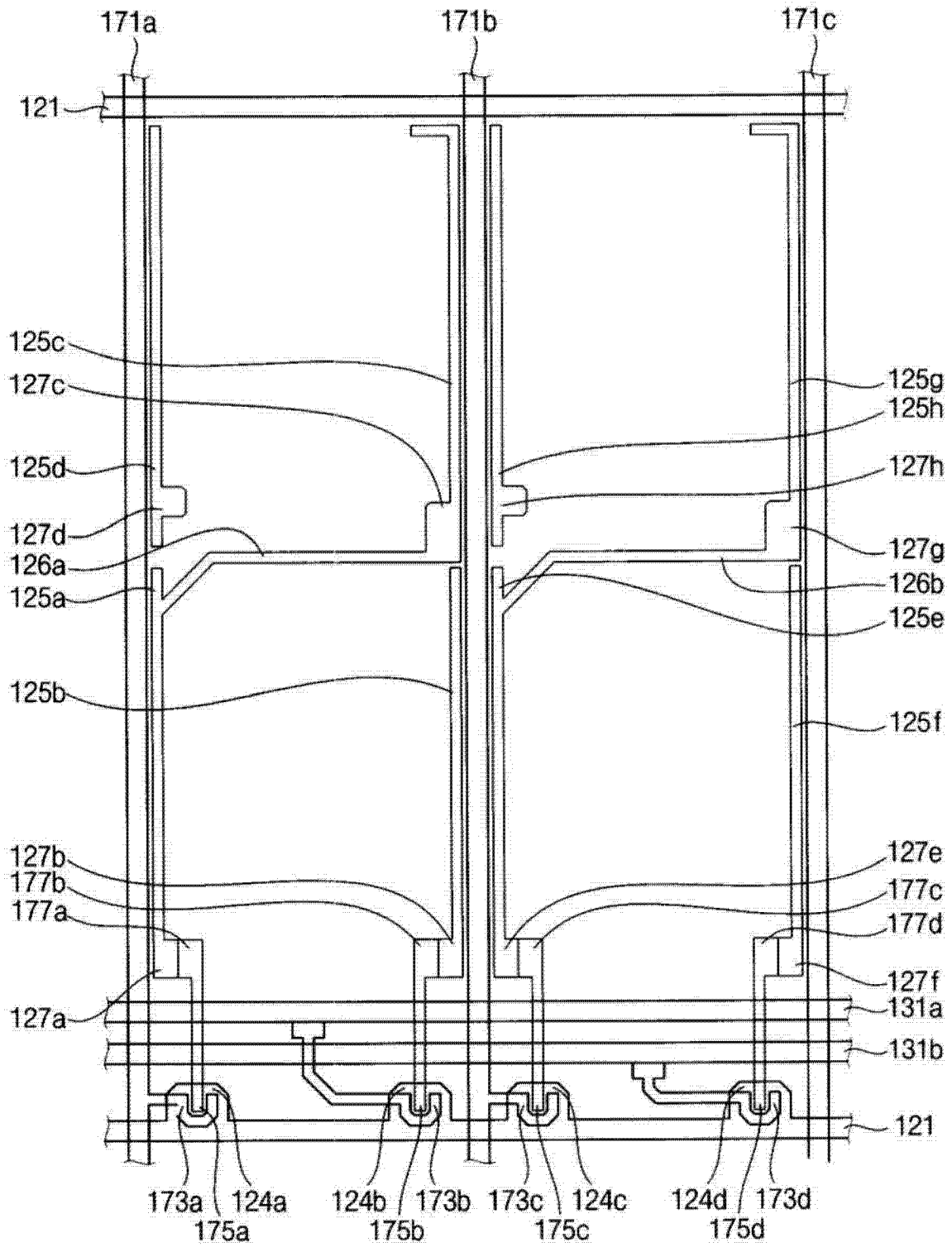


图 18B

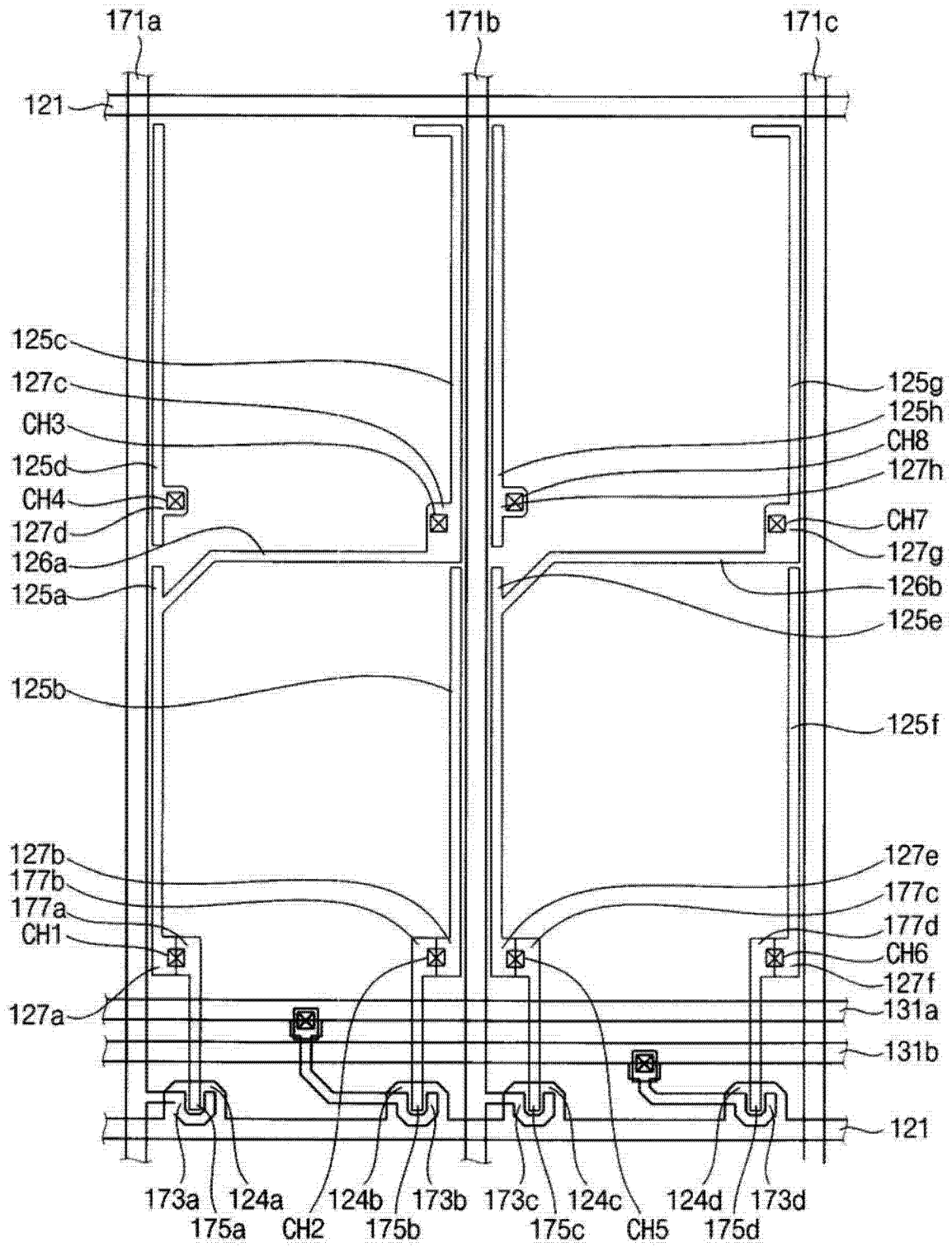


图 18C

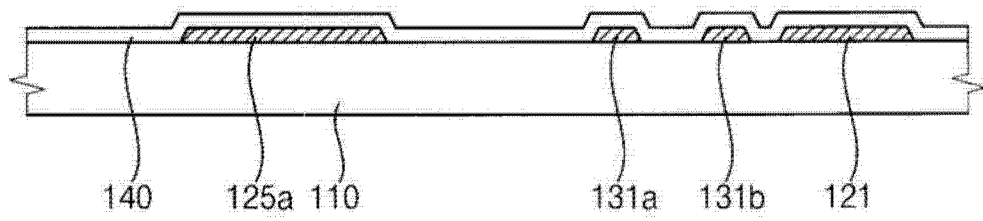


图 19A

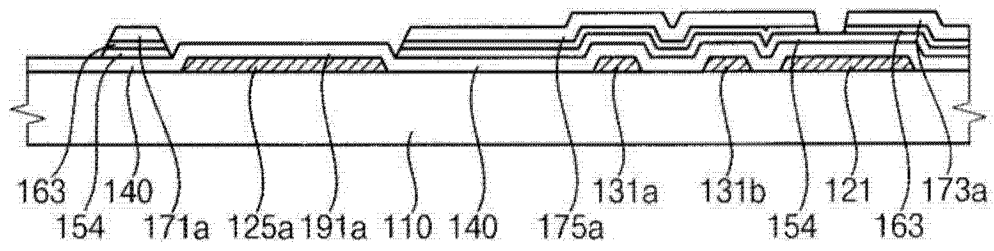


图 19B

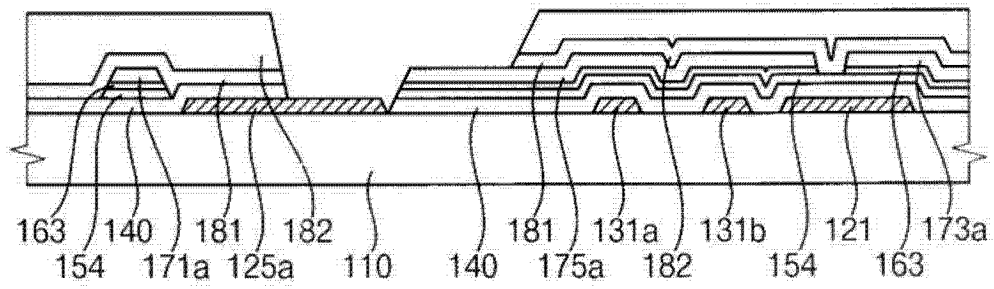


图 19C

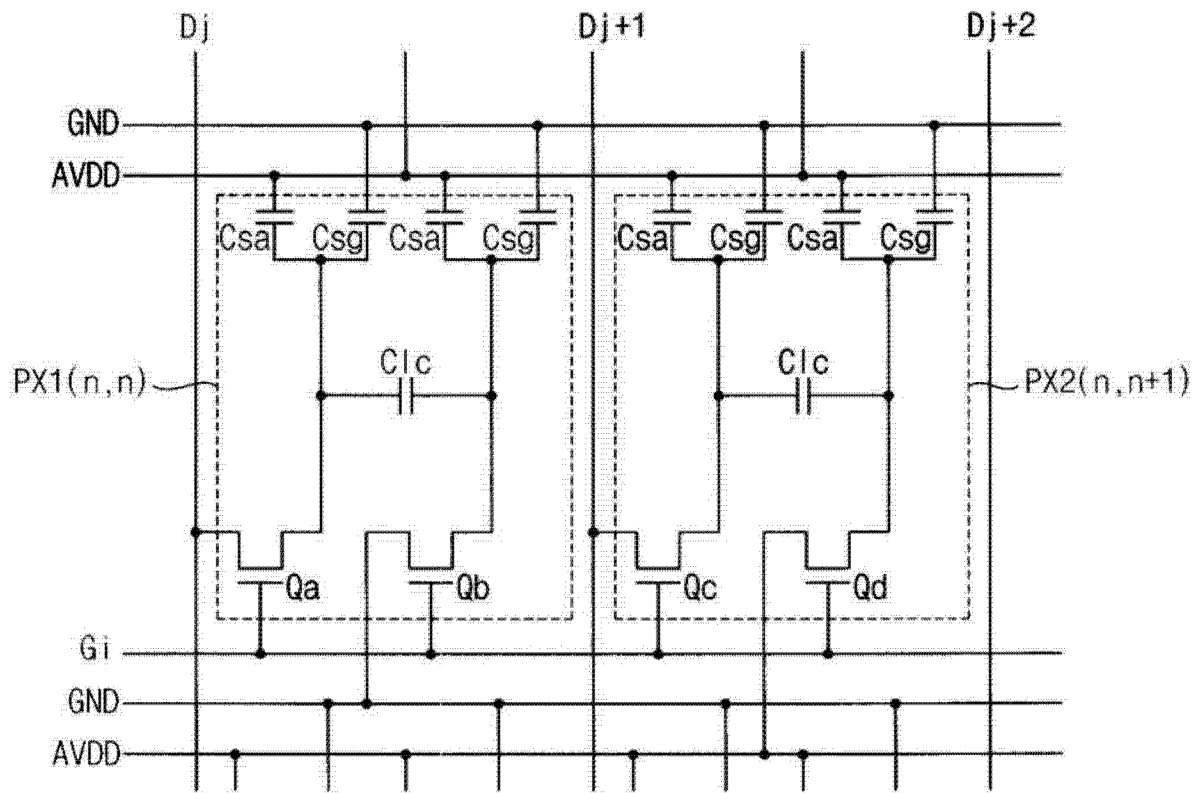


图 20

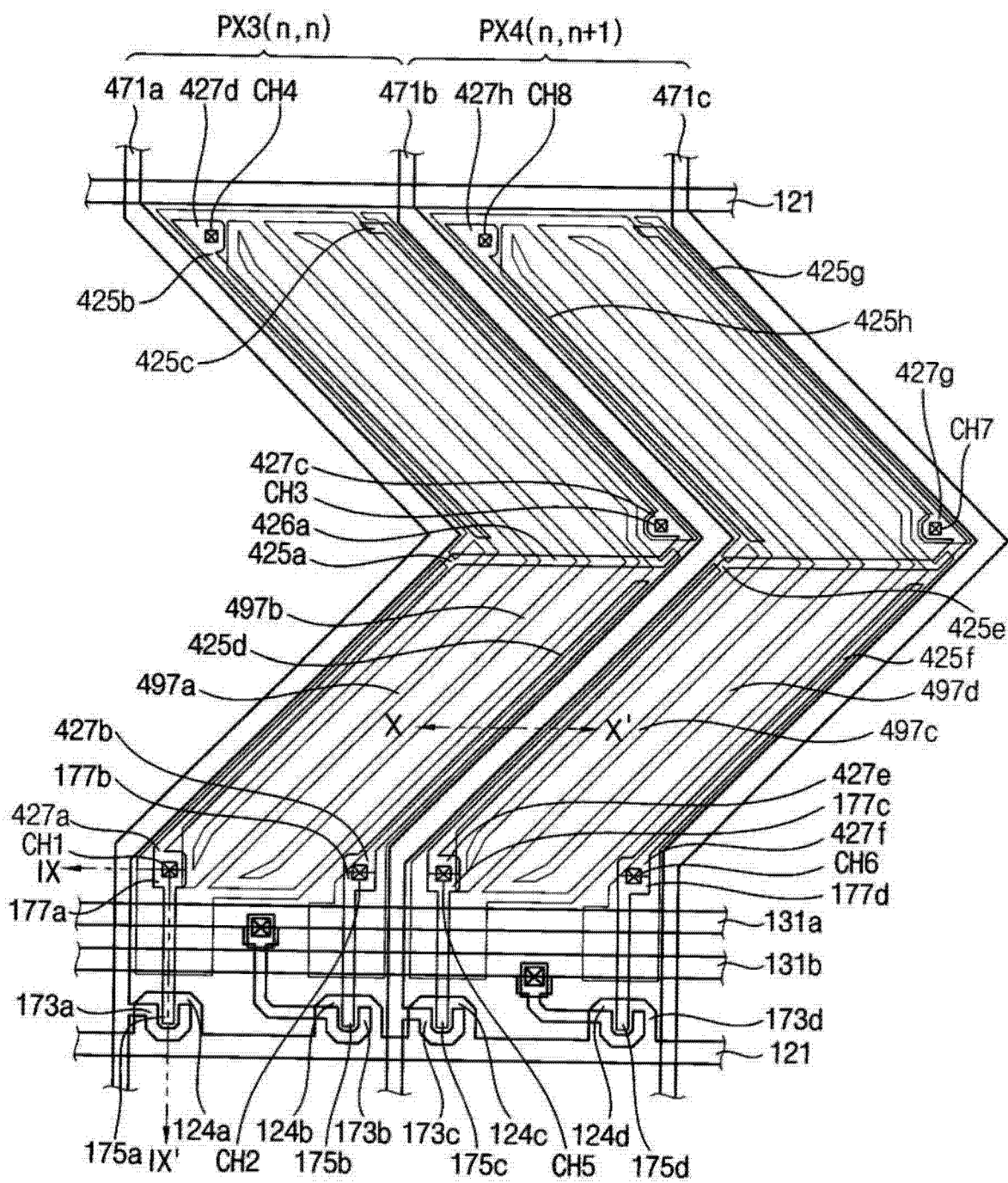


图 21

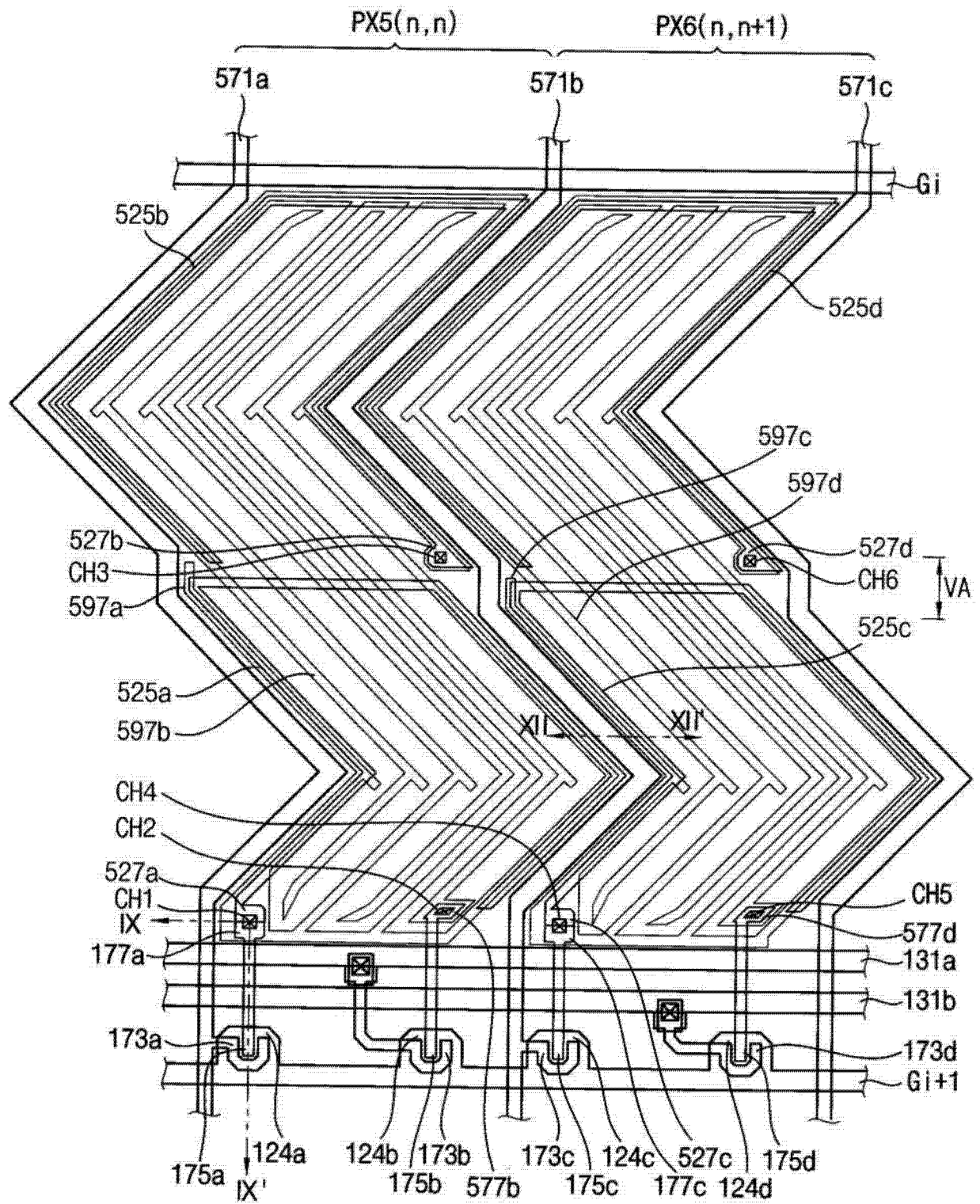


图 22