



Patent dodatkowy
do patentu nr _____

Zgłoszono: 21.04.73 (P. 162118)

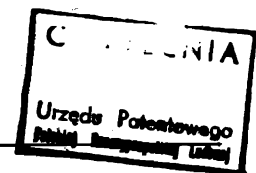
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.04.75

Opis patentowy opublikowano: 15.11.1977

MKP G01r 1/30

Int. Cl.² G01R 1/30



Twórca wynalazku: Mieczysław Kazimierz Ciszak

Uprawniony z patentu: Zjednoczone Zakłady Urządzeń Jądrowych „Polon” Zakład Urządzeń Dozymetrycznych, Bydgoszcz (Polska)

Układ wejściowy na tranzystorach polowych do urządzeń elektrometrycznych

1

Przedmiotem wynalazku jest układ wejściowy na tranzystorach polowych do urządzeń elektrometrycznych.

Znane są elektrometryczne układy wejściowe stałoprądowe na tranzystorach polowych, np. układ wejściowy urządzenia do pomiaru prądów jonizacyjnych opisany w publikacji: KATKIEWICZ W.: Wybrane zagadnienia współczesnej elektroniki dozymetrycznej. Warszawa 1970, WNT, str. 63—65, rys. 3.48. Układ ten składa się z dwóch tranzystorów polowych i ośmiu rezystorów i stanowi symetryczny wzmacniacz na tranzystorach polowych. Układ ma wyjście symetryczne przez co nadaje się do sterowania wzmacniacza symetrycznego lub do sterowania miernika włączanego bezpośrednio pomiędzy jego wyjścia. Opisany układ wejściowy nie nadaje się do wykorzystania w postaci wtórnik charakteryzującego się równością napięć na wejściu i wyjściu bez użycia dodatkowych układów, a wprowadzenie układów dodatkowych powoduje, że taki układ wejściowy staje się rozbudowany i bardziej zawodny.

Celem wynalazku jest opracowanie nowego układu wejściowego na tranzystorach polowych, który będzie jednocześnie prosty w budowie i uniwersalny w zastosowaniu.

Wytyczony cel został osiągnięty w układzie wejściowym na tranzystorach polowych, przeznaczonym do urządzeń elektrometrycznych, który stanowi ob-

2

wód elektryczny zbudowany z szeregowego połączenia kanału pierwszego tranzystora polowego, rezystora, kanału drugiego tranzystora polowego oraz drugiego rezystora, a rezystory te mają rezystancję jednakową i jest włączony pomiędzy zaciski źródła zasilającego ten układ wejściowy, przy czym wejście tego układu znajduje się na bramce pierwszego tranzystora polowego, a wyjście tego układu znajduje się na połączeniu drugiego tranzystora polowego z rezystorem i bramka tego drugiego tranzystora polowego jest polaryzowana za pomocą dzielnika napięcia.

Układ według wynalazku zapewnia stałe napięcie: wejście — wyjście w szerokim zakresie napięć podawanych na jego wejście. Napięcie to nie zależy od temperatury i może być dowolnie ustawiane za pomocą obwodu regulacji układu źródła prądu.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, który jest schematem ideowym układu według wynalazku.

Napięcie wejściowe U_{we} jest podawane na bramkę tranzystora polowego T_1 zasilanego prądowo poprzez tranzystor polowy T_2 , którego prąd jest ustalany za pomocą dzielnika rezystorowego, zbudowanego z rezystorów R_1 i R_2 , połączonego z bramką 4 tranzystora polowego T_2 . Tranzystory polowe T_1 i T_2 są dowolnego lecz tego samego typu i tak dobrane, że dla takich samych warunków

ków pomiarowych prąd kanału tranzystora polowego **T1** jest większy od prądu kanału tranzystora polowego **T2**. Rezystory **R3** i **R4** mają rezystancję jednakową i służą do właściwego spolaryzowania tranzystorów polowych **T1** i **T2**. Napięcie wyjściowe **Uwy** jest zbierane w połączeniu rezystora **R3** z tranzystorem polowym **T2**. Napięcia **Uwe** i **Uwy** są określone względem wspólnego potencjału 3.

Układ według wynalazku jest zasilany napięciem stałym w wyniku podłączenia do zacisków 1 i 2 źródła zasilającego ten układ wejściowy. Napięcia: wejściowe **Uwe** i wyjściowe **Uwy** mogą być określone względem dowolnych potencjałów, które niekoniecznie muszą być sobie równe. W przypadku zastosowania tranzystorów polowych **T1** i **T2** typu MOSFET pracujących w reżimie zubożeniowym, rezystory **R3** i **R4** można zastąpić zworami.

Zastrzeżenie patentowe

Układ wejściowy na tranzystorach polowych do urządzeń elektrometrycznych, zawierający dwa tranzystory polowe w połączeniu z rezystorami, **znamienny tym**, że stanowi obwód elektryczny zbudowany z szeregowego połączenia kanału pierwszego tranzystora polowego (**T1**), rezystora (**R3**), kanału drugiego tranzystora polowego (**T2**) oraz drugiego rezystora (**R4**), a rezystory te mają rezystancję jednakową i jest włączony pomiędzy zaciski (1) i (2) źródła zasilającego ten układ wejściowy, przy czym wejście tego układu znajduje się na bramce pierwszego tranzystora polowego (**T1**), a wyjście tego układu znajduje się na połączeniu drugiego tranzystora polowego (**T2**) z rezystorem (**R3**) i bramka (4) tego drugiego tranzystora polowego (**T2**) jest polaryzowana za pomocą dzielnika napięcia.

